



- 总线
- 己 AXI4总线概述
- AXI4总线的读写事务



# 总线

B u s

## 总线

#### ■ 定义:

- 总线是计算机系统中用于连接各种硬件组件和设备的通信路径
- 一条总线是一组电子信号线的集合,每条线可以传输一个特定的信息
- 特点: 同一时间只允许连接到该总线的一个部件发送信息

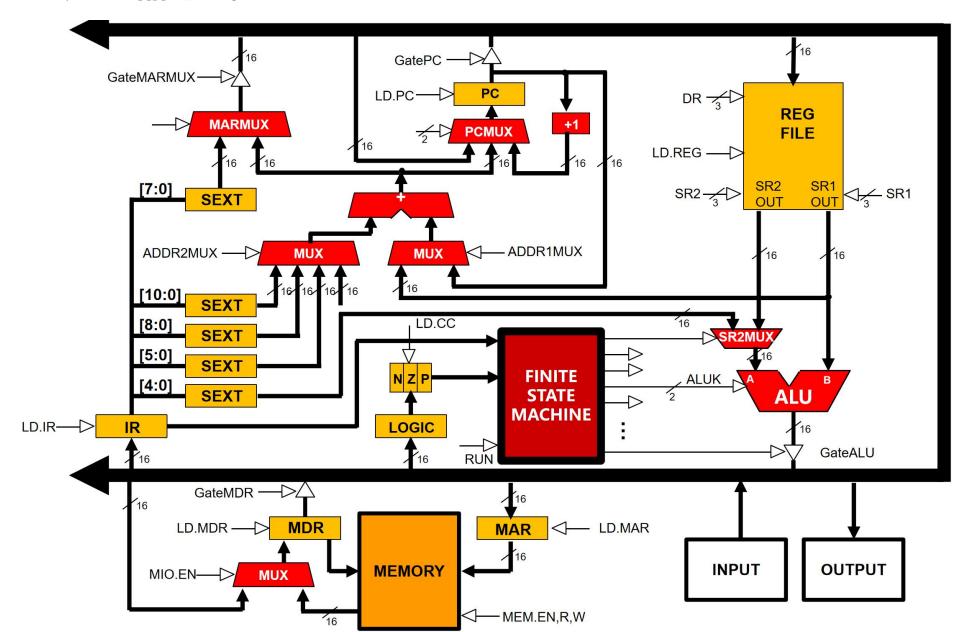
#### ■ 分类:

- **数据总线**:负责在计算机的各个部件之间传输数据。数据总线的宽度决定了一次可以传输多少个数据位。
- **地址总线**:用于指定内存或IO设备中的特定位置。地址总线的宽度决定了计算机可以寻址的内存范围。
- 控制总线: 用于传输控制信号, 例如读/写信号、时钟信号、中断请求等。

## 常见的总线

- PCI总线 (Peripheral Component Interconnect) 一种用于连接计算机主板和外部设备的高速总线标准,常用于连接扩展卡(如显卡、网卡、声卡等)。
- PCI Express (PCIe) 总线: PCI总线的后继标准,提供更高的带宽和更快的数据传输速率,是现代计算机系统中广泛使用的总线标准。
- USB总线 (Universal Serial Bus): 一种用于连接各种外部设备(如键盘、鼠标、打印机、存储设备等)的通用串行总线标准,具有热插拔和即插即用的特性。
- Ethernet总线: 用于局域网 (LAN) 连接的通信总线,采用以太网协议,常见的速率包括干兆以太网 (Gigabit Ethernet) 和十亿以太网 (10 Gigabit Ethernet)。
- **串行总线**: 诸如I2C (Inter-Integrated Circuit) 、SPI (Serial Peripheral Interface) 等串行总线标准,用于连接微控制器、传感器、存储器件等外围设备。

# LC3处理器总线



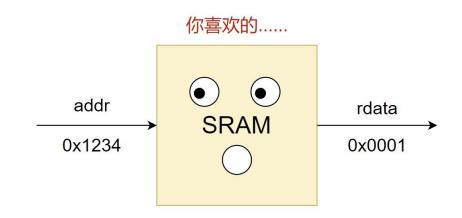


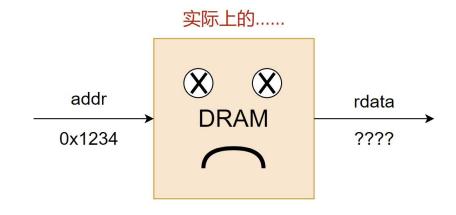
# AXI4总线概述

Introduction to AXI4 bus

### 内存总线的必要性

- 之前实验中的DRAM和BRAM都属于SRAM:访问速度快,能保证可预测地给出数据(注意这里的DRAM是Distributed)
- 计算机主存使用了**动态随机存储器**,来维持比较大的容量 (32位)
- DRAM (Dynamic RAM) 需要每隔2ms进行一次 刷新,并不能保证本周期给出地址,下周期就能获 得数据或写入数据
- 需要一个**可靠的方法**来解决这个**不可靠的访存问题**





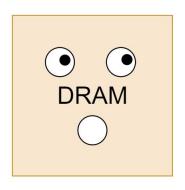
# 如何保证主存可靠性?

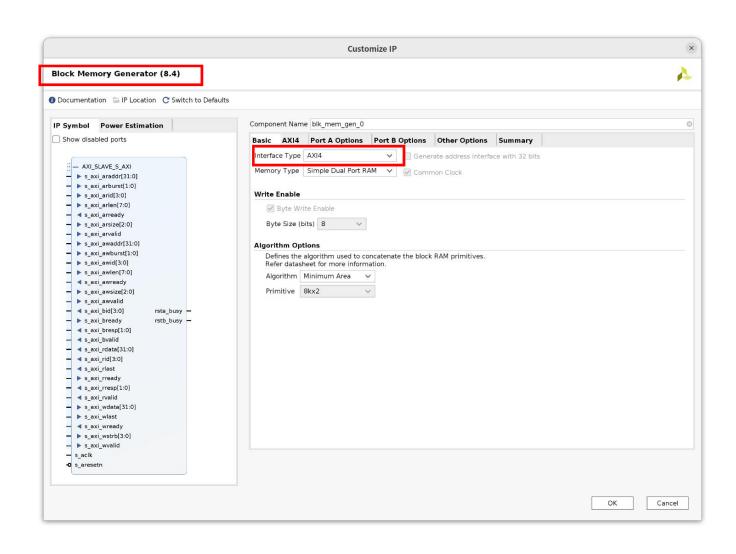
- 确保读地址可以被存储器接收到
- 确保读数据可以被处理器接收到
- 确保写地址可以被存储器接收到
- 确保写数据可以被存储器接收到
- **面保处理器可以得知存储器的写操作完毕**

## 访存协议简介

# AXI4总线协议

- 通过多次握手保证数据可靠性
- 5独立通道总线,极大化存储器带宽
- 读写并行
- 突发读写,顺序给出多个连续数据





## AXI4总线特点

### 01

#### 高性能

AXI4 总线支持乱序传输,可以同时进行多个读写操作, 从而提高了总线的利用率;

## 03

#### 高并行

AXI4 总线提供多个通道,可以实现读写的并行传输,从 而提高了总线的并行度;

## 02

#### 高带宽

AXI4 总线支持突发传输,可以在一次请求中传输多个数据,从而提高了总线的带宽;

## 04

#### 非对齐

AXI4 总线可以支持地址非对齐的传输。

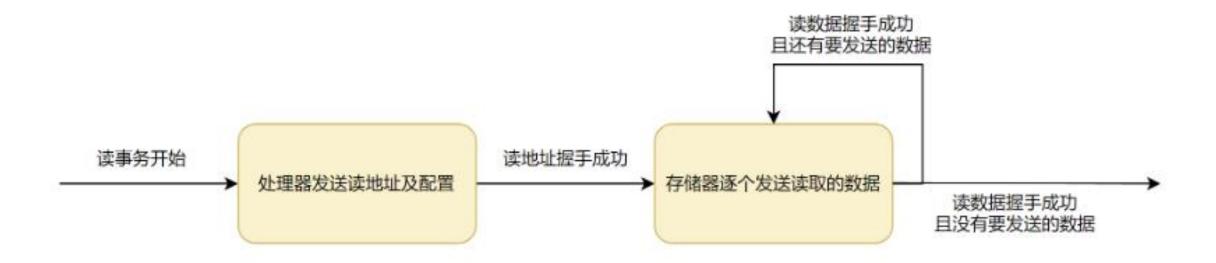


# AXI4总线的读写事务

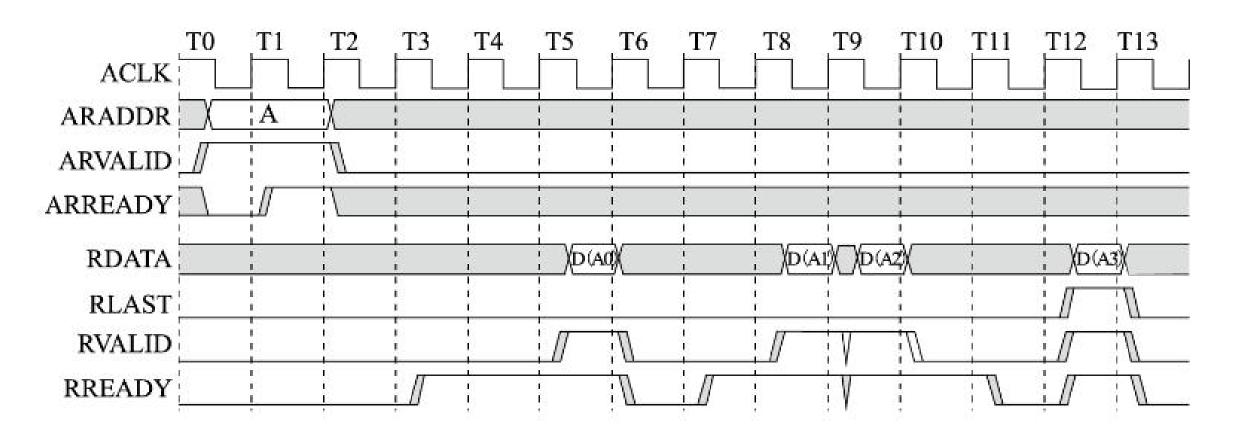
AXI4 bus read and write transactions

### AXI4总线的读事务

- 地址握手,同时处理器给出突发传输模式、传输长度和单次传输宽度。一旦存储器给出地址 就绪信号,证明本次传输的所有设置都已经被接受
- 不停地进行**读数据握手**,每次AXI总线给出rvalid,都需要对应给出一个rready,如此存储器才会给出下一个数据。

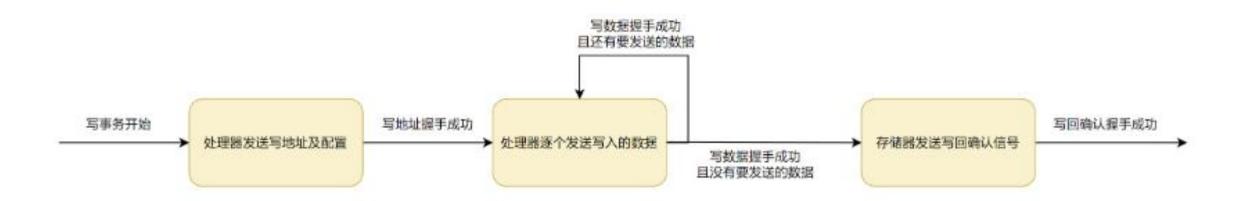


# AXI4总线的读事务



### AXI4总线的写事务

- 地址握手, 同时处理器给出突发传输模式、传输长度和单次传输宽度。
- 不停进行**写数据握手**,每次AXI总线给出wready,都代表处理器已经接收到了这个写数据。 最后一个写数据时,处理器必须给出wlast信号
- 全部正式写入完毕后,进行写入完成握手。



## AXI4总线的读事务

