

Aufgabe 1

Die Nutzung sequentieller Logik würde die Komplexität des Shifters insofern vereinfachen, dass die Anzahl der einzelnen Komponenten deutlich verringert werden könnte. In unserem Fall wäre es in der Schaltung, die dazu konzipiert ist 8 Bit acht Mal in eine Richtung zu shiften (siehe `shift_8_bit_by_8`). Hierbei könnten sechs der Komponenten, die eine 8-Bit Zahl um 1 in eine Richtung shiften, entfernt werden und gegen zwei 8-Bit-Register ersetzt werden. Die enthalten Flip-Flops, die mithilfe eines Clock-Signals jedes Mal einen Shift um 1 in eine Richtung durchführen. Ein Register enthält dabei die Anzahl der noch zu tätigen Shifts. Das andere enthält den aktuellen Wert.

Durch den Verzicht auf mehr als einen Shifter, wird das System in seiner Komplexität verringert werden. Gerade wenn es dazu käme, den Schaltkreis zu skalieren, würde sich die Größe der Register vergrößern, aber nicht die Anzahl der einzelnen Shift-Komponenten, die die kombinatorische Logik erfordert. Diese würde konstant bei 1 bleiben, wie die zusätzlichen zwei Register.

Während die Schaltung kombinatorischer Logik in Theorie die Eingaben in einem Takt verarbeitet, würde eine Schaltung sequentieller Logik eine Anzahl von Clock-Signalen gleich der Anzahl an zu tätigen Shifts beanspruchen. Dabei kann der Zeitraum eines Takts angepasst werden. Dagegen kann es dazu kommen, dass bei einem komplexen Schaltkreis kombinatorischer Logik ein längerer Clock-Zyklus benötigt wird, da die Ausgabe auf die Verarbeitung aller Signale im Worst-Case warten muss.

Aufgabe 2

Carry-select Addierer besteht aus redundanter Hardware, um Übertragsrechnungen schneller durchzuführen. Dadurch, dass zwei Carry-Ripple-Addierer jeweils einen Carry-In von 0 und einmal einen Carry-in von 1 erhalten, werden zwei mögliche Ergebnisse parallel berechnet. Vorteil ist hier, dass ein von anderen Systemkomponenten gebrauchter Wert deutlich schneller zur Verfügung steht, da nicht darauf gewartet werden muss, ob der korrekte Carry-In am Anfang der Addition vorliegt. Dadurch kann ein zugehöriger Multiplexer, der je nach Steuersignal das zugehörige Signal auswählt, den richtigen Wert weitergeben. Um die Gatterlaufzeit des Systems zu erreichen, ist die Integration von Carry-Select Addierer vorteilhaft, besonders bzgl. des Erhalten von Performance bei größeren Schaltkreisen.

Dadurch, dass ein Wert aber zwei mal berechnet wird, bedarf es doppelt so viele Komponenten zur Addition. Die räumliche Komplexität und somit auch Kosten eines Systems werden somit erhöht, was einen Nachteil der Carry-select Addierer darstellt.

Aufgabe 3

Das Addieren von 6 zu jeder Hexadezimalzahlziffer, die größer als 9 ist, ist eine valide Strategie durch die Kodierung der Hexadezimalzahlen. Die Hexadezimalzahlen 0 bis 9 gleichen den Dezimalzahlen in ihrem Wert. Ab dem Dezimalzahlenwert 10 findet man im Hexadezimalsystem Buchstaben beginnend mit A. Das Zahlensystem besitzt 16 Werte, dessen zweistellige Werte Buchstaben darstellen. Sobald man also bei einem Wert größer 9 eine 6 addiert, werden die Werte, denen Buchstaben zugeordnet sind, übersprungen und man beginnt wieder mit den gleichwertigen Zahlen im Hexadezimalsystem.