

NAME: Guillermo Noraz | CLASS: Micro. | SPEAKER: Carlos Ricardo | DATE & TIME: 22-1-25

Title: Introducción al Conjunto de instrucciones del RISC-V

Keyword

Arquitectura
modular

Versiónes

Registros

Topic Conjunto de instrucciones del RISC-V

RISC-V es un conjunto de instrucciones abierto que nació la adición por su naturaleza accesible, no hay que pagar licencias, lo que permite que más personas puedan aprender de dentro de profesionales sin limitaciones económicas.

Algo interesante es que cuenta con una arquitectura modular, está diseñada para que se pueda agregar o quitar módulos dependiendo de las necesidades del proyecto. Por ejemplo, si necesitas operaciones de coma flotante o multiplicación, las puedes agregar como el chip. Esta característica hace que sea muy eficiente en términos de recursos y aplicaciones. Otro punto importante es su simplicidad en las instrucciones. RISC-V tiene principios de diseño que se basan en la velocidad para tareas comunes y minimizan retrasos mediante circuitos pequeños, buscando un equilibrio entre regularidad y flexibilidad.

Cuenta con una arquitectura modular, sus versiones de 32, 64 y 128 bits permiten versiones extensivas como multiplicación y división, atomicas y comprimidas. Cuenta con 32 registros, siendo el registro 0 siempre igual a 0 para optimizar el uso frecuente de este valor lo que alegra la ejecución.

Summary: RISC-V es un conjunto de instrucciones abierto, simple y modular que ofrece una alternativa flexible y accesible para el diseño de hardware y software. Es una opción ideal para fines educativos como para desarrollo de otras industrias.

NAME

CLASS

SPEAKER

DATE & TIME

Milenio Vázquez

Micro-

Carlos Pichardo

22-1-25

Title

RISC-V ISA 2: Instrucciones tipo R

Keyword

Tipo R

Mnemónico

Registro destino

Registro fuente

Topic Instrucciones entre registros

Las instrucciones tipo R de RISC-V son fundamentales para realizar operaciones entre registros y constan por su simplicidad, debido a que tienen un formato en común: mnemónico, registro destino y dos registros fuente. Las instrucciones permiten llevar a cabo funciones como suma, resta y operaciones lógicas (AND, OR y XOR). Los registros se representan con 5 bits, lo que limita el número total a 32, asegurando un diseño eficiente.

Questions

¿Cuántos
Pueden
Tener o tener
32 registros?

En operaciones lógicas como AND, OR y XOR anidan funcionalidades poderosa al conjunto. La operación AND realiza una comparación bit a bit entre los registros fuente, ideal para crear máscaras que aislan o marcan grupos específicos al dejar pasar aquello con valor 1 en el segundo registro. En XOR se utiliza para invertir bits de un registro dependiendo de los valores del otro.

Add - add	Aritméticas	AND - and	Aritméticas
Subtract - Sub		OR - or	de bits.
Set if less than - Slt	Comparación	Exclusión - Xor	
Set if less than unsigned - Sltu	Comparación	Shift Left Logic - Sll	Desplazamiento

Summary:

Las instrucciones tipo R, abarcan operaciones aritméticas y lógicas fundamentales como Suma, Resta, AND, OR y XOR. Toda comparten desde una estructura común que optimiza el diseño de hardware y software.

NAME

Malvin Norz

CLASS

Micro

SPEAKER

Carlos Ricardo

DATE & TIME

22-125

Title

RISC-V ISA 3: Instrucciones tipo R

Keyword**Topic** Instrucciones entre registros (2)Comparaciones
desplazamientos

En este video se continua con las instrucciones tipo R de RISC-V. Se explican las comparaciones y desplazamientos (lógicos y aritméticos). Están las comparaciones "menor que" (Set Less Than) SLT, en este caso se compara los registros (rs1 y rs2), que son registros fuente que almacena valores de entrada con 5 bits de ancho, rs1 y rs2 pueden referenciar cualquier registro dentro de los 32 disponibles.

SLT

RS1

RS2

Questions

Se desplaza los bits de rs1 a la izquierda según lo indique rs2, llenando con ceros. Aquí se los vera números positivos, negativos y su representación en complemento a 2. Ejemplo: Registro 1(7) y registro 2 (-8) dan como resultado 0 porque $7 > -8$.

En las comparaciones sin signo (SLTU), se comparan los registros como números sin signos. Ejemplo: rs1(7) y rs2 (4) da 0 porque $7 > 4$. Desplazamiento lógico a la izquierda SLU, tiene equivalencia a dividir por potencias de 2 (Ejemplo: $12 \gg 2 = 12 \div 4 = 3$). El resultado es una división entera descartando decimales. De usan 32 bits, y los máximos desplazamientos son de 31 bits. Si los bits más significativos que exceden el tamaño del registro se pierde.

Summary:

NAME

CLASS

SPEAKER

DATE & TIME

Melvin Vargas Micro | Carlos Ricardo | 22-1-25

Title RFSC-V ISA 4: Instrucciones tipo 1 Operaciones constantes

Keyword

Topic Instrucciones de Computo con Constantes.
 Las instrucciones de tipo 1, tambien conocidas como instrucciones con constantes o inmediatos, son usadas para realizar operaciones donde uno de los operadores tiene un valor constante. Estas instrucciones permiten realizar operaciones aritméticas, lógicas, de comparación y desplazamiento usando un registro y un valor inmediato. El formato de las instrucciones de tipo 1: Incluyen un registro destino (donde se guarda el resultado) un registro fuente 1, y un valor inmediato. Un valor inmediato ocupa 12 bits en la mayoría de las instrucciones de tipo 1. Esto permite representar valores en complemento a dos desde -2048 hasta 2047. En el desplazamiento, el inmediato es de solo 5 bits, ya que solo se desplaza 31 bits.

Questions

¿Diferencias entre tipo 0 y tipo 1?

Operaciones comunes con inmediatos: Suma (Add). Se suma el valor de un registro fuente 1 con un valor inmediato y guarda el resultado en el registro destino. Por ejemplo: Add x19, x21-32 sumaría -32 al valor de registro x21 y guardaría el resultado en x19. El inmediato se extiende a 32 bits mediante la extensión de signo antes de realizar una suma.

Summary: En este tipo de instrucciones el tamaño del inmediato "12 bits" puede ser una restricción cuando se necesitan valores más grandes. Para obtener números más grandes al rango de inmediatos, se pueden realizar varias operaciones.

NAME	CLASS	SPEAKER	DATE & TIME
Melvin Vargas	Micro	Carlos Ricardo	22-1-25

Title RISC-V ISA 4: Instrucciones tipo 1
Operaciones constantes

Keyword Constante inmediata	Topic Instrucciones de Computo con constantes. Asignación de valores: Se puede usar la instrucción addi para asignar un valor a un registro. Por ejemplo, si se suma el valor 0 del registro cero a la constante 5, el resultado es que el registro destino toma el valor 5.
Andi. Xori. Slli.	*AND(andi): Esta realiza una operación AND a nivel de bits entre registro fuente 1 y el inmediato extendido por signo, guardando el resultado en el registro destino. Esta instrucción se puede usar para comprobar el valor de un bit específico en un registro.
operaciones constantes.	*XOR(xori): Realiza una operación XOR a nivel de bits entre un registro y el inmediato, que puede usarse para invertir los bits de un registro usando -1 como inmediato.
Questions	*Desplazamiento lógico a la izquierda (Slli): Desplaza los bits de un registro fuente a la "l" por el número especificado en el inmediato, llenando los bits menos significativos con ceros.
	*[Add rd, rs2, rs1] formato instrucción tipo R funct7 rs2 rs1 funct3 rd OPCODE!
	*[Addi rd, rs1, imm] formato instrucción tipo 1 Inmediato rs1 funct3 rd OPCODE!

Summary: Las instrucciones de tipo 1 son similares al tipo R, pero las tipos R usan dos registros fuentes y la tipo 1 usa solo una fuente y un valor inmediato.

Todas las instrucciones de tipo R tienen una equivalente de tipo 1 excepto la resta porque el inmediato puede ser negativo.

NAME	CLASS	SPEAKER	DATE & TIME
Melvin Núñez	Micro	Carlos Pichardo	23-1-25

Title RISC-V ISA 5 Instrucciones de Carga y Almacenamiento

Keyword

Memoria

Carga

Almacenamiento

Topic Instrucciones de Carga y almacenamiento

RISC-V utiliza una arquitectura en la que las operaciones con datos en memoria se realizan exclusivamente mediante instrucciones de Carga y Almacenamiento. Estas simplemente transfieren datos entre la memoria y registros sin ninguna operación aritmética o lógica.

*Carga: Transfiere datos desde la memoria a los registros.

Almacenamiento: Es el proceso inverso a Carga.

- Cargar palabra (Iw): Carga 32 bits (4 bytes) de memoria a un registro. La dirección se calcula sumando un registro base y un índice de 12 bits con掩蔽 de signo.

- Cargar media Palabra (Ih/Ihu): Carga 16 bits (2 bytes) de memoria a registros. Ih contiene signo, Ih u. se llenan con ceros.

- Cargar byte (Ib/Ibu): Carga 8 bits (1 byte) de memoria a un registro. Ib contiene signo, Ibu se llenan con ceros.

- Acceso no alineado: Permite acceder a direcciones de memoria no alineadas.

Questions

Summary:

Las instrucciones de Carga incluyen variantes con y sin signo para diferentes tamaños de datos. Además, que permite el acceso a direcciones de memoria no alineadas.

Máximo Núñez

Micro

Carlos Ricardo

23-1-25

Title

RISC-V ISA 5 Instrucciones de Carga y Almacenamiento

Keyword

SW

SB

SH

No lineal

Topic Instrucciones de Carga y Almacenamiento

Instrucciones de Almacenamiento:

- Almacenar Palabra (SW): Almacena 32 bits (4 bytes) de un registro en la memoria. La dirección se calcula sumando un registro base y un índice. El dato almacenado proviene de un registro fuente 2.

- Almacenar media palabra (SH): Almacena 16 bits (2 bytes) de un registro en la memoria, solo se guarda la media palabra menos significativa.

- Almacenar Byte (SB): Almacena 8 bits (1 byte) de un registro en la memoria, solo se guarda el menos significativo.

Formato de las instrucciones:

En "Carga" el formato es similar a las instrucciones de tipo I, con un inmediato de 12 bits como offset.

En "almacenamiento" es formato tipo S, con el inmediato de 12 bits dividido en abs para optimizar el hardware.

Summary:

Las instrucciones de Carga y Almacenamiento son esenciales en RISC-V para mover datos entre la memoria y los registros. Las instrucciones de almacenamiento no requieren versiones con signo.

NAME	CLASS	SPEAKER	DATE & TIME
Melvin Nónay	Micro	Carlos Richardo	23-1-25

Title RISC-V ISA 6: Instrucciones de control y Programa almacenado en Memoria

Keyword	Topic
programa - almacenado	Ejecución de un programa e instrucciones de control El concepto de programa de programa almacenado en memoria permite cargar y ejecutar simultáneamente cualquier programa sin modificar el hardware.
Instrucciones control	Un contador de programa (PC) gestiona ese proceso, almacenando la dirección de la siguiente instrucción.
Direcciones de memoria	La memoria se direcciona por bytes, no palabras, por lo que el PC se incrementa de 4 en 4 para acceder en la siguiente instrucción. La memoria con una PC de 32 bits permite direcciones 4 Gigabytes.
Salto condicional	Las instrucciones de control permiten la toma de decisiones, diferenciando a los Computadoras de las Calculadoras. Estas instrucciones Cambian el flujo del programa usando las operaciones que comparan registros y saltan etiquetas si cumplen condiciones. Los saltos son relativos y se calculan sumando la dirección al PC actual, gestionado por el ensamblador.
Questions	El formato es de tipo B (tiene dos partes) y un Offset, modo para calcular la dirección de salto.

Summary: Además de saltos para igualdad o desigualdad, existen comparaciones de menor que y mayor o igual que. Estas comparaciones se pueden implementar cambiando el orden de los registros.

NAME	CLASS	SPEAKER	DATE & TIME
Milena Vásquez	Micro	Carlos Pichardo	23-1-25

Title RTSC-V diseño básico I: Operaciones entre registros

Keyword	Topic
VHDL	En este video se observa el diseño de una versión simplificada del procesador RTSC-V, centrándose en las operaciones entre registros. Se habla del conocimiento previo a los diferentes tipos de instrucciones, y es una introducción al diseño digital. Se habla de como la microarquitectura se activa por encima del nivel de transmisión de datos y se describe a través de lenguajes como VHDL o Verilog.
Verilog	
Registros	
Puertos	
Questions	<p>Los registros no siempre son uno, y si el banco de registros tiene un puerto de entrada (el para la dirección y puerto de salida (do) para el valor. Ya lectura es instantánea. La dirección de (ci) requiere 5 bits para seleccionar uno de los 32 registros. Existe un puerto de datos (di) para modificar los datos del banco, con trama de escritura y de reloj para sincronizar la escritura. Para implementar las operaciones R Po R, se necesitan 3 puertos de dirección a registro (el, ci y ad).</p>

Summary: Para realizar las operaciones, se requiere un ALU que ejecute las operaciones. La unidad de control relaciona la operación que debe realizar el ALU ya sea aritmética o lógica. El tutorial muestra el diseño a nivel de la arquitectura del procesador. No a nivel de componentes lógicos o RTL.

Máximo Núñez

Micro

Carlos Richards

23-1-25

Title RISC-V diseño básico 2: Operaciones con Constantes**Keyword**

ALU
Unidad
de
Control
Tipo 1 y
R

Questions**Topic** Operaciones con Constantes

Esta es una continuación de diseño con enfoque en las operaciones constantes, o instrucciones de tipo I. Para las instrucciones de tipo I se conecta de la misma manera que tipo R, utilizando los bits del 15 al 19 para instrucción. Para seleccionar el registro. En el caso del inmediato los 5 bits menos significativos se toman del 20 al 24 de la instrucción. Y los 7 más significativos se toman del 25 al 31. Estos bits se encadenan para formar el inmediato que es de 12 bits.

Para realizar la operación, se requiere un multiplexor para seleccionar el valor del registro fuente 2 o el inmediato. La cantidad de control determina qué dato se utilizará, basándose en el código de operación, para distinguir el tipo de instrucción.

Summary:

En resumen para las instrucciones de tipo I el valor del registro fuente 1 y el inmediato se entran al ALU y el resultado se guarda en el registro destino.