

# Lösungsblätter zur Klausur

Digitaltechnik und Entwurfsverfahren (TI-1)

und

Rechnerorganisation (TI-2)

am 29. März 2023, 11:00 – 13:00 Uhr

Name:	Vorname:	Matrikelnummer:
-------	----------	-----------------

Digitaltechnik und Entwurfsverfahren (TI-1)	
Aufgabe 1	von 9 Punkten
Aufgabe 2	von 10 Punkten
Aufgabe 3	von 5 Punkten
Aufgabe 4	von 12 Punkten
Aufgabe 5	von 9 Punkten
Rechnerorganisation (TI-2)	
Aufgabe 6	von 7 Punkten
Aufgabe 7	von 5 Punkten
Aufgabe 8	von 15 Punkten
Aufgabe 9	von 6 Punkten
Aufgabe 10	von 7 Punkten
Aufgabe 11	von 5 Punkten

<b>Gesamtpunktzahl:</b>	
-------------------------	--

	<b>Note:</b>
--	--------------

## Aufgabe 1 *Schaltfunktionen*

1.

A 4x4 grid with numbers 0-15 and labels  $a$ ,  $b$ ,  $c$ .

	0	1	5	4
$b$	2	3	7	6
	10	11	15	14
	8	9	13	12

Labels:  $a$  (top),  $b$  (left),  $c$  (bottom).

## 2. Konjunktive Minimalformen:

### 3. Ausgangsgleichung für das Nelson-Verfahren:

4.

Nr.	gebildet aus	Würfel	gestrichen wegen
1		1 1 — 1	
2		1 0 — 1	
3		1 0 — 0	
4		0 1 1 —	
5		0 0 1 1	

Die Menge der Primimplikanten:

Name:

Vorname:

Matr.-Nr.:

3

## Aufgabe 2    *Schaltnetze und CMOS-Technologie*

1.  $y$  :

2. Minimalform von  $y$ :

Name:

Vorname:

Matr.-Nr.:

4

3. Minimalform von  $y$  in NAND-Form:

Schaltnetz:

4. Realisierung von  $g(x_1, x_2, x_3)$  mit NAND-Gattern:

Schaltbild:

*Name:*

*Vorname:*

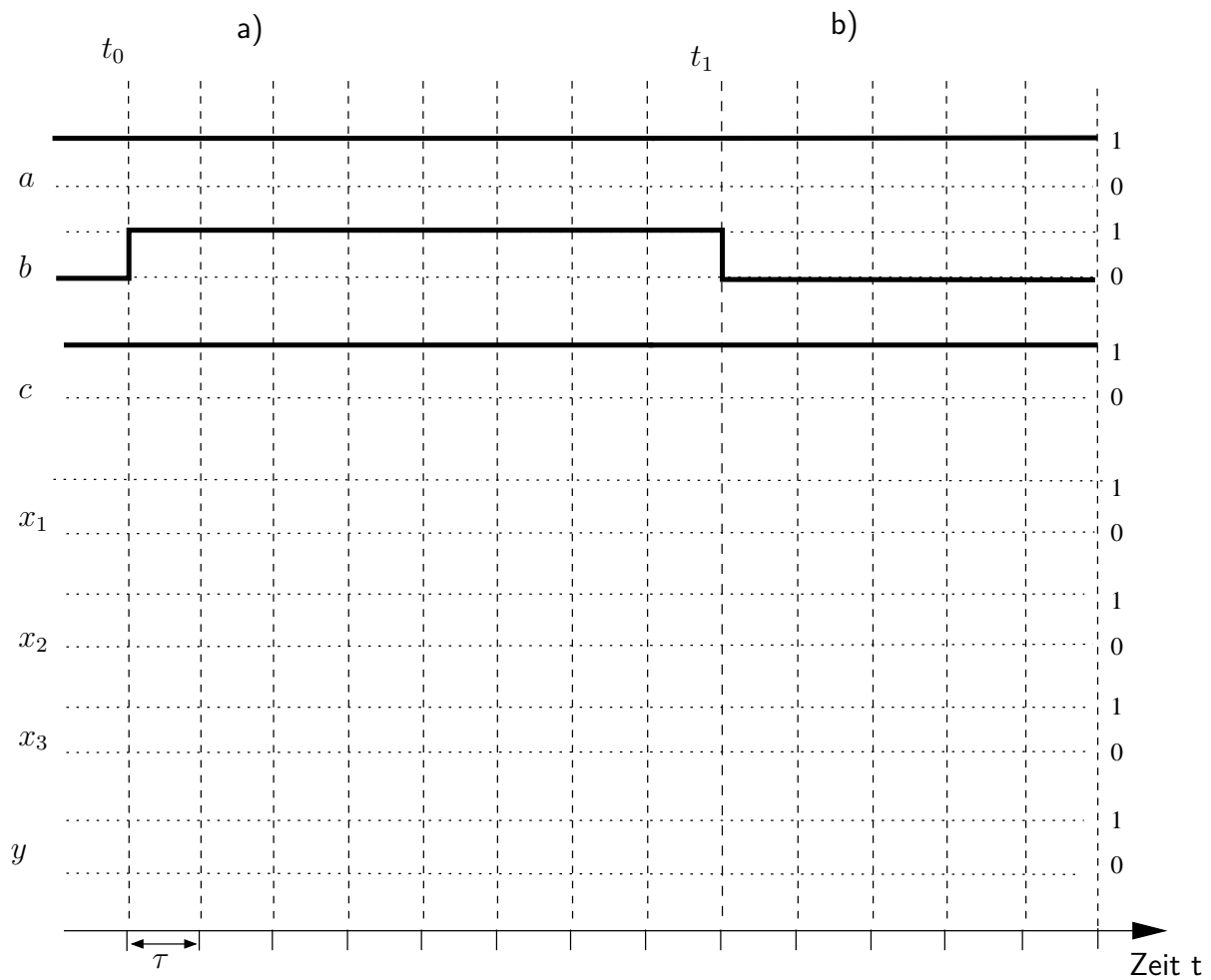
*Matr.-Nr.:*

5

5. CMOS-Realisierung eines 2:1-Multiplexers:

### Aufgabe 3 *Laufzeiteffekte*

1.



*Name:*

*Vorname:*

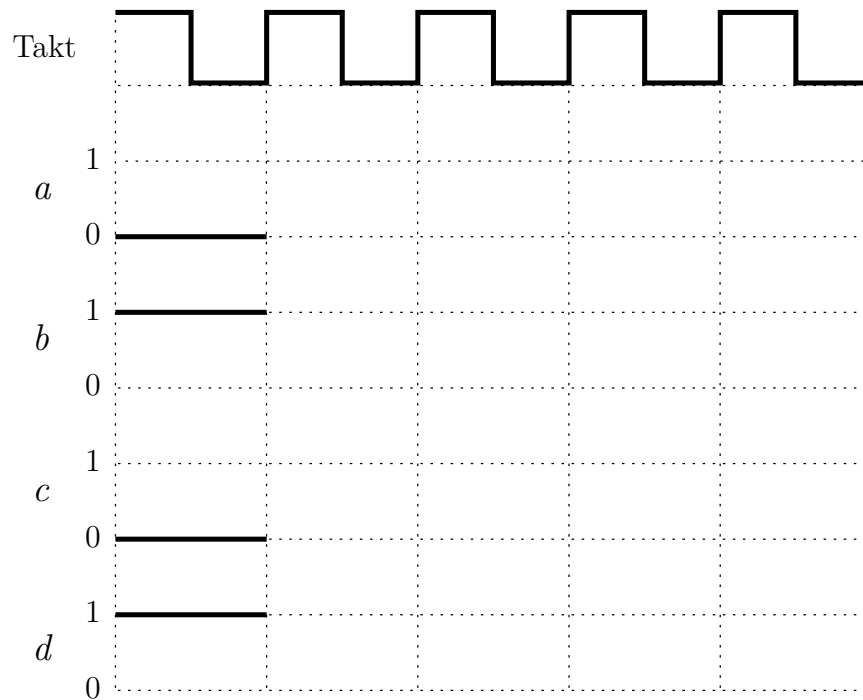
*Matr.-Nr.:*

7

2. Typ des Fehlers und Behebungsmöglichkeit:

## Aufgabe 4 *Schaltwerke*

1. (a) Das Schaltwerk ist:  
  
(b) Maximale Anzahl der Zustände ist:  
  
(c) Verläufe der Signale  $a$ ,  $b$ ,  $c$  und  $d$ :



2. (a) Automatengraph:



(b) Kodierte Ablauftabelle:

$q_2^t$	$q_1^t$	$q_0^t$	$q_2^{t+1}$	$q_1^{t+1}$	$q_0^{t+1}$
0	0	0			
0	0	1			
0	1	0			
0	1	1			
1	0	0			
1	0	1			
1	1	0			
1	1	1			

(c) Minimalformen der Ansteuerfunktionen der Flipflops:

(d) Schaltbild des Zählers:

1. Anzahl der Prüfbits:
2. *Carry-Ripple*-Addierer und *Carry-Lookahead*-Addierer:
3. Mindest-Bitanzahl für die Darstellung von  $-70$  als Zweierkomplementzahl:
  - $-70$  mit minimaler Bitanzahl als Zweierkomplementzahl:
  - $-70$  als 16-Bit-Zweierkomplementzahl:

4. 1000 0011 0101 1000 0000 0000 0000 0101

(a) BCD:

(b) Vorzeichenlose Dualzahl:

(c) Gleitkommazahl im IEEE-754-Standard in einfacher Genauigkeit:

## Aufgabe 6 *RISC-V*

1. Zeichnung der Hardware-Komponenten:

2. Inhalte der Zielregister:

Befehl	Zielregister = (z. B. x7 = 0x0000 F00A)
<code>addi x1, zero, 0x69</code>	
<code>lui x2, 0x06</code>	
<code>andi x3, x1, 0x0a</code>	
<code>srai x4, x2, 8</code>	
<code>xor x5, x4, x3</code>	
<code>slt x6, x5, x2</code>	

Name:

Vorname:

Matr.-Nr.:

13

## Aufgabe 7 *MIMA-Architektur*

1. Takt:

2. Takt:

⋮

## Aufgabe 8 *Cache-Speicher*

1. (a) Blockgröße in Bytes:

(b) Cache-Organisation:

2. Speicherbedarf:

3.

Adresse	0	8	40	52	4	8	52	32	2
read/write	r	r	w	r	r	r	w	w	r
Index	0								
Tag	0								
Byte-Offset	0								
Hit/Miss	Miss								

Name:

Vorname:

Matr.-Nr.:

15

4. Direkt-abgebildeter Cache mit 16 Speicherblöcken:

Adresse	Hilfsspalte	Tag	Index	Offset	Hit/Miss
0x04					
0x34					
0xcf					
0x02					
0x4c					
0xcf					
0x84					
0xb6					
0xb5					
0x07					

## Aufgabe 9    *Virtuelle Speicherverwaltung*

1. Unterteilung der virtuellen Adresse:

2. Physikalische Adressen:

Virtuelle Adresse	Physikalische Adresse
1023	
1024	
4204	
6200	

3. Breite des *Tags*:



Name:

Vorname:

Matr.-Nr.:

17

## Aufgabe 10    *Pipelining*

1. Echte Datenabhängigkeiten:

2. Behebung der Konflikte:

1. Faktor bei RISC:
2. Komponenten eines allgemeinen Schnittstellenbausteins:
3. Aufgaben der Busarbitrierung:
4. Hauptunterschied zwischen PCI und PCI-E: