

Lösungsblätter zur Klausur

Digitaltechnik und Entwurfsverfahren (TI-1)

und

Rechnerorganisation (TI-2)

am 28. März 2022, 10:30 – 12:30 Uhr

Name:	Vorname:	Matrikelnummer:
-------	----------	-----------------

Digitaltechnik und Entwurfsverfahren (TI-1)	
Aufgabe 1	von 10 Punkten
Aufgabe 2	von 8 Punkten
Aufgabe 3	von 11 Punkten
Aufgabe 4	von 6 Punkten
Aufgabe 5	von 10 Punkten

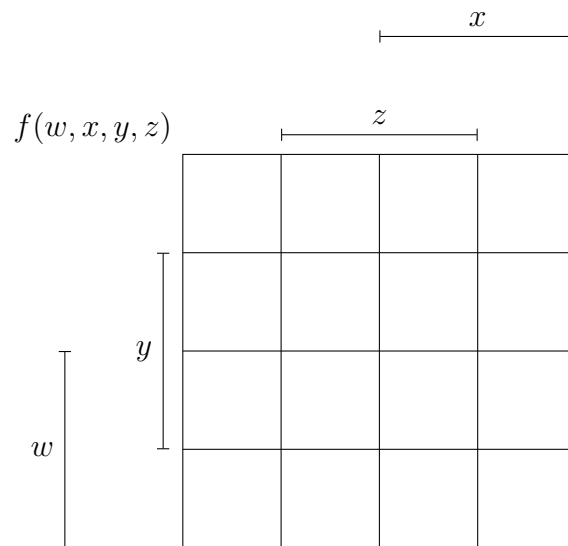
Rechnerorganisation (TI-2)	
Aufgabe 6	von 8 Punkten
Aufgabe 7	von 10 Punkten
Aufgabe 8	von 10 Punkten
Aufgabe 9	von 9 Punkten
Aufgabe 10	von 8 Punkten

Gesamtpunktzahl:	
------------------	--

	Note:
--	-------

Aufgabe 1 *Schaltfunktionen*

1. KV-Diagramm:



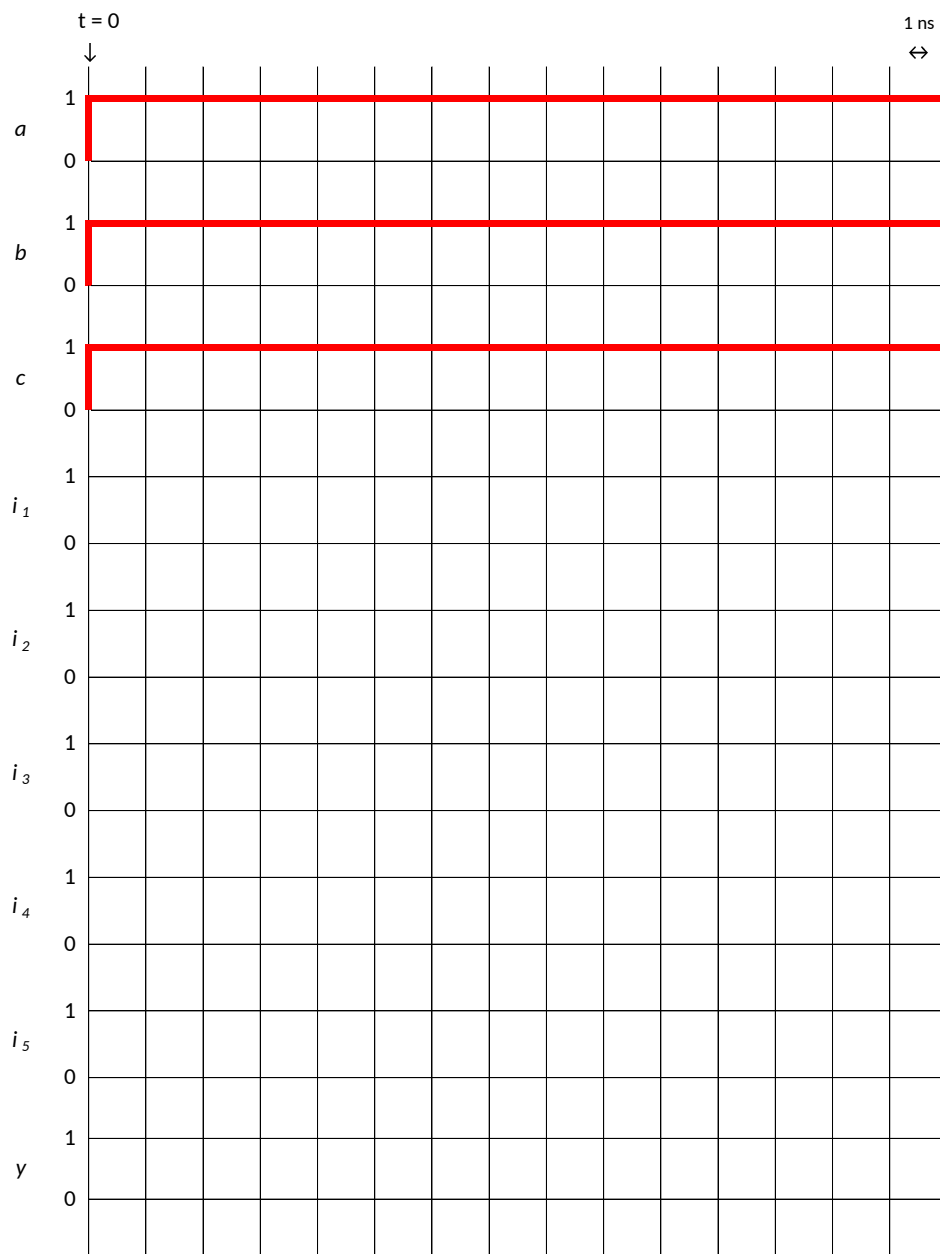
2. Primimplikanten und Kernprimimplikanten $f(w, x, y, z)$:

3. Disjunktive Minimalform (DMF) von $f(w, x, y, z)$:

4. Schaltnetz mit NOR-Gatter:

Aufgabe 2 *Laufzeiteffekte*

1. Verlauf der Signale:



Name:

Vorname:

Matr.-Nr.:

4

2. Hazardfehler (falls ja, Analyse):

Name:

Vorname:

Matr.-Nr.:

5

Aufgabe 3 *Boolesche Algebra*

1. $(a \leftrightarrow b) \leftrightarrow c = a \leftrightarrow (b \leftrightarrow c)$:

2. $a \leftrightarrow b \leftrightarrow c = a \nleftrightarrow b \nleftrightarrow c$:

Name:

Vorname:

Matr.-Nr.:

6

3. Vollständiges Operatorensystem $\{\rightarrow, 0\}$:

- Negation:

- Konjunktion:

- Disjunktion:

Aufgabe 4 *Schaltwerke*

1. DMF der Ansteuerfunktionen:

Zustand		Eingabe	Folgezustand		Ansteuerfunktionen der Flipflops		
q_0^t	q_1^t	x^t	q_0^{t+1}	q_1^{t+1}	J_0^t	K_0^t	D_1^t
0	0	0	1	0			
0	0	1	1	1			
0	1	0	0	0			
0	1	1	0	1			
1	0	0	0	0			
1	0	1	1	0			
1	1	0	1	0			
1	1	1	0	1			

Name:

Vorname:

Matr.-Nr.:

8

2. Schaltung des Schaltwerks:

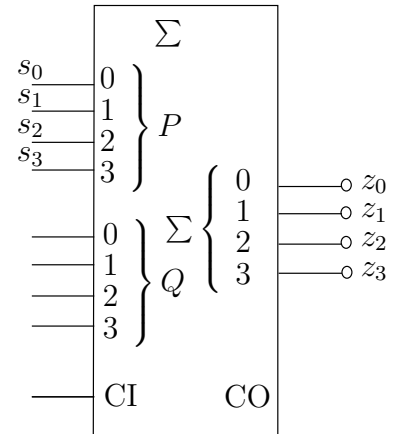
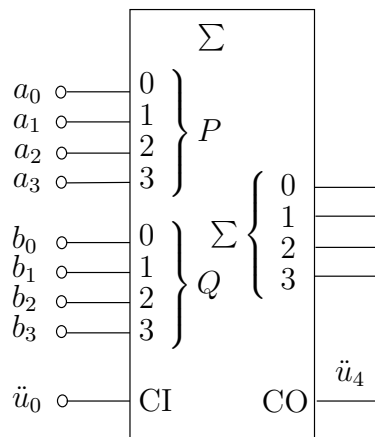
Aufgabe 5 *Rechnerarithmetik*

1. $-\frac{1}{4}$ als 32-Bit IEEE-754 Gleitkomma:

2. unsigned u :

3. signed u :

4. BCD-Addierer für eine Tetrade:



Name:

Vorname:

Matr.-Nr.:

11

5. Fehler und Datenwörter:

LDV	STV
EQL	JMP

Aufgabe 7 *C und RISC-V Assembler*

1. $f = g + (h - 5)$ in Assemblersprache:

2. C-Statement:

3. $B[8] = A[i] + A[j]$ in Assemblersprache:

4. Inhalte der Zielregister:

Befehl	Zielregister = (z. B. $\$s7 = 0x0000\ F00A$)
<code>addi s1, zero, 0x28</code>	
<code>srai s2, s1, 1</code>	
<code>slti s3, s2, 10</code>	
<code>lui s4, 0x21</code>	
<code>xor s5, s4, s1</code>	
<code>andi s6, s5, -1</code>	

Aufgabe 8 *Pipelining*

1. • ohne Pipelining:

• mit Pipelining:

2. • ohne Pipelining:

• mit Pipelining:

3. • Geeignete Stufe:

• Zykluszeit:

4. Registerinhalte:

Register	t1	t2	t3	t4
Inhalt				

Name:

Vorname:

Matr.-Nr.:

15

5. • Programmstück:

• Registerinhalte:

Register	t1	t2	t3	t4
Inhalt				

[illegible]

1. Anzahl der Bits der virtuellen Adresse:
2. Anzahl der Bits der physikalischen Adresse:
3. Anzahl der Bits der virtuellen Seitennummer:
4. Anzahl der Bits der physikalischen Seitennummer:

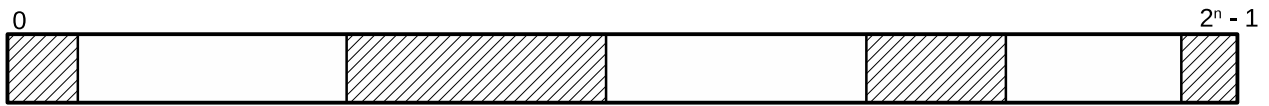
Name:

Vorname:

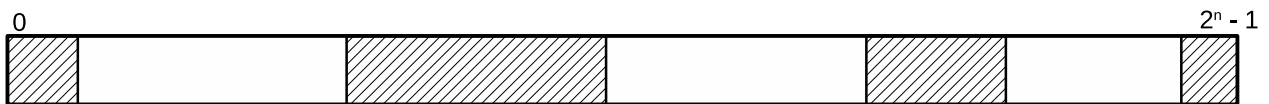
Matr.-Nr.:

18

5. *first-fit*-Strategie:



best-fit-Strategie:



6. Vergleich der Strategien: