

Nome e Matricula: Ariele Muniz(95662), Marcela Cupertino(86481), Felipe de Mello(93741)

Fazer um comparador em árvore. O trabalho pode ser feito em Grupo de até 4 pessoas. Voce deverá elaborar dois módulos. O módulo folha que compara dois bits de cada entrada (Ai,Ai+1 e Bi,Bi+1). A saída será codificada em 2 bits Mi e Ii (Maior que, Igual). Depois o modulo interno recebe dois bits da sub-arvore da esquerda e dois bits da sub-árvore da direita e gera na saída Mi e Ii. Faça o comparador com 8 bits. Para testar enumere todos os valores de entrada 8+8 que serão 64K, porém não é necessário imprimir. Fazer um For no Testbench para verificar e usar o comando IF e DISPALY como o exemplo do slide 10 disponível em [https://syssec.ethz.ch/content/dam/ethz/special-interest/infk/inst-infsec/system-security-group-dam/education/Digitaltechnik\\_14/14\\_Verilog\\_Testbenches.pdf](https://syssec.ethz.ch/content/dam/ethz/special-interest/infk/inst-infsec/system-security-group-dam/education/Digitaltechnik_14/14_Verilog_Testbenches.pdf)

	Ai	Ai+1	Bi	Bi+1	Mi	Ii		Mi	Ii
	Me	Ie	Md	Id					
linha	a[1]	a[0]	b[1]	b[0]	M	I	m	i	
0	0	0	0	0	0	1	0	0	
1	0	0	0	1	0	0	0	0	
2	0	0	1	0	0	0	0	0	
3	0	0	1	1	0	0	x	x	
4	0	1	0	0	1	0	0	0	
5	0	1	0	1	0	1	0	1	
6	0	1	1	0	0	0	1	0	
7	0	1	1	1	0	0	x	x	
8	1	0	0	0	1	0	1	0	
9	1	0	0	1	1	0	1	0	
10	1	0	1	0	0	1	1	0	
11	1	0	1	1	0	0	x	x	
12	1	1	0	0	1	0	x	x	
13	1	1	0	1	1	0	x	x	
14	1	1	1	0	1	0	x	x	
15	1	1	1	1	0	1	x	x	

