

گزارش آزمایش ۲ آز مدار منطقی

علی دهقانی ، ماهان بیهقی

دانشگاه صنعتی شریف

نام آزمایش

مشخصه گیت NAND و آشنایی با مفهوم Fan-out

اهداف آزمایش

آشنایی با مفهوم مشخصه انتقالی در مدارهای الکتریکی و پدیده Fan-out در تراشه های TTL

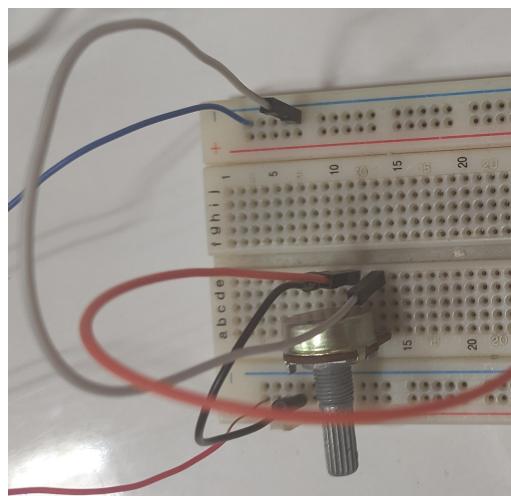
شرح آزمایش

لیست تراشه ها و قطعات مورد نیاز

تراشه DM74LS00 ، منبع تغذیه ۵ ولت DC ، مقاومت ۱ کیلوواهم ، اسیلوسکوپ ، پتانسیومتر

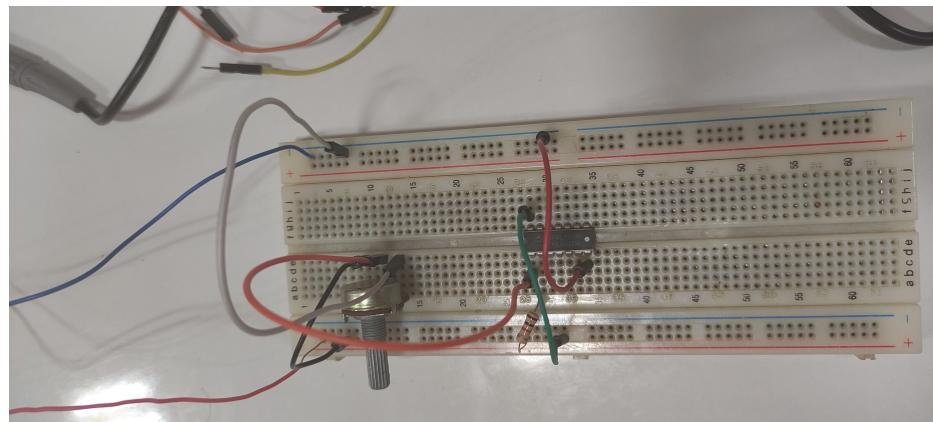
مراحل آزمایش و مدارات

- یک منبع تغذیه متغیر میسازیم. برای اینکار از منبع تغذیه موجود ۵ ولت و پتانسیومتر استفاده میکنیم. یک سر پتانسیومتر به زمین و سر دیگر به منبع DC متصل است. با تغییر مقدار مقاومت ، ولتاژ پایه سوم از 0° تا 5° تغییر میکند.



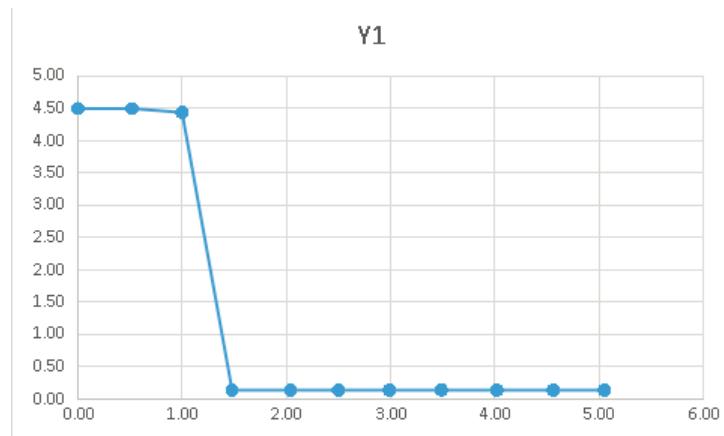
شکل ۱: منبع متغیر

- پایه A1 یک تراشه 7400 را به منبع ولتاژ متغیر و پایه B1 را به ۵ ولت ثابت وصل میکنیم . خروجی این دو پایه مطابق دیتاشیت تراشه روی پایه Y1 خواهد بود.



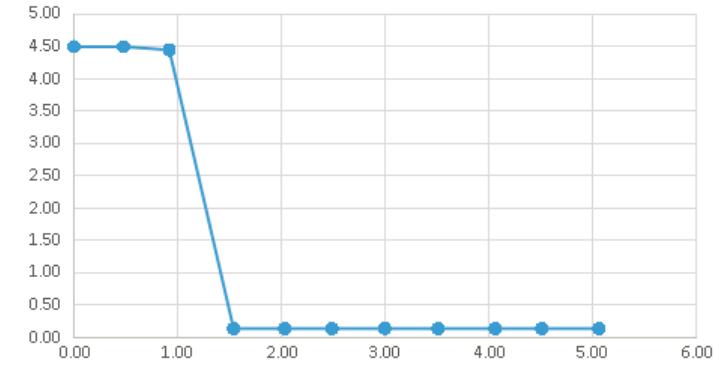
شکل ۲: مدار اندازه گیری ولتاژ پایه ۷۱ تراشه

- در هر مرحله ولتاژ منبع متغیر را پنج دهم ولت تغییر میدهیم و ولتاژ خروجی پایه ۷۱ را اندازه گیری میکنیم. نمودار های به دست آمده در حالت های افزایش ولتاژ از ۰ تا ۵ و کاهش ولتاژ از ۵ تا ۰ مطابق زیر میشوند :



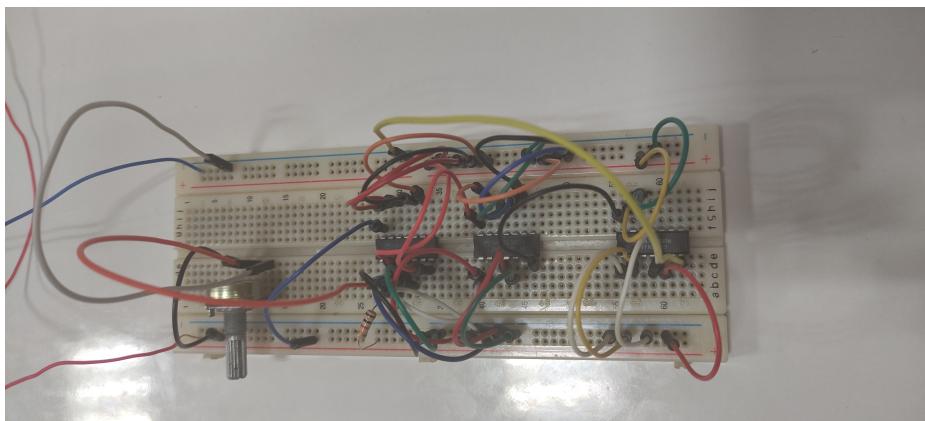
شکل ۳: ولتاژ پایه ۷۱ در حالت نزولی

۷۱

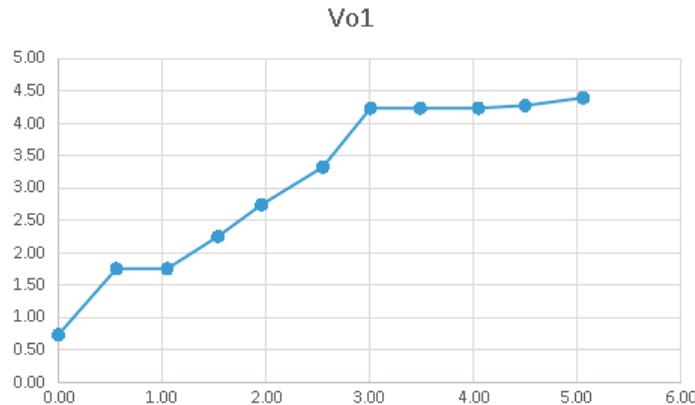


شکل ۴: ولتاژ پایه ۷۱ در حالت صعودی

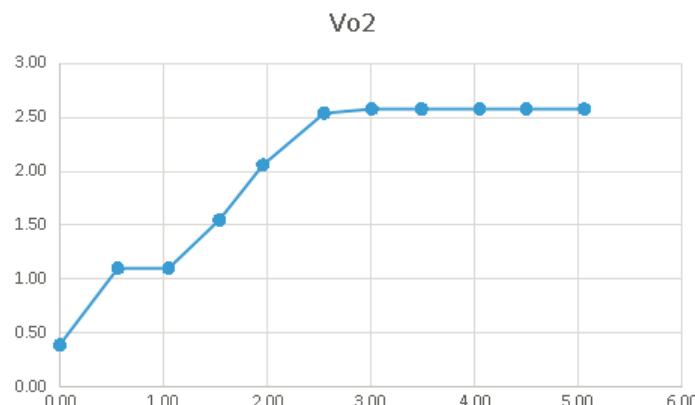
- در مرحله بعد آزمایش خروجی گیت NAND را به ورودی های ۱۰ گیت مشابه متصل میکنیم. برای اینکار از ۳ تراشه مشابه استفاده میکنیم که vcc هر تراشه از gnd تراشه قبلی تغذیه میشود و تنها vcc تراشه اول و gnd تراشه سوم مستقل میباشند. انتظار میرود با افزایش تعداد گیتها ، ولتاژ دچار افت شود. برای اندازه گیری این افت از پایه ۷۱ هر تراشه مقادیر ولتاژ خروجی رو در جدولی یادداشت میکنیم. نمودار های ولتاژ خروجی از تراشه های ۱ و ۲ و ۳ مطابق شکل های زیر میباشند :



شکل ۵: مدار مرحله آخر آزمایش



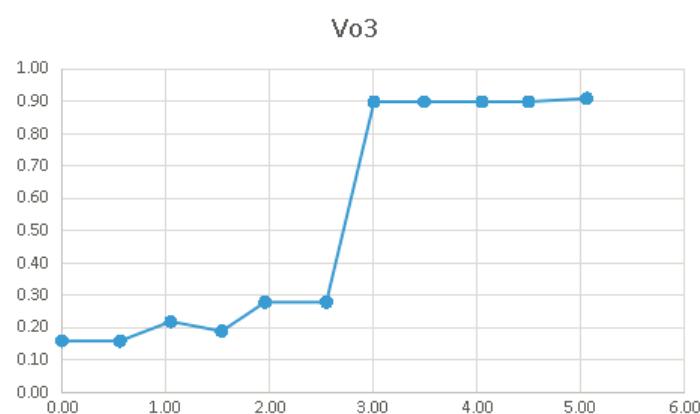
شکل ۶: ولتاژ پایه Y1 تراشه اول



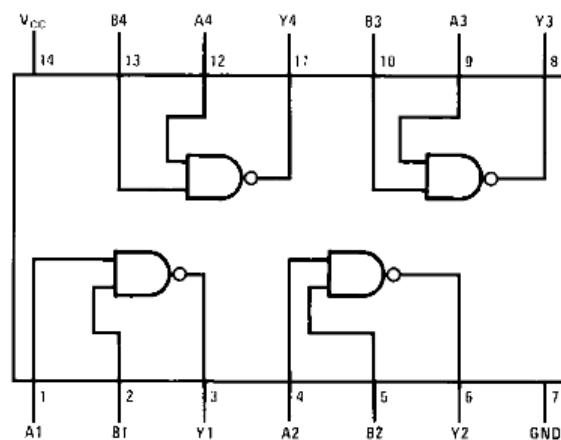
شکل ۷: ولتاژ پایه Y1 تراشه دوم

• مشاهدات

همانطور که نمودار خروجی تراشه سوم نشان میدهد ، مقدار ولتاژ خروجی در مرز ولتاژ Low تراشه قرار دارد (مطابق دیتاشیت این تراشه ، ولتاژ Low حدود هشت دهم ولت است). البته خروجی منطقی مدار هنوز ۱ است ولی با افزایش تعداد گیت ها به بیشتر از 10° گیت ، افت ولتاژ بیشتری رخ داده و پدیده Fan-out رخ میدهد که در نتیجه آن خروجی منطقی مدار ه خواهد شد که مخالف انتظار است.



شکل ۸: ولتاژ پایه ۱۴ تراشه سوم



شکل ۹: دیاگرام اتصالات تراشه ۷۴۰۰