



- پروژه در گروه‌های **چهار نفری** انجام می‌شود. نحوه گروه‌بندی در CW اطلاع‌رسانی می‌شود.
- همه موارد قابل تحویل برای پروژه را در یک فایل Zip با نام CSL-Project-STDID1-STDID2-STDID3-STDID4.zip جمع‌آوری نموده و در سامانه CW بارگذاری نمایید (از هر گروه تنها یک نفر پروژه را بارگذاری نماید).
- هر کدام از پروژه‌ها را تنها ۵ گروه می‌توانند انتخاب کنند و اولویت با گروه‌هایی خواهد بود که پروژه مورد نظر را زودتر انتخاب نمایند.
- در صورت هرگونه سوال یا اشکال، آن را در تالار مربوط به پروژه موردنظر در صفحه درس در CW مطرح نمایید.
- توصیه می‌شود شروع پروژه را به روزهای آخر مוקول نفرمایید و در اسرع وقت کارهای اولیه پروژه را شروع نمایید.
- در صورت مشاهده تقلب کل نمرات تمرینات و پروژه صفر خواهد شد.
- استفاده از ابزارهایی مانند ChatGPT به منظور ابزار کمک آموزشی مجاز است به شرط آن که به خروجی آن اکتفا نشود.
- هر گروه باید حداکثر تا تاریخ ۱۸ دی تیم پروژه و توصیف مختصر پروژه را در قالب یک فایل pdf تک صفحه‌ای در صفحه درس بارگذاری نماید.
- موعد انجام پروژه روز ۵ بهمن خواهد بود.
- پروژه‌ها به صورت مجازی به دستیاران آموزشی تحویل داده می‌شود. همه اعضای گروه باید برای این منظور حضور یافته و به همه‌ی قسمت‌های پروژه تسلط داشته باشند.
- گزارش پروژه باید در فرمت لاتک و در سامانه لاتک آنلاین دانشگاه نوشته شود. لذا یکی از نفرات پروژه باید قالب گزارش سمینار را از لینک ذیل انتخاب کرده و در این قالب گزارش تیم پروژه را ایجاد نماید. پروژه باید بین اعضای گروه به اشتراک گذاشته شود و تمامی اعضای گروه باید در نوشتار مشارکت نمایند. دقت شود تاریخچه مشارکت اعضای گروه، توسط دستیار آموزشی در سامانه قابل رویت خواهد بود.
آدرس ورود به سامانه لاتک دانشگاه: [Login Latex](#)
قالب گزارش پروژه: [Template Latex](#)
- گزارش پروژه‌های اصلی ۱ و ۵ را باید با آقایان صداقتگو و بهرامیان در سامانه به اشتراک گذاشته شود.
- گزارش پروژه‌های اصلی ۲ و ۳ را باید با آقایان صداقتگو، و علیزاده در سامانه به اشتراک گذاشته شود.
- گزارش پروژه‌های اصلی ۴ و ۶ را باید با آقایان صداقتگو و کوهی در سامانه به اشتراک گذاشته شود.

- گزارش پروژه‌های امتیازی باید با آقایان صداقتگو و غفوری در سامانه به اشتراک گذاشته شود.
- ایمیل دستیاران آموزشی برای اشتراک گذاری پروژه‌ها:

صداقتگو : ali.sedaghatgoo43@sharif.edu
بهرامیان : bahram.mahdi83@sharif.edu
علیزاده : mohammad.alizadeh138@sharif.edu
غفوری : pouria.ghafouri83@sharif.edu
کوهی : farzam.kooragh01@sharif.edu

۱ پروژه های اصلی

پروژه اول: شبیه ساز مدارات منطقی با قابلیت طراحی، انتقال و اجرای زنده روی برد آردوینو

مقدمه

منطق قابل پیکربندی مجدد (Reconfigurable Logic) یکی از موضوعات پیشرفته در مهندسی برق و کامپیوتر است که به ما امکان می دهد سخت افزار دیجیتال را به صورت پویا و انعطاف پذیر بازآرایی کنیم. با استفاده از این تکنولوژی، می توانیم ساختارهای منطقی را بسته به نیازهای خاص هر کاربرد تغییر دهیم، که به طرز چشمگیری کارایی و قابلیت های سیستم را افزایش می دهد. منطق قابل پیکربندی مجدد به ما اجازه می دهد که با استفاده از ابزارهای برنامه نویسی، مدارات دیجیتال را مجدداً برنامه ریزی کنیم و به روزرسانی های لازم را اعمال کنیم، بدون نیاز به تغییرات فیزیکی در سخت افزار. این تکنولوژی باعث می شود که سیستم ها به طور هوشمندانه ای با تغییرات محیط و نیازهای مختلف سازگاری پیدا کنند و کارایی و بهره وری بیشتری داشته باشند. در این پروژه می خواهیم کمی به این زمینه نزدیک شویم و از برد های آماده آردوینو به این منظور استفاده کنیم.

اهداف

۱. پیاده سازی ارتباط موثر میان برد و کامپیوتر.
۲. آشنایی جزئی با منطق قابل پیکربندی.
۳. فراهم کردن فرصت برای تجربه عملی و کار با بردهای آردوینو و اجزای الکترونیکی مانند LED ها و دیپ سوئیچ ها.
۴. ایجاد یک نرم افزار شبیه ساز با رابط کاربری گرافیکی برای طراحی و تست مدارات منطقی.

صورت پروژه

هدف این پروژه طراحی و توسعه نرم افزار و سخت افزاری است که امکان پیاده سازی و شبیه سازی زنده مدارات منطقی را بر روی سخت افزار فراهم کند.

وسایل مورد نیاز

۱. یک برد آردوینو با تعداد کافی ورودی خروجی GPIO دیجیتال
۲. ۴ عدد LED به همراه مقاومت مورد نیاز
۳. ۸ عدد دیپ سوئیچ برای مشخص کردن ورودی

گام های پروژه

۱. طراحی نرم افزار شبیه ساز با رابط کاربری گرافیکی به کمک یک زبان برنامه نویسی دلخواه. این برنامه باید قابلیت تعریف جداول صحت مختلف را داشته باشد و بتواند به عنوان ورودی هرکدام خروجی های جداول صحت دیگر یا ورودی های مدار را بگیرد. توجه کنید که لازم نیست دور خوردن این روابط را حل کنید.
۲. برنامه ریزی برد آردوینو به طوری که نرم افزار پیاده سازی شده امکان انتقال مدار طراحی شده را با عمل کرد درست به برد داشته باشد.
۳. پیاده سازی مدار برای دریافت ورودی ها و نمایش خروجی ها به منظور بررسی عملکرد.

TABLE	0			
IN0	IN2	LED0	C0	
0	0	0	0	
0	1	1	0	
1	0	1	0	
1	1	0	1	
TABLE	1			
IN1	IN3	C0	LED1	LED2
0	0	0	0	0
0	1	0	1	0
1	0	0	1	0
1	1	0	0	0
0	0	1	1	0
0	1	1	0	0
1	0	1	0	0
1	1	1	1	1

شکل ۱: توصیف یک جمع کننده ۲ بیتی که $\{IN0, IN1\} + \{IN2, IN3\} = \{LED0, LED1, LED2\}$ را حساب میکند

نتیجه پیشنهادی پروژه

به عنوان مثال یک مدار جمع کننده ۲ بیتی را در توصیف جمع کننده مشاهده میکنیم.

نحوه‌ی تحویل گزارش

تمامی موارد ذیل باید در یک پوشه ذخیره و تحویل داده شوند:

۱. تمامی کدها، فایل توضیحات نحوه اجرا و وابستگی‌های نرم افزاری مورد نیاز آنها
۲. ثبت تصاویر از نحوه کارکرد سامانه‌های نرم افزاری و سخت افزاری طراحی شده برای این پروژه
۳. گزارش کامل از کارهای انجام شده شامل توضیحات کدهای نوشته شده، نتایج، تحلیل نتایج و چالش‌های انجام پروژه