



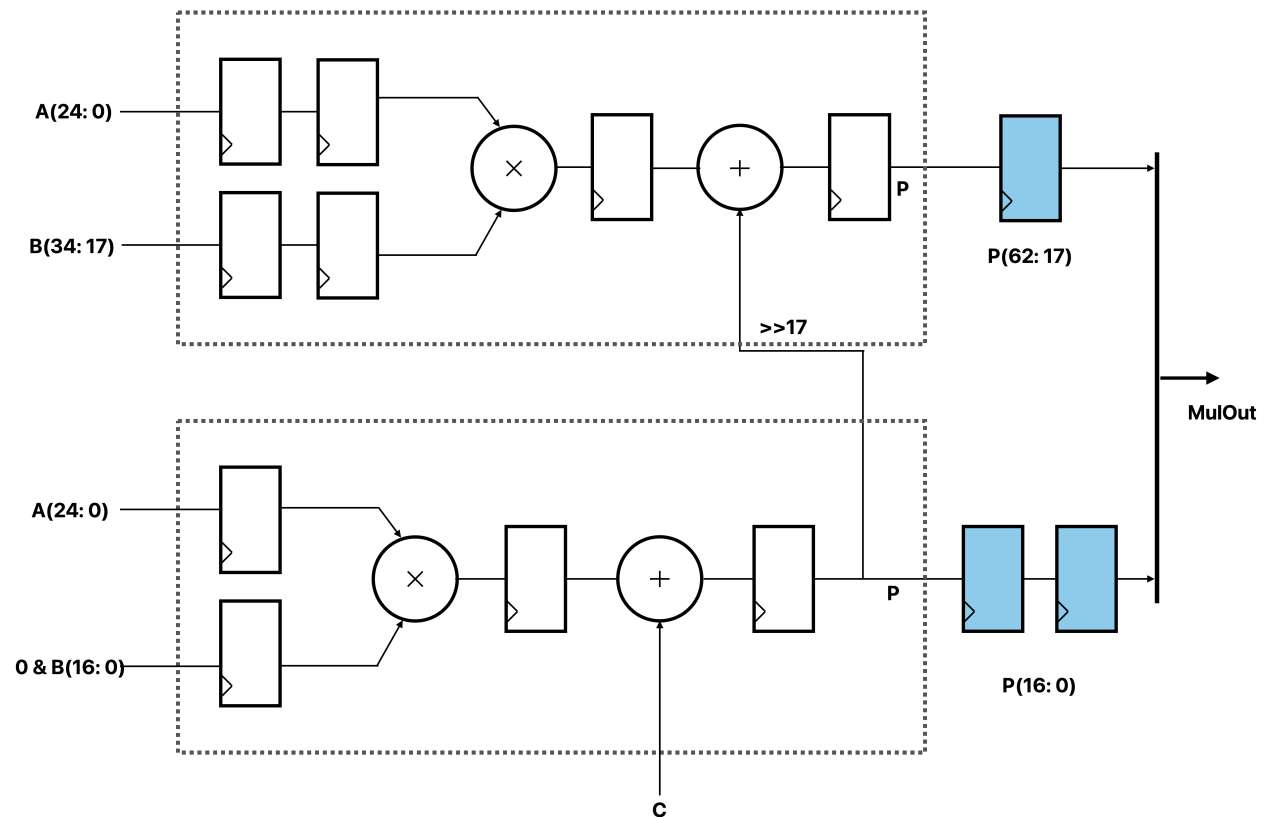
تمرین VHDL سری چهارم درس مدارهای منطقی برنامه‌پذیر (FPGA)

تدریس‌یار: سید نیما علوی

استاد درس: دکتر محمدرضا پورفرد

در این ماژول ما قصد طراحی یک Multiplier را داریم که می‌تواند یک عدد ۳۵ بیتی را در یک عدد ۲۵ بیتی ضرب کند.

در این پروژه می‌بایست از کامپوننت موجود در vivado به نام dsp48 استفاده کرده و با کنار هم قرار دادن این کامپوننت‌ها یک ضرب‌کننده بسازید.
معماری زیر نمایش نحوه قرارگیری دو کامپوننت را نشان می‌دهد و کافی است تا از این معماری استفاده کنید تا بتوانید ماژول خود را طراحی کنید.



نحوه بدست آوردن کامپوننت DSP48 نیز بدین صورت می‌باشد که شما در قسمت IP Cores در نرم افزار vivado عبارت dsp48 را نوشته و در ادامه فایل hdl آن را استخراج می‌کنید. بدین صورت شما یک زیر ماژول به نام dsp48e1 دارید که می‌توانید از آن در ماژول‌های دیگر بهره ببرید.

نکات مهم:

- خروجی Design Runs را در نرم افزار vivado بررسی کنید، پس از Implement یا synthesis کردن باید به تعداد آنچه در معماریتان داشتید DSP48 مشاهده کنید. (در گزارش کار گزارش کنید)
- در صورتی که ماژول را برای ضرب دو عدد 45×35 بیتی طراحی کنید نمره شما از ۱۵۰ درصد لحاظ می شود.
- کد شما کاملاً باید به صورت سنکرون پیاده سازی شود.
- شبیه سازی ای که انجام می دهید باید به کمک نرم افزار مدلسیم باشد.
- نحوه فایل ارسالی شما نیز باید به صورتی باشد که در ویدیو شماره ۲ مدلسیم بیان کردیم. (پوشه ها، نام ها و ...) و. علاوه بر تمامی فایلای ذکر شده باید یک پوشه برای vivado باشد که تنها همان فایل fileName.xpr در آن موجود باشد. و یک پوشه به نام constraint که فایل fileName.xcd در آن موجود است ایجاد شود.
- Implement کردن شما باید بدون هیچ خطای باشد.
- خوانا نویسی و تمیزی کد شما نیز مهم می باشد.
- فایل گزارش نویسی شما باید جامع و کامل باشد؛ به نحوی که هم توضیح هر بخش از کد با جزئیات آورده شود و هم تصاویری از نتایج شبیه سازی به همراه تحلیل دقیق آن ها در آن قرار بگیرد. (فایل pdf و word هر دو الزامیست).
- همینطور لازم است ویدیویی هم ضبط کنید که در آن به توضیح شفاهی موارد بالا از روی کد و فضای سیمولیشن پرداخته اید. این ویدیو را هم در کورسز آپلود و هم در تلگرام برای بنده ارسال کنید.