

Relatório da Tarefa 1: SPICE.

Aluno: Mairon Schneider Cardoso.

Data: 01/06/2021

Número de matrícula: 17102515.

1 Introdução

O *MOSFET* (*Metal Oxide Semiconductor Field Effect Transistor*) é um dispositivo semicondutor amplamente utilizado para o processamento de sinais eletrônicos em dispositivos eletrônicos. É um dispositivo de três terminais (quando ignoramos o *bulk*), como *source*, *gate* e *drain* pode ser considerado o transistor mais comum e utilizável tanto em circuitos analógicos como digitais. O funcionamento ocorre variando a largura de um canal ao longo do qual fluem os portadores de carga. Os portadores de carga entram no canal da fonte e saem pelo dreno. A largura do canal é controlada pela tensão em um eletrodo chamado *gate*, que está localizado entre o *source* e o *drain*.

A tecnologia *MOSFET* possibilita a construção eficiente dos circuitos digitais. Os circuitos digitais são circuitos que tem apenas dois níveis de tensão, sendo zero e um, diferentemente dos analógicos, onde qualquer tensão pode ser admitida. Os circuitos digitais são extremamente importante justamente por realizarem as operações lógicas através da região de operação denominada de região de corte, funcionando como uma chave.

2 Metodologia

O estudo deste trabalho será fundamentado em ideias e pressupostos teóricos que apresentam significativa importância na simulação de dispositivos eletrônicos a partir da análise da resposta obtida através do uso da ferramenta SPICE para determinar nuncias dos circuitos requisitados no escopo do trabalho. Para obter os resultados e respostas acerca da empregabilidade da simulação via SPICE dos circuitos F1, F2 e F3, foi realizado a construção dos circuitos através da ferramenta *Switch craft*, de modo a garantir a coerente construção dos circuitos inicialmente propostos.

3 Resultados e Discussões

Através da ferramenta *Switch craft* é possível determinar a tabela verdade dos blocos de circuitos que serão objeto de estudo. Portanto, quando equacionamos a expressão, acabamos por obter uma tabela verdade do bloco F1 representado através da figura 1. O mesmo vale para quando queremos extrair a tabela verdade do bloco F2 (figura 2).

Com o auxílio do *Switch craft*, conseguimos extrair a tabela verdade do bloco F3 considerando as 4 entradas e não somente a *OR*, isso será útil justamente para extrair os arcos de transição. Os arcos de transição são encontrados através das transições que cada sinal ocorre paralelamente com o sinal de transição, podemos extrair essas transições através da figura 3, a tabela 1 demonstra a transição de sinais considerando o próximo instante, ou seja, observando a quantidade de transições na tabela, é possível aficar o tamanho total da nossa simulação. Nesse caso, como possuímos 22 arcos com 3 transições cada, observaremos um tempo total de simulação de 66ns.

Com os intervalos, podemos construir as fontes PWL de modo a abranger os arcos de transição e garantir a avaliação completa do comportamento esperado dos blocos F1, F2 e F3. A construção do bloco F1 é feita com o auxílio do *Switch craft*, entretanto, aqui temos que levar em consideração a técnica de *Logical Effort*, analisando individualmente as regiões de *pull-up* e *pull-down*, inicialmente, para a concepção dos transistores, foram empregado valores de comprimento de canal igual a $L_0 = 50nm$ e uma largura equivalente a 100nm para a tecnologia *NMOS* e 150nm para tecnologia *PMOS* e

dimensionando com base na técnica *Logical Effort* conseguimos perceber que na rede de *pull-down* teremos que multiplicar a largura por 4, a construção do bloco pode ser vista através da figura 4.

A construção do bloco F2 é descrita de modo semelhante a F1, aplicando a expressão lógica no *Switch craft*, conseguimos extrair a rede ilustrada através da figura 5, onde através da técnica de *Logical Effort*, sabemos que precisaremos multiplicar a largura dos nossos transistores do tipo P por 3, e a largura dos transistores do tipo N será multiplicada por 4. A construção do bloco F3, como comentado anteriormente, será uma *OR*, ilustrada pela figura 6, pela técnica de *Logical Effort* será necessário multiplicar por 2 a largura dos transistores do tipo P deverão ser multiplicados por 2.

3.1 Consumos

O tempo de atraso de subida e descida de cada arco pode ser visualizado através da tabela 2 assim como o consumo estático de cada arco, na sua subida e descida, além disso também é possível visualizar o consumo médio do bloco que é objeto de estudo (F1, F2 e F3), sem contar os circuitos responsáveis por adicionar um *inputDelay* ou *FO4*. Através da tabela, conseguimos perceber que o maior atraso será resultado do arco *0B10 Low-HIGH*, isso é justificável justamente se pensarmos que, $|V_{THP}| > |V_{THN}|$, ou seja, é necessário mais tensão aplicada no gate para garantir uma região adequada no dispositivo PMOS. O menor consumo do circuito será proveniente do arco *11C0 LOW-HIGH* com consumo equivalente a $11.79nW$. Através da figura 6 conseguimos observar que o circuito funciona da maneira correta.

4 Log de simulação

```
Circuit: * Nome do aluno: Mairon Schneider Cardoso
Vind: Removing PWL point (6.3e-008,0)
Vinb: Removing PWL point (1.8e-008,1)
Vinb: Removing PWL point (4.2e-008,0)
Vina: Removing PWL point (3e-009,0)
Vina: Removing PWL point (6e-009,0)
Vina: Removing PWL point (2.1e-008,0)
Direct Newton iteration failed to find .op point. (Use ".option noopiter" to skip.)
Starting Gmin stepping
Gmin = 10
Gmin = 1.07374
Gmin = 0.115292
Gmin = 0.0123794
Gmin = 0.00132923
Gmin = 0.000142725
Gmin = 1.5325e-005
Gmin = 1.6455e-006
Gmin = 1.76685e-007
Gmin = 1.89714e-008
Gmin = 2.03704e-009
Gmin = 2.18725e-010
Gmin = 2.34854e-011
Gmin = 2.52173e-012
Gmin = 2.70769e-013
Gmin = 0
Gmin stepping succeeded in finding the operating point.
```

atrasoa000hl=7.12204e-011 FROM 1.02473e-009 TO 1.09595e-009
 atrasoa000lh=1.00714e-010 FROM 2.02468e-009 TO 2.12539e-009
 atrasoa001hl=6.58014e-011 FROM 4.0248e-009 TO 4.09061e-009
 atrasoa001lh=1.00732e-010 FROM 5.02469e-009 TO 5.12542e-009
 atrasoa010hl=8.42468e-011 FROM 8.02494e-009 TO 8.10919e-009
 atrasoa010lh=1.01845e-010 FROM 7.02541e-009 TO 7.12725e-009
 atrasoa011hl=8.43952e-011 FROM 1.10249e-008 TO 1.11093e-008
 atrasoa011lh=1.03726e-010 FROM 1.00257e-008 TO 1.01294e-008
 atrasoa100hl=6.92771e-011 FROM 1.40249e-008 TO 1.40942e-008
 atrasoa100lh=8.38328e-011 FROM 1.30254e-008 TO 1.31093e-008
 atrasoa101hl=6.93135e-011 FROM 1.70249e-008 TO 1.70943e-008
 atrasoa101lh=8.48364e-011 FROM 1.60256e-008 TO 1.61105e-008
 atrasoa110hl=6.59557e-011 FROM 1.90253e-008 TO 1.90912e-008
 atrasoa110lh=8.10243e-011 FROM 2.00248e-008 TO 2.01058e-008
 atraso0b00hl=6.2672e-011 FROM 2.20239e-008 TO 2.20866e-008
 atraso0b00lh=9.18667e-011 FROM 2.30232e-008 TO 2.31151e-008
 atraso0b01hl=5.92131e-011 FROM 2.5024e-008 TO 2.50832e-008
 atraso0b01lh=9.27128e-011 FROM 2.60233e-008 TO 2.6116e-008
 atraso0b10hl=8.75951e-011 FROM 2.90223e-008 TO 2.91099e-008
 atraso0b10lh=1.18323e-010 FROM 2.80247e-008 TO 2.8143e-008
 atraso0b11hl=8.76156e-011 FROM 3.20222e-008 TO 3.21098e-008
 atraso0b11lh=1.1131e-010 FROM 3.10245e-008 TO 3.11359e-008
 atraso1b00hl=6.32716e-011 FROM 3.50233e-008 TO 3.50866e-008
 atraso1b00lh=7.45392e-011 FROM 3.40233e-008 TO 3.40978e-008
 atraso1b01hl=6.57459e-011 FROM 3.80246e-008 TO 3.80904e-008
 atraso1b01lh=7.59833e-011 FROM 3.70239e-008 TO 3.70999e-008
 atraso1b10hl=5.68738e-011 FROM 4.00232e-008 TO 4.00801e-008
 atraso1b10lh=7.40244e-011 FROM 4.10228e-008 TO 4.10969e-008
 atraso00c0hl=5.87171e-011 FROM 4.30236e-008 TO 4.30824e-008
 atraso00c0lh=8.65624e-011 FROM 4.4023e-008 TO 4.41095e-008
 atraso00c1hl=5.48852e-011 FROM 4.60236e-008 TO 4.60785e-008
 atraso00c1lh=8.6482e-011 FROM 4.7023e-008 TO 4.71094e-008
 atraso01c0hl=8.45566e-011 FROM 5.0022e-008 TO 5.01065e-008
 atraso01c0lh=1.09776e-010 FROM 4.9023e-008 TO 4.91328e-008
 atraso01c1hl=8.45978e-011 FROM 5.30219e-008 TO 5.31065e-008
 atraso01c1lh=1.07396e-010 FROM 5.2023e-008 TO 5.21304e-008
 atraso10c0hl=7.44737e-011 FROM 5.6022e-008 TO 5.60964e-008
 atraso10c0lh=8.32996e-011 FROM 5.50231e-008 TO 5.51064e-008
 atraso10c1hl=7.43198e-011 FROM 5.90219e-008 TO 5.90963e-008
 atraso10c1lh=8.39449e-011 FROM 5.80231e-008 TO 5.8107e-008
 atraso11c0hl=4.58694e-011 FROM 6.10243e-008 TO 6.10702e-008
 atraso11c0lh=5.98746e-011 FROM 6.20227e-008 TO 6.20826e-008
 atraso111dhl=5.17204e-011 FROM 6.50124e-008 TO 6.50642e-008
 atraso111dlh=5.09961e-011 FROM 6.4012e-008 TO 6.4063e-008
 consumo_mmedio : $AVG(i(v1) * -v(vdd)) = 4.78488e - 006 FROM 0 TO 6.6e - 008$
 consumo_estatico_a000hl : $AVG(i(v1) * -v(vdd)) = 3.8128e - 008 FROM 1.97e - 009 TO 2e - 009$
 consumo_estatico_a000lh : $AVG(i(v1) * -v(vdd)) = 1.71644e - 007 FROM 2.97e - 009 TO 3e - 009$
 consumo_estatico_a001hl : $AVG(i(v1) * -v(vdd)) = 4.0493e - 008 FROM 4.97e - 009 TO 5e - 009$
 consumo_estatico_a001lh : $AVG(i(v1) * -v(vdd)) = 1.7153e - 007 FROM 5.97e - 009 TO 6e - 009$

consumo_estatico_a010hl : $AVG(i(v1) * -v(vdd)) = 9.24912e - 008FROM7.97e - 009TO8e - 009$
 consumo_estatico_a010lh : $AVG(i(v1) * -v(vdd)) = 5.0563e - 008FROM8.97e - 009TO9e - 009$
 consumo_estatico_a011hl : $AVG(i(v1) * -v(vdd)) = 5.37194e - 008FROM1.097e - 008TO1.1e - 008$
 consumo_estatico_a011lh : $AVG(i(v1) * -v(vdd)) = 3.69259e - 008FROM1.197e - 008TO1.2e - 008$
 consumo_estatico_a100hl : $AVG(i(v1) * -v(vdd)) = 1.20991e - 008FROM1.397e - 008TO1.4e - 008$
 consumo_estatico_a100lh : $AVG(i(v1) * -v(vdd)) = 3.88385e - 008FROM1.497e - 008TO1.5e - 008$
 consumo_estatico_a101hl : $AVG(i(v1) * -v(vdd)) = 1.32283e - 008FROM1.697e - 008TO1.7e - 008$
 consumo_estatico_a101lh : $AVG(i(v1) * -v(vdd)) = 4.17027e - 008FROM1.797e - 008TO1.8e - 008$
 consumo_estatico_a110hl : $AVG(i(v1) * -v(vdd)) = 1.26193e - 007FROM1.997e - 008TO2e - 008$
 consumo_estatico_a110lh : $AVG(i(v1) * -v(vdd)) = 1.48434e - 007FROM2.097e - 008TO2.1e - 008$
 consumo_estatico_b00hl : $AVG(i(v1) * -v(vdd)) = 5.49552e - 008FROM2.297e - 008TO2.3e - 008$
 consumo_estatico_b00lh : $AVG(i(v1) * -v(vdd)) = 1.78585e - 007FROM2.397e - 008TO2.4e - 008$
 consumo_estatico_b01hl : $AVG(i(v1) * -v(vdd)) = 4.92956e - 008FROM2.597e - 008TO2.6e - 008$
 consumo_estatico_b01lh : $AVG(i(v1) * -v(vdd)) = 1.78628e - 007FROM2.697e - 008TO2.7e - 008$
 consumo_estatico_b10hl : $AVG(i(v1) * -v(vdd)) = 1.70755e - 007FROM2.897e - 008TO2.9e - 008$
 consumo_estatico_b10lh : $AVG(i(v1) * -v(vdd)) = 8.73219e - 008FROM2.997e - 008TO3e - 008$
 consumo_estatico_b11hl : $AVG(i(v1) * -v(vdd)) = 1.36438e - 007FROM3.197e - 008TO3.2e - 008$
 consumo_estatico_b11lh : $AVG(i(v1) * -v(vdd)) = 8.28474e - 008FROM3.297e - 008TO3.3e - 008$
 consumo_estatico_c00hl : $AVG(i(v1) * -v(vdd)) = 1.23538e - 008FROM3.497e - 008TO3.5e - 008$
 consumo_estatico_c00lh : $AVG(i(v1) * -v(vdd)) = 4.13061e - 008FROM3.597e - 008TO3.6e - 008$
 consumo_estatico_c01hl : $AVG(i(v1) * -v(vdd)) = 1.35702e - 008FROM3.797e - 008TO3.8e - 008$
 consumo_estatico_c01lh : $AVG(i(v1) * -v(vdd)) = 5.09446e - 008FROM3.897e - 008TO3.9e - 008$
 consumo_estatico_c10hl : $AVG(i(v1) * -v(vdd)) = 1.4684e - 007FROM4.097e - 008TO4.1e - 008$
 consumo_estatico_c10lh : $AVG(i(v1) * -v(vdd)) = 8.64744e - 008FROM4.197e - 008TO4.2e - 008$
 consumo_estatico_c0c0hl : $AVG(i(v1) * -v(vdd)) = 6.13317e - 008FROM4.397e - 008TO4.4e - 008$
 consumo_estatico_c0c0lh : $AVG(i(v1) * -v(vdd)) = 1.7759e - 007FROM4.497e - 008TO4.5e - 008$
 consumo_estatico_c0c1hl : $AVG(i(v1) * -v(vdd)) = 5.82249e - 008FROM4.697e - 008TO4.7e - 008$
 consumo_estatico_c0c1lh : $AVG(i(v1) * -v(vdd)) = 1.77344e - 007FROM4.797e - 008TO4.8e - 008$
 consumo_estatico_c1c0hl : $AVG(i(v1) * -v(vdd)) = 1.60761e - 007FROM4.997e - 008TO5e - 008$
 consumo_estatico_c1c0lh : $AVG(i(v1) * -v(vdd)) = 4.63703e - 008FROM5.097e - 008TO5.1e - 008$
 consumo_estatico_c1c1hl : $AVG(i(v1) * -v(vdd)) = 1.67759e - 007FROM5.297e - 008TO5.3e - 008$
 consumo_estatico_c1c1lh : $AVG(i(v1) * -v(vdd)) = 4.60034e - 008FROM5.397e - 008TO5.4e - 008$
 consumo_estatico_c10c0hl : $AVG(i(v1) * -v(vdd)) = 6.727e - 008FROM5.597e - 008TO5.6e - 008$
 consumo_estatico_c10c0lh : $AVG(i(v1) * -v(vdd)) = 4.04024e - 008FROM5.697e - 008TO5.7e - 008$
 consumo_estatico_c10c1hl : $AVG(i(v1) * -v(vdd)) = 6.06559e - 008FROM5.897e - 008TO5.9e - 008$
 consumo_estatico_c10c1lh : $AVG(i(v1) * -v(vdd)) = 4.08891e - 008FROM5.997e - 008TO6e - 008$
 consumo_estatico_c11c0hl : $AVG(i(v1) * -v(vdd)) = 1.46386e - 007FROM6.197e - 008TO6.2e - 008$
 consumo_estatico_c11c0lh : $AVG(i(v1) * -v(vdd)) = 1.17912e - 008FROM6.297e - 008TO6.3e - 008$
 consumo_estatico_c11dhl : $AVG(i(v1) * -v(vdd)) = 4.99482e - 008FROM6.497e - 008TO6.5e - 008$
 consumo_estatico_c11dlh : $AVG(i(v1) * -v(vdd)) = 7.83996e - 008FROM6.597e - 008TO6.6e - 008$

Date: Thu Jun 03 13:51:14 2021

Total elapsed time: 2.014 seconds.

tnom = 27

temp = 27

method = Gear

totiter = 7966

traniter = 7510

tranpoints = 2396

accept = 2291

rejected = 105
 matrix size = 324
 fillins = 54
 solver = Normal
 Thread vector: 157.9/115.4[4] 18.2/14.1[4] 6.4/6.3[1] 3.2/145.7[1] 2592/500
 Matrix Compiler1: 57.60 KB object code size 23.5/8.2/[6.1]
 Matrix Compiler2: 42.02 KB object code size 8.7/7.5/[7.0]

Arco de transição	Primeira transição	Segunda transição	Terceira transição
A000	0000	1000	0000
A001	0001	1001	0001
A010	0010	1010	0010
A011	0011	1011	0011
A100	0100	1100	0100
A101	0101	1101	0101
A110	0110	1110	0110
0B00	0000	0100	0000
0B01	0001	0101	0001
0B10	0010	0110	0010
0B11	0011	0111	0011
1B00	1000	1100	1000
1B01	1001	1101	1001
1B10	1010	1110	1010
00C0	0000	0010	0000
00C1	0001	0011	0001
01C0	0100	0110	0100
01C1	0101	0110	0101
10C0	1000	1010	1000
10C1	1001	1011	1001
11C0	1100	1110	1100
111D	1110	1111	1110

Tabela 1: Calculo dos arcos de transição.

Arco	Atraso HL (ps)	Atraso LH (ps)	Consumo HL (nW)	Consumo LH (nW)
A000	71.2204	100.714	38.128	171.644
A001	65.8014	100.732	40,493	171.53
A010	84.2468	101.845	92.4912	50.563
A011	84.3952	103.726	53.7194	36.9259
A100	69.2771	83.8328	12.0991	38.8385
A101	69.3135	84.8364	13.2283	41.7027
A110	65.9557	81.0243	126.193	148.434
0B00	62.672	91.8667	54.9552	178.585
0B01	59.2131	92.7128	49.2956	178.628
0B10	87.5951	118.323	170.755	87.3219
0B11	87.6156	111.31	136.438	82.8474
1B00	63.2716	74.5392	136.438	82.8474
1B01	65.7459	75.9833	12.3538	41.3061
1B10	56.8738	74.0244	13.5702	50.9446
00C0	58.7171	86.5624	61.3317e	177.59
00C1	54.8852	86.482	58.2249	177.3447
01C0	84.5566	109.776	160.761	46.3703
01C1	84.5978	107.396	167.759	46.0034
10C0	74.4737	83.2996	67.27e	40.4024
10C1	74.3198	83.9449	60.6559	40.8891
11C0	45.8694	59.8746	146.386	11.7912
111D	51.7204	50.9961	49.9482	78.3996
Consumo médio	4.78488 μ W			

Tabela 2: Identificação dos arcos de transição.

Options				
inA	inB	inC	inD	OUT
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	0
0	1	1	1	0
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	0
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	1

Figura 1: Tabela verdade de F1.

Truth Table			
Options			
inA	inB	inC	OUT
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	0

Figura 2: Tabela verdade de F2.

Options				
a	b	c	d	OUT
0	0	0	0	1
0	0	0	1	1
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	1
0	1	1	1	1
1	0	0	0	0
1	0	0	1	0
1	0	1	0	1
1	0	1	1	1
1	1	0	0	1
1	1	0	1	1
1	1	1	0	0
1	1	1	1	1

Figura 3: Tabela verdade de F3.

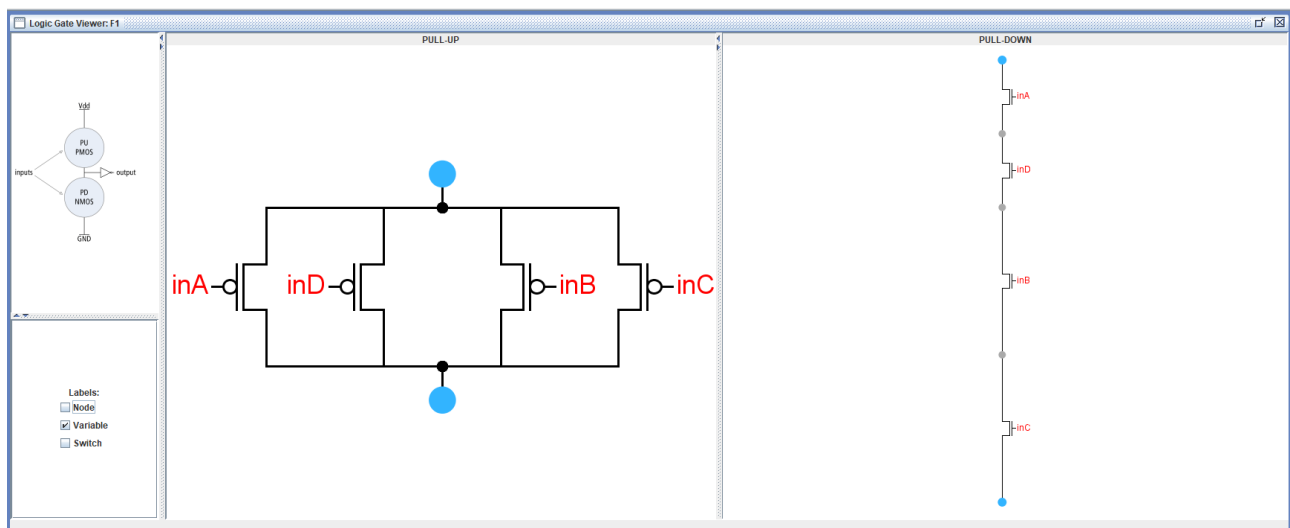


Figura 4: Rede de transistores do F1.

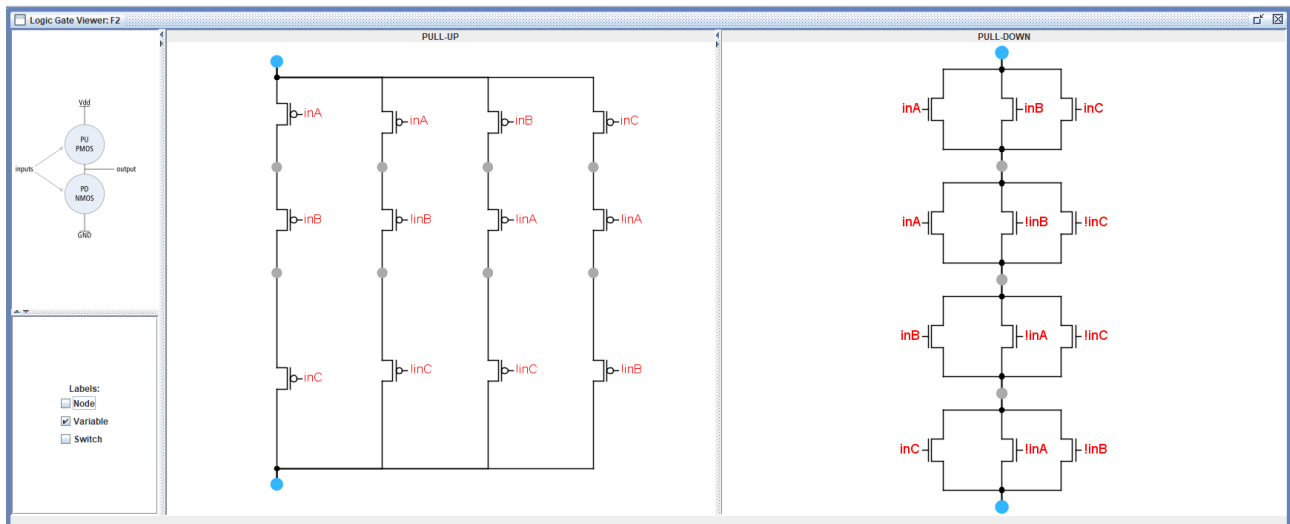


Figura 5: Rede de transistores do F2.

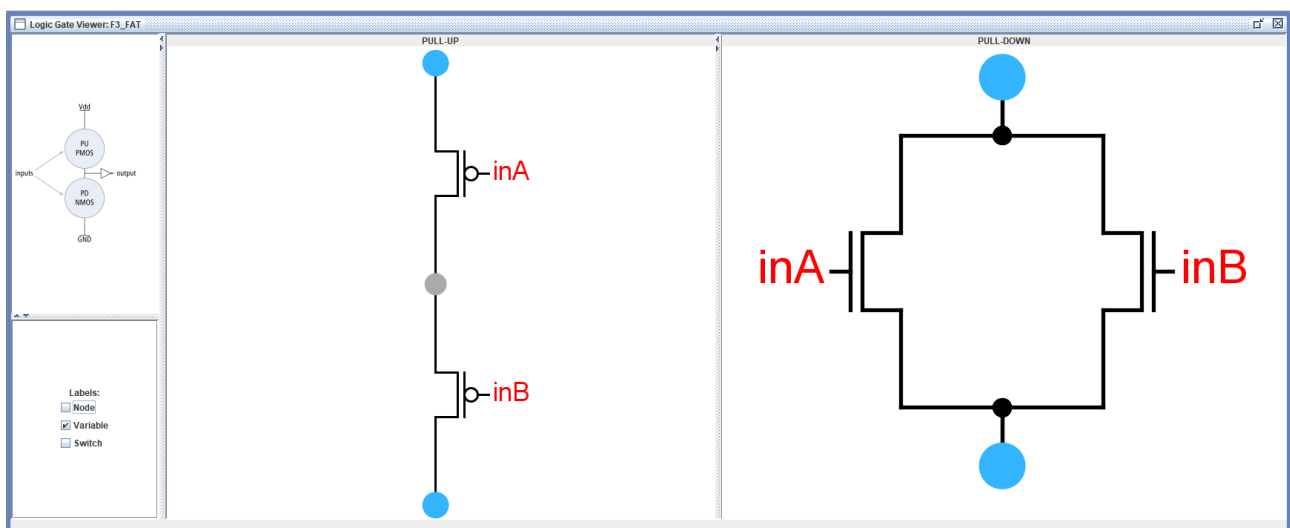


Figura 6: Rede de transistores do F3.

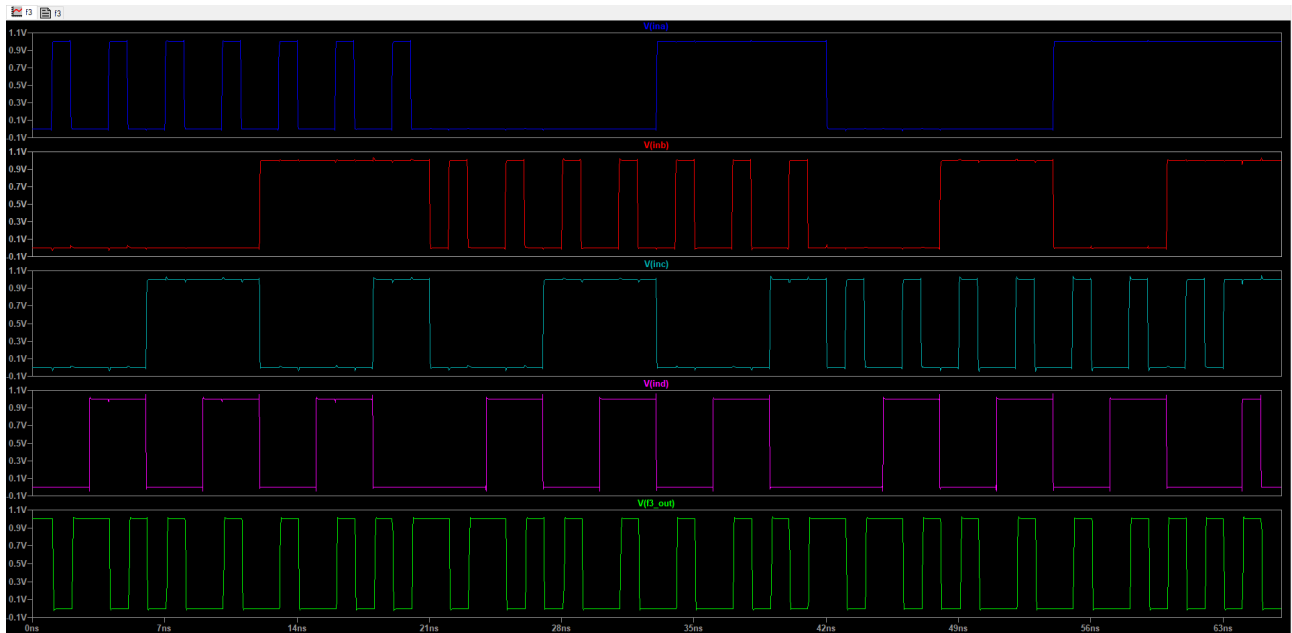


Figura 7: Funcionamento do circuito.