

## Trabalho prático 2

### Projeto de um amplificador de transcondutância Miller de dois estágios

*Circuitos Integrados Analógicos*

*Mairon Schneider Cardoso; maironschneider@gmail.com*

**4 Parte A – Projeto à Mão:** Comece o projeto usando o modelo quadrático do MOSFET para determinar os seguintes parâmetros:

- Capacitor de compensação CC;
- Polarização DC dos transistores;
- Razão de aspecto ( $W/L$ ) dos transistores.

Utilize a metodologia de projeto proposta na Seção 6.3 do livro CMOS Analog Circuit Design, de Allen e Holberg [1]. Os Capítulos 6 dos livros [2] e [3] também são ótimas referências para o projeto. Para minimizar os efeitos de segunda ordem, empregue transistores com  $L = 4L_{\min}$ . Como citado anteriormente, considere que a corrente de polarização  $I_B$  é fornecida por outra parte do circuito e não se preocupe em como gerá-la. Depois de dimensionados, preencha a Tabela 3 com o valor dos parâmetros estimados à mão para cada transistor. **\*Em negrito os valores retirados do op (com fonte VOS para garantir saturação).**

Parâmetro	Transistor							
	M1	M2	M3	M4	M5	M6	M7	M8
$W [\mu\text{m}]$	12.67658	12.67658	1.3405	1.3405	10.773	73.93554	2.9708	4.3092
$L [\mu\text{m}]$	1.4	1.4	1.4	1.4	1.4	1.4	1.4	1.4
$W/L$	9.0547	9.0547	0.9575	0.9575	7.6951	52.8111	2.1220	3.0780
$I_D [\mu\text{A}]$	12.5	12.5	12.5	12.5	25	689.42	689.42	10
$V_{DS} [\text{V}]$	<b>889.9217m</b>	<b>950.8769m</b>	<b>1.5614</b>	<b>1.5005</b>	<b>546.3426m</b>	<b>1.4979</b>	<b>1.4998</b>	<b>736.8258m</b>
$V_{GS} [\text{V}]$	<b>653.3392m</b>	<b>653.0516m</b>	<b>1.5624</b>	<b>1.5624</b>	<b>736.9545m</b>	<b>1.5014</b>	<b>736.9502m</b>	<b>736.9558m</b>
$g_m [\mu\text{A/V}]$	157.08	157.08	-31.328	-31.328	204.788	1727.871	346.355	50.239
$g_{DS} [\text{A/V}]$	<b>335.7385n</b>	<b>323.9223n</b>	<b>415.0134n</b>	<b>428.6681n</b>	<b>999.8380n</b>	<b>24.4945u</b>	<b>12.1301u</b>	<b>271.7012n</b>

**5**      **Parte B – Desempenho Esperado:** Baseado no dimensionamento desenvolvido na Parte A, calcule teoricamente as seguintes características esperadas para o amplificador:

- Grandes sinais (estático)

Excursão de sinal de saída;

**Resposta:**  $V_{outm\acute{a}x} = 2.202000899574543$

$$V_{outmin} = 0.3$$

- Pequenos sinais (baixas frequências)

Ganho diferencial;

**Resposta:** 13.20829181062338u

- Pequenos sinais

Produto ganho-faixa;

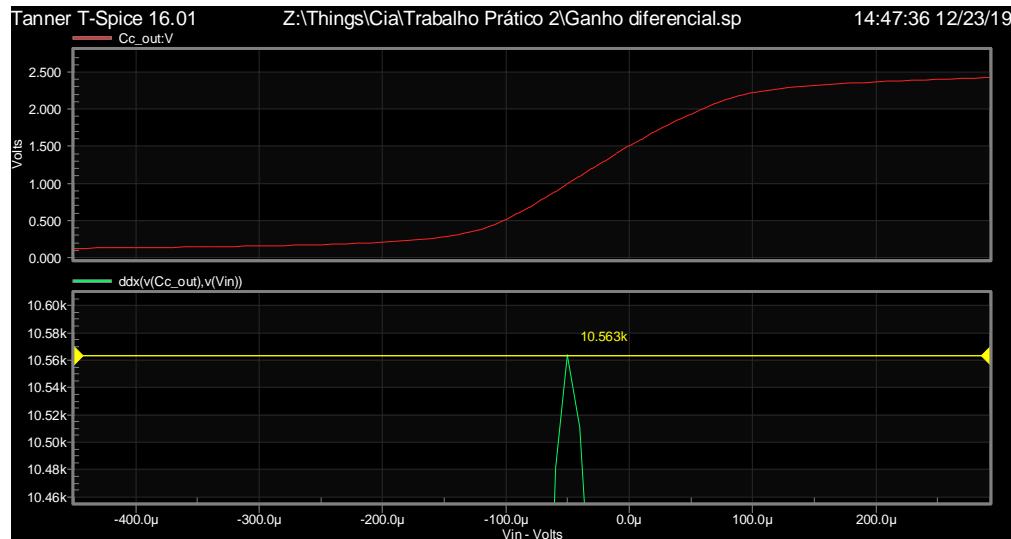
**Resposta:**  $(157.08\mu/2.5p) = 62.832MHz$

Frequência do primeiro pólo (largura de banda de -3 dB);

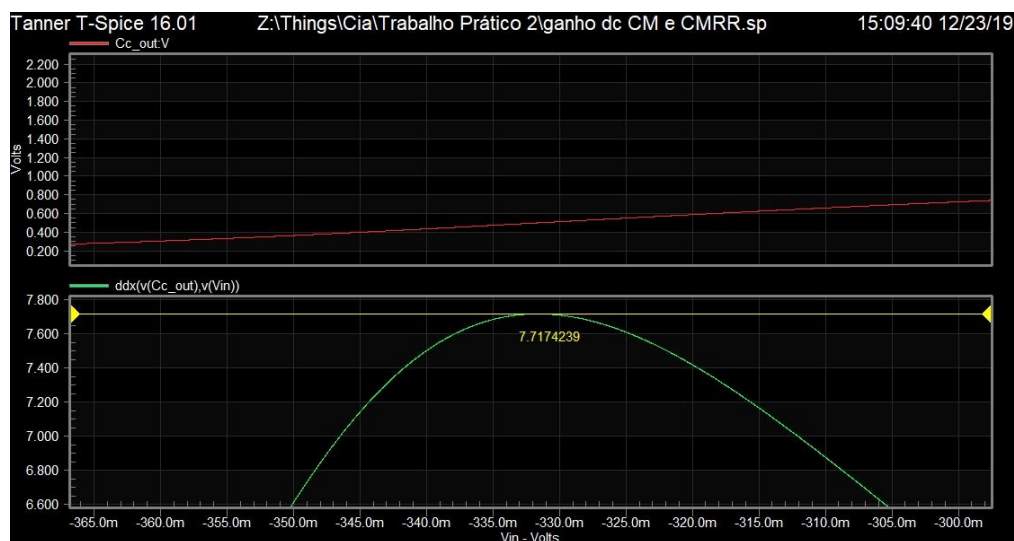
**Resposta:** 638.09KHz

## 6 Parte D- Simulações em Laço Aberto da primeira projeção do Amplificador.

- Ganho DC diferencial de pequenos sinais (**adotando a fonte de OFFSET**).



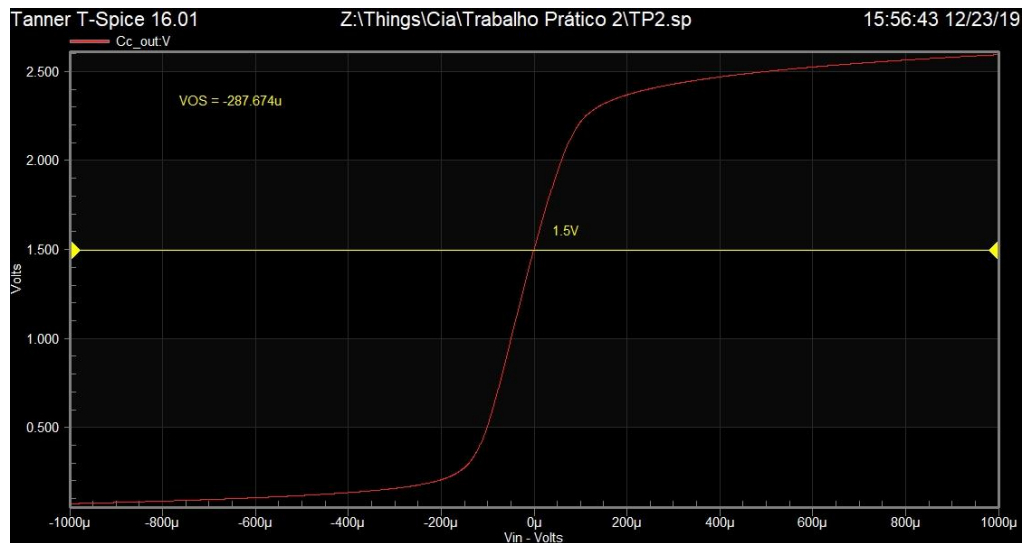
- Ganho DC de CM de pequenos sinais (**adotando a fonte de OFFSET**).



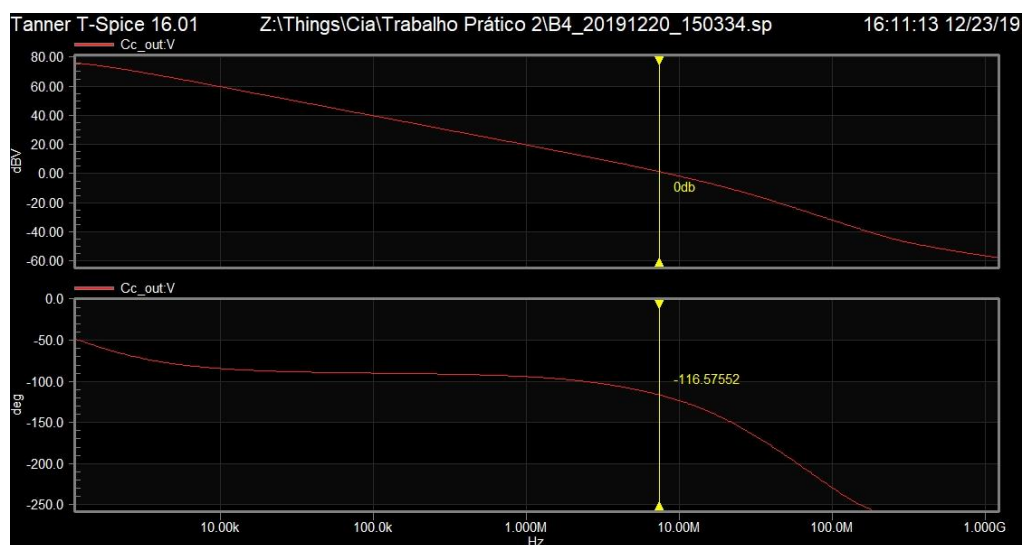
- CMRR

$$CMRR = 20 * \log(A_d/A_{cm}) = 62.72629848;$$

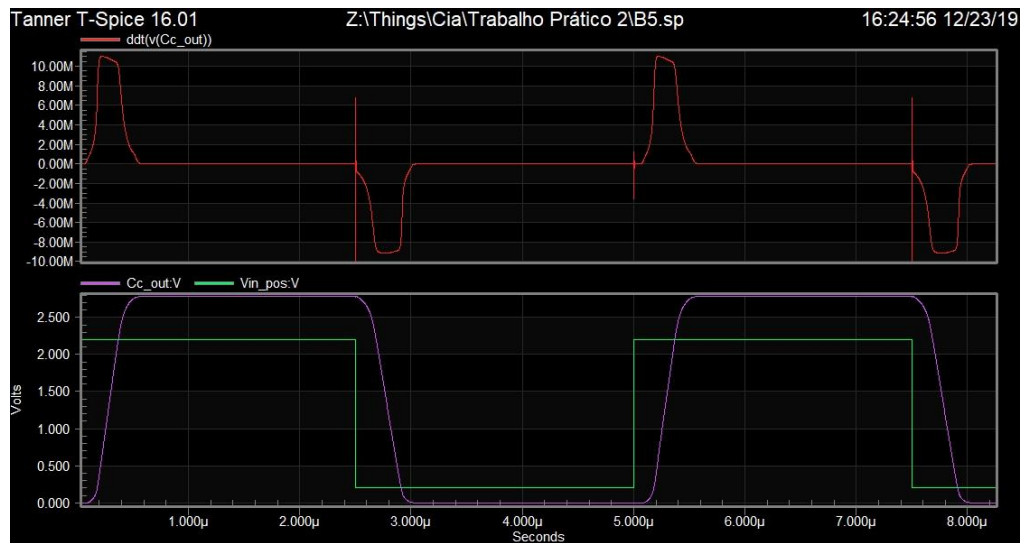
- Offset de entrada para  $V_{OUTDC} = V_{DD}/2$



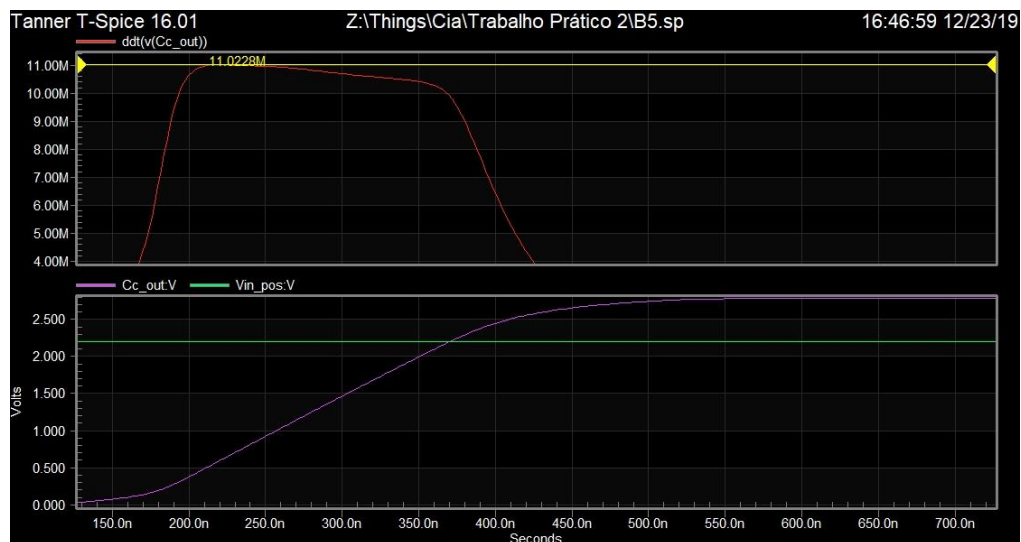
- Resposta em frequência e fase, Produto ganho-faixa e Margem de fase para ganho de 0dB(adotando a fonte de OFFSET).



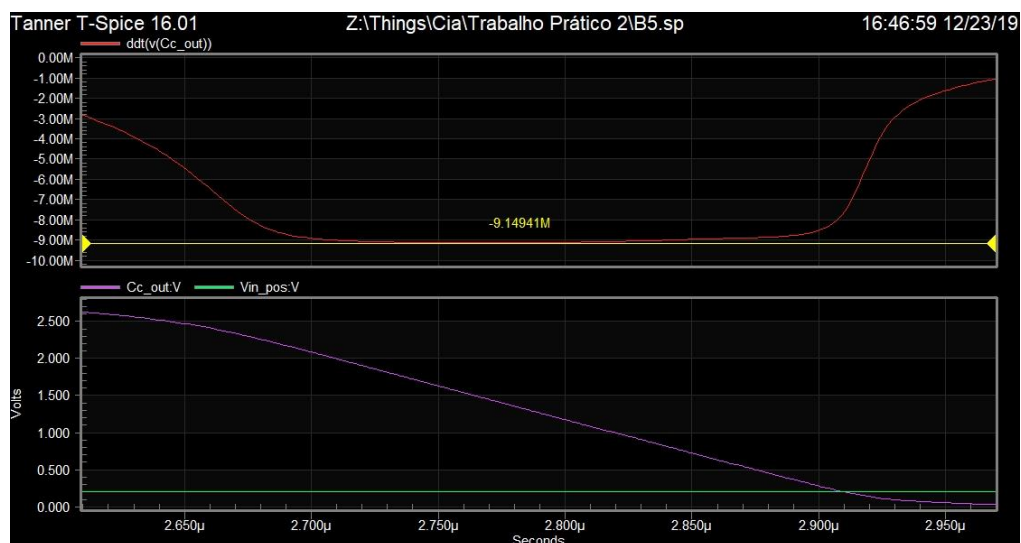
- Slew-rates de subida e descida.



- $SR_{Rise}$ :



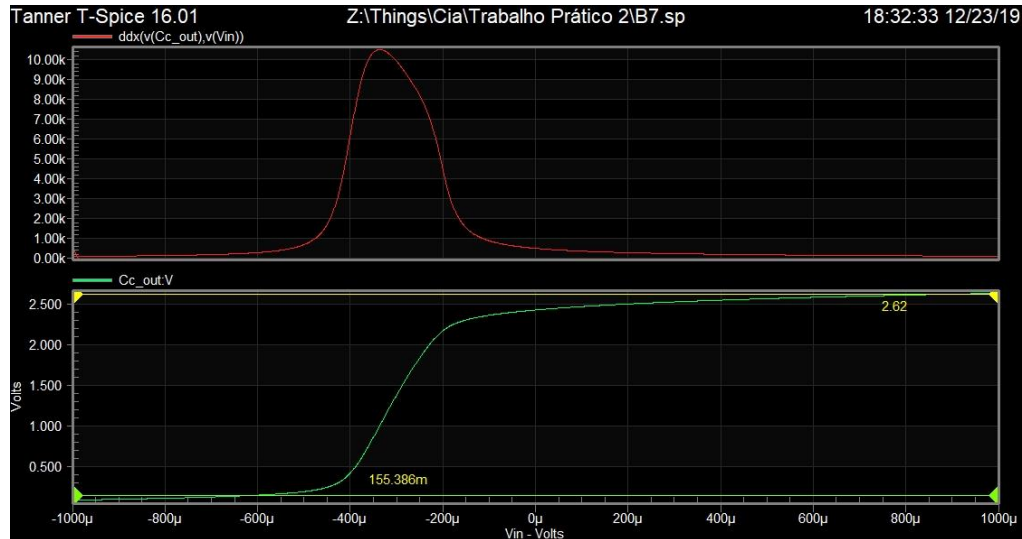
- $SR_{Fall}$ :



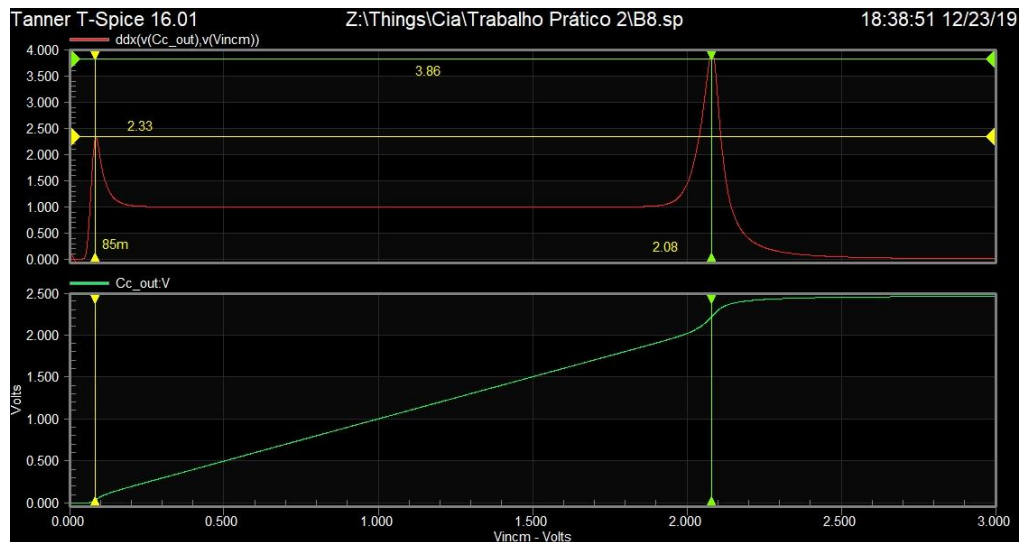
- Tensão de saída para  $V_{IN\ diff} = 0\text{ V}$  e  $V_{INCM} = V_{INCM\ DC}$

$$v(Cc\_out) = 2.4231e+000$$

- Excursão de sinal de saída



- Faixa de tensão de entrada de modo comum



- Consumo de potência média

$$V_{DD} = -2.2631m$$

$$I_B = 22.6291u$$

$$TOTAL = -2.2404m$$