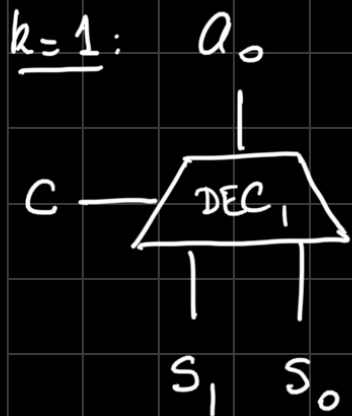


Un décodeur  $k$  bits prend une entrée  $a_{k-1} \dots a_0$   
 et active la sortie numéro  $(a_{k-1} \dots a_0)_2$ .  
 (les  $2^k - 1$  autres sorties restent à 0).

En général, on ajoute une entrée 1 bit supplémentaire  $C$   
 qui commande le décodeur (ne décode que si cette entrée vaut 1).  
 Une sorte de commande marche/arrêt.

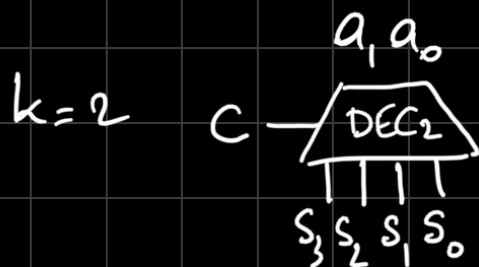
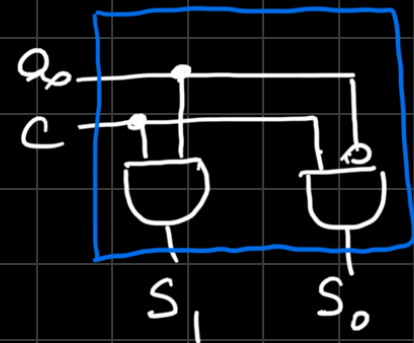


$s_1$	$a_0$	
	0	1
$C$	0	0
	1	0
	0	1

$s_1 = C a_0$

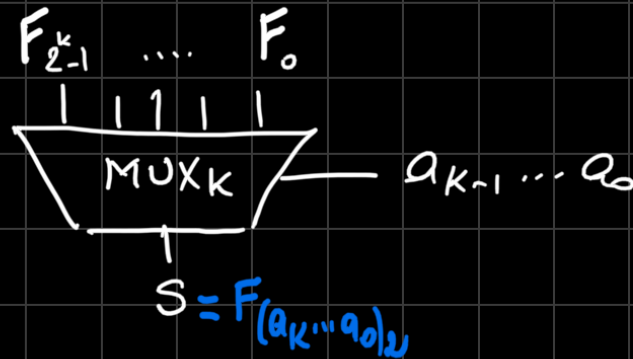
$s_0$	$a_0$	
	0	1
$C$	0	0
	1	1
	0	0

$s_0 = C \bar{a}_0$

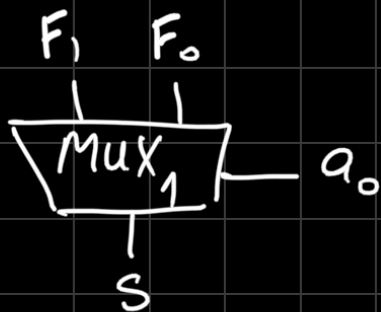


$$s_i = \begin{cases} 1 & \text{si } C = 1 \text{ et } i = (a_{k-1} \dots a_0)_2 \\ 0 & \text{sinon} \end{cases}$$

Un multiplexeur prend  $2^k$  flux en entrée plus un code  $(a_{k-1} \dots a_0)$  et une sortie  $S$  dont la valeur est celle donnée par l'entrée numéro  $(a_{k-1} \dots a_0)_2$ .



c'est une porte d'aiguillage

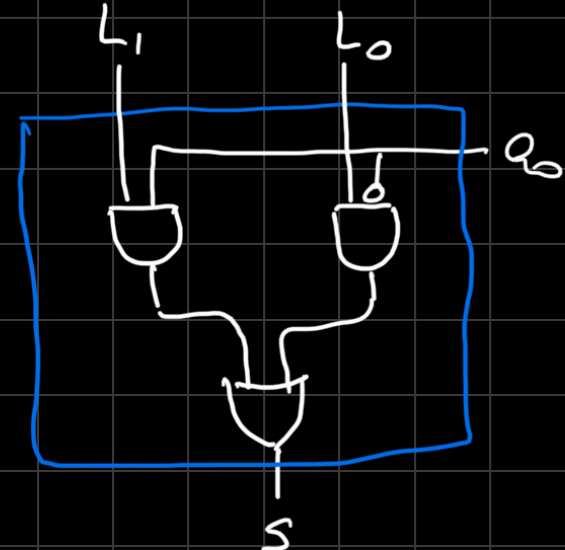


		$F_1, F_0$			
		00	01	11	10
$a_0$	0	0	1	1	0
	1	0	0	1	1

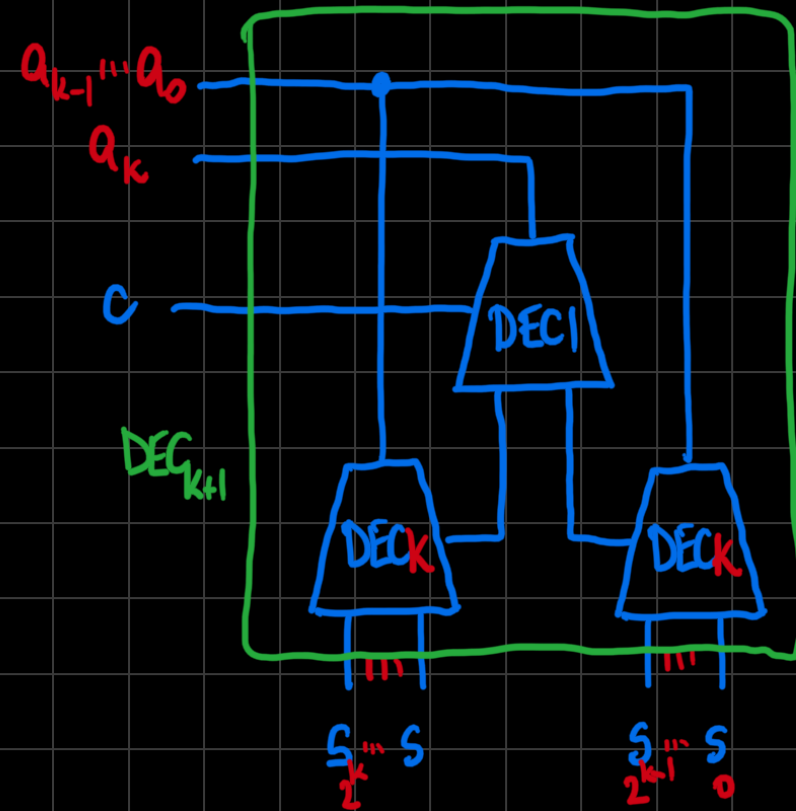
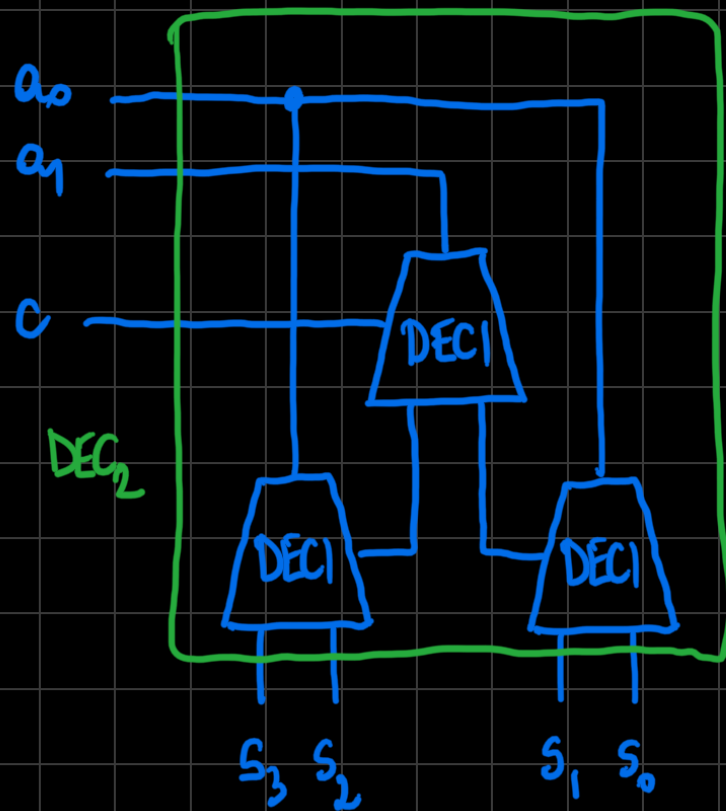
$\bar{a}_0 L_0$

$a_0 L_1$

$$S = \bar{a}_0 L_0 + a_0 L_1$$



Version réursive du décodeur :



Version récursive du multiplexeur :

