

МИНОБРНАУКИ РОССИИ
ФГБОУ ВО «СГУ ИМЕНИ Н. Г. ЧЕРНЫШЕВСКОГО»

ЛОГИЧЕСКИЕ ЭЛЕМЕНТЫ И СХЕМЫ

ЛАБОРАТОРНАЯ РАБОТА

студентов 3 курса 331 группы
специальности 100501 — Компьютерная безопасность
факультета КНиИТ
Стаина Романа Игоревича и Токарева Никиты Сергеевича

Проверил
аспирант

А. А. Мартышкин

1 Цель работы:

Ознакомление с основными характеристиками и испытание интегральных триггеров RS, D, T и JK.

Задание 1.

Построим схему асинхронного RS-триггера.

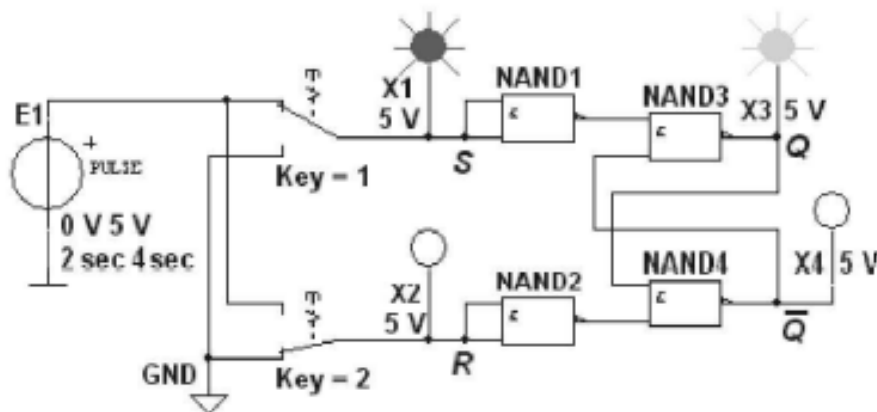


Рисунок 1 – Асинхронный RS-триггер

Воспользуемся порядком засвечивания разноцветных пробников и зададим коды (00, 01, 10), состояния ключей 1 и 2 (входных сигналов). Наблюдаем:

Код 11

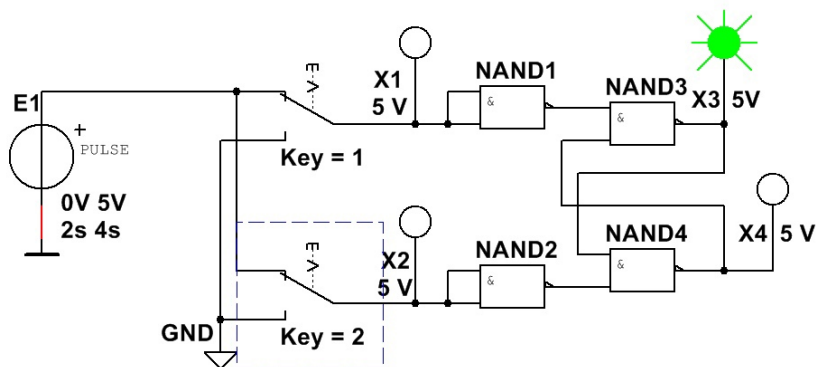


Рисунок 2

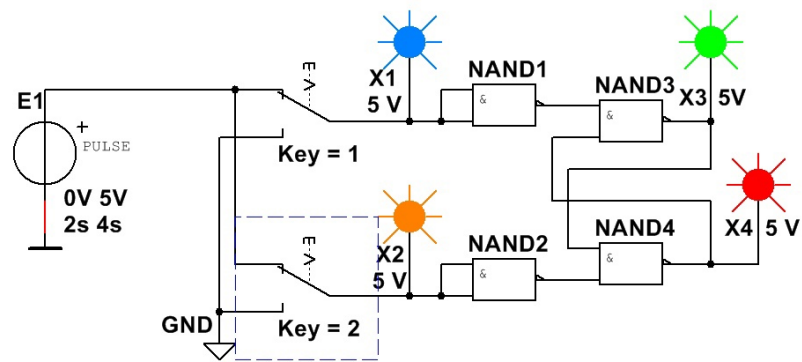


Рисунок 3

Код 10

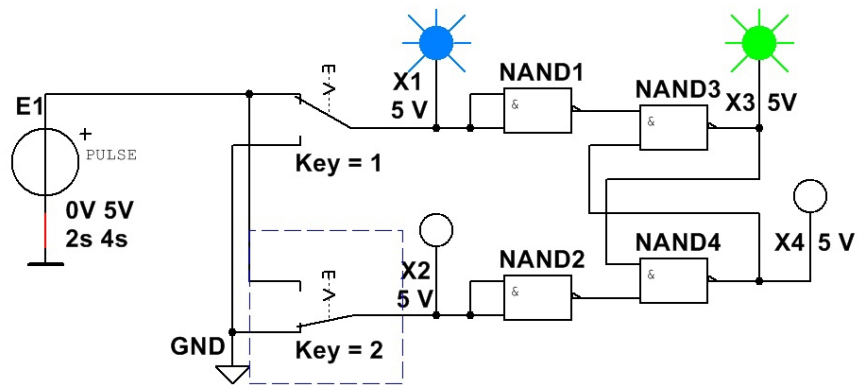


Рисунок 4

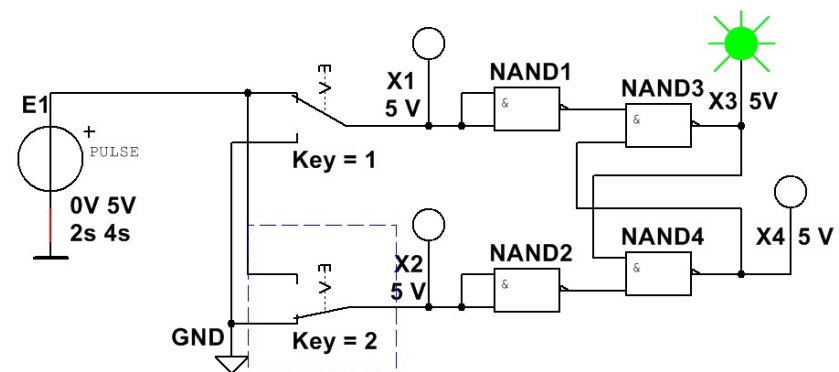


Рисунок 5

Код 00

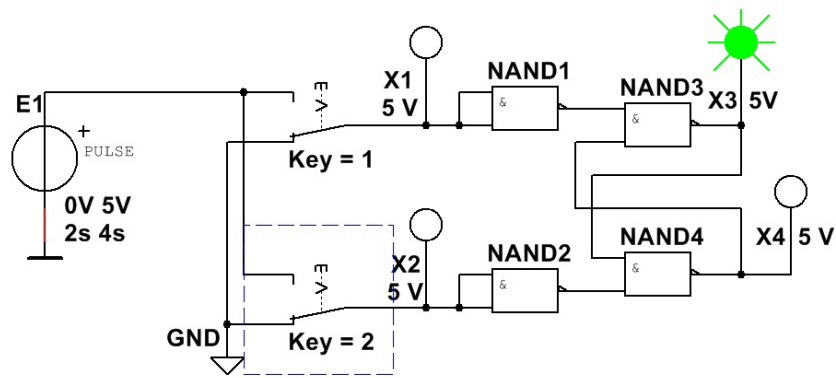


Рисунок 6

Код 01

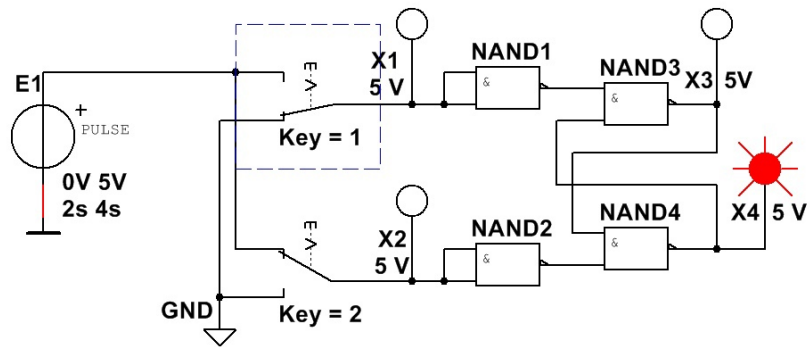


Рисунок 7

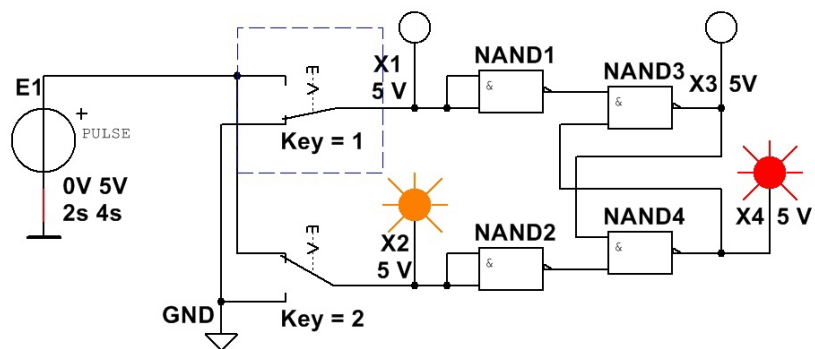


Рисунок 8

По этим наблюдениям составим таблицу истинности RS-триггера.

Таблица 1

| S | R | Q | -Q |
|---|---|---|----|
| 0 | 0 | 1 | 0 |
| 0 | 1 | 0 | 1 |
| 1 | 0 | 1 | 0 |

Задание 2.

Подключим ко входам триггера логический генератор (генератор слова) XWG1, запрограммировав его первые три ячейки кодами 00, 10 и 01 и соединив входы и выходы триггера с входами логического анализатора XLA2. Зададим частоту генератора $f = 10$ кГц и два цикла моделирования сигналов, а в окне анализатора зададим частоту $f = 0.1$ МГц таймера, уровень высокого напряжения равный $U = 5$ В и число импульсов, равное 8 таймерам, приходящихся на одно деление.

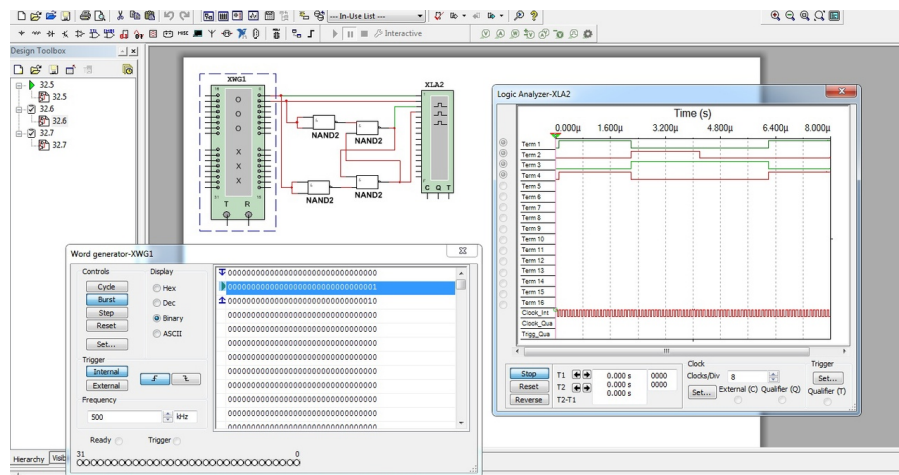
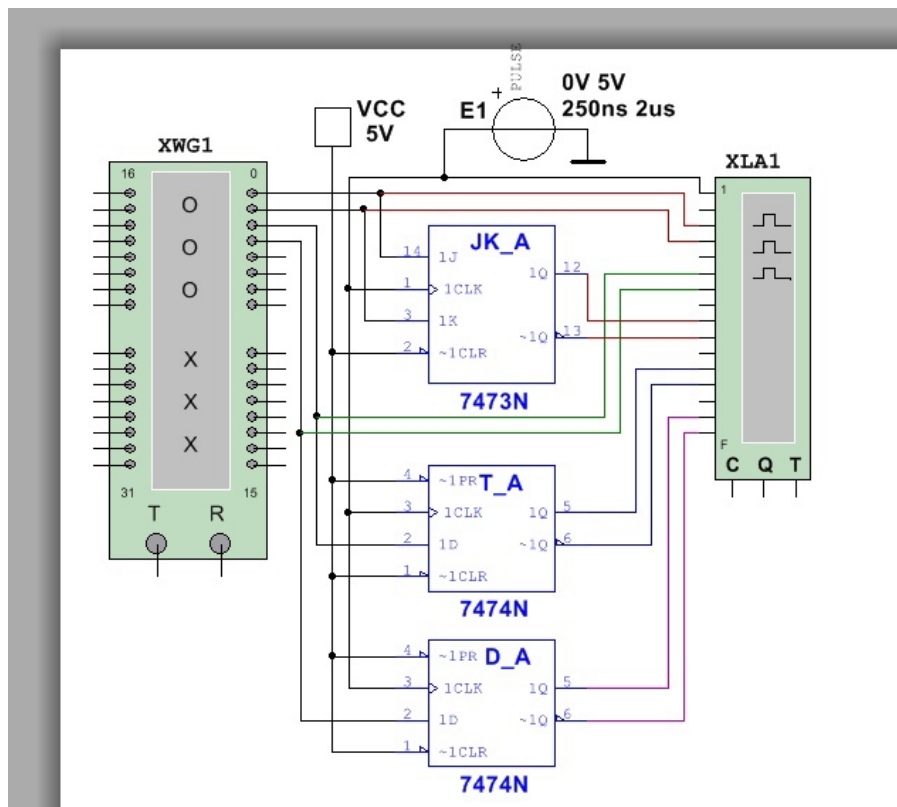
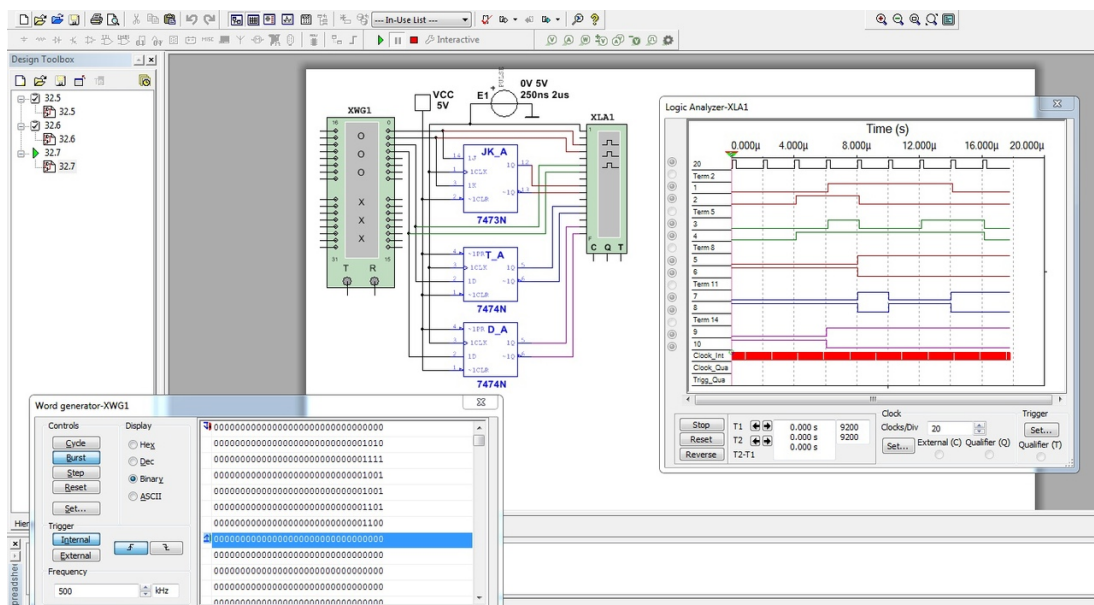


Рисунок 9

Задание 3. Соберем схему для испытания триггеров JK, T и D. Установим в диалоговых окнах компонентов их параметры или режимы работы.



Для формирования выходных сигналов генератор нужно запрограммировать, то есть ввести в ячейки памяти кодовые комбинации из единиц и нулей согласно варианту 1: 0000 1010 1111 1001 1001 1101 1100 0000. Получим:



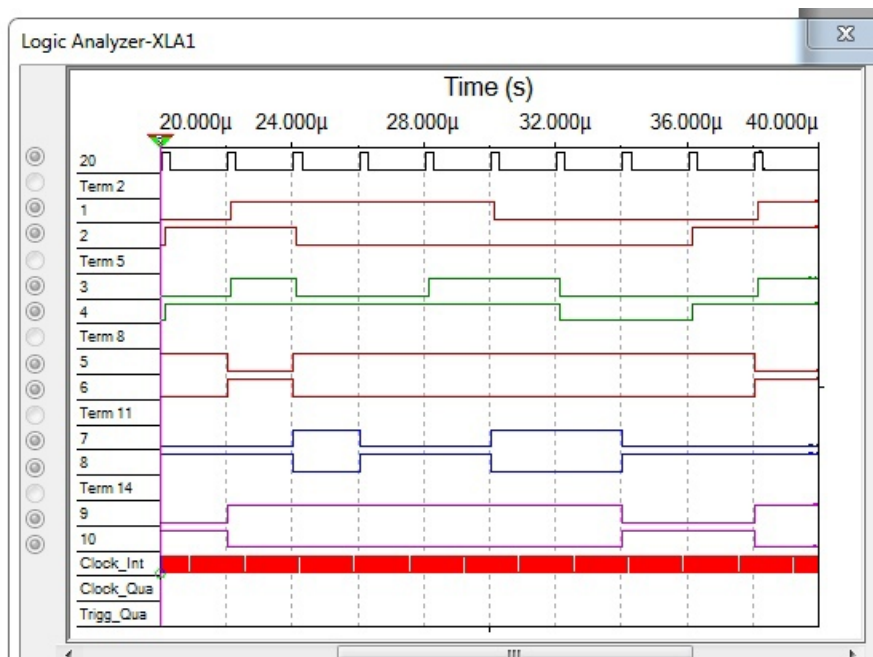


Рисунок 12

Вывод: ознакомились с основными характеристиками и испытали интегральные триггеры RS, D, T и JK.

2 Тестовые задания к работе 32:

1. Укажите, какая комбинация логических сигналов является запрещённой для асинхронного RS-триггера:

11.

2. Укажите условное графическое обозначение:

— JK-триггера: г;

— RS-триггера: в.

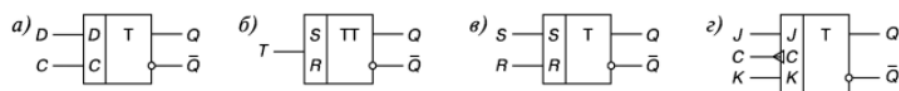


Рисунок 13

3. Укажите условное графическое обозначение:

— Т-триггера, выполненного на основе JK-триггера: в;

— D-триггера, выполненного на основе JK-триггера: д.

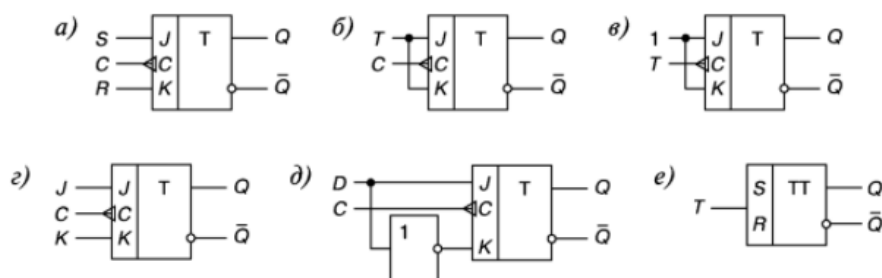


Рисунок 14

4. Укажите, как функционирует JK-триггер при комбинации $J = 1, K = 1$ на входе:

Триггер работает в счётном режиме.

5. Укажите, нашли ли широкое применение асинхронные D-триггеры:

Да.

6. Укажите время запаздывания выходного сигнала по отношению к моменту подачи на С-вход D-триггера синхроимпульса при тактовой частоте $f = 10$ кГц ($D^t = 1, Q^t = 0$):

0.1 мс.

7. Укажите значение сигнала на выходе JK-триггера при комбинации $J = 1, K = 0$ на входе и $Q = 1$ после окончания действия синхроимпульса:

1.

8. Укажите аналитическое выражение, описывающее работу:
- RS-триггера: $Q^{t+1} = S + Q^t \bar{R}$;
 - JK-триггера: $Q^{t+1} = \bar{K}^t Q^t + J^t \bar{Q}^t$;
 - T-триггера: $Q^{t+1} = Q^t \bar{T} + \bar{Q}^t T$;
 - D-триггера: $Q^{t+1} = \bar{C}^t Q^t + C^t \bar{Q}^t$.
9. Укажите, чем отличается динамическое управление триггерами от статического управления:
- У триггеров с динамическим управлением сигналы на информационных входах должны оставаться неизменными на всем интервале действия активизирующего сигнала синхронизации ($C = 1$).
10. Укажите уровни напряжения интегральных микросхем триггеров серии ТТЛ, принимаемые за логическую 1 и логический 0 при напряжении питания $U_n = 5 \text{ В}$:
- $2,4 \text{ В} < U^1 < 5 \text{ В}; 0 < U^0 < 0,4 \text{ В}.$
11. Укажите, к какому типу триггеров относят Т-триггеры:
- К синхронным.