

МИНОБРНАУКИ РОССИИ
ФГБОУ ВО «СГУ ИМЕНИ Н. Г. ЧЕРНЫШЕВСКОГО»

РЕГИСТРЫ

ЛАБОРАТОРНАЯ РАБОТА

студента 3 курса 331 группы
специальности 100501 — Компьютерная безопасность
факультета КНиИТ
Стаина Романа Игоревича и Токарева Никиты Сергеевича

Проверил
аспирант

А. А. Мартышкин

1 Цель работы:

Ознакомление с устройством и функционированием регистров и регистровой памяти; испытание интегрального универсального регистра сдвига.

Задание 1.

Построим схему и испытаем универсальный регистр сдвига:

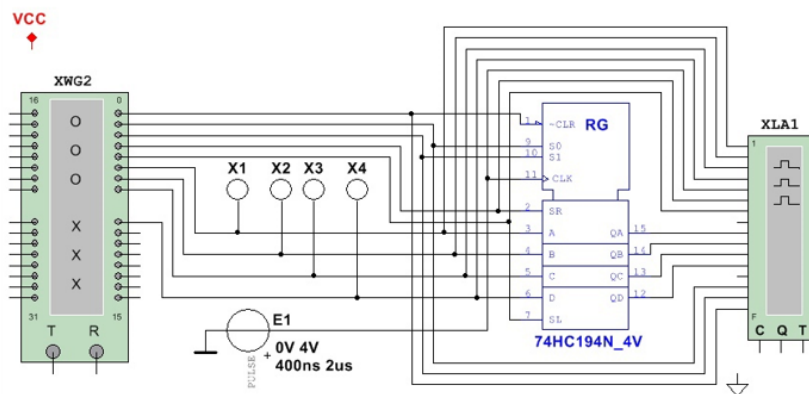


Рисунок 1 – Реализация схемы из задания 1

Задание 2.

Составим план исследования параллельного регистра сдвига, заполнив ячейки памяти генератора.

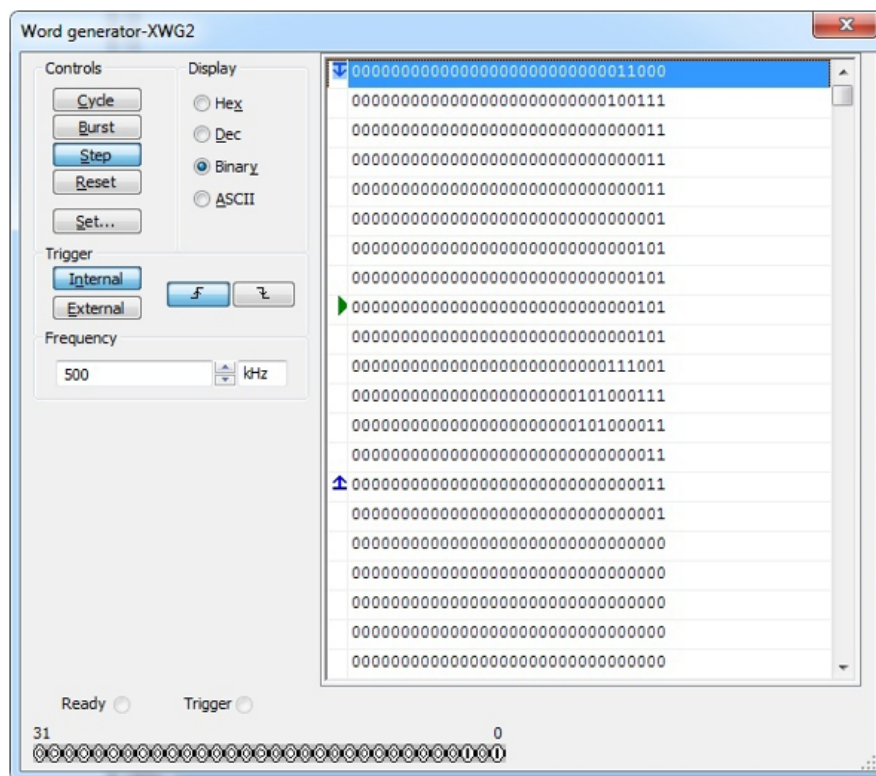


Рисунок 2 – План исследования параллельного регистра сдвига

Временная диаграмма сигналов на входах и выходах регистра представлена на рисунке 3.

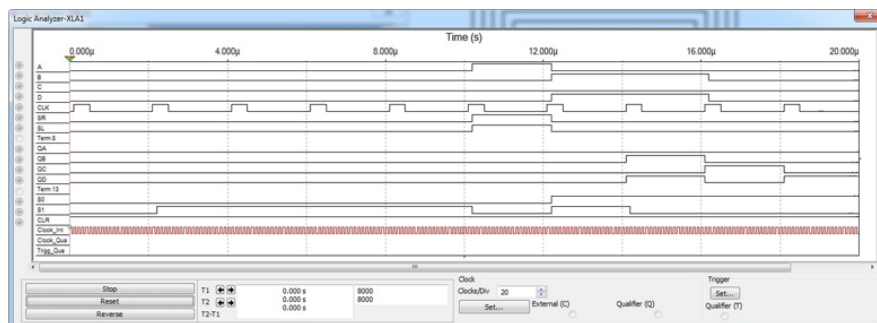


Рисунок 3 – Временная диаграмма сигналов на входах и выходах регистра

Задание 3.

Построим новую схему, как показано на рисунке 4.

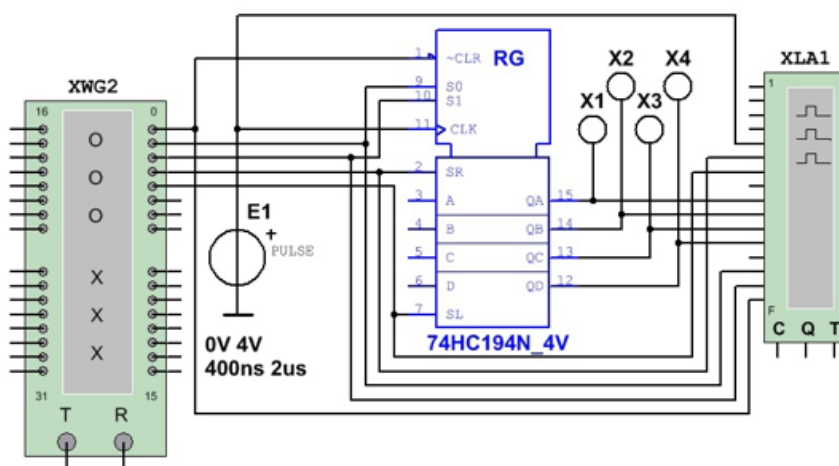


Рисунок 4 – Построение новой схемы

Исследуем микросхему в качестве последовательного регистра сдвига влево. Нужно подать на управляющий вход $S0$ высокий уровень напряжения, а на вход $S1$ – низкий уровень, то есть установить $S0 = 1$ и $S1 = 0$, и подавать в последовательной форме на вход SR данные, например 1, 0, 1 и 0, которые записываются в разряд A и передаются на выход QA .

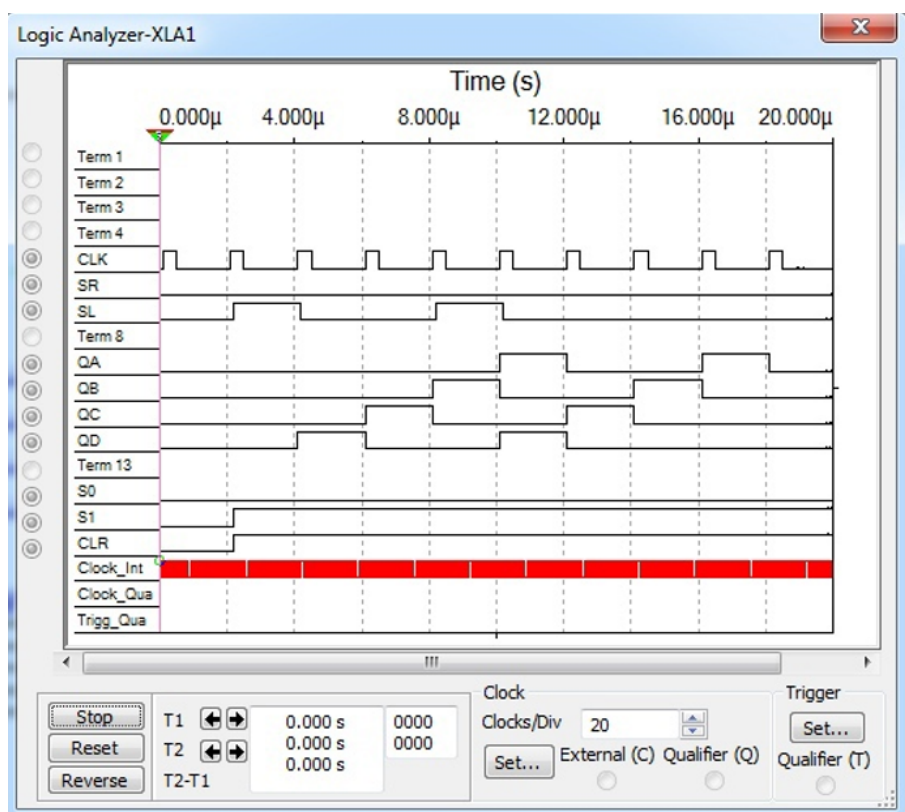


Рисунок 5 – Анализ микросхемы

Регистр последовательно сдвигает влево эти сигналы от QA к QD , на выходе QD они теряются. При установке $S1 = 0$ и $S1 = 1$ и подаче на вход SL данных в последовательной форме, например 1, 0, 0 и 1, которые записываются в разряд D (и передаются на выход QD), микросхема работает в режиме последовательного регистра сдвига вправо (без кольцевого перемещения данных): сигналы 1, 0, 0 и 1 сдвигаются по направлению к разряду A , на выходе QA они теряются.

Задание 4.

Заполним ячейки памяти генератора произвольными 4-разрядными кодовыми комбинациями, вводимыми последовательно в регистр A .

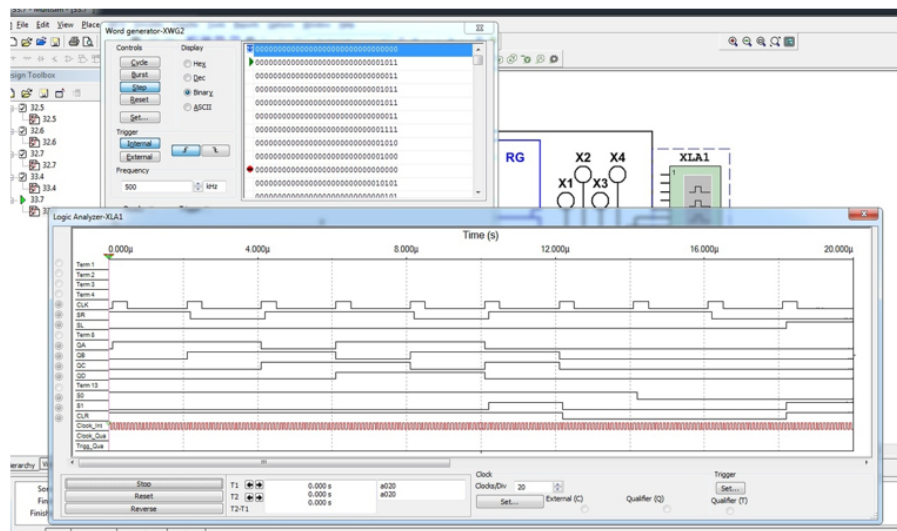


Рисунок 6 – Анализ микросхемы после заполнения ячеек памяти генератора

Вывод: ознакомились с устройством и функционированием регистров и регистровой памяти; испытали интегральный универсальный регистр сдвига.

2 Тестовые задания к работе 33:

1. Укажите функции, которые в общем случае может выполнять регистр:

Ответ:

- Обнуление (очистку) хранимой информации, запись входной информации в последовательном или в параллельном коде;
- Преобразование информации путем ее сдвига под воздействием тактовых импульсов;
- Хранение информации, ее сдвиг вправо и влево, выдачу хранимой информации в последовательном или в параллельном коде.

2. В параллельном регистре с приходом каждого тактового импульса информация на выходах поразрядно сдвигается в направлении от выхода QD к выходу QA . Укажите, как называют такой регистр:

Ответ: Регистр прямого сдвига.

3. Укажите, какие регистры выполняют со статическим управлением:

Ответ: Последовательные.

4. Укажите, при каких уровнях сигналов на управляющих входах $S0$ и $S1$ информационные входы реверсивного регистра $74HC194_4V$:

Ответ: $S0 = 0$ и $S1 = 0$

5. Укажите, в какой разряд вводится информация последовательного регистра $74HC194_4V$ при $S0 = 1$, $S1 = 0$ на управляющих входах и сигналах $SR = 1$ и $CLR = 1$:

Ответ: В разряд A .

6. Укажите, при каких уровнях управляющих сигналов $S0$ и $S1$ разрешена запись информации в параллельный регистр $74HC194_4V$:

Ответ: $S0 = 1$ и $S1 = 1$

7. Укажите, разрешено ли последовательное перемещение сигналов в триггерной подсистеме параллельного регистра $74HC194_4V$ во время записи информации:

Ответ: Нет.

8. Укажите, сколько входов имеет последовательный регистр с динамическим управлением:

Ответ: Три: один информационный, вход для тактовых импульсов и установочный вход.

9. Укажите, чем отличается динамическое управление регистрами от стати-

ческого управления:

Ответ: При динамическом управлении запоминание сигналов, действующих на информационных входах регистра, происходит во входных емкостях МДП-транзисторов в момент изменения значения сигнала на входе синхронизации, а в статических регистрах, построенных, например, *RS*-триггерах, сигналы действуют в момент их поступления на информационные входы.