

Pregled i razvoj logičkih kola

Marko Popović 19323

December 2, 2024

Contents

1	Predgovor	3
2	TTL, ECL i CMOS	4
3	Multivibratori i timer555	7
3.1	Multivibratori	7
3.2	timer555	8
4	Kombinaciona, sekvencijalna i aritmetička kola	9
5	Memorije	10
6	Moderni procesor	11

1 Predgovor

Između 1934-te i 1936-te godine prošlog veka NEC inženjeri Akira Nakashima, Claude Shannon i Victor Shestakov uveli su teoriju preklopnih kola u seriju svojih radova dokazujući da Bulova algebra može da opiše rad preklopnih kola. Teorija preklopnih kola je postala osnova dizajna digitalnih kola zbog svoje popularnosti tokom i nakon Drugog Svetskog rata.

Bardeen i Brattain su 1948. godine patentirali tranzistor sa izolovanim gejtom i inverzionim slojem (IGFET). Njihov koncept je osnova današnje CMOS tehnologije. Frosch i Derick su 1957. godine proizveli PMOS i NMOS planarne gejtove. Kasnije je tim u Bell laboratorijama demonstrirao MOS sa PMOS i NMOS gejtovima koji su kasnije kombinovani u komplementarnu MOS (CMOS) logiku 1963. godine u Fairchild Semiconductor od strane Chih-Tang Sah i Frank Wanlass-a.[1]

Današnja integrisana logička kola potiču od RTL (Resistor-Transistor Logic) komponenti koja su bila popularna 60-tih godina prošlog veka. RTL je vremenom prešao u DTL (Diode-Transistor Logic), promena koja je vodila direktno u TTL (Transistor-Transistor Logic) i ECL (Emitter Coupled Logic). Dizajn TTL i ECL kola omogućio je prihvatljivu optornost na šumove, mogućnost povezivanja na više od jednog uredjaja i korisne propagacione brzine.[7]

2 TTL, ECL i CMOS

Ljudska pohlepa nema kraja, pa nema ni želja da se stane sa razvojem digitalnih kola. Samim tim je nastao "High-speed" TTL (74H) koji je imao duplo veću brzinu i duplo veću snagu (smanjujući vrednosti otpornika na pola).[6] Druga familija, ECL (emitter-coupled logic), dostavila je prave brzine (30MHz), koristeći negativno napajanje i malu razliku medju logičkim nivoima (-0.9V i -1.75V); konzumirala je dosta snage (30mW/kapiji) i dolazile je samo u malim integracijama. Za manje snage koristio se TTL 74L serije. Nazad u RCA (Radio Corporation of America), prvi od MOSFET logičke familije, bio je razvijen, 4000 serija CMOS. Imao je veoma malu potrošnju u stanju mirovanja i širok opseg napajanja (+3V do +12V). Ulazna struja bila je približna nuli ali je brzina kola bila očajna i kola su bila dosta skupa. Tokom 1970-tih TTL dobija "Schottky-clamped" familije: prvo 74S seriju koja je načinila 74H bespotrebnim (tri puta veća brzina za dva puta veću snagu), kasnije je 74LS obezvredio standardnu 74-seriju, pružajući malo veće brzine za 1/5 snage svoga prethodnika. Fairchild je ubrzo osmislio 74F (F for FAST: "Fairchild Advanced Schottky TTL") koje je i do 50% brže od 74S a 1/3 manje troši od njega.

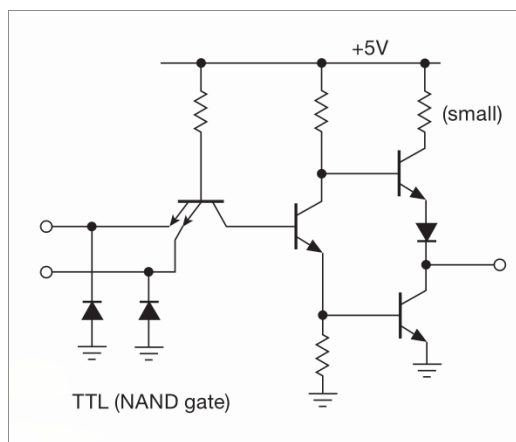


Figure 1: TTL(NAND) kolo
[6]

Texas instruments izbacio je svoju 74AS ("Advanced Schottky") i 74ALS (low power verziju) čija je namena bila da zameni 74S i 74LS, respektivno. Sve ove TTL familije imaju iste logičke nivoe (iste vrednosti napona za '0' i '1') i izlazni napon, pa su mogli da se kombinuju u istom kolu.[6] U medju-vremenu, 4000 serija CMOS je prešla u 4000B seriju, sa još većim opsegom ulaznih napona (+3V do +18V), boljom ulaznom zaštitom i većom brzinom

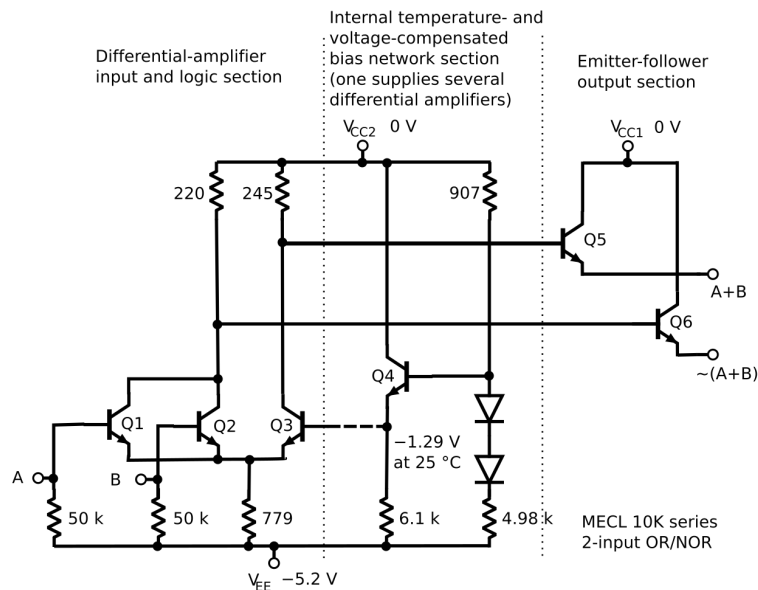


Figure 2: Motorola ECL 10000
[2]

(3.5MHz na 5V). ECL je dobio ECL II, ECL III, ECL 10000 i ECL 100000 serije sa brzinama i do 500MHz. Začetkom sledeće decenije većina dizajniranja oko 74LS bila je završena, ubacujući 74F gde god je veća brzina bila potrebna. Ovaj isti TTL bio je korišćen kao "lepak" da poveže nMOS mikroprocesorska kola, čiji su ulazi i izlazi bili TTL kompatibilni. Mikroenergetski dizajn je uvek upražnjavao 4000B ili 74C CMOS, ali za veće brzine ECL. Nije bilo dosta mešanja medju familijama, osim ponekih kombinacija CMOS-a i TTL-a, ili TTL-a i ECL kola. Kako su osamdesete bile u punom jeku, došla je neverovatno razviće CMOS logike, koja se hvalila brzinom i izlaznim naponom TTL kola: Prvo 74HC ("High-speed CMOS"), sa istom brzinom kao 74LS, i naravno malom potrošnjom, odmah nakon 74AC ("Advanced CMOS") stupa na scenu, sa istom brzinom kao i 74F ili 74AS. Ova kola sa svojim superiornijim karakteristikama su u suštini zamenila bipolarna TTL kola, medjutim bilo je do problema kompatibilnosti ako su se koristile obe logike u jednom kolu, zbog +2.4V HIGH logike izlaza tradicionalnog TTL kola i ulaza CMOS kola sa minimalnim ulaznim naponom on +3.5V. Da bi se ovaj problem razrešio CMOS je pružao varijante sa manjim minimalnim ulaznim naponom: 74HCT i 74ACT. Ovu deceniju je takodje označio začetak LSI i VLSI (mikroprocesori, memorije...), koji su evoluirali od nMOS do CMOS. Za primene pri velikim brzinama bilo je priče o razvitku GaAs (Galijum-Arsen) logičkih uređaja koje bi dostigle brzine i

do 3GHz. Bez imalo sumnje tehnologija je dosta napredovala u sledeće dve decenije. Najbitniji razvitak bio je u CMOS grani, performanse, koje su se poboljšale smanjivanjem tehnologije na čipu ("skaliranje"). Smanjivanjem tranzistora je jelo omogućilo povećanje broja istih na čipu, što je dovelo do skoka u razviću raznoraznih tehnologija, poput grafičkih kartica, većih i jačih procesora i memorija... Rezultat su nove familije CMOS logičkih jedinica (74LVC, 74AUC ...) koje su dostigle brzine megaherca. Većina ovih jedinica funkcioniše na opsegu napona od +1.8V pa do +5V. Sa porastom VLSI tehnologije, smanjila se potreba za diskretnom logikom, i ove standardne logičke komponente su se koristile nečesto. Zbog tog razloga dolazile su u malim paketima, sadržujući jednu ili dve kapije, flip-flop sa imenima poput TinyLogic, Little Logic, MiniGate ili PicoGate. Devedesete su imale problem sa "plutajućim uzemljenjem", koje je TI probao da reši tako što je u sredini kola dodao dodatne pinove za masu i napon (74AC11004); drugi su kreirali "tihe" logičke familije koje su mogle da kontrolišu bzinu promene takta. Situacija se voema popravila prelaskom na manje napona napajanja, SMT i dobra rasporedjivanje elementa po PCB-u. Korišćenje LVDS (low-voltage differential signaling) za brze signale je skoro pa eliminisalo problem.

3 Multivibratori i timer555

3.1 Multivibratori

Prvi multivibrator, klasični astabilni multivibrator je prvi put bio opisan od strane Henrija Abrahama i Eugena Bloch-a u dvadesetsedmoj publikaciji "French Ministère de la Guerre" i u "Annales de Physique 12, 252" 1919-te godine. Pošto je proizvodilo kvadratni impuls, za razliku od sinusnih oblika drugih oscilatora, njegov izlaz sadržao je mnogo harmonika iznad osnovne frekvencije, koji su korišćeni za kalibraciju visokofrekventnih radio kola. Zbog ovog razloga Abraham i Bloch su ga nazvali multivibrator. Preteča je Eccles-Jordan triggera koje je nastalo godinu dana nakon.



Figure 3: Abraham-Bloch multivibrator, Francuska, 1920.

[3]

Multivibratori se dele na:

- Astabilni Multivibratori
- Monostabilni Multivibratori
- Bistabilni Multivibratori

Astabilni multivibrator je kolo koje nije stabilno u ni jednom stanju. Konstantno prelazi iz jednog stanja u drugo. Radi kao relaksacioni oscilator.

Monostabilni multivibrator je kolo čije je jedno stanje stabilno a drugo stanje je nestabilno (tranzijentno). Trigger impuls izaziva da kolo predje u tranzijentno stanje, nakon dolaska u to stanje, nakon nekog vremena kolo se vraća u stabilno stanje.

Bistabilni multivibratori je kolo koje je stabilno u oba stanja. Može da predje iz jednog stanja u drugo pomoću spoljašnjeg trigger impulsa. Ovo kolo je takodje poznato kao flip-flop ili leč kolo. Može da sadrži jedan bit informacije, često se koristi kod računarske memorije. Multivibratori se koriste u raznim oblastima i sistemima gde su potrebni pravougaoni impulsi ili tačno odmereni vremenski intervali. Na primer u ranim televizijskim sistemima.

3.2 timer555

Hans R. Camenzind dizajnirao je prvo 555 timer kolo 1971. godine u Američkoj kompaniji

Signetics

Corporation.

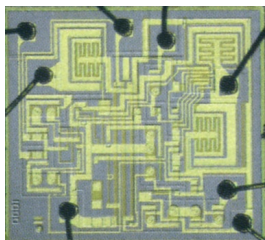


Figure 4: prvo 555 IC [4]

Zapošljen je da dizajnira PLL integrisano kolo, dizajnirao je oscilator za PLL tako da njegova frekvencija nije zavisila od napona napajanja ili temperature. Kako je 1970. bila ekonomska recesija, pola radnika Signet- icsa dobilo je otkaz i samim tim razvitak PLL kola bio je zaustavljen. Camenzid je zatražio da nastavi razvi- tak svog oscilatora. Samim tim 1971. godine prototip se pojavljuje sa 9 pinova i konstantim izvorom struje. Kako je video da je ulazna otpornost sasvim dovoljna za rad kola, smanjio je broj pinova sa 9 na 8, i samim tim smanjio pakovanje sa četrnaestopinskog na osmopinski paket.[4] Drugi dizajn imao je 8 pinova, 25 tranzis- tora, 2 diode i 15 otpornika. Signetics korporacija 1972.

je pustila 555 u prodaju u osmo-pinskoj DIP i osmo- pinskoj TO5 metalni paket varijanti. Kako je bilo jedino integrisano kolo u prodaj, takodje jeftino i svestrano, bilo je instantan hit.[5] Mnoge knjige pišu da je kolo dobilo ime po tri otpornika od po $5k\Omega$, ali kolo je zapravo dobilo ime "555" samo radi marketinga. Timer555 integrisano kolo koristi se kao tajmer, oscilator ili pulsni generator.

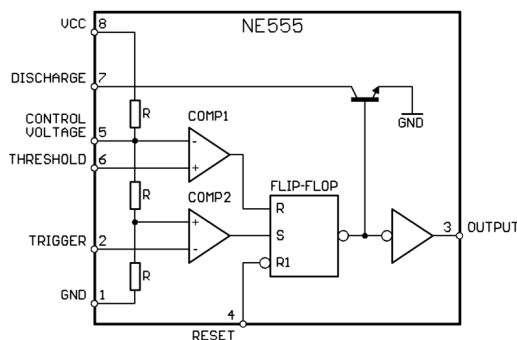


Figure 5: Šema 555 tajmera [4]

4 Kombinaciona, sekvencijalna i aritmetička kola

5 Memorije

6 Moderni procesor

Reference

- [1] URL: https://en.wikipedia.org/wiki/Logic_gate.
- [2] URL: <https://en.wikipedia.org/wiki/File:ECL.svg>.
- [3] URL: <https://en.wikipedia.org/wiki/Multivibrator>.
- [4] URL: https://en.wikipedia.org/wiki/555_timer_IC.
- [5] URL: <https://www.circuitstoday.com/the-history-555-timer-ic>.
- [6] Paul Horowitz. *The Art of Electronics-Cambridge University Press*. 2015.
- [7] Xilinx. URL: <https://docs.amd.com/v/u/en-US/xapp329>.