

2012 학년도 1 학기
논 리 회 로 2 차 중 간 고 사
2012 년 5 월 15 일

1. (20 점, 각 10 점) 각 명제에 대하여 참/거짓을 결정하고 이유를 설명하시오.
 - (a) XOR gate 는 universal gate 이다.
 - (b) 특정 입력 조합들을 Don't care 조건에 추가하면 논리회로가 복잡해진다.
2. (16 점, 각 8 점) 1-to-2 decoder 를 사용하여 2-to-4 decoder 를 구현하려고 한다. 1-to-2 decoder 외에 primitive gate 를 사용할 수 있지만, 필요한 gate 의 수를 최소화하여야 한다. 2-to-4 decoder 에는 enable 입력이 없다고 가정하고 다음 조건을 만족하도록 2-to-4 decoder 에 대한 논리도를 보이되, 입력과 출력을 각각 I_1, I_0 와 Y_3, Y_2, Y_1, Y_0 로 표시하시오.
 - (a) 1-to-2 decoder 가 enable 신호를 제공하지 않는다.
 - (b) 1-to-2 decoder 가 enable 신호를 제공한다.
3. (24 점, 각 8 점) 다음은 HA(Half Adder)의 설계에 대한 문제이다. 입력을 A 와 B, 합과 캐리를 각각 S 와 C 로 표시한다. 다음 물음에 답하시오. 단, primitive gate 만 사용할 수 있다. (즉 complex gate 는 사용할 수 없다.)
 - (a) 진리표를 사용하여 formulation 과정을 보이시오.
 - (b) Optimization 과정을 보이고 결과를 논리식으로 보이시오.
 - (c) NAND gate 를 사용하도록 technology mapping 하고 결과를 논리도로 표현하시오. 단, NAND gate 의 수를 최소화하여야 한다.
4. (16 점) HA 를 사용하여 3 비트 incrementer 를 설계하려고 한다. Incrementer 는 주어진 이진수를 1 만큼 증가시킨다. 3 비트 incrementer 에 대한 논리도를 보이되, 입력과 출력을 각각 A_2, A_1, A_0 와 Y_2, Y_1, Y_0 로 표시하시오.
5. (24 점, (a)는 4 점, (c)는 8 점, 나머지는 각 6 점) 다음은 2 의 보수를 이용한 4 비트의 뺄셈에 관한 문제들이다. 물음에 답하시오.
 - (a) 1110 을 십진수로 표현하시오.
 - (b) 1110 - 0110 에 대한 연산결과를 보이고, overflow 의 발생 여부를 결정하시오.
 - (c) FA(Full Adder)를 이용하여 A-B 에 대한 4 비트 뺄셈기를 논리도로 보이되, 입력과 출력을 각각 A_3, A_2, A_1, A_0 와 B_3, B_2, B_1, B_0 , 그리고 Y_3, Y_2, Y_1, Y_0 로 표시하시오.
 - (d) Overflow 의 발생 여부를 탐지하기 위한 출력 V 를 (c)의 논리회로에 추가하시오.

100 점 만점