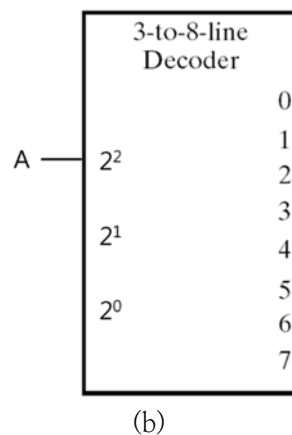
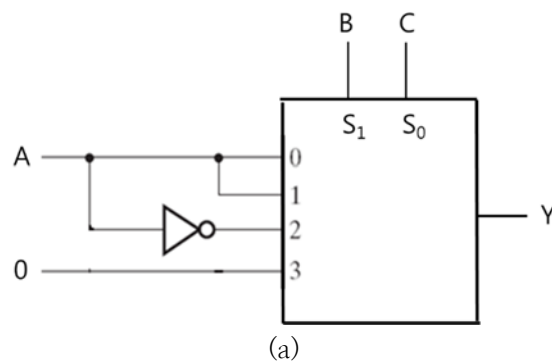


2015 학년도 1 학기
논 리 회 로 2 차 중 간 고 사
2015 년 5 월 8 일

1. (20 점, (b)는 8 점, 나머지는 각 6 점) 다음은 이진 연산에 대한 문제들이다. 음수 표현을 위해서 2의 보수를 사용한다고 가정하고, 물음에 답하시오.
 - (a) -5_{10} 을 4 비트 이진수로 표현하시오.
 - (b) $1111 + 0100$ 에 대한 연산 과정을 보이고, overflow의 발생여부를 판단하시오. 단, overflow의 발생 여부를 판단할 때 반드시 carry 정보를 사용하여야 한다.
 - (c) 이진수 0110과 111의 차에 대한 연산 과정을 보이시오.
2. (12 점) Dual 4-to-1 line multiplexer를 블록의 형태로 보이시오. 블록의 내부는 보일 필요가 없으며(내부가 보이지 않아야 하며), 입력과 출력이 명확하게 드러나야 한다(입력과 출력의 개수를 정확하게 확인할 수 있어야 한다).
3. (16 점, 각 8 점) 다음은 Universal gate에 대한 문제이다. 물음에 답하시오.
 - (a) NAND gate는 universal gate인데 반하여, AND gate는 universal gate가 아니다. Universal gate의 정의를 인용하여 NAND gate와 AND gate의 사례를 설명하시오.
 - (b) 2-input XOR gate를 NAND gate만으로 구현할 수 있음을 논리도로 보이시오. 반드시 NAND gate만 보여야 한다.
4. (16 점) 다음에 주어진 논리도 (a)와 기능이 같아지도록 논리도 (b)를 완성하시오. 단, 입력 A, B, C와 출력 Y가 정확하게 일치해야 하며, OR 게이트만 추가로 사용할 수 있다.



5. (20 점, 각 10 점) HA(half adder)만 사용해서 4 bit incrementer 를 설계하려고 한다. 물음에 답하시오.
- (a) HA 를 논리도로 보이시오. 입력과 출력이 명확하게 드러나야 한다.
- (b) 4 bit incrementer 를 논리도로 보이시오. 입력은 $A_3A_2A_1A_0$ 이고 출력은 $Y_3Y_2Y_1Y_0$ 이며, carry 는 무시하기로 한다. HA 를 (내부가 보이지 않도록) 블록으로 표시하시오.
6. (16 점, (a)는 6 점, (b)는 10 점) 각 다음에 주어진 명세에 맞도록 논리도를 보이시오. 단, 음수 표현을 위해서 2 의 보수를 사용하는 것으로 가정한다.
- (a) 4 비트 이진수 $B_3B_2B_1B_0$ 를 입력 받아서 동일한 크기의 8 비트 이진수 $K_7K_6K_5K_4K_3K_2K_1K_0$ 를 출력한다.
- (b) 입력 N 과 출력 D 사이에 관계식 $D = -N-1$ 이 성립하도록 4 비트 이진수 $N_3N_2N_1N_0$ 을 입력 받아서 4 비트 이진수 $D_3D_2D_1D_0$ 을 출력한다.

100 점 만점