Homework #2

1. 아래 두 개의 논리식이 동일함을 보이려고 한다. 아래 제시된 방법으로 반복하시오.

$$F_1(X, Y, Z) = X'Y + X'Y'Z + XYZ'$$

 $F_2(X, Y, Z) = X'Z + YZ'$

- (a) 진리표
- (b) 부울대수
- (c) Minterm의 합
- 2. 슬라이드 2-18에서의 Consensus 법칙을 아래와 같이 증명하려고 한다. 등호 좌측의 수식으로 부터 우측의 수식이 유도되는 이유를 슬라이드 2-14와 2-15에서의 Basic Theorem의 번호로 표시하시오.
 - (a) 좌변에서 우변을 유도하시오.
 - (b) 우변에서 좌변을 유도하시오.
- 3. 슬라이드 2-23에서의 DeMorgan 법칙을 증명하려고 한다. 수학적 귀납법을 사용하시오.
- 4. De Morgan 법칙을 사용하여, 다음에 제시된 논리식의 complement를 구하시오.
 - (a) (WX' + Y)[(W + Z)' + (XYZ')]
 - (b) X + YZ(W + X')
- 5. Multiplying out을 반복하여, 다음에 제시된 논리식을 sum-of-products로 바꾸어 표현하시오.
 - (a) (A + B)(C + D + E)
 - (b) X(Y + Z)(V + W)
 - (c) (X + Y)ZW + (X + Y)'
- 6. Factoring을 반복하여, 다음에 제시된 논리식을 product-of-sums로 바꾸어 표현하시오.
 - (a) X + YZ + VW
 - (b) (X + Y)ZW + (X + Y)'
- 7. X(X' + Y) = XY를 증명하려고 한다.
 - (a) 주어진 논리식을 그대로 사용하여 증명하시오.
 - (b) 좌변과 우변의 dual을 구하여 이 dual들이 동일함을 보임으로써 증명하시오.
- 8. 다음에 제시된 논리식을 SOP 형태로 간소화하시오.
 - (a) AB + (C' + D)(AB)'
 - (b) (A' + B' + C)(A' + B + C)'
- 9. 다음에 제시된 논리식을 minterm의 합으로 바꾸어 표현하시오.
 - (a) X'Y' + WX'Z + WX'
 - (b) (X + Y)WZ + (X + Y)'

Homework #2

- 10. 다음에 제시된 논리식을 maxterm의 곱으로 바꾸어 표현하시오.
 - (a) (X' + Y) (W + Z) (X + Y' + Z)
 - (b) (X + Y)WZ + (X + Y)'
- 11. 입력은 BCD 코드에 의한 한 자리 십진수이고 각 비트를 순서대로 A, B, C, D라고 표시한다. 홀수이면 출력 Y가 1, 짝수이면 0이 되는 논리회로를 설계하려고 한다.
 - (a) 진리표를 보이시오.
 - (b) 출력을 minterm의 합으로 표현하시오. Don't care 항이 있음에 주의하시오.
 - (c) (b)와 같은 요령으로 출력을 maxterm의 곱으로 표현하시오.
- 12. 2개의 두 비트 이진수를 더하려고 한다. 교과서를 참조하시오.
 - (a) 입력과 출력을 결정하시오.
 - (b) 각 출력을 minterm의 합으로 표현하시오.
 - (c) (b)와 같은 요령으로 각 출력을 maxterm의 곱으로 표현하시오.
 - (d) 슬라이드 4-18에서의 1-bit adder를 2개 활용하여 구현하시오. 2개의 full adder만 사용할수 있으며, (a)에서의 입력과 출력이 표시되어야 한다.