

실습 3. 멀티플렉서와 디코더

■ 실습목표

- 멀티플렉서와 디코더의 동작성을 이해한다.
- 멀티플렉서와 디코더를 이용하여 조합회로를 설계할 수 있다.
- ROM으로 조합회로를 설계할 수 있다.
- 듀얼 멀티플렉서를 활용할 수 있다.

■ 예습문제

1. 세 자리 2진수 $A_2A_1A_0$ 가 주어진다. 다음에 제시된 기능을 구현할 수 있도록 진리표를 유도하시오.

(a) 세 자리 2진수가 완전제곱수이면 X 는 1이고, 그렇지 않으면 0이다. (1, 4, 9는 완전제곱수이다)

(b) 세 자리 2진수가 소수(prime number)이면 Y 는 1이고, 그렇지 않으면 0이다. (2, 3, 5, 7은 소수이다)

(a)

$A_2A_1A_0$	X
0 0 0	0
0 0 1	1
0 1 0	0
0 1 1	0
1 0 0	1
1 0 1	0
1 1 0	0
1 1 1	0

(b)

$A_2A_1A_0$	Y
0 0 0	0
0 0 1	0
0 1 0	1
0 1 1	1
1 0 0	0
1 0 1	1
1 1 0	0
1 1 1	1

2. 문제 1에서의 진리표를 활용하여 X와 Y를 A_2, A_1, A_0 에 대한 간소화된 논리식으로 표현하되, 과정을 보이시오.

$$\begin{aligned}
 X &= A_2' A_1' A_0 + A_2 A_1' A_0' \\
 &= A_1' (A_2' A_0 + A_2 A_0') \\
 &= A_1' (A_2 \oplus A_0)
 \end{aligned}$$

$$Y = A_2' A_1 + A_2 A_0$$

$A_2 \backslash A_1 A_0$		00	01	11	10
A_0	0	0	0	1	1
	1	0	1	1	0
	2	1	0	0	0
	3	1	0	0	0

A_1

→ Y에 대한 K-map.

$A_2 \backslash A_1 A_0$		00	01	11	10
A_0	0	0	0	1	1
	1	0	1	1	0
	2	1	0	0	0
	3	1	0	0	0

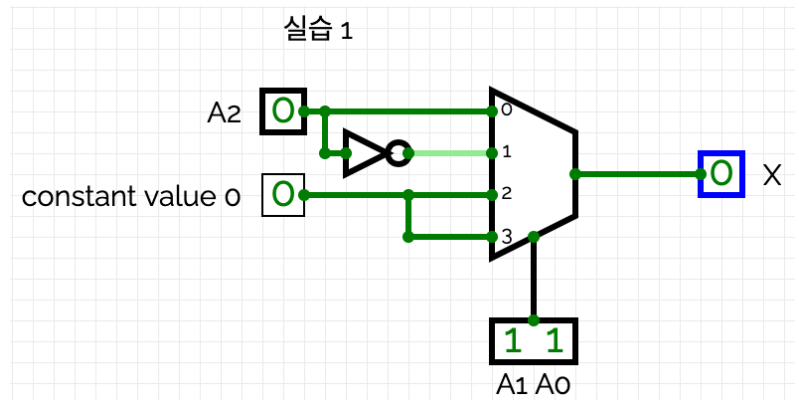
A_1

→ X에 대한 K-map

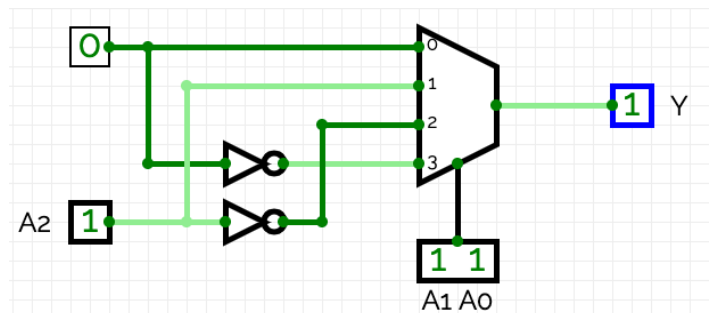
■ 실습과정

1. 4-to-1 멀티플렉서가 주어진다. 슬라이드 9-8에 제시된 방법과 유사하게 X를 구하는 논리도를 유도하되, 과정을 보이시오. Y에 대해서도 반복하시오. 멀티플렉서의 입력은 임의로 선정할 수 있다.

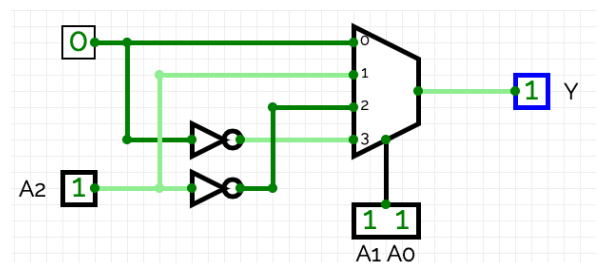
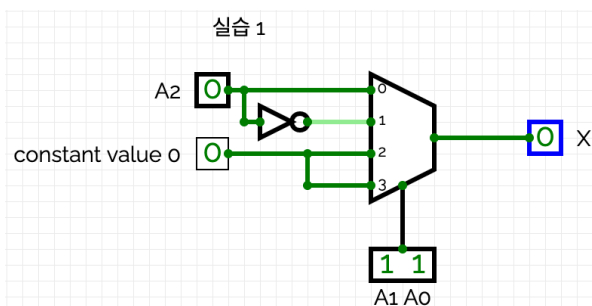
A_1, A_0	X
0 0	A_2
0 1	A_2'
1 0	0
1 1	0



A_1, A_0	Y
0 0	0
0 1	A_2
1 0	A_2'
1 1	1



2. 실습과정 1에서의 회로를 CircuitVerse로 구현하고 올바르게 동작함을 보이시오.



잘 작동함.

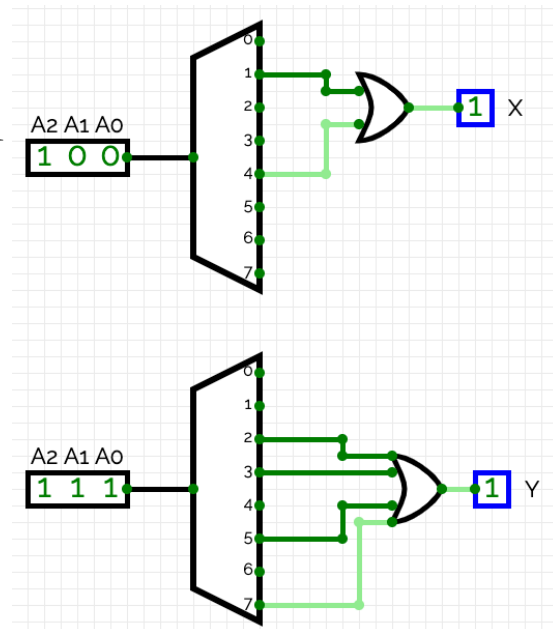
3. 3-to-8 디코더가 주어진다. 슬라이드 9-15에 제시된 방법과 유사하게 X를 구하는 논리도를 유도하되, 과정을 보이시오. Y에 대해서도 반복하시오.

(a)

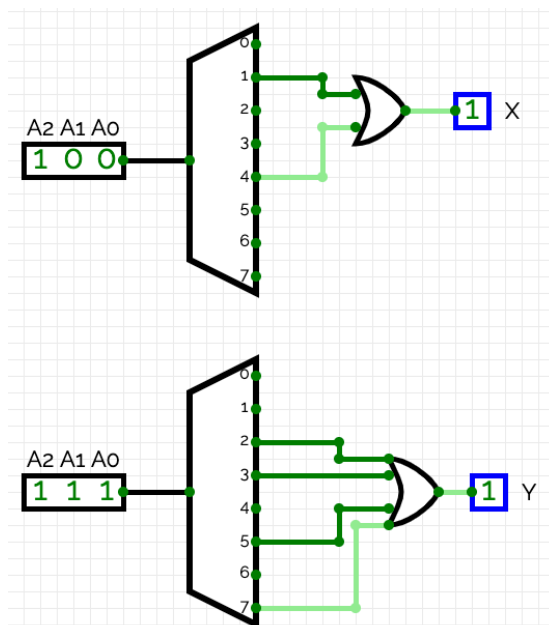
$A_2 A_1 A_0$	X
0 0 0	0
0 0 1	1
0 1 0	0
0 1 1	0
1 0 0	1
1 0 1	0
1 1 0	0
1 1 1	0

(b)

$A_2 A_1 A_0$	Y
0 0 0	0
0 0 1	0
0 1 0	1
0 1 1	1
1 0 0	0
1 0 1	1
1 1 0	0
1 1 1	1

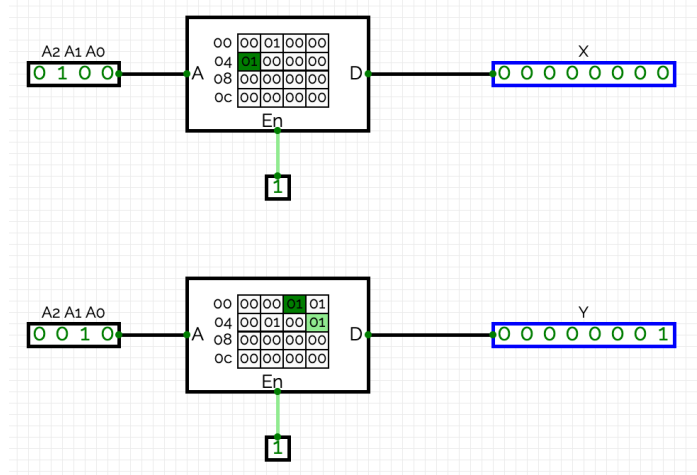


4. 실습과정 3에서의 회로를 CircuitVerse로 구현하고 올바르게 동작함을 보이시오.



올바르게 작동함입니다.

5. 슬라이드 9-20에 제시된 방법과 유사하게 X와 Y를 구하는 논리도를 유도하고, ROM에 저장되는 값을 진리표와 유사하게 보이시오. ROM의 크기도 정확하게 표시하시오.



(a)

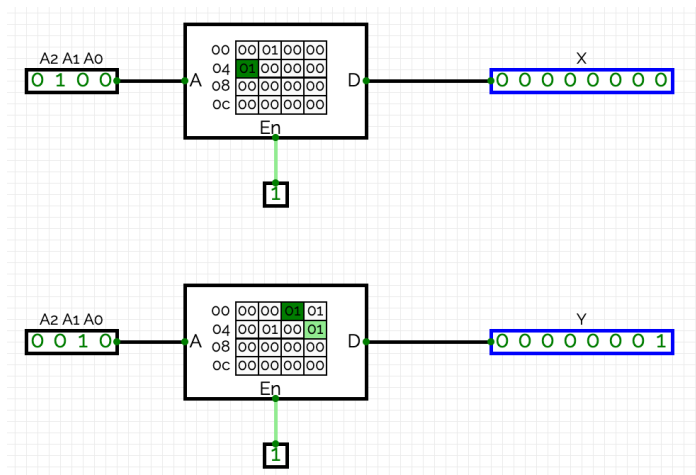
A ₂ A ₁ A ₀	X
000	0
001	1
010	0
011	0
100	1
101	0
110	0
111	0

(b)

A ₂ A ₁ A ₀	Y
000	0
001	0
010	1
011	1
100	0
101	1
110	0
111	1

X → 8bit X 1bit
Y → 8bit X 1bit

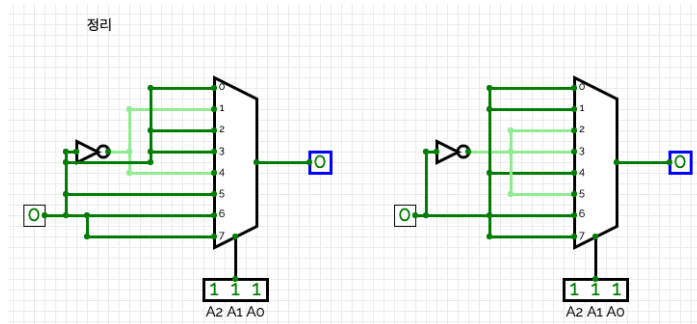
6. 실습과정 5에서의 회로를 CircuitVerse로 구현하고 올바르게 동작함을 보이시오. 주어진 ROM의 크기가 16×8이므로, 전부가 아니라 필요한 만큼 사용하도록 회로를 구현하여야 한다.



정답 작성함.

■ 정리

1. 2개의 8-to-1 멀티플렉서가 주어진다. 실습과정 1에서와 같이 X와 Y를 구하기 위한 논리도를 유도하시오. 멀티플렉서 외에 다른 게이트는 사용할 수 없다.



(a)

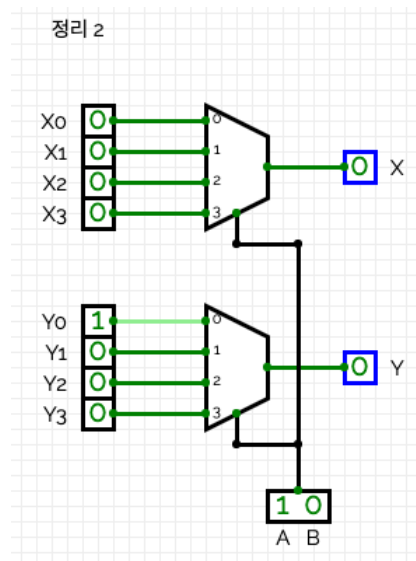
$A_2 A_1 A_0$	X
000	0
001	1
010	0
011	0
100	1
101	0
110	0
111	0

(b)

$A_2 A_1 A_0$	Y
000	0
001	0
010	1
011	1
100	0
101	1
110	0
111	1

2. Dual 4-to-1 멀티플렉서에 대한 문제이다.

(a) 두 개의 4-to-1 멀티플렉서를 활용하여 dual 4-to-1 멀티플렉서를 설계하려고 한다. 논리도를 보이시오.



(b) (a)에서의 dual 4-to-1 멀티플렉서를 활용하여 실습과정 1에서의 문제를 다시 푸시오. 논리도를 보이는 것으로 충분하다. 실습과정 1에서는 두 개의 4-to-1 멀티플렉서를 사용했지만, 한 개의 dual 4-to-1 멀티플렉서로 동일한 기능을 구현할 수 있음에 주의하시오.

