

ROM



Una ROM (Read Only Memory) è un dispositivo con *n* ingressi (dette *linee di indirizzamento*) ed *m* uscite (dette *linee dati*).

All'interno del dispositivo, le linee di indirizzamento selezionano una fra 2^n righe di una matrice $2^n \times m$.

La selezione della riga *i*-esima della matrice consente di leggere, su ciascuna delle m linee dati, il valore binario stabilmente memorizzato nella cella di coordinate (i, j), per $j \in \{1, ..., m\}$.

E' la composizione di un decodificatore e un codificatore generalizzato:



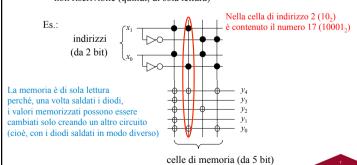
cioè di una matrice di AND (le cui entrate sono le linee di indirizzamento e le cui uscite sono le entrate di una matrice di OR) e di una matrice di OR (le cui uscite sono le linee dati).

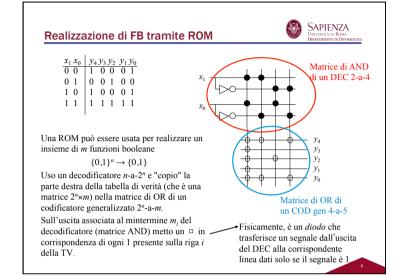
ROM come memoria di sola lettura



Il nome ROM (read-only memory) deriva dal fatto che questo modulo combinatorio può essere visto come

- una memoria (cioè un insieme di celle di dimensione fissata, ognuna con un suo proprio indirizzo)
- non riscrivibile (quindi, di sola lettura)



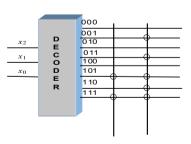


ROM con DECODER



N.B.: spesso non si esplicita il decodificatore e lo si lascia indicato come modulo noto. Così bisogna solo riempire le righe della matrice di OR, che viene quindi chiamata *matrice della ROM*.

x_2	x_1	x_0	y_1	<i>y</i> ₀
0	0	0	0	0
0	0	1	0	1
0	1	0	0	0
0	1	1	0	1
1	0	0	0	0
1	0	1	1	1
1	1	0	0	1
1	1	1	1	1



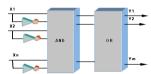
OSS.1: una ROM realizza la FCD delle FB

OSS.2: alcuni mintermini vengono calcolati nel DEC ma mai usati nella matrice della ROM (Es.: m_0 , m_2 ed m_4)

PLA



Un PLA (Programmable Logic Array) è una rete combinatoria integrata con n ingressi, m uscite e tre stadi interni: uno stadio di inversione dei segnali di ingresso, una matrice di AND ed una matrice di OR.

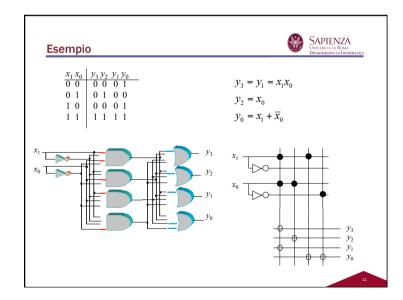


→ come una ROM

Un PLA consente di implementare espressioni booleane in forma FND, in particolare EB in FND minime

→ più efficiente ed economico di una ROM

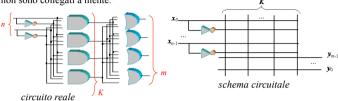
Come? Anche la matrice di AND (e non solo quella di OR) è personalizzabile



Programmare un PLA



Quindi un PLA viene venduto con tutti gli n ingressi sia affermati che negati; inoltre, avrà una serie di K porte AND e m porte OR i cui ingressi non sono collegati a niente.



I collegamenti vengono effettuati sulla base delle specifiche fornite dal committente, formulate in termini di funzioni in FND.

L'utente deve quindi fornire la TV, da cui si ricaveranno le FND minime per ognuna delle *m* FB (più laborioso rispetto a una ROM!!)

Multiplexer in senso stretto



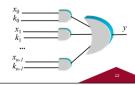
Input: n linee dati e n linee di controllo, di cui al più una vale "1" ad ogni istante
Output: 1 linea che prende il valore della linea dati i-esima, se l'i-esima linea di controllo vale 1.

Es. $(n = 2)$					
$x_1 x_0 k_1 k_0$	y				
0 0 0 1	0				
0 1 0 1	1				
1 0 0 1	0				
1 1 0 1	1				
0 0 1 0	0				
0 1 1 0	0				
1 0 1 0	1				
1 1 1 0	1				

N.B.: le righe con $k_1 = k_0$ sono dei don't care

 $y = x_1 k_1 + x_0 k_0$

In generale:



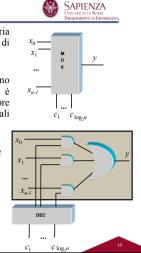
Multiplexer

Un **multiplexer** (MUX) è una rete combinatoria con n ingressi, una uscita e $\log_2 n$ segnali di controllo:

In ogni istante, l'uscita y é uguale al valore di uno ed uno solo degli ingressi, x_i . Il valore di i è determinato dai segnali di controllo: è il valore (espresso come numero naturale) che i segnali codificano in binario.

Un MUX é costituito da una porta OR, che riceve le uscite di *n* porte AND, le quali funzionano da interruttori; infine, un decodificatore attiva l'interruttore selezionato dai segnali di controllo:

N.B.: è un MUX in senso stretto i cui segnali di controllo sono le uscite del DEC.



Demultiplexer in senso stretto Input: 1 linee dati e *n* linee di controlle

SAPIENZA
UNIVERSITÀ DI ROMA
DIPARTIMENTO DI INFORMAT

Input: 1 linee dati e n linee di controllo, di cui al più una vale "1" ad ogni istante Output: n linee, di cui la i-esima prende il valore della linea dati se l'i-esima linea di controllo vale 1.

Es.
$$(n = 2)$$

$$\begin{array}{c|cccc}
x & k_1 & k_0 & y_1 & y_0 \\
\hline
0 & 0 & 1 & 0 & 0 \\
1 & 0 & 1 & 0 & 1 \\
0 & 1 & 0 & 0 & 0 \\
1 & 1 & 0 & 1 & 0
\end{array}$$

N.B.: le righe con $k_1 = k_0$ sono dei don't care



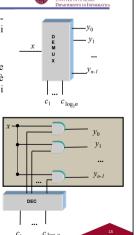
Demultiplexer

Un **demultiplexer** (DEMUX) è una rete combinatoria con un ingresso, n uscite e $\log_2 n$ segnali di controllo:

In ogni istante, l'uscita y_i é uguale all'ingresso, dove il valore di i è determinato dai segnali di controllo: è il valore (espresso come numero naturale) che i segnali codificano in binario.

Un DEMUX é costituito da *n* porte AND, le quali funzionano da interruttori, e da un decodificatore che attiva l'interruttore selezionato dai segnali di controllo:

N.B.: è un DEMUX in senso stretto i cui segnali di controllo sono le uscite del DEC.

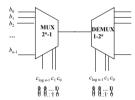


SAPIENZA

Utilizzo di MUX e DEMUX



Conversione parallelo/seriale (MUX) e seriale/parallelo (DEMUX)
 → a intervalli prestabiliti incremento le linee di controllo:



N.B.: per fare questo abbiamo bisogno di un particolare circuito (detto *contatore*) che vedremo alla fine del corso

• Usare MUX per calcolare FB

MUX per realizzare FB (1)



Dalla def. di MUX, abbiamo che

$$y = \sum_{i=0}^{2^{n}-1} x_i \cdot m_i = \sum_{i:x_i=1}^{n} m_i$$



Ricordiamo che una FB di *n* variabili in FCD è $f = \sum_{i: f(t_2)=1} m$

Data una FB di *n* variabili,

- si utilizza un MUX con 2ⁿ con entrate;
- gli *n* segnali di controllo del MUX sono le *n* variabili;
- i 2ⁿ ingressi dati vengono individualmente cablati al valore "0" o "1" secondo quanto specificato dalla TV.

MUX per realizzare FB (2)



Per realizzare una FB a n variabili, posso anche usare un MUX con meno di n linee di controllo; in questo caso, alcune variabili saranno linee di controllo mentre altre saranno usate in EB sulle linee dati (che, quindi non saranno più semplicemente 0 o 1).

Es.
$$(n = 3)$$
:
$$f = \sum_{i=0}^{7} f(i_2) \cdot m_i =$$

$$= f(000) \cdot \overline{x} \cdot \overline{y} \cdot \overline{z} + f(001) \cdot \overline{x} \cdot \overline{y} \cdot z + f(010) \cdot \overline{x} \cdot y \cdot \overline{z} + f(011) \cdot \overline{x} \cdot y \cdot z +$$

$$f(100) \cdot x \cdot \overline{y} \cdot \overline{z} + f(101) \cdot x \cdot \overline{y} \cdot z + f(110) \cdot x \cdot y \cdot \overline{z} + f(111) \cdot x \cdot y \cdot z =$$

$$= (f(000) \cdot \overline{z} + f(001) \cdot z) \cdot \overline{x} \cdot \overline{y} + (f(010) \cdot \overline{z} + f(011) \cdot z) \cdot \overline{x} \cdot y +$$

$$(f(100) \cdot \overline{z} + f(101) \cdot z) \cdot x \cdot \overline{y} + (f(110) \cdot \overline{z} + f(111) \cdot z) \cdot x \cdot y$$

