Esame Di Progettazione di Sistemi Digitali - 16/01/2024

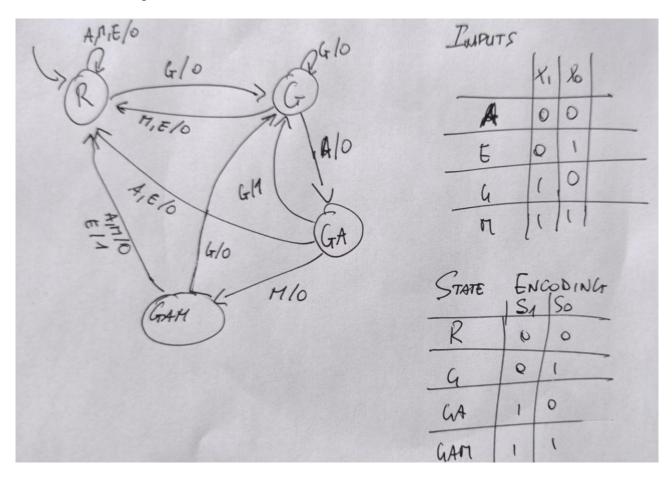
Prof. Pontarelli canale A-F

Cognome Nome	Matricola	

Gli studenti con DSA devono svolgere i primi 4 esercizi.

Esercizio 1 (7 punti)

Progettare la rete sequenziale che riceve in ingresso una sequenza di caratteri presi dall'alfabeto {A, E, G, M} e produce in output 1 ogni volta che riconosce le sequenze GAG e GAME, anche con sovrapposizioni. Si ricavi e si rappresenti l'automa e si stenda poi la tavola degli stati futuri, usando un flip flop di tipo D per il bit più significativo e un flip flop di tipo SR per il bit meno significativo. Si ricavino infine le espressioni minimali SOP e POS.



b) tabella degli stati, utilizzando un flip-flop D per S1 e un flip-flop SR per S0

PS	S_1	S_0	x1	x0	NS	S ₁ '	S ₀ ?	Set ₀	Reset ₀	Z
R	0	0	0	0	R	0	0	0	-	0
R	0	0	0	1	R	0	0	0	-	0
R	0	0	1	0	G	0	1	1	0	0
R	0	0	1	1	R	0	0	0	-	0
G	0	1	0	0	GA	1	0	0	1	0
G	0	1	0	1	R	0	0	0	1	0
G	0	1	1	0	G	0	1	-	0	0
G	0	1	1	1	R	0	0	0	1	0
GA	1	0	0	0	R	0	0	0	-	0
GA	1	0	0	1	R	0	0	0	-	0
GA	1	0	1	0	G	0	1	1	0	1
GA	1	0	1	1	GAM	1	1	1	0	0
GAM	1	1	0	0	R	0	0	0	1	0
GAM	1	1	0	1	R	0	0	0	1	1
GAM	1	1	1	0	G	0	1	-	0	0
GAM	1	1	1	1	R	0	0	0	1	0

$$D = S1' = \bar{S_1} S_0 \bar{x_1} \bar{x_0} + S_1 \bar{S_0} x_1 x_0 \quad (SOP)$$

$$D = S1' = \bar{S_1} (S_0 + x_0) (\bar{S_1} + x_1) (\bar{S_0} + x_1) (S_1 + x_0) \quad (POS)$$

$$Set = x_1 \bar{x_0} + S_1 \bar{S_0} x_1 \quad (SOP)$$

$$Set = x_1 \bar{S_0} (S_1 + \bar{x_0}) \quad (POS)$$

$$Reset = \bar{x_1} + S_0 x_0 \quad (SOP)$$

$$Reset = S_0 (\bar{x_1} + x_0) \quad (POS)$$

$$z = S_1 S_0 \bar{x_1} x_0 + S_1 \bar{S_0} x_1 \bar{x_0} \quad (SOP)$$

$$z = S_1 (x_1 + x_0) (\bar{S_0} + \bar{x_1}) (S_0 + \bar{x_0}) \quad (POS)$$

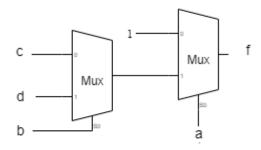
Esercizio 2 (5 punti)

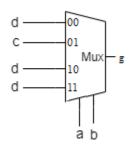
La funzione di 4 variabili, f(a,b,c,d), vale 0 quando $a\bar{b}\bar{c}=1$ oppure $ab\bar{d}=1$ altrimenti vale 1. La funzione g(a,b,c,d) vale 1 sia se $a+\bar{b}+\bar{c}=0$ che se cd=1, mentre risulta non specificata se $c+\bar{d}=0$.

Realizzare la tabella della verità, esprimere f e g in forma SOP e progettare la rete che realizza le funzioni f utilizzando dei multiplexer del tipo 2:1 e g utilizzando un multiplexer del tipo 4:1.

Soluzione:

a	b	c	d	f	g
0	0	0	0	1	0
0	0	0	1	1	X
0	0	1	0	1	0
0	0	1	1	1	1
0	1	0	0	1	0
0	1	0	1	1	X
0	1	1	0	1	1
0	1	1	1	1	1
1	0	0	0	0	0
1	0	0	1	0	X
1	0	1	0	1	0
1	0	1	1	1	1
1	1	0	0	0	0
1	1	0	1	1	X
1	1	1	0	0	0
1	1	1	1	1	1





matricola	
IIIauiuuia	

Esercizio 3 (4 punti)

- a) Convertire i numeri X=103 e Y=68 rappresentati in base 10 in complemento a 2 utilizzando 8 bits ed eseguire le operazioni Z=X-Y e W=X+Y. Convertire i risultati in esadecimale.
- b) Considerare il numero con la virgola ottenuto usando gli 8 bit che rappresentano Y per la parte intera e gli 8 bit che rappresentano X per la parte decimale (considerare cioè Y,X) e rappresentarlo nello standard IEEE 754 half precision
- c) Eseguire l'operazione R=S+T tra i numeri S=1AB e T=2B7 rappresentati in base 16. Convertire il risultato in base 10 e controllare la correttezza del risultato convertendo in base 10 gli operandi iniziali.

```
a)
X = 103<sub>10</sub> = 01100111<sub>2</sub>
```

 $68_{10} = 01000100 => Y = -68_{10} = 10111100$

```
Z = X-Y
-----
01100111 +
01000100 =
-----
10101011<sub>2</sub> = 0xAB
```

Qui c'è un overflow!

```
W = X+Y
-----
01100111 +
10111100 =
-----
100100011 = 0x23
```

b)

```
Y, X = 01000100,01100111 => 0,100010001100111 x 2<sup>6</sup> =>
Segno =0
Mantissa = 00010001100111 (uso 10 bit trascurando i meno significativi)
Esponente = 6+15 (aggiungo il bias) => 21 => 10101<sub>2</sub>
```

S=1AB e T=2B7 rappresentati in base 16.

$$S = 1AB +$$

$$T = 2B7 =$$

$$R = 462_{16} = 1122_{10}$$

Prova:

$$1AB_{16} \implies 427_{10}$$

matrico	la

Esercizio 4 (4 punti)

Data l'espressione $f = (a \oplus b)(a \oplus c) + bc$ semplificarla e portarla in forma POS.

$$f = (\bar{a}b + a\bar{b})(\bar{a}c + a\bar{c}) + bc = \bar{a}bc + a\bar{b}\bar{c} + bc = a\bar{b}\bar{c} + bc$$

POS:

$$f = (a+b)(a+c)(\bar{b}+c)(b+\bar{c})$$

matricola	
matricola	

Esercizio 5 (6 punti)

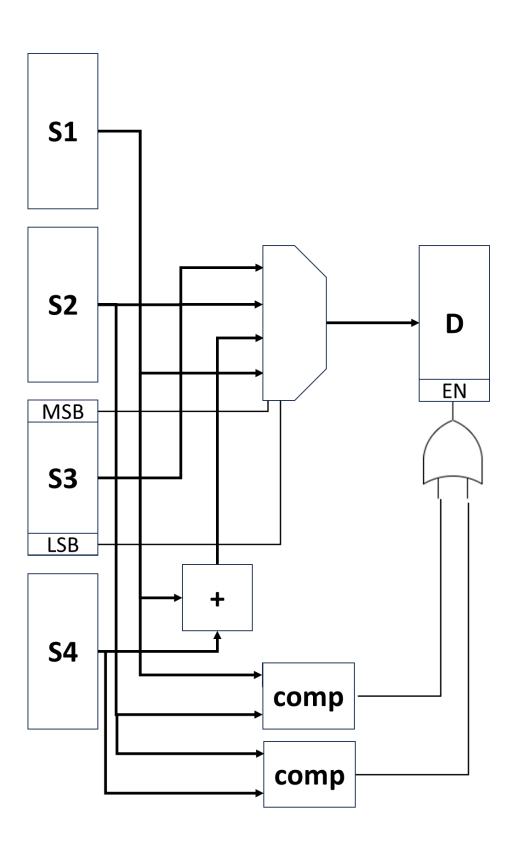
Esercizio 5 (6 punti)

Si considerino 4 registri sorgente S1, S2, S3 e S4 e un registro destinazione D. Si progetti la rete di interconnessione che permette i seguenti trasferimenti:

- se S3 è dispari e negativo S1 viene trasferito in D;
- se S3 è dispari e non negativo S2 viene trasferito in D;
- se S3 è pari e non negativo S3 viene trasferito in D;
- se S3 è pari e negativo la somma algebrica S1+S4 viene trasferita in D.

Il trasferimento in D è abilitato se S1 > S2 o se S2 > S4.

Si specifichi lo schema di interconnessione con tutti i segnali di controllo, usando moduli combinatori noti (per es., ADD, MUX, DECOD, ...) con ingressi e uscite da n bit.



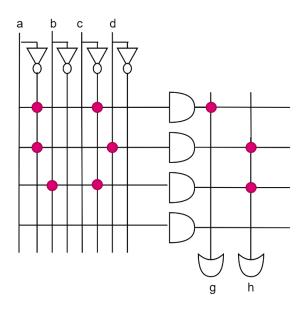
matricola	
matricola	

Esercizio 6 (4 punti)

Esercizio 2 (1+2+1+2 punti)

Si consideri la PLA in figura e si scriva:

- l'espressione delle funzioni g ed h
- Trasformare l'espressione $f=g\oplus h$, usando assiomi e regole dell'algebra di Boole, in forma normale SOP ed in forma canonica SOP



Soluzione:

$$g = \bar{a}\bar{c}$$

$$h = \bar{a}d + b\bar{c}$$

$$f = \bar{a}\bar{c} \oplus (\bar{a}d + b\bar{c}) = ab\bar{c} + \bar{a}cd + \bar{a}\bar{b}\bar{c}\bar{d}$$

$$f = \bar{a}\bar{c} \oplus (\bar{a}d + b\bar{c}) = ab\bar{c}d + ab\bar{c}\bar{d} + \bar{a}bcd + \bar{a}\bar{b}\bar{c}\bar{d} \text{ (canonica)}$$