### La CPU della IAS machine



MBR: Memory Buffer Register riceve/manda il dato dalla/alla memoria

MAR: Memory Address Register indica l'indirizzo in memoria

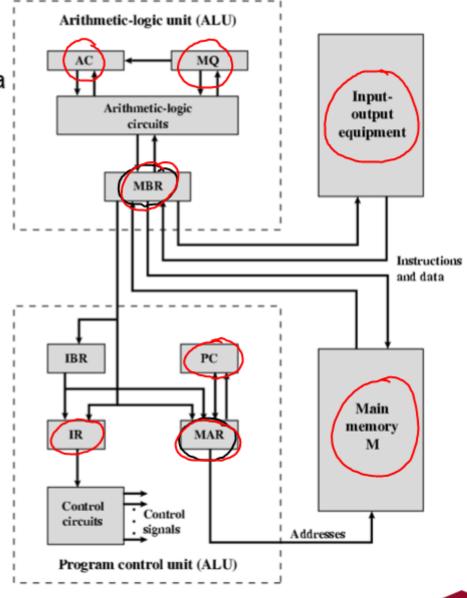
PC: Program Counter indica l'indirizzo dell'istr. da eseguire

IR: Instruction Register riceve l'istruzione da eseguire

IBR: Instruction Buffer Register contiene la 2° istruzione della word

AC: Accumulatore per i risultati parziali dei calcoli

MQ: Multiplier Quotient per i risultati parziali dei calcoli

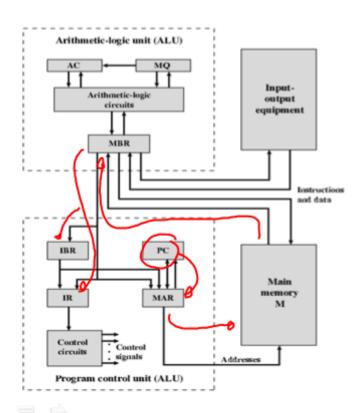


Se A, B e C sono le locazioni 101, 102, 103 in memoria, il codice per calcolare C=A+B è

LD 101 AC <- Mem[101]

ADD 102 AC <- AC+Mem[102]

SD 103 Mem[103] <- AC





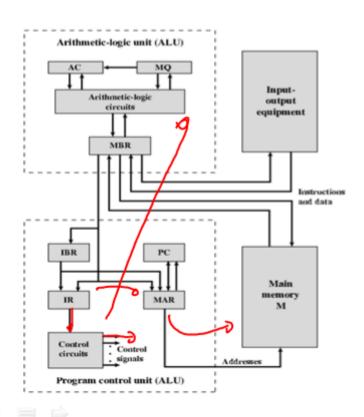
Esecuzione delle istruzioni
Fetch della istruzione dalla memoria
MAR <- PC
IR, IBR <- MBR <- Mem[MAR]

Se A, B e C sono le locazioni 101, 102, 103 in memoria, il codice per calcolare C=A+B è

LD 101 AC <- Mem[101]

ADD 102 AC <- AC+Mem[102]

SD 103 Mem[103] <- AC





### Esecuzione delle istruzioni

Fetch della istruzione dalla memoria

MAR <- PC

IR, IBR <- MBR <- Mem[MAR]

Decodifica della istruzione (da IR)

MAR <- IR.Address; CU <-

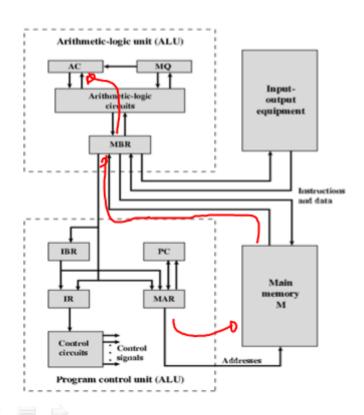
IR.Opcode

Se A, B e C sono le locazioni 101, 102, 103 in memoria, il codice per calcolare C=A+B è

LD 101 AC <- Mem[101]

ADD 102 AC <- AC+Mem[102]

SD 103 Mem[103] <- AC





#### Esecuzione delle istruzioni

Fetch della istruzione dalla memoria

MAR <- PC

IR, IBR <- MBR <- Mem[MAR]

Decodifica della istruzione (da IR)

MAR <- IR.Address; CU <-

IR.Opcode

Sua esecuzione

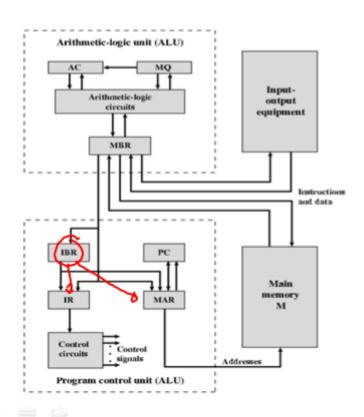
AC <- MBR <- Mem[101]

Se A, B e C sono le locazioni 101, 102, 103 in memoria, il codice per calcolare C=A+B è

LD 101 AC <- Mem[101]

ADD 102 AC <- AC+Mem[102]

SD 103 Mem[103] <- AC





#### Esecuzione delle istruzioni

Fetch della istruzione dalla memoria

MAR <- PC

IR, IBR <- MBR <- Mem[MAR]

Decodifica della istruzione (da IR)

MAR <- IR.Address; CU <-

IR.Opcode

Sua esecuzione

AC <- MBR <- Mem[101]

Fetch della istr. successiva (da IBR)

MAR <- IBR.Address ; CU <-

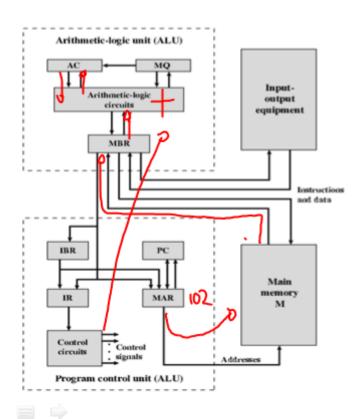
IBR.Op

Se A, B e C sono le locazioni 101, 102, 103 in memoria, il codice per calcolare C=A+B è

LD 101 AC <- Mem[101]

ADD 102 AC <- AC+Mem[102]

SD 103 Mem[103] <- AC





#### Esecuzione delle istruzioni

Fetch della istruzione dalla memoria

MAR <- PC

IR, IBR <- MBR <- Mem[MAR]

Decodifica della istruzione (da IR)

MAR <- IR.Address; CU <-

IR.Opcode

Sua esecuzione

AC <- MBR <- Mem[101]

Fetch della istr. successiva (da IBR)

MAR <- IBR.Address; CU <-

IBR.Op

sua esecuzione

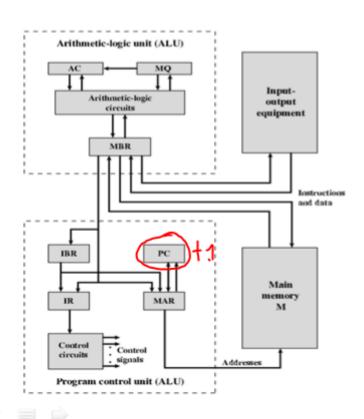
AC <- AC + MBR <- Mem[102]

Se A, B e C sono le locazioni 101, 102, 103 in memoria, il codice per calcolare C=A+B è

LD 101 AC <- Mem[101]

ADD 102 AC <- AC+Mem[102]

SD 103 Mem[103] <- AC





### Esecuzione delle istruzioni

Fetch della istruzione dalla memoria

MAR <- PC

IR, IBR <- MBR <- Mem[MAR]

Decodifica della istruzione (da IR)

MAR <- IR.Address; CU <-

IR.Opcode

Sua esecuzione

AC <- MBR <- Mem[101]

Fetch della istr. successiva (da IBR)

MAR <- IBR.Address; CU <-

IBR.Op

sua esecuzione

AC <- AC + MBR <- Mem[102]

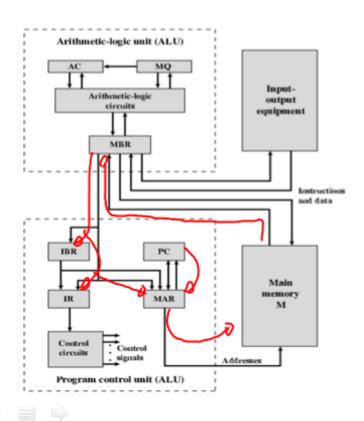
Aggiornamento del PC

PC <- PC + 1

Se A, B e C sono le locazioni 101, 102, 103 in memoria, il codice per calcolare C=A+B è

ADD 102 AC <- AC+Mem[102]

SD 103 Mem[103] <- AC





### Esecuzione delle istruzioni

Fetch della istruzione dalla memoria

MAR <- PC

IR, IBR <- MBR <- Mem[MAR]

Decodifica della istruzione (da IR)

MAR <- IR.Address; CU <-

IR.Opcode

Sua esecuzione

AC <- MBR <- Mem[101]

Fetch della istr. successiva (da IBR)

MAR <- IBR.Address ; CU <-

IBR.Op

sua esecuzione

AC <- AC + MBR <- Mem[102]

Aggiornamento del PC

PC <- PC + 1

Fetch della istruzione successiva

MAR <- PC

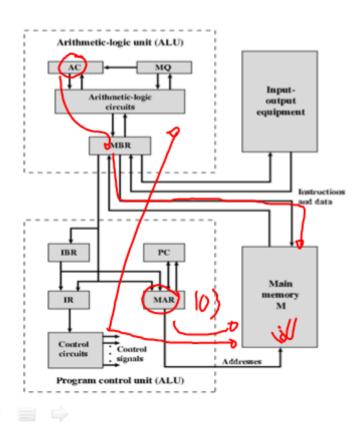
IR, IBR <- MBR <- Mem[MAR]

Se A, B e C sono le locazioni 101, 102, 103 in memoria, il codice per calcolare C=A+B è

LD 101 AC <- Mem[101]

ADD 102 AC <- AC+Mem[102]

SD 103 Mem[103] <- AC





### Esecuzione delle istruzioni

Fetch della istruzione dalla memoria

MAR <- PC

IR, IBR <- MBR <- Mem[MAR]

Decodifica della istruzione (da IR)

MAR <- IR.Address; CU <-

IR.Opcode

Sua esecuzione

AC <- MBR <- Mem[101]

Fetch della istr. successiva (da IBR)

MAR <- IBR.Address : CU <-

IBR.Op

sua esecuzione

AC <- AC + MBR <- Mem[102]

Aggiornamento del PC

PC <- PC + 1

Fetch della istruzione successiva

MAR <- PC

IR, IBR <- MBR <- Mem[MAR]

Decodifica della istruzione (da IR)

MAR <- IR.Address; CU <-

IR.Opcode