



Universidade de Coimbra

Faculdade de Ciências e Tecnologia Departamento de Engenharia Eletrotécnica e de Computadores

Computação Heterogénea de Alto Desempenho

LAB 6 – OpenCL on FPGA

Marco Domingues, nº2017254358

Docentes:

Jorge Lobo

Coimbra, 16 de dezembro de 2021

Introdução

Neste trabalho é pretendido que aprendamos a desenvolver e executar código OpenCL para a plataforma Altera. Inicialmente existe uma explicação em como se compila e executam os códigos e depois é pedido que testemos um código pré compilado na placa DE1-SoC. Posteriormente é nos pedido para resolver 2 exercícios.

Ex2. Multiply two arrays

Compilação aocx:

Compilação arm:

```
wealthose penalth rule half-life. Notificial registros (penalty) and registros (penalty) are registros (penalty) and registros (penalty) are registros
```

Ex3. Convert RGB image to grayscale

Compilação aocx:

Compilação arm:

```
wc2817243886tederLec.pldf=rdsk-lik-rostetop(ment/recepicale) make
are-linas-pmoshing-se hostyrozinin.cp ./rostop(main.cp ./rostop)are/licepicale) make
are-linas-pmoshing-se hostyrozinin.cp ./rostop(main.cp ./rostop)are/licepicale)
2/lib -/rostop(main.cp ./rostop)are/lic
```