

Programmazione di Sistema: OS Internals

Manuel Cadeddu

2022-09-28

Indice

1	Main Memory	3
1.1	Introduzione	3
1.1.1	Hardware di Base	3
1.1.2	Fasi di Elaborazione di un Programma	4
1.1.3	Address Binding	4
1.1.4	Spazi di Indirizzi Logici e Fiscali	5
1.1.5	Dynamic Loading	5
1.1.6	Dynamic Linking e Librerie Condivise	6
1.2	Allocazione Contigua della Memoria	7
1.2.1	Allocazione della Memoria	7
1.2.2	Frammentazione	8
1.3	Paginazione	9
1.3.1	Frammentazione Interna	10
1.3.2	Struttura Entry della Page Table	11
1.3.3	Protezione	12
1.3.4	Pagine Condivise	13
1.4	Struttura della Page Table	14
1.4.1	Paginazione Gerarchica	15
1.4.2	Hashed Page Table	16
1.4.3	Inverted Page Table	17
1.5	Swapping	18
1.5.1	Standard Swapping	18
1.5.2	Swapping in Sistemi Mobili	19

1 Main Memory

1.1 Introduzione

1.1.1 Hardware di Base

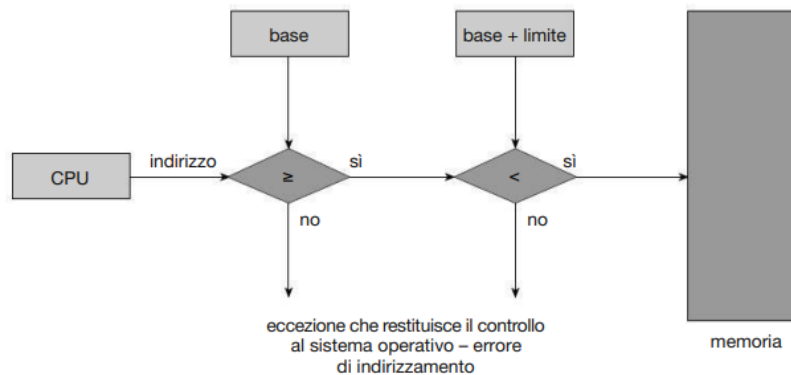
La Memoria consiste in un array di byte identificati da un indirizzo.

La CPU può accedere solamente alla **Memoria Centrale** (RAM) e ai **Registri**, ma non al **Disco**. Quindi, tutte le istruzioni in esecuzione e i dati che utilizzano devono essere caricati in Memoria prima che la CPU possa operare su essi.

I Registri hanno una memoria molto piccola e veloce ed è possibile accedervi con un solo colpo di clock. Invece, per accedere alla Memoria sono necessari più colpi di ck e questo può causare *stalli*. Per migliorare la situazione sono state introdotte le **Cache**: buffer di memoria veloce che si trovano nel processore e permettono di non accedere in memoria (se possiedono i dati cercati).

Un problema da gestire è quello di permettere ad un processo di accedere solo alla memoria per la quale è autorizzato. Per farlo si usano solitamente implementazioni hw, perché il SO non interviene negli accessi della CPU alla memoria per motivi di prestazioni.

Una tecnica per implementare questa protezione è quella di avere due registri nella CPU: il **Base Register** e il **Limit Register**. Il Base Register contiene l'indirizzo minimo accessibile dal processo, il Limit Register la porzione di memoria assegnata al processo e, insieme, definiscono lo spazio degli *Indirizzi Logici*. Quando la CPU deve accedere alla memoria verifica che l'indirizzo sia compreso tra il Base e Base + Limit. Se un processo cerca di accedere a un indirizzo non valido, viene generata una *trap* che restituisce il controllo al SO per gestirla.

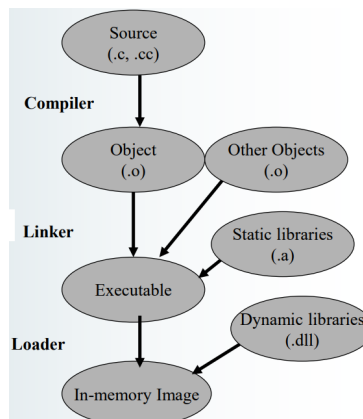


I Base e Limit Register sono modificabili solo tramite *istruzioni privilegiate* che possono essere eseguite solo in modalità kernel e, poiché solo il SO può essere eseguito in tale modalità, i processi utente non possono modificare il loro valore.

1.1.2 Fasi di Elaborazione di un Programma

Vediamo i vari componenti che permettono ad un file sorgente di diventare un eseguibile e di essere caricato in RAM per essere eseguito:

- **preprocessore:** spesso considerato parte del compilatore, permette l'inclusione di header files, di espandere macro, di eseguire compilazione condizionale. . .
In output si ha un altro file C;
- **compilatore:** traduce il C in linguaggio macchina e produce un *file oggetto* per ogni file C;
- **linker:** unisce i file oggetto e le librerie statiche per creare un *file eseguibile* (*loadable image*);
- **loader:** copia la *loadable image* in Memoria, connettendola con librerie dinamiche.



1.1.3 Address Binding

L'Address Binding si riferisce alla mappatura delle istruzioni e dei dati in posizioni di memoria fisica.

Generalmente, gli indirizzi nel file sorgente sono simbolici (es. nomi variabili), il compilatore associa questi indirizzi simbolici a indirizzi rilocabili (es. 14 byte dall'inizio di questo modulo) e, infine, il linker o il loader genera gli indirizzi assoluti (es. 7014 byte dall'inizio della memoria). Ogni associazione rappresenta una corrispondenza da uno spazio d'indirizzi a un'altro.

Esistono tre tipi di address binding:

- **Compile Time Address Binding:** se il compilatore sa dove il processo risiederà in memoria, può generare **codice assoluto**. In questo caso, se dovesse cambiare la locazione iniziale, bisognerebbe ricompilare il codice;

- **Load Time Address Binding:** se in fase di compilazione non è possibile sapere in che punto della memoria risiederà il processo, il compilatore genera **codice rilocabile**. In questo caso il *codice assoluto* viene generato in fase di caricamento e, se cambia l'indirizzo del processo, è sufficiente ricaricare il codice per ottenere il nuovo indirizzo "base";
- **Execution Time Address Binding:** se durante l'esecuzione il processo può essere spostato in memoria, si deve ritardare la generazione degli *indirizzi assoluti* fino alla fase di esecuzione. La maggior parte dei SO usa questa soluzione.

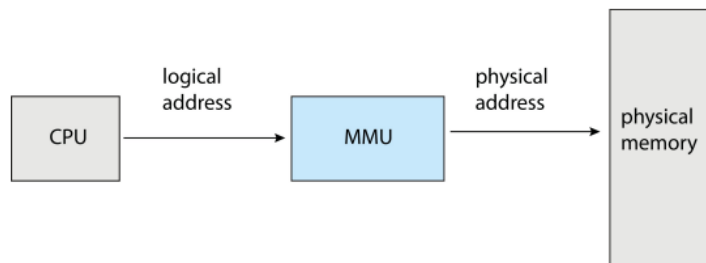
1.1.4 Spazi di Indirizzi Logici e Fisici

Un indirizzo generato dalla CPU è normalmente chiamato **indirizzo logico**, mentre quello caricato nel registro dell'indirizzo di memoria è chiamato **indirizzo fisico**.

I metodi di associazione degli indirizzi in fase di compilazione e di caricamento producono indirizzi logici e fisici identici. Con l'associazione in fase di esecuzione gli indirizzi logici non coincidono con quelli fisici. In questo caso ci si riferisce agli indirizzi logici col termine **indirizzi virtuali**.

L'insieme degli indirizzi logici generati da un programma è lo **spazio degli indirizzi logici**; l'insieme degli indirizzi fisici corrispondenti a tali indirizzi logici è lo **spazio degli indirizzi fisici**.

Per implementare l'Execution Time Address Binding, l'associazione dagli indirizzi virtuali a quelli fisici è svolta da un dispositivo (interno alla CPU) detto **MMU (Memory Management Unit)**. Come vedremo più avanti, questo binding può essere realizzato in diversi modi. Per esempio, sommando l'indirizzo logico al contenuto del registro base (ora chiamato **relocation register**).



1.1.5 Dynamic Loading

Nella discussione svolta fin'ora, era necessario che l'intero programma e i dati di un processo fossero presenti nella memoria fisica perché il processo potesse essere eseguito. Per migliorare l'utilizzo della memoria si può ricorrere al **caricamento dinamico** (dynamic loading), mediante il quale si carica una procedura solo

quando viene richiamata; tutte le procedure si tengono su disco in un formato di caricamento rilocabile. Si carica il programma principale in memoria e quando una procedura deve richiamarne un'altra, controlla innanzitutto che sia stata caricata. Se non è stata caricata, carica in memoria la procedura richiesta e aggiornare le tabelle degli indirizzi del programma. A questo punto il controllo passa alla procedura appena caricata.

Il caricamento dinamico non richiede un supporto particolare del SO. Spetta agli utenti progettare i programmi in modo da trarre vantaggio da un metodo di questo tipo. Il SO può tuttavia aiutare il programmatore fornendo librerie di procedure che realizzano il caricamento dinamico.

1.1.6 Dynamic Linking e Librerie Condivise

Le **Dynamically Linked Libraries** (DLLs, librerie caricate dinamicamente) sono librerie di sistema che vengono collegate ai programmi utente quando questi vengono eseguiti. Alcuni SO consentono solo il collegamento statico (static linking), in cui le librerie di sistema sono trattate come qualsiasi altro modulo oggetto e combinate dal caricatore nell'immagine binaria del programma. Il concetto di linking dinamico, invece, è analogo a quello di dynamic loading. Invece di differire il caricamento di una procedura fino al momento dell'esecuzione, si differisce il collegamento. Questa caratteristica si usa soprattutto con le librerie di sistema, per esempio le librerie di subroutine del linguaggio. Senza questo strumento tutti i programmi di un sistema dovrebbero disporre, all'interno dell'eseguibile, di una copia della libreria di linguaggio (o almeno delle procedure cui il programma fa riferimento). Tutto ciò spreca spazio nei dischi e in memoria centrale.

Con il linking dinamico, invece, per ogni riferimento a una procedura di libreria s'inserisce all'interno dell'eseguibile una piccola porzione di codice di riferimento (**stub**), che indica come localizzare la giusta procedura di libreria residente in memoria o come caricare la libreria se la procedura non è già presente. Durante l'esecuzione, lo stub controlla se la procedura richiesta è già in memoria, altrimenti provvede a caricarla; in entrambi i casi lo stub sostituisce se stesso con l'indirizzo della procedura, che viene poi eseguita. In questo modo, quando si raggiunge nuovamente quel segmento del codice, si esegue direttamente la procedura di libreria, senza costi aggiuntivi per il linking dinamico. Con questo metodo tutti i processi che usano una libreria del linguaggio eseguono la stessa copia del codice della libreria. Questo sistema è noto anche con il nome di **librerie condivise**.

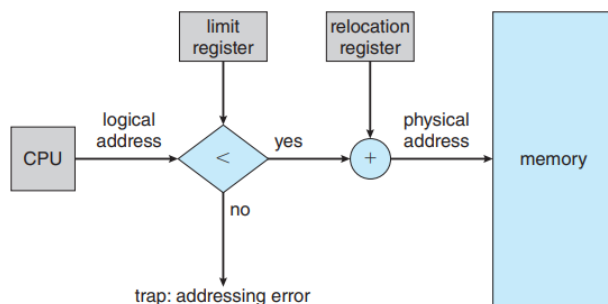
A differenza del caricamento dinamico, il linking dinamico e le librerie condivise richiedono generalmente l'assistenza del sistema operativo. Se i processi presenti in memoria sono protetti l'uno dall'altro, il sistema operativo è l'unica entità che può controllare se la procedura richiesta da un processo è nello spazio di memoria di un altro processo, o che può consentire l'accesso di più processi agli stessi indirizzi di memoria.

1.2 Allocazione Contigua della Memoria

La memoria centrale deve contenere sia il SO che i vari processi, quindi bisogna gestirla in modo efficiente. Vediamo ora la prima tecnica per l'allocazione della memoria: l'**allocazione contigua della memoria**.

La RAM viene di solito divisa in due partizioni, una per il SO e una per i processi. Poiché l'IVT si trova solitamente agli indirizzi inferiori, anche il SO viene allocato agli indirizzi più bassi.

Con l'allocazione contigua della memoria, ciascun processo è contenuto in una singola sezione di memoria contigua a quella che contiene il processo successivo. Per assicurarsi che si acceda alla memoria corretta è possibile utilizzare i registri Base e Limit:

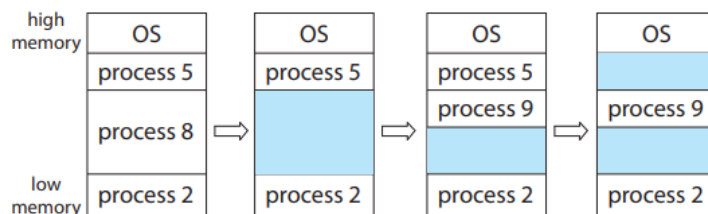


L'utilizzo di questi registri può risultare utile anche per cambiare dinamicamente la dimensione della memoria dedicata al processo (non sempre possibile).

1.2.1 Allocazione della Memoria

Uno dei metodi più semplici per l'allocazione della memoria consiste nel suddividere la stessa in partizioni di dimensione fissa.

Nello schema a partizione variabile il SO conserva una tabella in cui sono indicate le partizioni di memoria disponibili e quelle occupate. Inizialmente tutta la memoria è a disposizione dei processi utenti; si tratta di un grande blocco di memoria disponibile, un buco (**hole**). Nel lungo periodo la memoria contiene una serie di buchi di diverse dimensioni.



Quando entrano nel sistema, i processi vengono inseriti in una coda d'ingresso. Per determinare a quali processi si debba assegnare la memoria, il SO tiene

conto dei requisiti di memoria di ciascun processo e della quantità di spazio di memoria disponibile. Quando a un processo si assegna dello spazio, il processo stesso viene caricato in memoria e può quindi competere per il controllo della CPU. Al termine, rilascia la memoria che gli era stata assegnata, e il SO può impiegarla per un altro processo presente nella coda d'ingresso.

I criteri più usati per scegliere un buco libero tra quelli disponibili nell'insieme sono i seguenti:

- **Firstfit:** si assegna il primo buco abbastanza grande. La ricerca può cominciare sia dall'inizio dell'insieme di buchi sia dal punto in cui era terminata la ricerca precedente. Si può fermare la ricerca non appena s'individua un buco libero di dimensioni sufficientemente grandi;
- **Bestfit:** si assegna il più piccolo buco in grado di contenere il processo. Si deve compiere la ricerca in tutta la lista, a meno che questa non sia ordinata per dimensione. Tale criterio produce le parti di buco inutilizzate più piccole;
- **Worstfit:** si assegna il buco più grande. Anche in questo caso si deve esaminare tutta la lista, a meno che non sia ordinata per dimensione. Tale criterio produce le parti di buco inutilizzate più grandi, che possono essere più utili delle parti più piccole ottenute col criterio best-fit.

Con l'uso di simulazioni si è dimostrato che sia first-fit sia best-fit sono migliori rispetto a worst-fit in termini di risparmio di tempo e di utilizzo di memoria. D'altra parte nessuno dei due è chiaramente migliore dell'altro per quel che riguarda l'utilizzo della memoria ma, in genere, first-fit è più veloce.

1.2.2 Frammentazione

Si distinguono:

- **frammentazione esterna:** spazio libero in RAM tra i diversi processi;
- **frammentazione interna:** memoria non occupata dal processo che però è stata allocata per esso.

La frammentazione esterna dipende dalla dimensione della memoria e da quella dei processi ma è generalmente abbastanza grave. Con l'algoritmo first-fit, per esempio, l'analisi statistica rivela che per n blocchi, si perdono circa $0.5*n$ blocchi (**regola del 50 per cento**), ovvero 1/3 della memoria non viene usato.

Un metodo per migliorare il problema della frammentazione esterna è quello della **compattazione**: si spostano i blocchi di memoria dedicati ai processi creando un unico grande blocco. Questo però non deve essere possibile solo in fase di assemblaggio o loading, ma anche mentre i processi sono in esecuzione (in READY). Quindi gli indirizzi devono essere rilocabili dinamicamente. Se lo sono, la rilocazione richiede solo lo spostamento del programma e dei dati, e quindi la modifica del registro di rilocazione in modo che possieda il nuovo Base Register. La compattazione può però generare il *problema I/O*, ovvero se un

processo viene spostato mentre è in WAIT, in attesa di un'operazione di I/O, la scrittura/lettura può essere fatta nella porzione di memoria sbagliata. Per risolvere questo problema sono possibili due soluzioni: impedire lo spostamento di processi che stanno eseguendo operazioni I/O o utilizzare dei buffer del SO, non soggetti a reallocazione, come intermediari tra la memoria e i dispositivi I/O.

L'algoritmo di compattazione più semplice consiste nello spostare tutti i processi verso un'estremità della memoria e può essere assai oneroso.

Altre due tecniche usate per evitare la frammentazione esterna sono la **segmentazione** e la **paginazione** (queste tecniche si possono combinare).

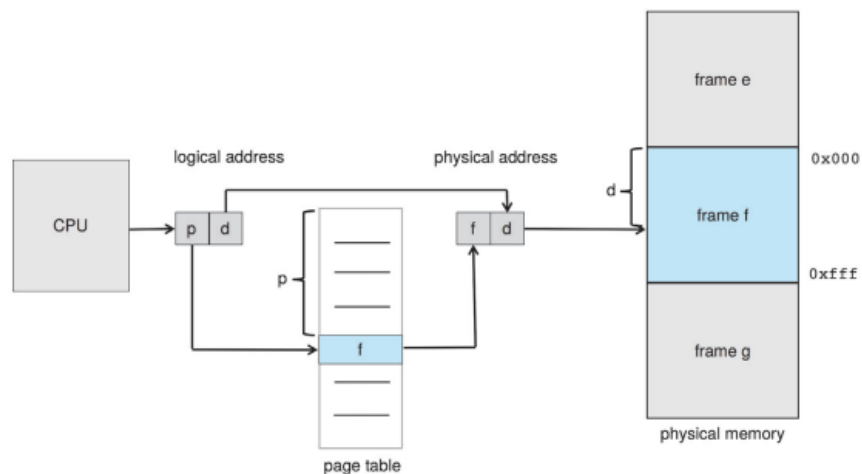
1.3 Paginazione

La paginazione è una tecnica che permette l'assegnazione di blocchi di memoria non contigui ad un processo. La paginazione evita la frammentazione esterna e la necessità di compattare perché non c'è più il problema di avere blocchi di memoria di dimensioni variabili.

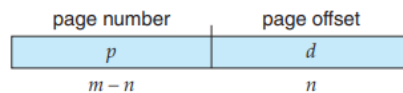
Il metodo di base consiste nello suddividere la memoria fisica in blocchi di dimensione fissa, chiamati **frame**, e la memoria logica in blocchi della stessa dimensione (dei frame), detti **pagine**. Quando si deve eseguire un processo, si caricano le sue pagine nei frame disponibili, prendendole dalla memoria ausiliaria o dal file system. Questa tecnica fornisce grandi funzionalità. Per esempio, ora lo spazio degli indirizzi logici è totalmente separato dallo spazio degli indirizzi fisici e dunque un processo può avere uno spazio degli indirizzi logici a 64 bit anche se il sistema ha meno di 2^{64} byte di memoria fisica.

Gli indirizzi logici vengono divisi in **page number (p)** e **page offset (d = displacement)**. Il *page number* serve come indice per la **paging table**, contenente l'indice del frame, che viene usato per calcolare l'indirizzo fisico.

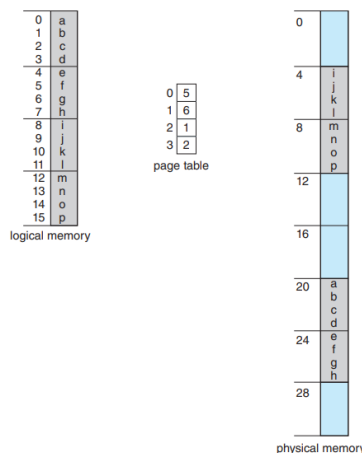
L'hardware di supporto è il seguente:



La dimensione di una pagina, così come quella di un frame, è definita dall'hardware ed è, in genere, una potenza di 2 compresa tra 512 byte e 1 Gb. La scelta di una potenza di 2 facilita la traduzione di un indirizzo logico nei corrispondenti numero e offset di pagina. Se la dimensione dello spazio degli indirizzi logici (dimensione memoria logica) è 2^m byte (servono indirizzi di m bit per identificare un determinato byte) e la dimensione di una pagina è di 2^n byte (servono indirizzi di n bit per identificare un determinato byte), per identificare una pagina servono indirizzi di $m - n$ bit ($2^m/2^n$ pagine). L'indirizzo logico ha quindi la seguente forma:



dove p è un indice della tabella delle pagine e d è l'offset all'interno della pagina. Vediamo un esempio. Consideriamo la seguente memoria:



Possiamo osservare che: $m = 4$, $n = 2$ e che la memoria fisica può contenere 8 frame. Per ottenere l'indirizzo fisico si calcola f moltiplicando il numero di pagina indicato nella tabella delle pagine per la dimensione della pagina e si somma d al risultato.

1.3.1 Frammentazione Interna

Con la paginazione si evita la frammentazione esterna ma non quella interna. Infatti, poiché la dimensione dei processi solitamente non è un multiplo di quella dei frame, l'ultimo frame può essere riempito solo parzialmente:

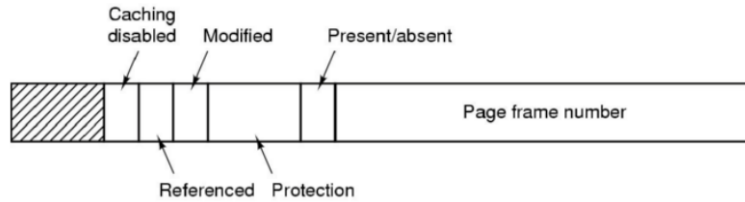
- caso migliore: 0 byte;
- caso peggiore: $\text{dim_frame} - 1$ byte;

- caso medio: $\text{dim_frame}/2$;

Da queste considerazioni possiamo osservare che più le pagine sono piccole, minore è la frammentazione interna ma maggiore è la dimensione della page table. Attualmente la dimensione tipica delle pagine è compresa tra 4 e 8 KB.

1.3.2 Struttura Entry della Page Table

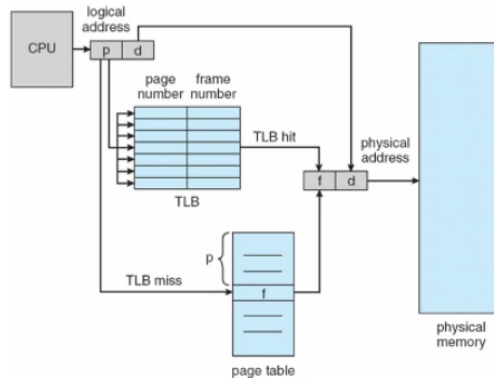
La entry di una Page Table mantiene le seguenti informazioni:



Poiché la Page Table è troppo grande per essere nella CPU, viene memorizzata in RAM. Nella CPU sono invece presenti due registri:

- **Page-Table Base Register (PTBR)**: indirizzo base della Page Table in RAM;
- **Page-Table Length Register (PTLR)**: dimensione della Page Table;

Notare che l'utilizzo di questa tecnica richiede due accessi a memoria per accedere all'istruzione/dato (uno per tradurre indirizzo logico in fisico e uno per eseguire l'operazione). Questo dimezza la velocità della memoria. Per risolvere questo problema può essere usata una cache ad accesso diretto (CAM o Memoria Associativa) detta **Translation Lookaside Buffers (TLB)**. La memoria associativa è progettata in modo che si possa effettuare ricerca in parallelo su tutte le entry e solo la entry che matcha (se presente e massimo una) produce l'output desiderato. Essendo una cache può esserci *TLB miss* ma comunque migliora le prestazioni.



La TLB è solitamente piccola, da 64 a 1024 entry.

Valid	Virtual page	Modified	Protection	Page frame
1	140	1	RW	31
1	20	0	R X	38
1	130	1	RW	29
1	129	1	RW	62
1	19	0	R X	50
1	21	0	R X	45
1	860	1	RW	14
1	861	1	RW	75

Vediamo come può essere calcolato l'**Effective Access Time (EAT)**: ipotizziamo di avere un *hit ratio* dell'80% e che il tempo di accesso alla memoria in caso di *TLB hit* sia di 10 ns (quindi di 20 ns in caso di miss):

- $EAT = 0.8 * 10 + 0.2 * 20 = 12 \text{ ns}$

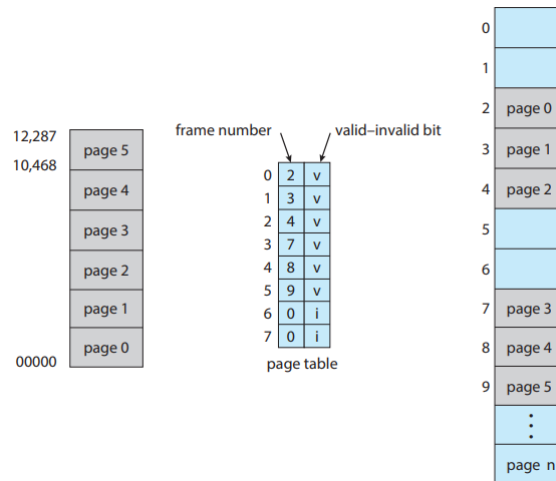
1.3.3 Protezione

In un ambiente paginato, la protezione della memoria è assicurata dai **bit di protezione** associati a ogni frame; normalmente tali bit si trovano nella tabella delle pagine (e nella TLB) e sono usati, ad esempio, per determinare se una pagina si può leggere e scrivere oppure soltanto leggere.

Quando si interroga la page table per calcolare l'indirizzo fisico, vengono controllati i bit di protezione per verificare che non si scriva in una pagina di sola lettura. Un tale tentativo causerebbe la generazione di un'eccezione hardware per il SO. Questo metodo si può facilmente estendere per fornire un livello di protezione più perfezionato aggiungendo bit.

Di solito si associa a ciascun elemento della tabella delle pagine un ulteriore bit, detto **bit di validità**. Tale bit, impostato a valido, indica che la pagina corrispondente è nello spazio d'indirizzi logici del processo, quindi è una pagina valida. Il bit di validità consente quindi di riconoscere gli indirizzi illegali e di notificarne la presenza attraverso un'eccezione.

Per esempio, supponiamo che in un sistema con uno spazio di indirizzi di 14 bit (da 0 a 16.383) si abbia un programma che deve usare soltanto gli indirizzi da 0 a 10.468 e che le pagine sono di 2 kB.



Gli indirizzi nelle pagine 0, 1, 2, 3, 4 e 5 sono tradotti normalmente tramite la tabella delle pagine. D'altra parte, ogni tentativo di generare un indirizzo nelle pagine 6 o 7 trova il bit di validità non valido; in questo caso il calcolatore invia un'eccezione al sistema operativo (riferimento di pagina non valido).

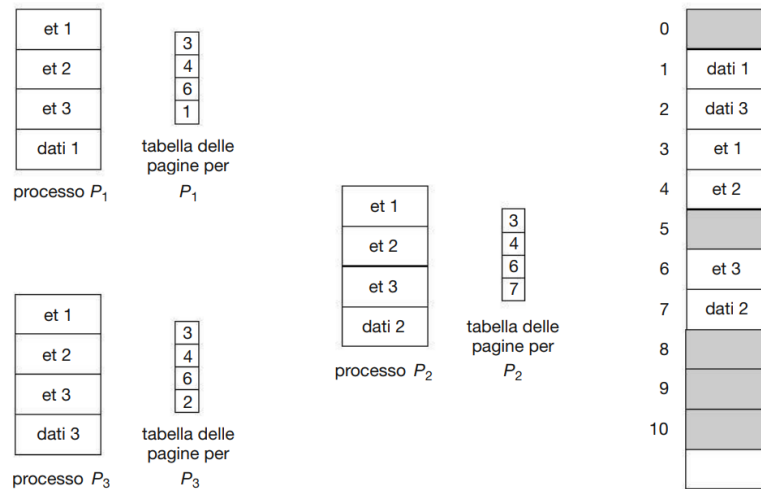
Questo schema ha creato un problema: poiché il programma si estende solo fino all'indirizzo 10.468, ogni riferimento oltre tale indirizzo è illegale; i riferimenti alla pagina 5 sono tuttavia classificati come validi, e ciò rende validi gli accessi sino all'indirizzo 12.287; solo gli indirizzi da 12.288 a 16.383 sono non validi. Tale problema è dovuto alla dimensione delle pagine di 2 kb e corrisponde alla frammentazione interna della paginazione.

1.3.4 Pagine Condivise

Un altro vantaggio della paginazione consiste nella possibilità di condividere pagine tra processi, con conseguente risparmio di RAM.

Se una pagina di codice (es. funzione di libreria) deve essere condivisa, deve contenere **codice rientrante**. Il codice rientrante non cambia durante l'esecuzione. Quindi, due o più processi possono eseguirlo nello stesso momento. I dati usati da queste funzioni sono invece tipicamente privati.

Si consideri un sistema con 40 utenti, ciascuno dei quali usa un text editor. Se tale programma è formato da 150 kb di codice e 50 kB di spazio di dati, per gestire i 40 utenti sono necessari 8000 kB. Se invece il codice viene condiviso sono necessari solo 2150 kB.



Il codice condiviso è read-only ma possono essere condivise anche pagine di dati read/write per permettere la comunicazione tra processi.

1.4 Struttura della Page Table

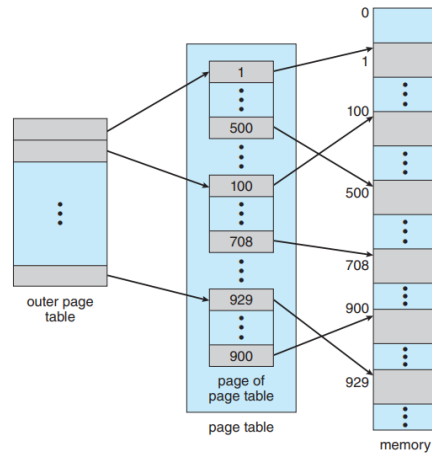
La tabella delle pagine potrebbe diventare enorme. Consideriamo ad esempio uno spazio di indirizzamento logico a 32 bit e pagine di 4kB. La tabella delle pagine dovrebbe avere circa 1 milione di entry ($2^{32}/2^{12}$) e, se ogni entry è di 4 B, ogni processo occuperebbe 4 MB di memoria fisica solo per essa. Inoltre, bisogna notare che la memoria occupata dovrebbe essere contigua perché la tabella viene usata come un array ad accesso diretto.

Quello che vogliamo fare è eliminare il problema della contiguità della memoria. Vediamo alcune delle tecniche più comuni usate per strutturare la tabella delle pagine:

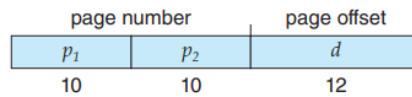
- **paginazione gerarchica;**
- **hashed page table;**
- **inverted page table.**

1.4.1 Paginazione Gerarchica

La paginazione gerarchica è una soluzione semplice per evitare di collocare la page table in modo contiguo in RAM. Questo metodo consiste nell'adottare un algoritmo di paginazione a più livelli, in cui la tabella stessa è paginata.



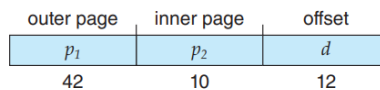
Si consideri l'esempio di macchina a 32 bit con dimensione delle pagine di 4 kB ed entry nella page table di 4 byte. Ciascun indirizzo logico è suddiviso in un numero di pagina di 20 bit e in un offset di pagina di 12. Paginando la tabella delle pagine (4 MB in pagine da 4 kB), anche il numero di pagina è suddiviso in un numero di pagina di 10 bit e un offset di 10 (una entry occupa 4 byte, quindi non c'è bisogno di accedere a ogni byte ma ad uno ogni 4).



Poiché la traduzione degli indirizzi si svolge dalla tabella esterna delle pagine verso l'interno, questo metodo è anche noto come **tabella delle pagine ad associazione diretta (forward-mapped page table)**.

Tra gli svantaggi che possiamo notare c'è la maggiore occupazione di memoria (overhead) e il dover effettuare un ulteriori accessi alla RAM.

La paginazione a due livelli non è adatta per sistemi con uno spazio di indirizzi logici a 64 bit. Si supponga che la dimensione delle pagine di questo sistema sia di 4 kB. In questo caso, la tabella delle pagine conterrà fino a 2^{52} elementi. Adottando uno schema di paginazione a due livelli, le page table interne possono occupare una pagina, o contenere 2^{10} elementi di 4 byte.



La page table esterna è di 2^{42} elementi. La soluzione per evitare una tabella tanto grande consiste nel suddividerla in parti più piccole. Per esempio, si può paginare ottenendo uno schema di paginazione a tre livelli. Si supponga che la tabella esterna delle pagine sia costituita di pagine di dimensione ordinaria (2^{10} elementi, o 2^{12} byte); uno spazio d'indirizzi a 64 bit è ancora enorme:

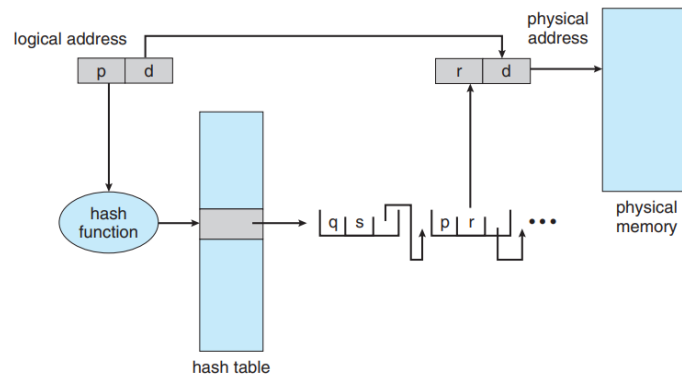
2nd outer page	outer page	inner page	offset
p_1	p_2	p_3	d
32	10	10	12

Il passo successivo sarebbe uno schema di paginazione a quattro livelli, in cui si pagina anche la tabella esterna di secondo livello delle pagine, e così via.

1.4.2 Hashed Page Table

Un metodo per gestire spazi d'indirizzi oltre i 32 bit consiste nell'impiego di una hash table, in cui l'argomento della funzione hash è il numero della pagina virtuale. Ogni elemento della tabella contiene una lista concatenata di elementi che la funzione di hash fa corrispondere alla stessa locazione ed è composto da tre campi: (1) numero della pagina virtuale, (2) indirizzo del frame corrispondente alla pagina virtuale e (3) puntatore al successivo elemento della lista.

Algoritmo: si applica la funzione hash al numero della pagina virtuale contenuto nell'indirizzo virtuale, identificando un elemento della tabella. Si confronta il numero di pagina virtuale con il campo (1) del primo elemento della lista concatenata: se i valori coincidono, si usa il campo 2 per generare l'indirizzo fisico altrimenti, vengono esaminati gli elementi successivi.

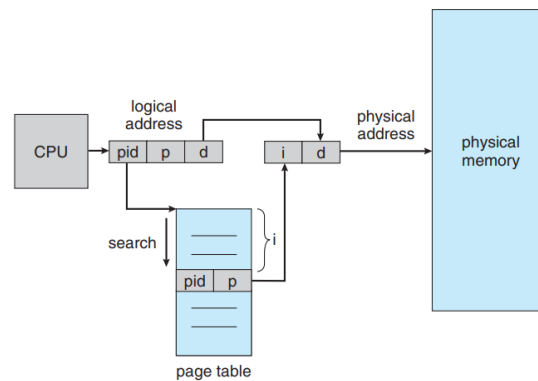


Per questo schema è stata proposta una variante: la **page table a gruppi** (**clustered page table**), simile alla hash page table ma ciascun elemento della hash table contiene i riferimenti alle pagine fisiche corrispondenti a un gruppo di pagine virtuali contigue (per esempio 16). Queste tabelle sono particolarmente utili per gli spazi d'indirizzi sparsi, in cui i riferimenti alla memoria non sono contigui.

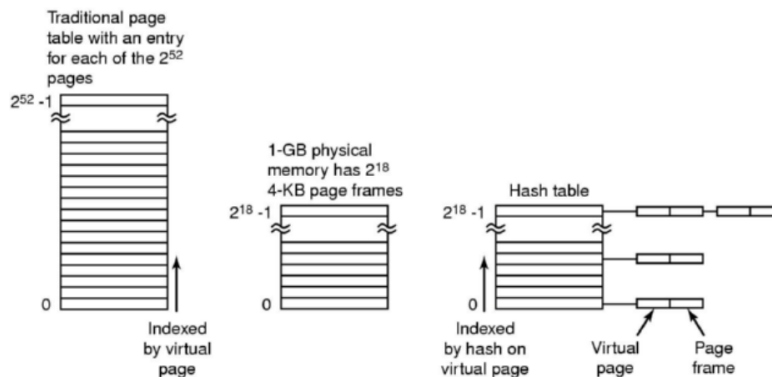
1.4.3 Inverted Page Table

Generalmente, si associa una tabella delle pagine a ogni processo e tale tabella contiene un elemento per ogni pagina virtuale che il processo sta usando. Uno degli inconvenienti di questo metodo è che ciascuna page table può occupare grandi quantità di memoria fisica.

Per risolvere questo problema si può fare uso della tabella delle pagine invertita. Una inverted page table ha un elemento per ogni frame. Ciascun elemento è costituito dall'indirizzo virtuale della pagina memorizzata in quella reale locazione di memoria (p) e dal pid del processo che possiede tale pagina (perché processi diversi possono usare lo stesso p). Quindi, nel sistema esiste una sola tabella delle pagine che ha un solo elemento per ciascuna pagina di memoria fisica. Se avviene il match con l' i -esima entri, i corrisponde all'indirizzo fisico.

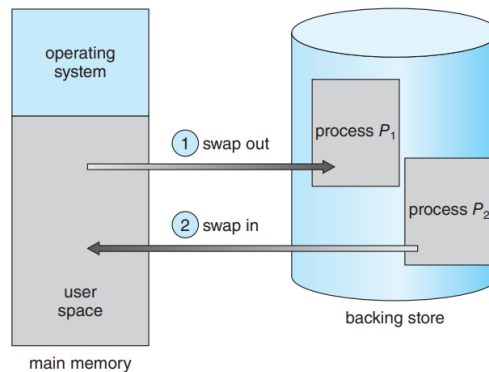


I vantaggi di questa tecnica sono che la page table ha dimensione minori (dipenda dal numero di frame, non dalla dimensione dello spazio di indirizzamenti virtuale) e che c'è una unica tabella per tutti i processi (ogni frame è associato a un solo processo). Lo svantaggio è che non si ha accesso diretto (serve ricerca) e questo causa rallentamenti. Per eliminare questo problema le IPT sono associate a tabelle di hash.



1.5 Swapping

Per essere eseguito, un processo deve trovarsi in RAM. Tuttavia, può essere temporaneamente tolto da essa (**swap/roll out**), essere spostato in una memoria ausiliaria (**backing store**) e in seguito riportato in memoria per continuare (**swap/roll in**) l'esecuzione. Questo procedimento si chiama avvicendamento dei processi in memoria (swapping). Grazie allo swapping lo spazio degli indirizzi fisici di tutti i processi può eccedere la reale dimensione della memoria fisica del sistema, aumentando il grado di multiprogrammazione possibile.



1.5.1 Standard Swapping

L'avvicendamento standard riguarda lo spostamento dei processi tra la RAM e backing store, di solito costituita da un disco veloce. Tale memoria deve essere abbastanza ampia da contenere le copie di tutte le immagini di memoria di tutti i processi utenti, e deve permettere un accesso diretto ad esse. Il sistema mantiene una coda dei processi pronti (*ready queue*) formata dai processi pronti per l'esecuzione. Quando lo scheduler decide di eseguire un processo, richiama il dispatcher, che controlla se il primo processo della coda si trova in memoria centrale. Se non c'è, e in questa non c'è spazio libero, il dispatcher scarica un processo dalla memoria e vi carica il processo richiesto dallo scheduler, quindi ricarica i registri e trasferisce il controllo al processo selezionato.

In un tale sistema d'avvicendamento, il tempo di context-switching è piuttosto elevato. Si pensi a un processo di 100 MB e a una memoria ausiliaria costituita da un normale hard disk con velocità di trasferimento di 50 MB al secondo. Il trasferimento del processo richiede: $100 \text{ MB} / 50 \text{ MB al secondo} = 2 \text{ secondi}$. Dal momento che dobbiamo scaricare e poi ricaricare il processo, il tempo totale è di circa 4 s.

Occorre notare che la maggior parte del tempo d'avvicendamento è data dal tempo di trasferimento e che questo è direttamente proporzionale alla quantità di memoria trasferita. Perciò sarebbe utile sapere quanta memoria sia effettivamente usata da un processo e non solo quanta questo potrebbe usarne, poiché

in questo caso è necessario trasferire solo quanto è effettivamente utilizzato, riducendo il tempo d'avvicendamento (**swapping con paging**).

Per scaricare un processo dalla memoria è necessario essere certi che sia completamente inattivo. Particolare importanza ha l'attesa di I/O: quando decidiamo di scaricare un processo per liberare la memoria, tale processo può essere nell'attesa del completamento di un'operazione di I/O. Tuttavia, se un dispositivo di I/O accede in modo asincrono alle aree di I/O della memoria (buffer) utente, il processo non può essere scaricato. Si supponga che l'operazione di I/O sia stata accodata, perché il dispositivo era occupato. Se il processo P2 s'avvicinasse al processo P1, l'operazione di I/O potrebbe tentare di usare la memoria che attualmente appartiene al processo P2. Questo problema si può risolvere in due modi: non scaricando dalla memoria un processo con operazioni di I/O pendenti, oppure eseguendo operazioni di I/O solo in buffer del SO. Trasferimenti fra tali aree del sistema operativo e la memoria assegnata al processo possono poi avvenire solo quando il processo è presente in RAM. Si noti che questo meccanismo di memorizzazione (**double buffering**) aggiunge overhead. Abbiamo infatti bisogno di copiare nuovamente i dati, dalla memoria del kernel alla memoria utente, prima che il processo utente possa accedervi.

Attualmente l'avvicendamento nella sua forma standard si usa in pochi sistemi; richiede infatti un elevato tempo di trasferimento, e consente un tempo di esecuzione troppo breve per essere considerato una soluzione ragionevole al problema di gestione della memoria.

1.5.2 Swapping in Sistemi Mobili

Mentre la maggior parte dei SO per PC e server supporta qualche versione di swapping, i sistemi mobili in genere non ne supportano. Questi utilizzano solitamente, come memoria di massa, la memoria flash al posto dei dischi rigidi, più voluminosi. Il vincolo che ne deriva in termini di spazio è una delle ragioni per cui si evita lo swapping dei processi. Inoltre, vi sono il numero limitato di scritture che una memoria flash può sopportare prima di diventare inaffidabile e il trasferimento tra memoria centrale e memoria flash è lento.

Invece di usare lo swapping, se la memoria disponibile scende al di sotto di una certa soglia, iOS di Apple chiede alle applicazioni di rinunciare volontariamente alla memoria allocata. I dati di sola lettura vengono rimossi dal sistema e successivamente ricaricati dalla memoria flash, se necessario. I dati che sono stati modificati (per esempio lo stack) non vengono rimossi. Tuttavia, tutte le applicazioni che non riescono a liberare memoria a sufficienza possono essere terminate dal SO.

Android non supporta l'avvicendamento e adotta una strategia simile a quella di iOS. Anche Android può terminare un processo qualora la memoria libera disponibile non sia sufficiente. Tuttavia, prima di terminarlo, scrive lo stato dell'applicazione nella memoria flash, in modo che il processo possa essere rapidamente riavviato.