

# Choix relatifs à l'implémentation du processeur

Marc DUCRET

Florentin GUTH  
Lionel ZOUBRITZKY

Martin RUFFEL

10 décembre 2016

## 1 Structure du système

### 1.1 Architecture du processeur

On choisit de stocker les mots sur 32 bits (4 octets). En effet, cela permettra d'utiliser des entiers (signés seulement, pour simplifier) de taille importante. On utilise 32 registres, ce qui, en les stockant sur 5 bits, laisse 17 bits pour l'opcode des instructions à 3 paramètres.

### 1.2 Caractéristiques de la *RAM*

On souhaiterait pouvoir effectuer de l'affichage sur un écran de  $256 \times 256$  pixels avec des couleurs de la taille d'un mot (32 bits). Cela nécessite donc 256 Ko d'espace mémoire. On choisit donc une *RAM* de 512 Ko.

La *RAM* contiendra des emplacements réservés pour :

- initialiser le microprocesseur,
- contenir le programme de lancement (la montre digitale),
- afficher une *bitmap* à l'écran,
- gérer les entrées restantes : changement de mode de la montre, remise à l'heure ...

## 2 Opérations implémentées

### 2.1 Opérations arithmético-logiques

On conserve pratiquement toutes les opérations de base du *MIPS*.

Opération				E et			
add	r1,	r2,	o	$r_1 \leftarrow r_2 + o$			
sub	r1,	r2,	o	$r_1 \leftarrow r_2 - o$			
mul	r1,	r2,	o	$r_1 \leftarrow r_2 \times o$			
div	r1,	r2,	o	$r_1 \leftarrow r_2 \div o$			
sll	r1,	r2,	o	$r_1 \leftarrow r_2 \ll o$			
srl	r1,	r2,	o	$r_1 \leftarrow r_2 \gg o$			
and	r1,	r2,	o	$r_1 \leftarrow r_2 \wedge o$			
or	r1,	r2,	o	$r_1 \leftarrow r_2 \vee o$			
xor	r1,	r2,	o	$r_1 \leftarrow r_2 \oplus o$			
slt	r1,	r2,	o	$r_1 \leftarrow r_2 < o$			
sle	r1,	r2,	o	$r_1 \leftarrow r_2 \leq o$			
seq	r1,	r2,	o	$r_1 \leftarrow r_2 = o$			
sne	r1,	r2,	o	$r_1 \leftarrow r_2 \neq o$			

TABLE 1 – Opérations arithmético-logiques

On ajoute néanmoins les opérations suivantes, afin de faciliter les opérations sur les heures :

