

Nome, cognome, matricola

Calcolatori Elettronici (12AGA) – esame del 17.9.2021

Parte 1

Domande a risposta chiusa (è necessario rispondere correttamente ad almeno 6 domande).

Non è possibile consultare alcun tipo di materiale. Tempo: 15 minuti.

1	Si consideri un circuito sequenziale sincrono con 40 ingressi, 10 uscite e 80 stati. Qual è il numero minimo di flip flop necessari per la sua implementazione?		
2	Dove è memorizzata la Interrupt Vector Table in un sistema general purpose?	Nei registri dell'Interrupt Controller	A
		All'interno della memoria ROM	B
		All'interno della memoria RAM	C
		In memoria secondaria	D
3	Si consideri una cache con le seguenti caratteristiche <ul style="list-style-type: none"> • 256 linee da 16 byte • Meccanismo set associative a 4 vie con sostituzione LRU. Assumendo che gli indirizzi emessi dal processore siano su 32 bit, qual è la dimensione del campo tag associato a ogni linea?	22 bit	A
		23 bit	B
		24 bit	C
		25 bit	D
4	Si considerino i processori RISC: quale delle seguenti affermazioni è <u>vera</u> ?	Tutte le istruzioni possono avere al più un operando memorizzato in una cella di memoria	A
		In assenza di stalli, tutte le istruzioni richiedono un solo colpo di clock per essere eseguite	B
		Il numero di registri disponibili è inferiore ad un processore CISC	C
		Solo le istruzioni di load e store possono accedere alla memoria	D
5	Si consideri un sistema che utilizza il meccanismo della memoria virtuale: quando si verifica il Page Fault?	Quando la pagina richiesta dal processore non si trova in memoria secondaria	A
		Quando la pagina richiesta dal processore non si trova in memoria principale	B
		Quando la pagina richiesta dal processore si trova in memoria principale	C
		Quando la pagina richiesta dal processore non si trova in cache	D
6	Si consideri un sistema a processore in cui gli indirizzi sono su 20 bit. Il sistema usa il memory mapped e comprende una memoria principale di 512 Kbyte. Qual è il massimo numero di indirizzi utilizzabili per le interfacce delle periferiche?	256	A
		1K	B
		512K	C
		1M	D

7	Analizzando le caratteristiche di una memoria RAM di tipo statico, quale delle seguenti affermazioni è vera?	È più veloce di una memoria RAM di tipo dinamico	A	
		È più economica in termini di area di una memoria RAM di tipo dinamico	B	
		Richiede una circuiteria di supporto più semplice rispetto a una memoria RAM di tipo dinamico	C	
		È più soggetta a guasti transitori di una memoria RAM di tipo dinamico	D	

8	In un bus sincrono, quale tra i seguenti eventi fa sì che la CPU introduca dei cicli di WAIT all'interno di un'operazione di lettura da memoria?	La mancata scrittura sul Data Bus del dato richiesto da parte della memoria	A	
		La mancata ricezione dei segnali di indirizzo da parte della memoria	B	
		La mancata attivazione del segnale di READY da parte del memory controller	C	
		L'attivazione di una richiesta di interruzione da parte dell'Interrupt Controller	D	

9	Considerando il linguaggio MIPS ed il suo ambiente di sviluppo, che tipo di istruzione è la move ?	Istruzione illegale	A	
		Istruzione per il coprocessore	B	
		Normale istruzione	C	
		Macro istruzione (o pseudo istruzione)	D	

10	Dato il seguente frammento di codice in linguaggio MIPS si indichi il valore finale del registro \$t3 ... addi \$t1, \$0, 6 addi \$t2, \$0, 5 add \$t3, \$0, \$0 slt \$t4, \$t2, \$t1 beq \$t4, \$0, L1 addi \$t3, \$0, 5 j L2 L1: addi \$t3, \$0, 8 L2: ...	\$t3 = 8	A	
		\$t3 = 5	B	
		\$t3 = 0	C	
		\$t3 = 6	D	

Risposte corrette

1	2	3	4	5	6	7	8	9	10
7	c	a	d	B	c	a	c	d	b

Parte 2

Domande a risposta aperta (sino a 5 punti per ogni domanda) – Non è possibile consultare alcun materiale -
Tempo: 40 minuti.

11	<p>Considerando le unità di memoria a stato solido (Solid State Disk o SSD):</p> <ol style="list-style-type: none">1. Se ne descrivano gli usi nell’ambito dell’architettura di un calcolatore2. Si descrivano le principali tecnologie utilizzate3. Si illustri l’architettura interna, riportando i principali elementi interni e le rispettive funzionalità4. Si riporti un esempio di architettura di una SSD.
----	---

12	<p data-bbox="113 62 464 96">In riferimento al bus di sistema:</p> <ol data-bbox="172 96 1477 203" style="list-style-type: none"><li data-bbox="172 96 1477 129">1. si descriva la struttura e il funzionamento di un bus sincrono, evidenziando le differenze rispetto ad un bus asincrono<li data-bbox="172 129 1477 163">2. si descriva il meccanismo di arbitraggio distribuito (architettura e funzionamento), usando come esempio il bus SCSI<li data-bbox="172 163 1477 203">3. si elenchino i meccanismi di arbitraggio centralizzato, elencando per ciascuno vantaggi e svantaggi.
----	---

13	<p>Si consideri un'unità di controllo microprogrammata:</p> <ol style="list-style-type: none">1. se ne descriva l'architettura (elencando i componenti e le loro connessioni reciproche e con l'esterno dell'unità di controllo)2. Se ne descriva il funzionamento3. Si elenchino vantaggi e svantaggi rispetto all'architettura cablata4. Assumendo che la memoria di microcodice sia composta da 150 parole da 56 bit ciascuna, si determini la dimensione in bit del μPC.
----	--

14	<p>Progettare un circuito logico con 3 ingressi a, b, c e due uscite o1 e o2, che implementi le seguenti funzionalità:</p> <ul style="list-style-type: none"> - a, b e c siano i 3 bit associati ad un numero decimale rappresentato in binario puro (su 3 bit), essendo a il bit meno significativo e c il bit più significativo. - o1 assuma il valore 1 se il numero decimale rappresentato da cba è < 3 - o2 assuma il valore 1 se all'ingresso si presentano le configurazioni corrispondenti ai numeri decimali 6 e 7. <p>Si richiede di</p> <ol style="list-style-type: none"> 1. compilare la tavola di verità 2. riempire le mappe di Karnaugh 3. fornire le funzioni delle uscite implementate dal circuito minimo.
----	--

Parte 3

Esercizio di programmazione

sino a 12 punti – è possibile consultare solamente il foglio con l'istruzione set MIPS - tempo: 60 minuti

Sono date due matrici A e B di dimensione $N \times M$, i cui elementi sono interi con segno su 32 bit.

Si scriva una procedura **MediaMatrice** in linguaggio Assembly MIPS32 che calcoli i valori di una matrice C di dimensione $N \times M$. Per ogni indice $0 \leq i < N$ e $0 \leq j < M$, l'elemento (i, j) della matrice C è ottenuto come la media fra l'elemento in posizione (i, j) nella matrice A e l'elemento in posizione (i, j) nella matrice B .

La media di due interi con segno su 32 bit è sicuramente un intero con segno su 32 bit, tuttavia nel calcolo occorre distinguere due casi:

- 1) se l'elemento in posizione (i, j) nella matrice A e l'elemento in posizione (i, j) nella matrice B hanno segno opposto, la loro media è direttamente calcolabile tramite una somma e una divisione per 2.
- 2) se l'elemento in posizione (i, j) nella matrice A e l'elemento in posizione (i, j) nella matrice B hanno lo stesso segno, in generale la loro somma richiede 33 bit per essere rappresentata. E' necessario quindi sommare i due elementi con ADDU per evitare di generare un'eccezione di overflow. Il risultato (su 32 bit) è diviso per 2. Infine, il bit di segno del valore così ottenuto deve essere posto uguale al bit di segno dei due elementi nelle matrici A e B (la media ha lo stesso segno dei due numeri di partenza).

La procedura **MediaMatrice** riceve in input gli indirizzi delle tre matrici A , B , C e i valori N e M (nell'ordine indicato); non restituisce nulla in output.

Di seguito un esempio di programma chiamante:

$N = 3$

$M = 4$

```
.data
matriceA: .word 0xAB317811, 0xCD514229, 0xEF832040, 0xA1346269
          .word 0xB2178309, 0xC3524578, 0x65702887, 0x59227465
          .word 0x14930352, 0x24157817, 0x39088169, 0x63245986
matriceB: .word 0x39916800, 0x47900160, 0x62270208, 0x87178291
          .word 0xA7674368, 0xB2092278, 0xC3556874, 0xD6402373
          .word 0xE1216451, 0x24329020, 0x51090942, 0x11240007
matriceC: .space N * M * 4

.text
.globl main
.ent main
main:   subu $sp, $sp, 4
        sw $ra, ($sp)
        la $a0, matriceA
        la $a1, matriceB
        la $a2, matriceC
        li $a3, N
        li $t0, M
        subu $sp, $sp, 4
        sw $t0, ($sp)
        jal MediaMatrice
        addiu $sp, $sp, 4
        lw $ra, ($sp)
        addiu $sp, $sp, 4
        jr $ra
.end main
```