

Nome, cognome, matricola .....

## Calcolatori Elettronici (12AGA) – esame del 16.1.2025

**Parte 1 - Domande a risposta chiusa** (è necessario rispondere correttamente ad almeno 6 domande).

Non è possibile consultare alcun tipo di materiale. Tempo: 15 minuti.

1	Si consideri un banco di memoria di dimensioni pari a 32M parole, ciascuna da 16 bit, composto di moduli da 2M parole da 1 byte ciascuna. Quanti moduli compongono il banco?		
2	Si consideri l'istruzione MIPS lw \$t2, 32(\$s3). A quale tipo di istruzione appartiene?	I-type	A
		J-type	B
		R-type	C
		Nessuno dei precedenti	D
3	Si consideri il meccanismo noto come write-back utilizzato nella gestione delle cache. Quale delle seguenti affermazioni è <u>vera</u> ?	Esiste un dirty bit per ciascuna parola	A
		Tutte le operazioni di scrittura vengono eseguite sia sulla cache sia sulla memoria	B
		Esiste un dirty bit per ciascuna linea	C
		Il dirty bit viene complementato ad ogni operazione di lettura	D
4	Si consideri il meccanismo della parità, utilizzato per aumentare l'affidabilità delle DRAM: quando viene calcolato il bit di parità associato ad una parola?	Solo quando la parola viene scritta in memoria	A
		Solo quando la parola viene letta dalla memoria	B
		Quando la parola viene scritta in memoria e quando viene letta dalla memoria	C
		Solo in momenti prefissati, in cui si calcola il bit di parità per tutte le parole presenti in quel momento in memoria	D
5	Quale dei seguenti meccanismi permette a un DMAC di garantire la massima velocità di trasferimento?	Burst Transfer	A
		Cycle Stealing	B
		Transparent Mode	C
		I vari meccanismi sono sostanzialmente equivalenti	D
6	Qual è il principale svantaggio nell'uso di banchi di memoria DRAM di grandi dimensioni rispetto a banchi di memoria SRAM?	La scarsa velocità nelle operazioni di R/W	A
		L'alto costo di fabbricazione	B
		Un'organizzazione inefficiente della memoria	C
		Tutti e 3 gli aspetti precedenti	D
7	In un sistema dotato di DMA Controller, chi si fa carico della sua programmazione?	L'Interrupt Controller	A
		La CPU	B
		Le periferiche	C
		L'arbitro del bus	D

8	Qual è la modalità per cui un processore può ignorare altre richieste di interrupt durante il servizio di una procedura di interrupt?	Mascherando la linea di richiesta dell'interrupt	A	
		Disabilitando i dispositivi periferici dall'invio di interrupt	B	
		Scollegando fisicamente i dispositivi periferici dal processore	C	
		Non è possibile disabilitare le richieste di interrupt	D	
9	Si consideri il meccanismo di arbitraggio a richieste indipendenti. Assumendo che le possibili unità master siano N, quanti segnali di bus grant saranno pilotati dall'arbitro?	2N	A	
		N	B	
		1	C	
		log N	D	
10	<p>Si supponga di avere un valore intero con segno x nel registro \$t1 e che si desideri calcolare il valore dell'espressione <math>3 \cdot x - 5</math> ponendo il risultato in \$v1, utilizzando <b>esclusivamente</b> istruzioni di <b>somma</b>.</p> <p>Si riportino le istruzioni MIPS necessarie.</p>			

# Risposte corrette

1	2	3	4	5	6	7	8	9	10
32	A	C	C	A	A	B	A	B	

Domanda 10 (possibile soluzione):

add \$v1, \$t1, \$t1 # v1 = 2x

add \$v1, \$v1, \$t1 # v1 = 3x

addi \$v1, \$v1, -5 # v1 = 3x - 5

**Parte 2 - Domande a risposta aperta** (sino a 5 punti per ogni domanda)  
Non è possibile consultare alcun materiale - Tempo: 45 minuti.

11	<p>Si descriva il principio di località dei riferimenti riportando qualche esempio e spiegando le ragioni che lo giustificano.</p> <p>Si riporti anche in quali contesti architettureali viene sfruttato il principio di località dei riferimenti, spiegando come esso venga sfruttato.</p>
----	---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------

12	<p>Si consideri un banco di memoria RAM da 4 Kparole di 32 bit ciascuna, composto da moduli da 1 Kparole da 8 bit ciascuno.</p> <p>Si risponda alle seguenti domande:</p> <ol style="list-style-type: none"><li>1. quali e quanti sono i segnali di ingresso e uscita del banco di memoria?</li><li>2. quanti moduli sono necessari per realizzare l'intero banco di memoria?</li><li>3. quali altri moduli oltre quelli di memoria sono necessari per realizzare il banco?</li><li>4. che cosa pilotano i segnali di indirizzo in ingresso?</li><li>5. chi genera i segnali che pilotano i segnali di enable dei vari moduli?</li></ol>
----	------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------

13	<p>Si consideri un sistema composto da 20 moduli master con arbitraggio del bus di tipo polling.</p> <p>Si risponda ai seguenti punti</p> <ol style="list-style-type: none"><li>1. Quanti e quali segnali sono necessari per l'arbitraggio? Chi genera e chi legge ciascuno di tali segnali?</li><li>2. Come funziona il meccanismo di arbitraggio? Si dettino i vari passaggi dal momento in cui il bus diventa libero al momento in cui il dispositivo identificato come master ne prende il controllo.</li><li>3. Quali vantaggi / svantaggi presenta la soluzione basata su polling rispetto ad una soluzione basata su daisy chain?</li></ol>
----	----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------

14	Si illustrino le funzionalità offerte da un DMA Controller e si elenchino i passaggi attraverso i quali avviene un trasferimento in DMA, partendo dalla fase di programmazione.
----	---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------

Nome, Cognome, Matricola:.....

### Parte 3 - Esercizio di programmazione

sino a 12 punti – è possibile consultare solamente il foglio con l' instruction set MIPS - tempo: 60 minuti

Un vettore *sequenza* contiene una serie di N numeri interi con segno.

Si scriva in linguaggio Assembly MIPS una procedura *calcolaSequenza* che calcoli la lunghezza L della più lunga sotto-sequenza strettamente monotona (crescente o decrescente) all'interno della sequenza di numeri con segno presenti nel vettore. La procedura restituisce il risultato del calcolo utilizzando il registro \$v0.

I parametri passati alla procedura attraverso i registri sono (nell'ordine indicato):

- indirizzo del vettore *sequenza* (vettore di signed word)
- scelta crescente/decrescente : 1 (crescente); 2 (decrescente)
- N : numero di elementi del vettore.

Di seguito un esempio di programma chiamante.

N = 7

.data

sequenza: .word 5,5,21,21,22,40,-5

.text

.globl main

.ent main

```
main: subu $sp, $sp, 4
      sw $ra, ($sp)
      la $a0, sequenza
      li $a1, 1 #Crescente
      li $a2, N
      jal calcolaDifferenza

      [...]

      lw $ra, ($sp)
      addiu $sp, $sp, 4
      jr $ra
      .end main
```

Nell'esempio sopra proposto, dopo aver eseguito la procedura, se si seleziona 1 (crescente) il valore restituito in \$v0 è 3 (per la sotto-sequenza 21, 22, 40). Se si fosse selezionato 2 (decrescente) il valore restituito in \$v0 sarebbe stato 2 (per la sotto-sequenza 40, -5).