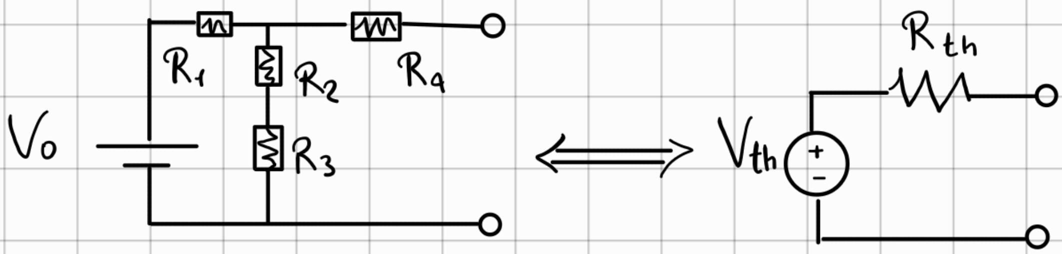
Dispense di TD

Teoremi di Thevenin e Norton

Un circuito lineare passivo, complesso a piacere, visto da due terminali è equivalente a un generatore di tensione ideale in serie con una resistenza.

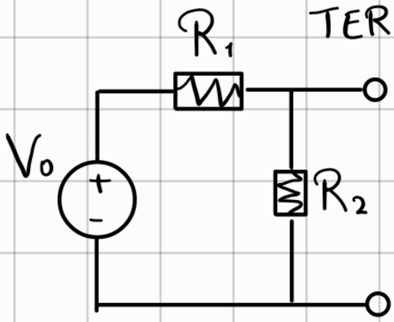


- V_{th}: tensione a vuoto misurabile dai terminali
- R_{th}: resistenza equivalente vista dagli stessi terminali quando i generatori sono spenti

Vediamo le regole di questo teorema applicate a un esempio specifico.

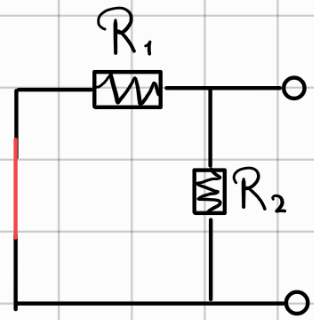
esempio:

1) In questo caso V_{th} sarà la tensione misurabile dai terminali del circuito:



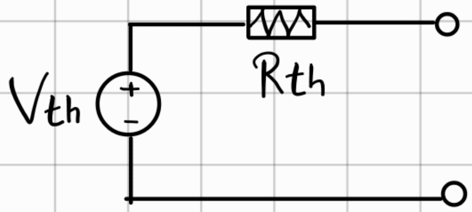
$$V_{th} = \frac{R_2}{R_1 + R_2} V_0$$

2) Sostituiamo ora il generatore con un corto. La resistenza che vediamo dai terminali sarà la nostra R_{th}.

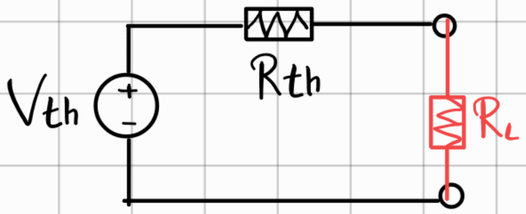


IN QUESTO CASO ABBIAMO $R_{th} = R_1 // R_2 = \dfrac{R_1 R_2}{R_1 + R_2}$

- ORA CHE SAPPIAMO R_{th} E V_{th} POSSIAMO DIRE CHE IL CIRCUITO IN QUESTIONE È EQUIVALENTE A:



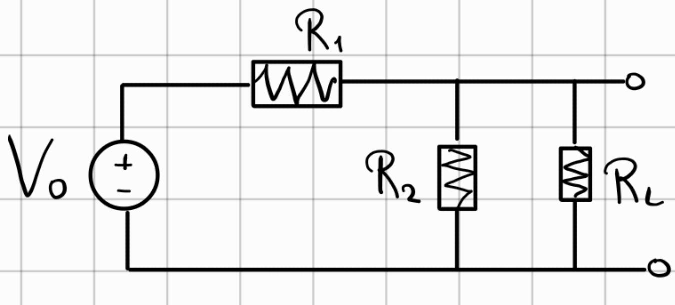
PER CUI È MOLTO PIÙ FACILE CAPIRE LA TENSIONE CHE MISURIAMO AI CAPI DI UN CARICO ATTACCATO AL CIRCUITO:



$$\Longrightarrow \Delta V_L = \frac{R_L}{R_L + R_{th}} V_{th} =$$

$$= \frac{R_L}{R_L + \dfrac{R_1 R_2}{R_1 + R_2}} \cdot \frac{R_2}{R_1 + R_2} V_0 = \frac{R_L R_2}{R_1 R_2 + R_L (R_1 + R_2)} V_0$$

SI PUÒ VERIFICARE CHE SI OTTIENE LO STESSO RISULTATO SE RISOLVIAMO IL CIRCUITO:

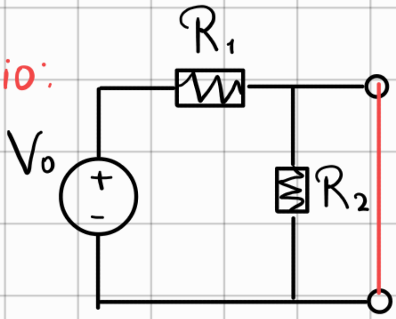


N.B: NEL SECONDO PASSAGGIO, EVENTUALI GENERATORI DI CORRENTE DEVONO ESSERE SOSTITUITI DA CIRCUITI APERTI

N.B: QUESTO TEOREMA VALE ANCHE PER CIRCUITI IN CORRENTE ALTERNATA E CON COMPONENTI CON IMPEDENZA COMPLESSA.

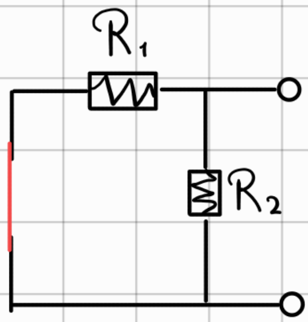
Teorema di Norton: ESISTE UN TEOREMA EQUIVALENTE A QUELLO DI THEVENIN. SOTTO LE STESSE IPOTESI, UN QUALSIASI CIRCUITO PUÒ ESSERE SOSTITUITO DA UN GENERATORE DI CORRENTE IN PARALLELO A UNA RESISTENZA:

esempio:

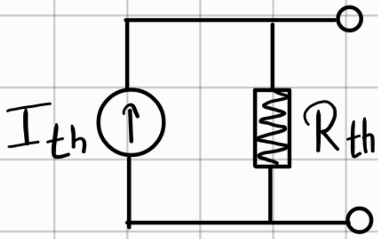


1) SI CORTOCIRCUITINO I TERMINALI E SI CALCOLI LA CORRENTE CHE SCORRE NEL CORTO. QUESTA SARÀ I_{th}

2) SI SOSTITUISCANO I GENERATORI DI TENSIONE CON DEI CORTI E QUELLI DI CORRENTE CON APERTI, CALCOLARE LA RESISTENZA EQUIVALENTE VISTA DAI TERMINALI: QUESTA SARÀ R_{th}



SI ARRIVA A $\longrightarrow$



FUNZIONI DI RISPOSTA

ABBIAMO UN CIRCUITO LINEARE: COME RISPONDE A UNA FORZANTE?

$$\begin{cases} f(t): \text{FORZANTE} \\ r(t): \text{RISPOSTA DEL CIRCUITO} \end{cases} \Longrightarrow \boxed{r(t)} = \int_{-\infty}^{+\infty} G(t-\tau) f(t) d\tau =$$

$$= \boxed{(G * f)(t)}$$ PRODOTTO DI CONVOLUZIONE

SE PASSIAMO IN TRASFORMATA DI FOURIER:

$$\tilde{\eta}(\omega) = \underline{\tilde{G}(\omega)} \cdot \tilde{f}(\omega)$$

QUESTA È UNA FUNZIONE COMPLESSA CHIAMATA "<u>FUNZIONE DI TRASFERIMENTO</u>"

CHE INFORMAZIONI CI DÀ?

$$|\tilde{G}(\omega)| = \left|\frac{\tilde{\eta}(\omega)}{\tilde{f}(\omega)}\right|$$: <u>GUADAGNO</u>

$$\tan(\Delta\varphi) = \frac{Im\{\tilde{G}(\omega)\}}{Re\{\tilde{G}(\omega)\}}$$: <u>SFASAMENTO</u>

NOTA: SE $f(t) = \delta(t) \Longrightarrow \eta(t) = G(t)$

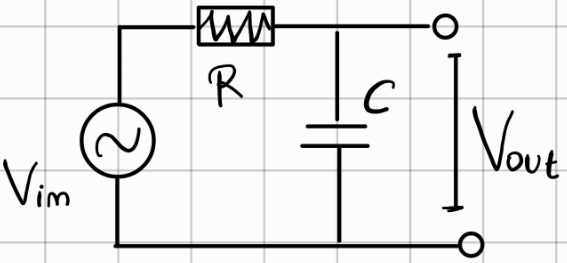
Ossenvazione: IN CIRCUITI LINEARI PASSIVI HANNO UNA FUNZIONE DI TRASFERIMENTO TIPICAMENTE DELLA FORMA

$$\tilde{G}(\omega) = \frac{P(j\omega)}{Q(j\omega)}$$

I VALORI PER CUI $Q(j\omega)$ SI ANNULLA SONO DETTI POLI E SONO QUELLI PER CUI LE FUNZIONI DEL TIPO:

$$f(t) = e^{j\omega t}$$

SONO SOLUZIONI OMOGENEE DEL CIRCUITO IN QUESTIONE esempio: FILTRO PASSA BASSO RC



$$G(\omega) = \frac{1}{1+j\omega\tau} \quad , \text{CON } \tau = RC$$

$$1+j\omega\tau = 0 \iff j\omega = -1/\tau$$

INFATTI LE SOLUZIONI OMOGENEE SONO DEL TIPO:

$$f(t) = e^{-t/\tau} \quad , \tau = RC$$

TRASFORMATA DI FOURIER

LA TRASFORMATA DI FOURIER DISCRETA È UN POTENTE STRUMENTO CHE POSSIAMO USARE PER L'ANALISI IN FREQUENZA

$$\boxed{X_k = \sum_{m=0}^{N-1} x_m \cdot \exp(-j\omega_k t_m) = \sum_{m=0}^{N-1} x_m \exp\left(-\frac{2j\pi m k}{N}\right)}$$

$$\omega_k = \frac{2\pi k}{N\Delta t} \qquad m\Delta t$$

DOVE

- $T = N\Delta t$: DURATA DELLA MISURA
- $f_s = 1/\Delta t$: FREQUENZA DI CAMPIONAMENTO

X_k SARÀ QUINDI L'AMPIEZZA COMPLESSA DELL'ARMONICA DI FREQUENZA $f_k = \frac{\omega_k}{2\pi} = \frac{k}{N} f_s$ DELLO SVILUPPO DISCRETO DI FOURIER

UNA SERIE DI OSSERVAZIONI:

1) L'ARRAY DELLE FREQUENZE AVRÀ RISOLUZIONE

$$\Delta f = f_s / N = \frac{1}{T}$$

$\Longrightarrow$ PIÙ MISURO, MAGGIORE SARÀ LA RISOLUZIONE

2) $X_{K+N} = X_K \Longrightarrow$ L'ALGORITMO NON FA DISTINZIONE TRA UNA SINUSOIDE A FREQUENZA f_K E UNA A FREQUENZA $f_K + f_s$

$\Longrightarrow$ ALIASING!!! LE RIGHE SPETTRALI SI RIPETONO DOPO MULTIPLI DI f_s

3) DAL PUNTO ② SI INTUISCE CHE LE COMPONENTI DELLA DFT VANNO DA $f_0 = 0$ A $f_{N-1} = \frac{N-1}{N} f_s$

4) SE $x_K \in \mathbb{R} \Longrightarrow X_{N-K} = X_{-K} = X_K^*$

$\Longrightarrow$ LE AMPIEZZE COMPLESSE IN $\left[0; f_s/2\right]$ BASTANO A DEFINIRE IL SEGNALE (SPETTRO UNILATERALE)

Criterio di Nyquist $\longrightarrow$ SEGUE DALL'ESISTENZA DELL'ALIASING

BISOGNA FARE ATTENZIONE QUANDO IL SEGNALE CONTIENE FREQUENZE RILEVANTI OLTRE $f_s/2$

IL CRITERIO DICE:

$$f_s > 2.5\, f_{max}$$

MASSIMA FREQ. RILEVANTE

Leakage spettrale

COSA SUCCEDE SE LA FREQUENZA DEL SEGNALE f_0 CADE TRA 2 COMPONENTI SPETTRALI $\left(f_K = K/_N f_S\right)$

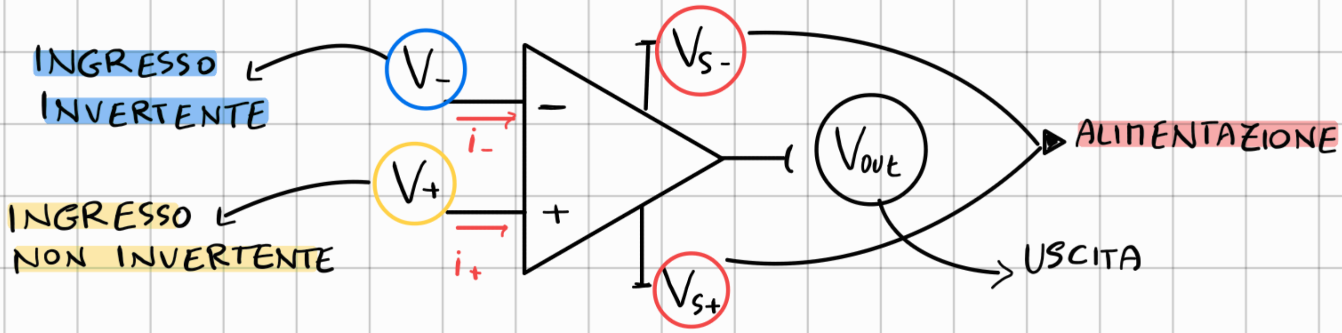
$\Longrightarrow$ L'AMPIEZZA SPETTRALE SI "SPARPAGLIA" (LEAKAGE)

CONDIZIONE IDEALE: $f_0 = \dfrac{K f_S}{N} = \dfrac{K}{T} \Longleftrightarrow T = K T_0$

LA DURATA DEL SEGNALE DEVE ESSERE UN NUMERO INTERO DI VOLTE IL PERIODO

AMPLIFICATORI OPERAZIONALI

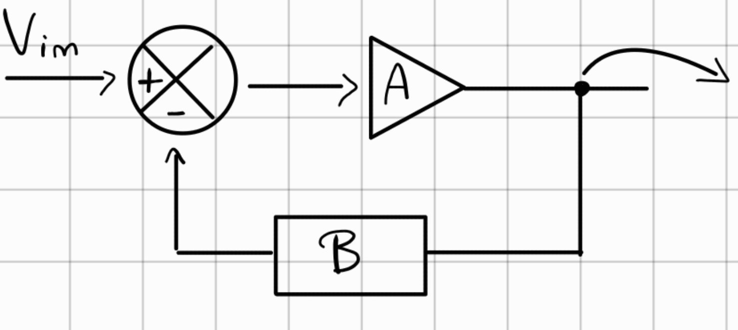
INTRODUCIAMO UN COMPONENTE CHIAMATO "AMPLIFICATORE OPERAZIONALE":



IDEALMENTE HA CARATTERISTICHE:

1) $R_{in} = \infty$
2) $R_{out} = 0$
3) G "GRANDE" REGOLABILE E INDIP. DA f
4) LINEARE

COME REGOLARE IL GUADAGNO? $\longrightarrow$ RETE DI FEEDBACK!



$$V_{out} = \frac{A}{1+\beta A} V_{in} \xrightarrow{A \gg 1} \frac{V_{in}}{\beta}$$

In particolare, l'uscita dell'opamp ha espressione:

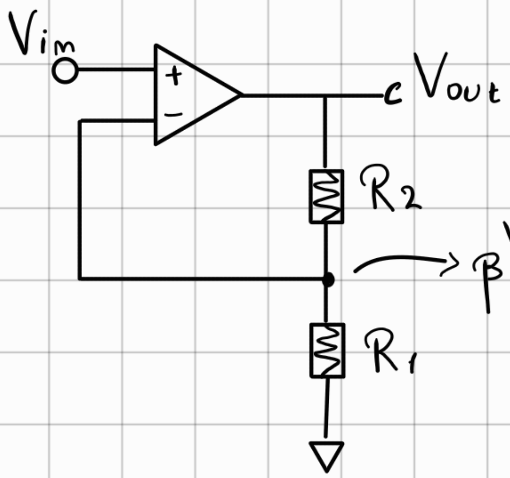
$$V_{out} = A(V_+ - V_-) + \cancel{A_{cm}(V_+ + V_-)}$$

Detto "amplificazione di modo comune": è un esempio di non idealità degli opamp

Regole d'oro degli opamp:

1) $V_+ = V_-$ (amplificazione "infinita")
2) $i_+ = i_- = 0$ (correnti in ingresso nulle)

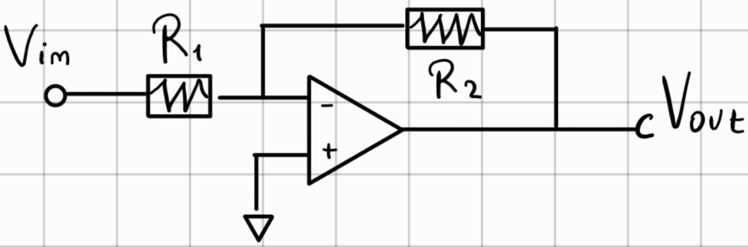
esempi: i) Amplificatore non invertente



$$\longrightarrow \beta V_{out} = \frac{R_1}{R_1 + R_2} V_{out}$$

$$\Longrightarrow G = \frac{1}{\beta} = 1 + \frac{R_2}{R_1}$$

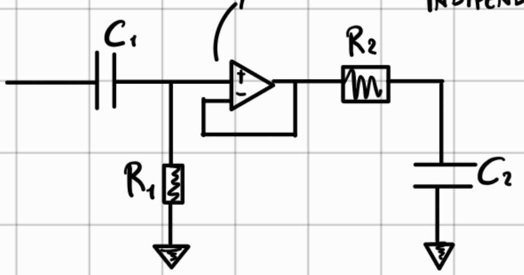
ii) Amplificatore invertente



$$G = -R_2/R_1$$

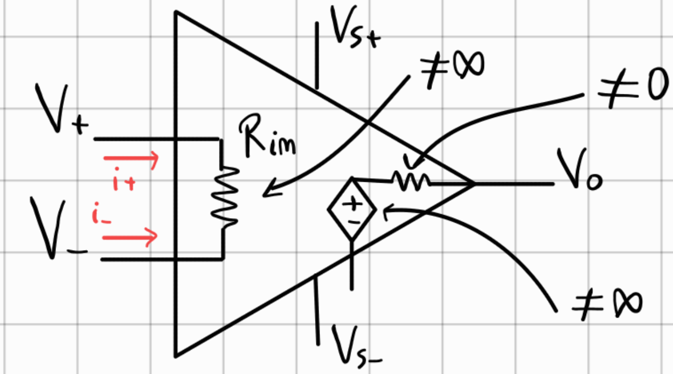
iii) Passa-banda con "buffer":

$R_{in} = \infty \longrightarrow$ mi rende i due circuiti indipendenti



$$\tilde{G}(\omega) = \tilde{G}_1(\omega) \cdot \tilde{G}_2(\omega)$$

Non idealità degli opamp



1) Offset: $V_{out} = A(V_+ - V_- + V_{os})$

2) RESISTENZA IN INGRESSO NON INFINITA ($R_{in} \neq \infty$)

3) RESISTENZA IN USCITA NON NULLA ($R_{out} \neq 0$)

4) CORRENTI DI BIAS ($i_\pm \neq 0$)

e tanto altro ancora...

Gain-bandwidth product

CAPACITÀ PARASSITE : $A \longrightarrow A(\omega)$

DA CUI LA FUNZIONE DI TRASFERIMENTO DI UN CIRCUITO OPAMP + FEEDBACK DIVENTA:

$$\boxed{\tilde{G}(\omega) = \frac{A(\omega)}{1+\beta(\omega)A(\omega)}}$$

SE $\varphi = \pi \Longrightarrow$ FEEDBACK POSITIVO $\Longrightarrow$ OSCILLAZIONE

RICORDA: SE $1+\beta(\omega)A(\omega) = 0 \Longrightarrow$ HO OSCILLAZIONE CORRISPONDENTE ALLE SOLUZIONI OMOGENEE DEL SISTEMA

Soluzione: INTEGRO UN PASSA BASSO NELL'OPAMP:

$$A(\omega) = \frac{A_0}{1+j\omega\tau_0}$$

Conseguenza: L'OPAMP OPERA COME VOLUTO IN UNA CERTA BANDA DI FREQUENZE

CALCOLIAMO ORA IL GUADAGNO RISULTANTE:

$$G(\omega) = \frac{A(\omega)}{1+\beta A(\omega)} = \frac{A_0/(1+j\omega\tau_0)}{1+\beta A_0/(1+j\omega\tau_0)} = \frac{A_0}{1+\beta A_0 + j\omega\tau_0} =$$

$$= \frac{A_0}{1+\beta A_0} \cdot \frac{1}{1+\frac{j\omega\tau_0}{1+\beta A_0}} = \frac{G_0}{1+\frac{j\omega\tau_0}{1+\beta A_0}}$$

POLO: $j\omega = -\frac{1+\beta A_0}{\tau_0}$

DA QUEST'ESPRESSIONE SI VEDE CHE LA FREQUENZA DI TAGLIO È:

$$f_T = \frac{1+\beta A_0}{2\pi\tau_0}$$

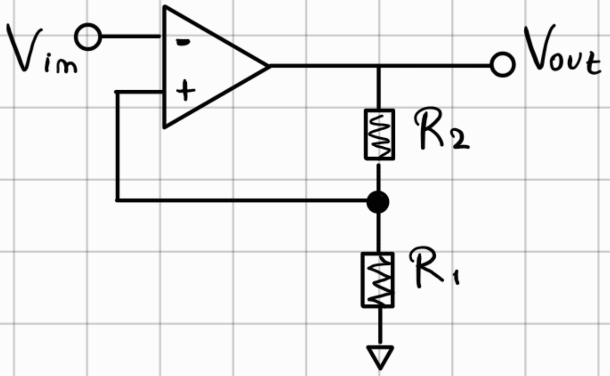
DEFINIAMO IL PRODOTTO BANDA-GUADAGNO:

$$\boxed{GBWP = G_0 \cdot f_T = \frac{A_0}{1+\beta A_0} \cdot \frac{1+\beta A_0}{2\pi\tau_0} = \frac{A_0}{2\pi\tau_0} = COST.}$$

$\Longrightarrow$ GUADAGNO E BANDA DELL'OPAMP SONO INVERSAMENTE PROPORZIONALI

CIRCUITI BISTABILI

Trigger di Schmidt



- SEMBRA UN AMPLIFICATORE NON INVERTENTE, MA I POLI SONO INVERTITI

Feedback positivo $\longrightarrow$ INSTABILITÀ
$\longrightarrow$ SATURAZIONE
$\longrightarrow$ DIVERGENZE

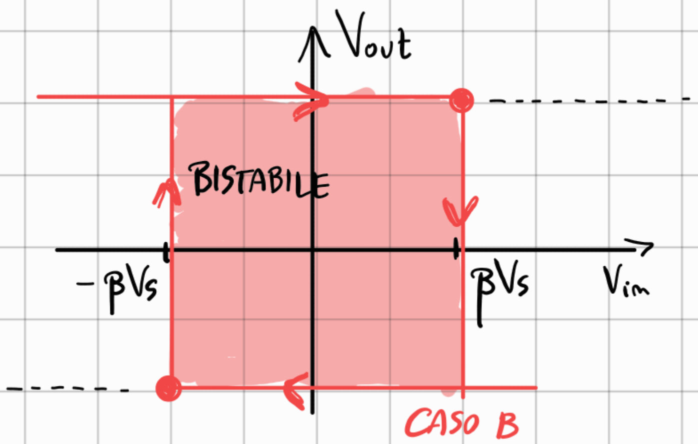
Come si comporta il circuito?

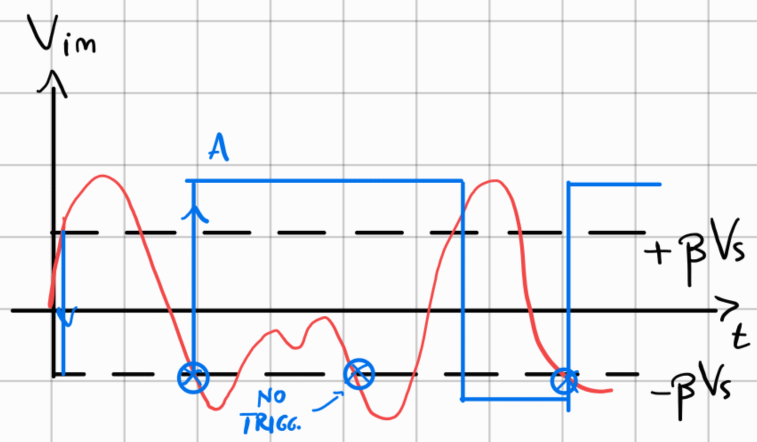
(A) Assumo $V_{out} = +V_s \Longrightarrow V_+ = \beta V_s = \frac{R_1}{R_1+R_2} V_s$

È sol. valida se $V_{in} = V_- < V_+ = \beta V_s$

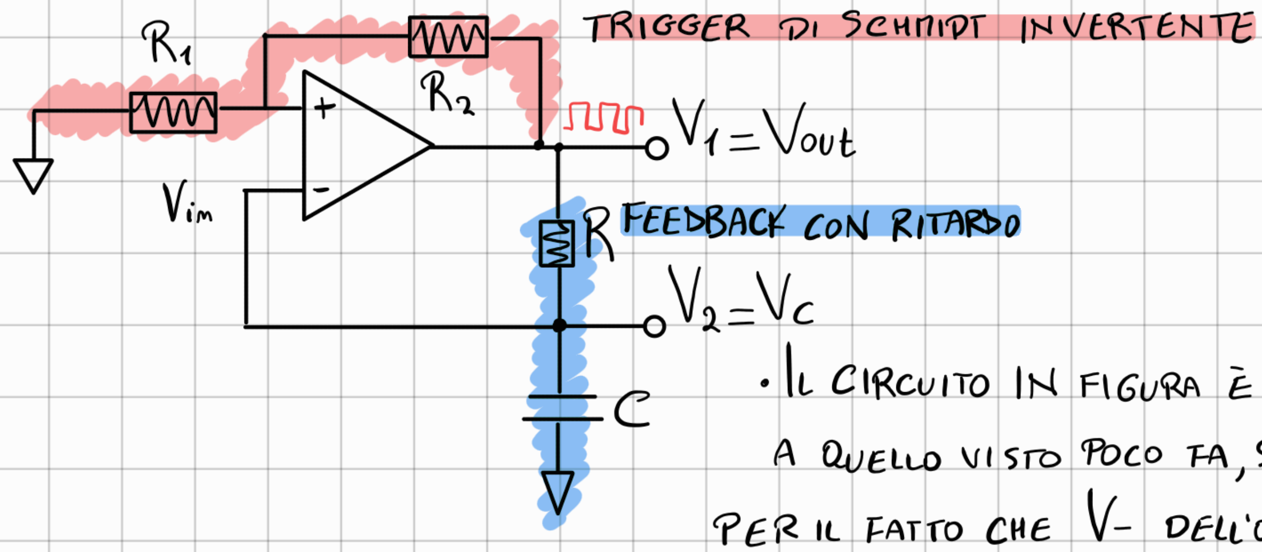
(B) // // $V_{out} = -V_s \Longrightarrow V_+ = -\beta V_s$

Valida se $V_{in} = V_- > V_+ = -\beta V_s$





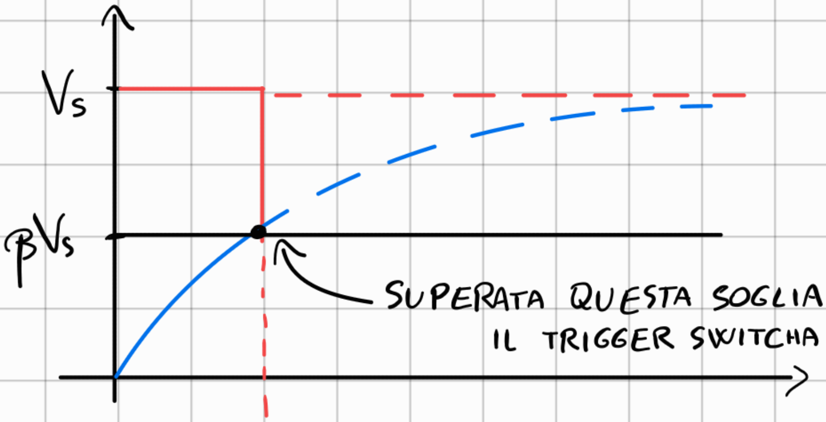
Multivibratore astabile



- Il circuito in figura è simile a quello visto poco fa, se non per il fatto che V_- dell'opamp non è collegato a un generatore ma a un ramo di feedback RC.

Come funziona?

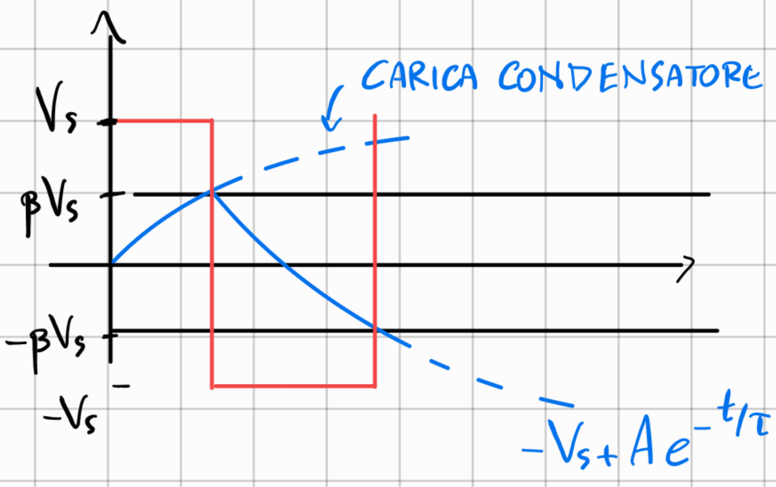
1) Supponiamo che $V_1 = V_S \implies$ il condensatore (supponiamo sia inizialmente scarico) si carica con la nota curva esponenziale ($\tau = RC$)

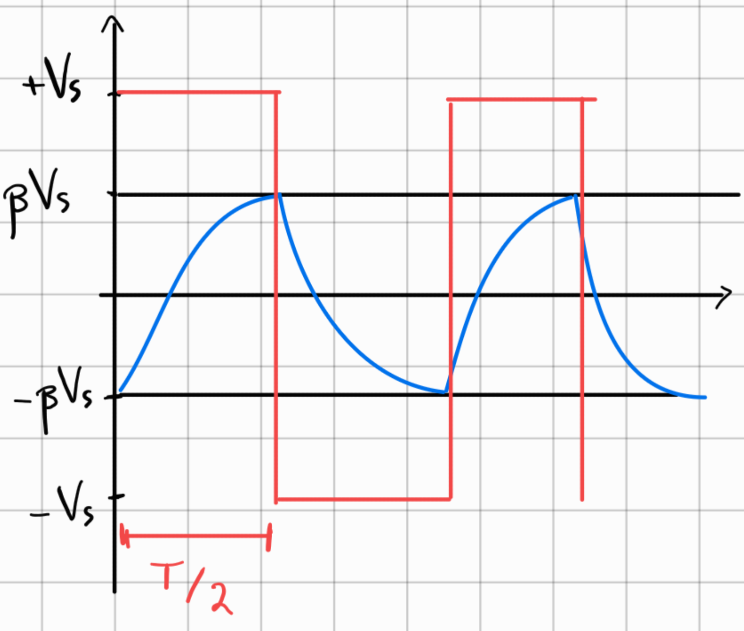


2) Quando $V_2 = V_c$ supera βV_s $\left(\text{con } \beta = \frac{R_1}{R_1+R_2}\right)$ il trigger scatta e passa a livello basso: $V_{out} = V_1 = -V_s$

$\implies$ il condensatore si carica verso il basso, V_c tende esponenzialmente a $-V_s$

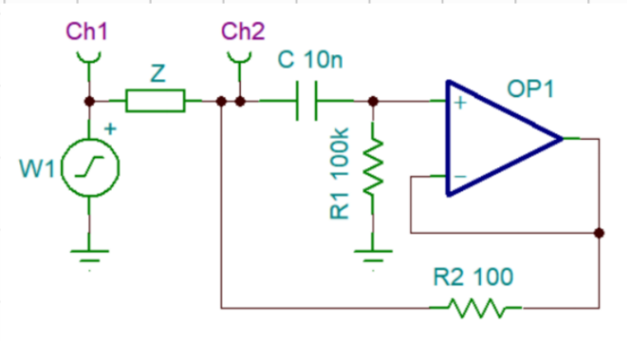
3) Quando V_c scende sotto $-\beta V_s$ il trigger scatta di nuovo verso l'alto, e così via...



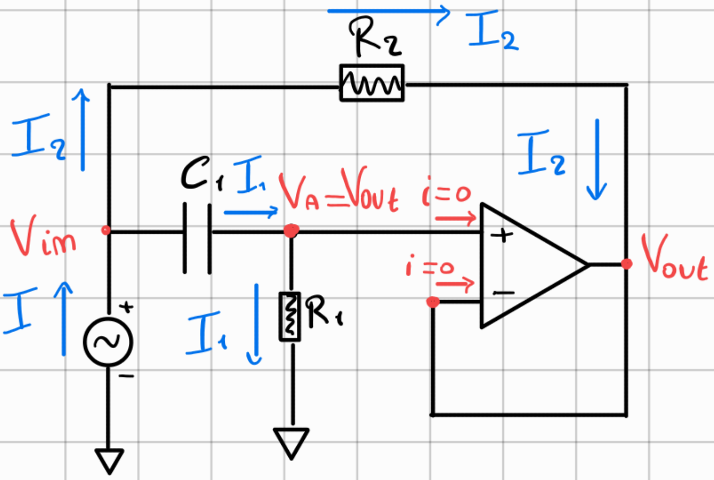


CIRCUITI OPERAZIONALI

Giratore & simulatore di induttanza



Primo step: RISOLVERE IL CIRCUITO CON LE REGOLE D'ORO DEGLI OPAMP.



REGOLE D'ORO:

i) $V_+ = V_-$

ii) $i = 0$ IN INGRESSO ALL'OPAMP

$$V_+ = V_- = V_{out} \Longrightarrow V_A = V_{out}$$

$$\begin{cases} \boxed{I = I_1 + I_2 = I_1\left(1 + \frac{1}{j\omega R_2 C_1}\right)} \\ I_1 = (V_{in} - V_{out})\, j\omega C_1 = \frac{V_{out}}{R_1} \Longrightarrow \boxed{V_{in} = \frac{1 + j\omega R_1 C_1}{j\omega R_1 C_1} I_1 R_1} \\ I_2 = \frac{V_{in} - V_{out}}{R_2} \Longrightarrow I_1 = I_2 \cdot j\omega R_2 C_1 \end{cases}$$

$$\Longrightarrow Z = \frac{I}{V_{in}} = \frac{1 + \frac{1}{j\omega R_2 C_1}}{\frac{1 + j\omega\tau}{j\omega C_1}} = \frac{j\omega C_1 + \frac{1}{R_2}}{1 + j\omega\tau} =$$

$$= \underbrace{\boxed{\frac{1}{R_1 + \frac{1}{j\omega C_1}}}}_{(Z_{par})^{-1}} + \underbrace{\boxed{\frac{1}{R_2 + j\omega R_2 \tau}}}_{(Z_{sim})^{-1}} \Longrightarrow$$

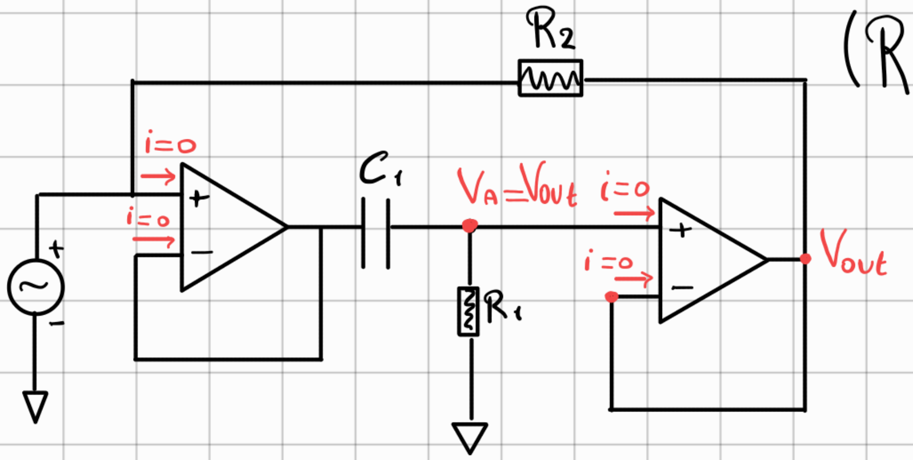
È UN PARALLELO TRA UNA $Z_{sim} = R_2 + j\omega R_2 \tau$ E UNA $Z_{par} = R_1 + \frac{1}{j\omega C_1}$

Perciò, otteniamo un'induttanza simulata se $|Z_{par}| \gg |Z_{sim}|$

$$\frac{1}{Z_{TOT}} = \frac{Z_{par} + Z_{sim}}{Z_{par} \cdot Z_{sim}} \simeq \frac{1}{Z_{sim}} \quad \text{se} \quad |Z_{par}| \gg |Z_{sim}|$$

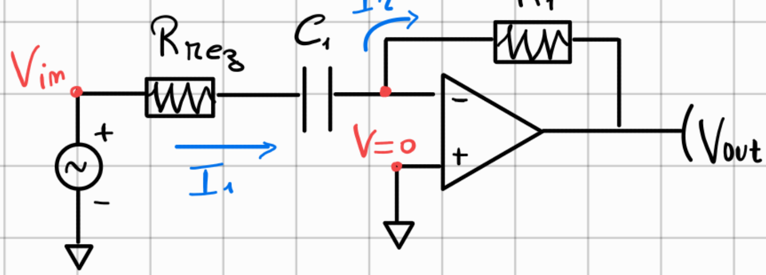
$$\frac{Z_{par}}{Z_{sim}} = \frac{1 + \frac{1}{j\omega\tau}}{\frac{R_2}{R_1} + j\omega R_2 C_1} \gg 1 \iff |j\omega R_2 C_1| \ll 1 \ \& \ \omega \ll \frac{1}{C_1 R_2}$$

Come eliminare l'effetto di Z_{par}?
Metto a monte del condensatore un opamp, la cui impedenza è molto grande, così $Z'_{par} = Z_{par} + Z_{opamp} \gg Z_{sim}$



(Rifare i calcoli e accertarsi che $Z \simeq Z_{sim}$)

Integratore e derivatore



• Cominciamo con

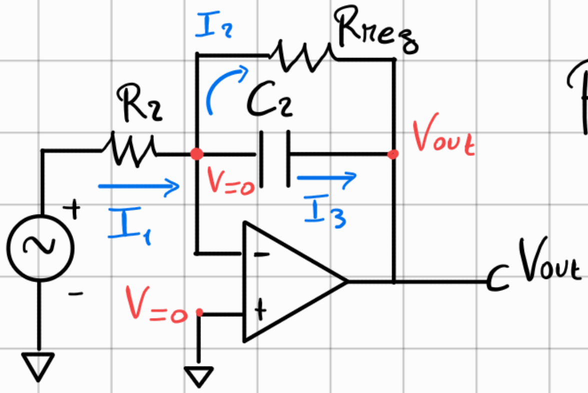
$$\begin{cases} I_1 = \dfrac{V_{in}}{R_{reg} + 1/j\omega C_1} = V_{in} \dfrac{j\omega C_1}{1 + j\omega R_{reg} C_1} \\ I_2 = -\dfrac{V_{out}}{R_1} \end{cases}$$

$$I_1 = I_2 \Longrightarrow \tilde{V}_{out} = -\frac{j\omega R_1 C_1}{1+j\omega R_{reg} C_1}\tilde{V}_{in} \underset{\substack{\downarrow \\ R_{reg}\simeq 0}}{\simeq} -j\omega R_1 C_1 \tilde{V}_{in}$$

SAPENDO CHE $\mathcal{F}^{-1}(-j\omega \tilde{f}(\omega)) = \frac{df(t)}{dt} \Longrightarrow \boxed{V_{out}(t) = R_1 C_1 \frac{dV_{in}(t)}{dt}}$

È UN DERIVATORE!

PASSIAMO ORA AL SECONDO CIRCUITO:



PARALLELO DI R_{reg} E C_2:

$$Z_{par} = \left(\frac{1}{R_{reg}} + j\omega C_2\right)^{-1} = \frac{R_{reg}}{1+j\omega R_{reg} C_2}$$

$$\begin{cases} I_1 = \frac{V_{in}}{R_2} \\ I_2 + I_3 = -V_{out}\,\frac{1+j\omega R_{reg} C_2}{R_{reg}} \end{cases}$$

$$I_1 = I_2 + I_3 \Longrightarrow V_{out} = -\frac{V_{in}}{R_2}\cdot\frac{R_{reg}}{1+j\omega R_{reg} C_2}$$

$$\text{SE } R_{reg} = \infty \Longrightarrow \tilde{V}_{out} \simeq -\frac{1}{j\omega R_2 C_2}\tilde{V}_{in}$$

$$\Longrightarrow \int V_{in}(t')\,dt' = \int R_2 C_2 \frac{dV_{out}(t')}{dt}\,dt'$$

$$\Longrightarrow \boxed{V_{out} = \frac{1}{R_2 C_2}\int V_{in}(t')\,dt'}$$

È UN INTEGRATORE!!

IN QUALE RANGE DI FREQUENZE IL CIRCUITO SI COMPORTA COME UN INTEGRATORE?

$$V_{out} = -\frac{V_{in}}{R_2} \cdot \frac{R_{reg}}{1 + j\omega R_{reg} C_2}$$; SI COMPORTA COME INTEGRATORE SE $\omega R_{reg} C_2 \gg 1$, CIOÈ SE

$$\boxed{\omega \gg \frac{1}{R_{reg} C_2}}$$

QUAL'È L'EFFETTO DI UN OFFSET SULL'OUTPUT DEL CIRCUITO?

AVREMMO QUINDI $V_+ = V_- + V_{off}$, QUINDI DOBBIAMO MODIFICARE LE EQUAZIONI NEL SEGUENTE MODO:

$$\begin{cases} I_1 = \dfrac{V_{in} + V_{off}}{R_2} \\ I_2 + I_3 = -(V_{out} + V_{off}) \dfrac{1 + j\omega R_{reg} C_2}{R_{reg}} \end{cases}$$

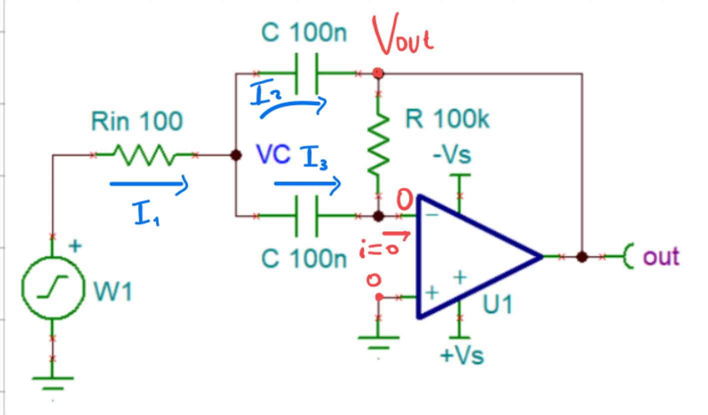
$$\Longrightarrow \frac{V_{in} + V_{off}}{R_2} = -(V_{out} + V_{off}) \frac{1 + j\omega R_{reg} C_2}{R_{reg}}$$

$$\Longrightarrow V_{out} = -\frac{V_{in} + V_{off}}{R_2} \cdot \frac{R_{reg}}{1 + j\omega R_{reg} C_2} - V_{off}$$

NEL RANGE IN CUI SI COMPORTA COME INTEGRATORE:

$$V_{out} = -\frac{V_{in} + V_{off}}{j\omega R_2 C_2} - V_{off}$$??

Filtro risonante



RISOLVIAMO IL CIRCUITO USANDO LE REGOLE D'ORO

$$\begin{cases} I_1 = \frac{V_{in}-V_c}{R_{in}} \\ I_2 = (V_c - V_{out}) j\omega C \\ I_3 = j\omega C V_c = -\frac{V_{out}}{R} \end{cases}$$

$$\Longrightarrow V_c = -\frac{V_{out}}{j\omega RC}$$

$$I_1 = I_2 + I_3$$

$$\Updownarrow$$

$$V_{in} = -V_{out}\left(2\frac{R_{in}}{R} + j\omega R_{in} C + \frac{1}{j\omega RC}\right)$$

$$\Longleftrightarrow \left|\frac{V_{out}}{V_{in}}\right| = \left|\frac{RC}{2R_{in}C + j\omega RR_{in}C^2 - \frac{j}{\omega}}\right| =$$

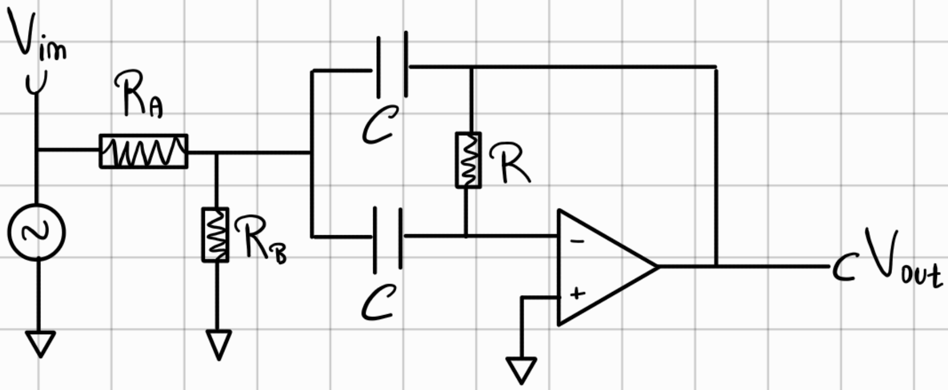
$$= G(\omega) = \frac{RC}{\sqrt{(2R_{in}C)^2 + \left(\frac{1}{\omega} - \frac{\omega}{\omega_0^2}\right)^2}}, \text{ CON } \omega_0 = \frac{1}{\sqrt{R_{in}RC^2}}$$

- CHIARAMENTE SI HA RISONANZA PER $\boxed{\omega = \omega_0 = \frac{1}{\sqrt{C^2 R R_{in}}}}$

- $G(\omega_0) = \frac{R\cancel{C}}{2R_{in}\cancel{C}} = \boxed{\frac{R}{2R_{in}}}$

COME SI PUÒ RENDERE LA BANDA PIÙ STRINGENTE SENZA CAMBIARE IL GUADAGNO E LA FREQUENZA DI RISONANZA?

SI PUÒ MONTARE UN PARTITORE DI TENSIONE IN INGRESSO:



QUESTO È EQUIVALENTE A METTERE IN INGRESSO UNA RESISTENZA

$$R_{im,eq} = \frac{R_A R_B}{R_A + R_B}$$

Oscillatore di Wiem

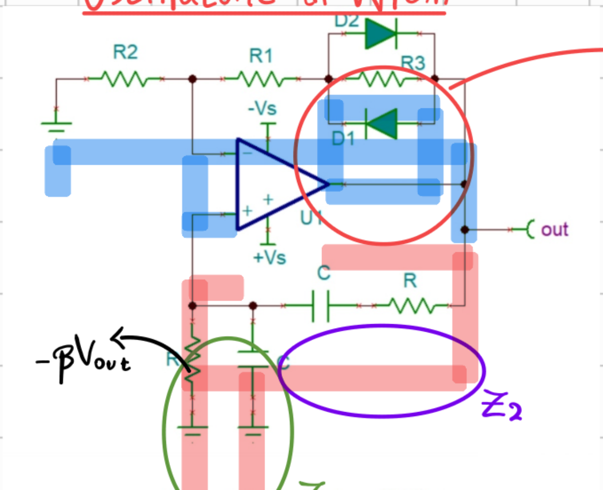
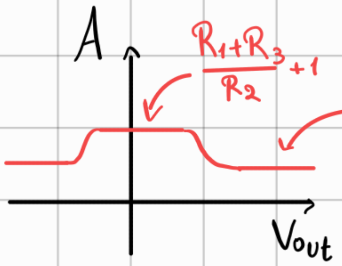


Figura 4.1: Oscillatore di Wien.

LIMITA IL GUADAGNO SE L'AMPIEZZA AUMENTA OLTRE UNA CERTA SOGLIA:



QUESTO CIRCUITO È COSTITUITO DA DUE RAMI CHE SVOLGONO FUNZIONI DIFFERENTI:

1) IN BLU VEDIAMO UN AMPLIFICATORE NON INVERTENTE CON GUADAGNO

$$A = \begin{cases} 1 + \frac{R_1+R_3}{R_2} & \text{QUANDO I DIODI SONO IN } \underline{\text{INTERDIZIONE}} \\ 1 + \frac{R_1}{R_2} & \text{QUANDO I DIODI SONO IN } \underline{\text{CONDUZIONE}} \end{cases}$$

2) IN ROSSO VEDIAMO UN RAMO DI FEEDBACK CON DUE PARTITORI Z_1 E Z_2

Z_1: PARALLELO DI R E C $\longrightarrow$ $Z_1 = \left(\frac{1}{R} + j\omega C\right)^{-1} = \frac{R}{1+j\omega\tau}$ $\quad (\tau = RC)$

Z_2: SERIE DI R E C $\longrightarrow$ $Z_2 = R + \frac{1}{j\omega C} = \frac{j\omega\tau + 1}{j\omega C}$

$$\Longrightarrow -\beta(\omega) = \frac{Z_1}{Z_1+Z_2} = \frac{R/(1+j\omega\tau)}{R/(1+j\omega\tau) + (j\omega\tau+1)/j\omega C} = \frac{j\omega\tau}{j\omega\tau + (1+j\omega\tau)^2}$$

• PER QUALI ω SI HANNO LE SOLUZIONI OMOGENEE?

Risposta: PER GLI ω PER CUI $1+\beta(\omega)A = 0 \Longleftrightarrow -\beta(\omega)A = 1$

RICORDA: LE SOLUZIONI OMOGENEE SI HANNO QUANDO IL DENOMINATORE DI:

$$G(\omega) = \frac{A(\omega)}{1+\beta(\omega)A(\omega)} \quad \left(A(\omega): \text{"open loop gain"} \right)$$

SI ANNULLA. $\left(x_{omo}(t) = e^{j\omega t} \right)$

IN QUESTO CASO, CHIAMANDO $j\omega\tau \equiv x$, ABBIAMO CHE LA CONDIZIONE SCRITTA SOPRA DIVENTA:

$$\frac{x}{x+(1+x)^2} \cdot A = 1 \Longleftrightarrow x^2 + (3-A)x + 1 = 0$$

QUESTA EQUAZIONE DI II° GRADO HA DETERMINANTE:

$\Delta = (3-A)^2 - 4 = (A-1)(A-5)$

CHE È POSITIVO PER $A<1 \vee A>5$

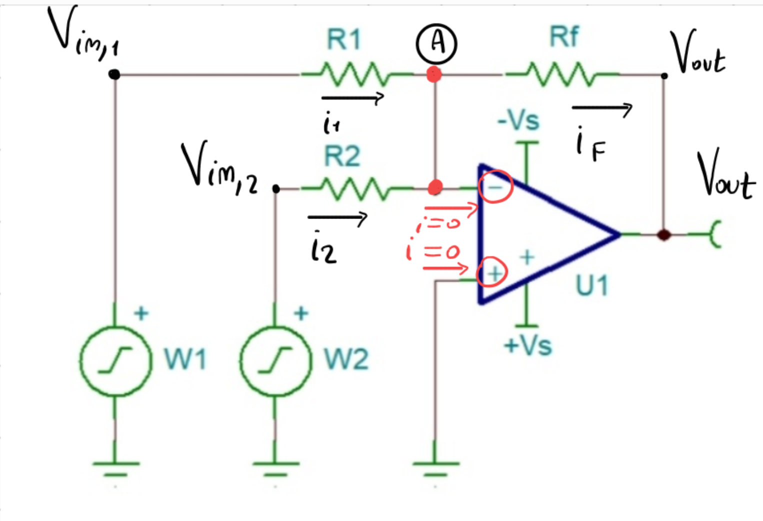
DA QUA L'EQUAZIONE HA SOLUZIONE:

$$x_{1,2} = (j\omega\tau)_{1,2} = \frac{(A-3) \pm \sqrt{(A-1)(A-5)}}{2}$$

x SARÀ REALE | COMPLESSO | IMMAGINARIO PURO A SECONDA DEL VALORE DI A (GUADAGNO DELL'AMPLI NON-INV.)

IN PARTICOLARE SE $A = 3 \Longrightarrow x$ IMMAGINARIO PURO $\Longrightarrow$ OSCILLATORE

NOTA BENE: ESISTONO SOLUZIONI PER OSCILLAZIONI DIVERGENTI.
NATURALMENTE QUESTI SEGNALI ANDRANNO INCONTRO A SATURAZIONE



Circuiti operazionali

1) SOMMATORE

DIMOSTRARE CHE $V_{out} \propto (V_{in_1} + V_{in_2})$

$$\begin{cases} i_1 + i_2 = i_F \\ i_F = \dfrac{V_A - V_{OUT}}{R_f} \\ i_1 = \dfrac{V_{in,1} - V_A}{R_1} \\ i_2 = \dfrac{V_{in,2} - V_A}{R_2} \end{cases}$$

$$\Longrightarrow \frac{V_{in,1} - V_A}{R_1} + \frac{V_{in,2} - V_A}{R_2} = \frac{V_A - V_{out}}{R_f}$$

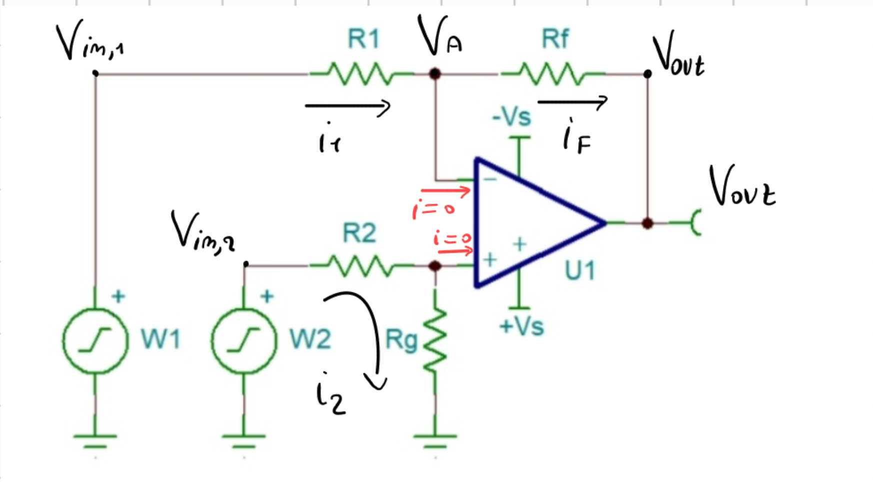
☆ RICORDIAMO CHE $V_+ = V_-$ E CHE $V_+ = 0 \Longrightarrow V_A = 0$

$$\Longrightarrow \frac{V_{in,1}}{R_1} + \frac{V_{in,2}}{R_2} = -\frac{V_{out}}{R_f} \Longrightarrow \boxed{V_{out} = -R_f\left(\frac{V_{in,1}}{R_1} + \frac{V_{in,2}}{R_2}\right)};$$

DA QUA SE $\boxed{R_1 = R_2 = R}$ $\longrightarrow$ $V_{out} = -\boxed{\dfrac{R_f}{R}}(V_{in,1} + V_{in,2})$

$\frac{R_f}{R}$ $\longrightarrow$ FATTORE DI AMPLIFICAZIONE

PER DI PIÙ, SE $\boxed{R_f = R} \Longrightarrow \boxed{V_{out} = -(V_{in,1} + V_{in,2})}$: INVERTE!!!



2) AMPLIFICATORE DIFFERENZIALE

$$\begin{cases} i_1 = i_F \\ i_1 = \dfrac{V_{in,1} - V_A}{R_1} \\ i_F = \dfrac{V_A - V_{out}}{R_F} \\ V_A = ? \end{cases}$$

$$i_2 = \frac{V_{in,2}}{R_2 + r_g} \Longrightarrow V_+ = V_- = V_A = V_{in,2} \frac{r_g}{R_2 + r_g}$$

ALLORA $$\frac{V_{in,1} - V_A}{R_1} = \frac{V_A - V_{out}}{R_F}$$

$$R_F \left(V_{in,1} - V_{in,2} \frac{r_g}{R_2 + r_g} \right) = R_1 \left(V_{in,2} \frac{r_g}{R_2 + r_g} - V_{out} \right)$$

$$R_F \cdot V_{in,1} - V_{in,2} \frac{r_g R_F}{R_2 + r_g} = V_{in,2} \frac{R_1 r_g}{R_2 + r_g} - V_{out} R_1$$

$$\Longrightarrow V_{out} = \frac{V_{in,2}}{R_1} \left(\frac{R_1 \cdot r_g}{R_2 + r_g} + \frac{r_g \cdot R_F}{R_2 + r_g} \right) - \frac{R_F}{R_1} V_{in,1}$$

SE $\boxed{r_g = R_2 = r}$ $\Longrightarrow V_{out} = V_{in,2} \left(\frac{1}{2} + \frac{1}{2} \frac{R_F}{R_1} \right) - \frac{R_F}{R_1} V_{in,1}$

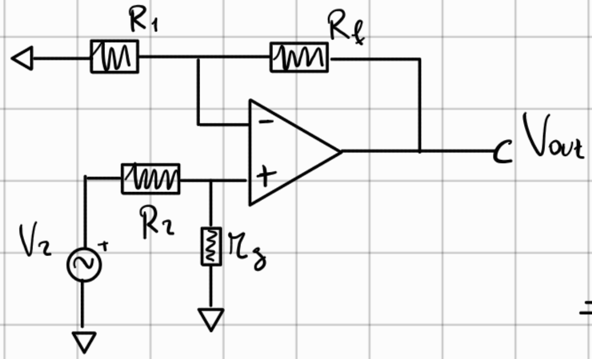
SE $\boxed{R_F = R_1}$ $\Longrightarrow \boxed{V_{out} = V_{in,2} - V_{in,1}}$: OTTENIAMO IL SOTTRATTORE!!!

II METODO PER IL SOTTRATTORE

USIAMO IL PRINCIPIO DI SOVRAPPOSIZIONE: PRIMA VEDIAMO GLI EFFETTI DEL SOLO GENERATORE V_1, POI GLI EFFETTI DEL SOLO GENERATORE V_2, INFINE LI SOVRAPPONIAMO

CASO 1: SOLO V_2, V_1 CORTOCIRCUITATO

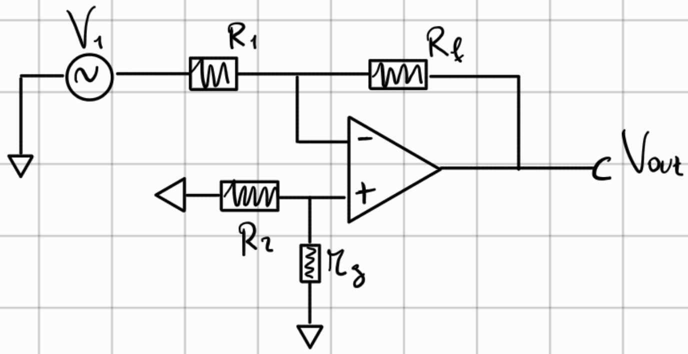
: QUA ABBIAMO UN AMPLIFICATORE NON INVERTENTE



$$\Longrightarrow \frac{V_{out}^{(1)}}{\left(\frac{r_g}{R_2 + r_g} \right) V_{in,2}} = 1 + \frac{R_f}{R_1}$$

$$\Longrightarrow V_{out}^{(1)} = \left(1 + \frac{R_f}{R_1} \right) \cdot \left(\frac{r_g}{R_2 + r_g} \right) V_{in,2}$$

$\boxed{\text{CASO 2: SOLO } V_1, V_2 \text{ CORTOCIRCUITATO}}$: QUA ABBIAMO UN AMPLIFICATORE INVERTENTE

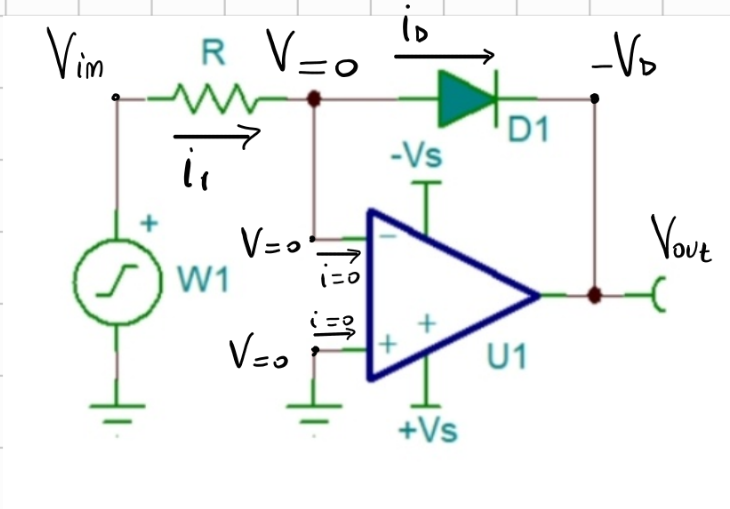


$$V_{out}^{(2)} = -\frac{R_f}{R_1} V_{in,1}$$

IL GUADAGNO COMPLESSIVO SARÀ: $V_{out} = \left(1 + \frac{R_f}{R_1}\right)\left(\frac{r_g}{R_2 + r_g}\right) V_{in,2} - \frac{R_f}{R_1} V_{in,1}$

SE $\frac{R_f}{R_1} = \frac{r_g}{R_2} = A_d$ (AMPLIFICAZIONE DIFFERENZIALE)

$$\Longrightarrow \boxed{V_{out} = (1 + A_d)\left(\frac{A_d}{1 + A_d}\right) - A_d \cdot V_{in,1} = A_d (V_{in,2} - V_{in,1})}$$



3) AMPLIFICATORE LOGARITMICO

· PER UN DIODO:

$$I_D \simeq I_s \exp\left(\frac{e V_D}{\eta K_B T}\right)$$

$\frac{K_B T}{e} \simeq 26\ mV \Longrightarrow$ APPROSSIMAZIONE VALIDA SE $\boxed{V_D \gg 52\ mV}$

$$V_T = \frac{K_B T}{e}$$

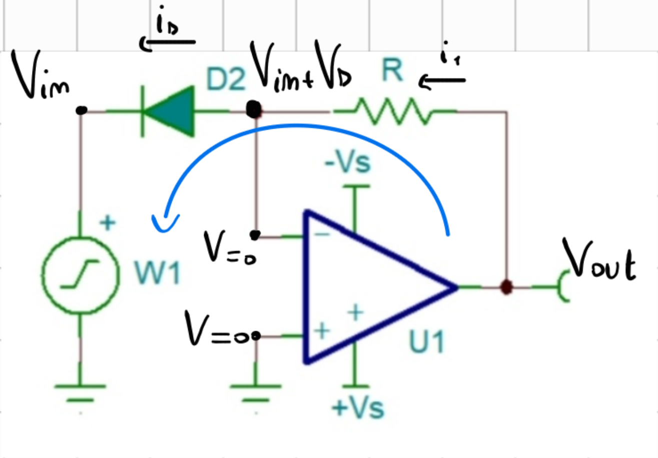
$$\begin{cases} i_1 = i_D \\ i_1 = \frac{V_{in}}{R_1} \\ I_D = I_s \exp\left(\frac{e V_D}{\eta K_B T}\right) \Longrightarrow V_D = \frac{\eta K_B T}{e} \log\left(\frac{V_{in}}{I_s R_1}\right) \end{cases}$$

$$\boxed{V_{out} = -V_D = -\frac{\eta K_B T}{e} \log\left(\frac{V_{in}}{I_s R_1}\right)}$$

PERCHÈ UTILIZZARE UN DENTE DI SEGA?

NEI TRATTI IN SALITA ABBIAMO $y = ax + b \Longrightarrow -\log y = -\log(ax+b)$

VEDREMO IN LAB COSA ESCE FUORI...



4) AMPLIFICATORE ESPONENZIALE

$$\begin{cases} i_1 = i_D \\ V_{im} + V_D = 0 \\ i_1 = +\dfrac{V_{out}}{R_1} \\ i_D = I_S \exp\left(\dfrac{eV_D}{\eta K_B T}\right) \end{cases}$$

$$\Longrightarrow V_{out} = i_1 R_1 = i_D R_1 = +I_S R_1 \exp\left(\frac{-eV_{im}}{\eta K_B T}\right)$$

5) SUPPONIAMO DI COLLEGARE UN AMPL. LOGARITMICO E UNO ESPONENZIALE IN CASCATA.

R_{exp}: RESISTENZA NELL'AMPLIFICATORE ESPONENZIALE

R_{log}: " " " LOGARITMICO

$$V_{exp} = +I_S R_{exp} \exp\left(\frac{-eV_{log}}{\eta K_B T}\right) = +\cancel{I_S} R_{exp} \cdot \frac{V_{gen}}{\cancel{I_S} R_{log}} = +\frac{R_{exp}}{R_{log}} V_{gen}$$

!!!

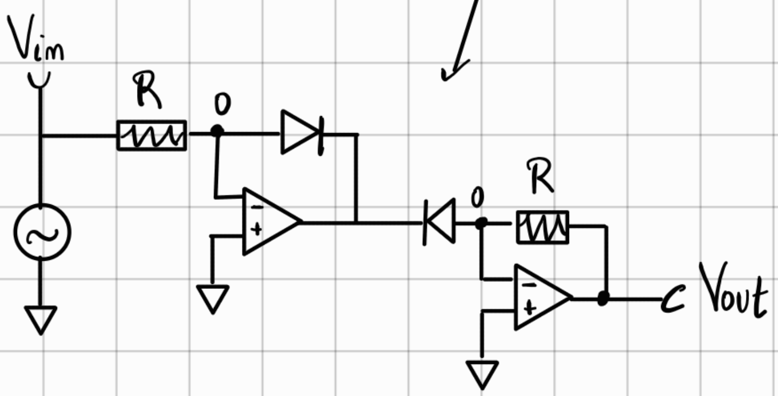
$$V_{log} = -\frac{\eta K_B T}{e} \log\left(\frac{V_{gen}}{I_S R_{log}}\right)$$

$\parallel$

$+V_{gen}$ SE LE RESISTENZE SONO UGUALI

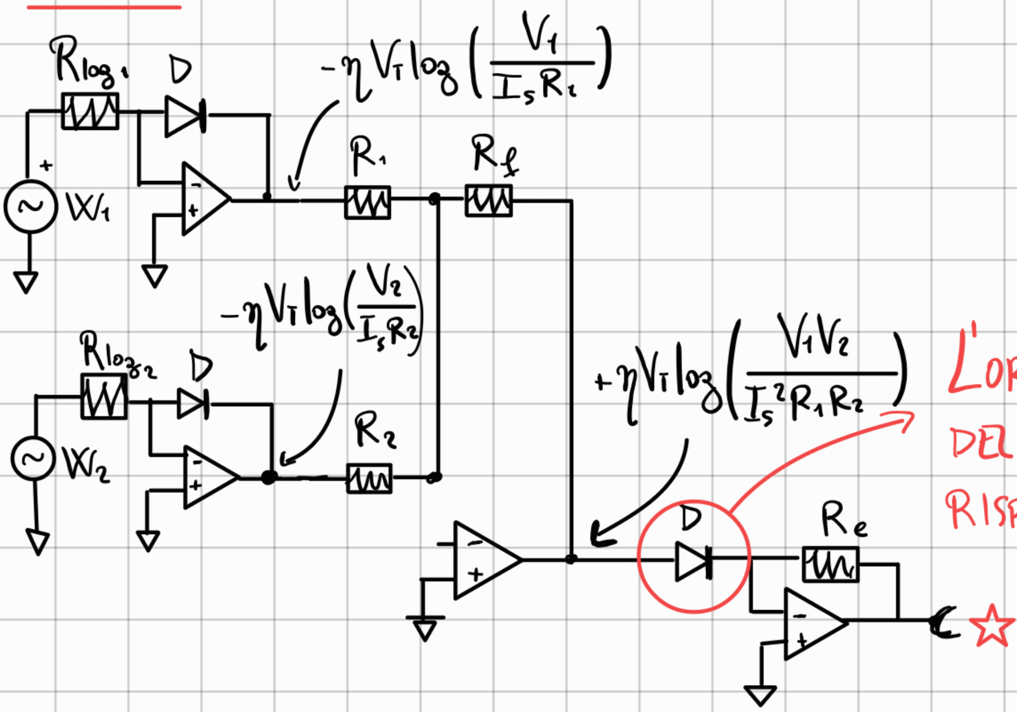
Achtung: STIAMO SUPPONENDO CHE I DUE DIODI ABBIANO STESSO η, I_S E T

È QUELLO CHE ABBIAMO OSSERVATO !!!!



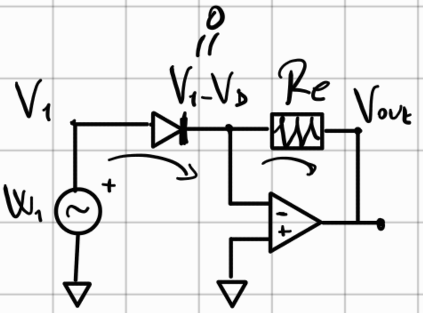
Il moltiplicatore

Schema:



L'ORIENTAZIONE DEL DIODO È AL CONTRARIO RISPETTO A QUANTO SUGGERITO SULLA SCHEDA

Focus sull'amplificatore esponenziale:



$$\begin{cases} V_1 = V_D \\ i_D = I_s \exp\left(\frac{V_D}{\eta V_T}\right) = I_s \exp\left(\frac{V_1}{\eta V_T}\right) \\ i_f = -\frac{V_{out}}{R} = i_D \end{cases}$$

$$\Longrightarrow V'_{exp} = -R I_s \exp\left(\frac{V_1}{\eta V_T}\right) \Longrightarrow \boxed{V_{out} = -R_e \cancel{I_s} \cdot \frac{V_1 V_2}{I_s^{\cancel{2}} R_{log_1} R_{log_2}}}$$ ☆

$\Longrightarrow$ ALLA FINE DEI CONTI OTTENIAMO LA MOLTIPLICAZIONE DEI DUE SEGNALI

Rettificatore

1) Semplice schema di un rettificatore:

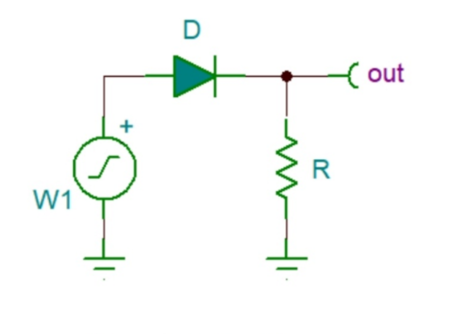


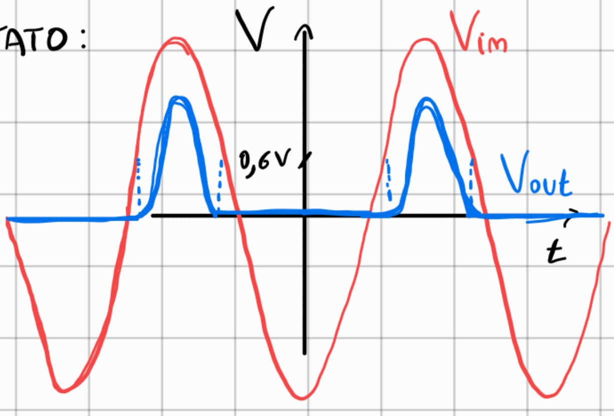
Figura 6.1: *Rettificatore.*

Supponiamo che, se sottoposto a un potenziale $V_0 \lesssim 0{,}6\,V$, il diodo abbia una resistenza infinita; se $V_0 \gtrsim 0{,}6\,V$, avrà invece una resistenza dinamica r_D

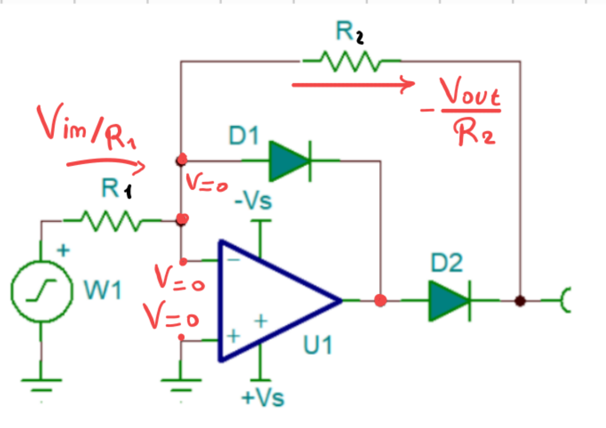
- Se $V_{in} < 0{,}6\,V \Longrightarrow$ diodo in interdizione $\Longrightarrow V_{out} = 0$
  $\Longrightarrow$ le semionde negative vengono portate sullo zero

- Se $V_{in} > 0{,}6\,V \Longrightarrow$ diodo in conduzione $\Longrightarrow V_{out} = \dfrac{R}{R + r_D} V_{in}$
  Il segnale viene abbassato

Risultato:



2) Schema per migliorare il nostro rettificatore



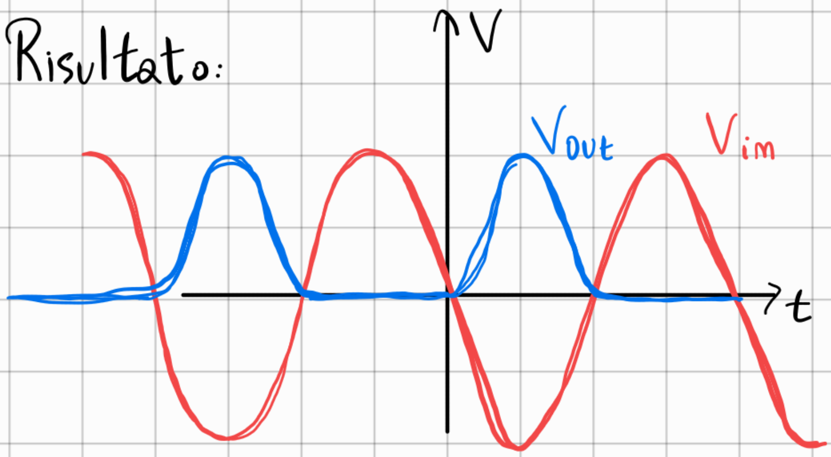
Risolviamolo con le regole d'oro degli opamp:

$$\begin{cases} V_+ = V_- \\ I_+ = I_- = 0 \end{cases}$$

- Se $V_{in} > 0 \Longrightarrow D_1$ è in conduzione, ma il suo anodo (▷) è a potenziale $V=0 \Longrightarrow D_2$ è in interdizione $\Longrightarrow V_{out} = 0$

- Se $V_{in} < 0 \Longrightarrow D_1$ interdetto $\Longrightarrow D_2$ in conduzione $\Longrightarrow$ sostanzialmente ho un amplificatore invertente con guadagno $G = -R_2/R_1 = -1$ se scegliamo $R_1 = R_2$

Risultato:



Optoelettronica

Nota: consultare le slide mostrate a lezione per studiare la legge di Lambert-Beer

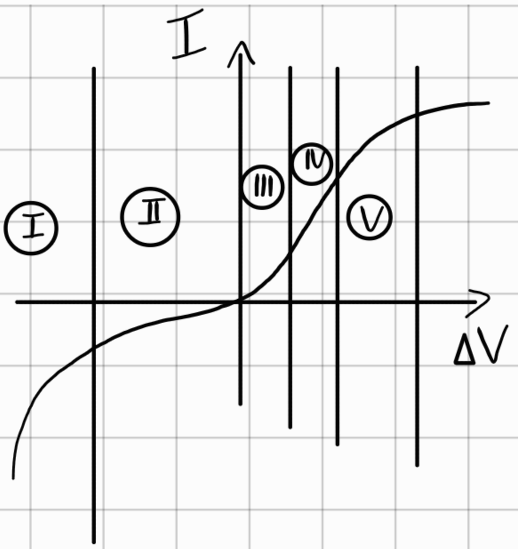
Diodo

Equazione del diodo ideale:

$$I(\Delta V) = I_s\left[\exp\left(\frac{\Delta V}{\eta V_T}\right) - 1\right]$$

con V_T (voltaggio termico) $= \frac{K_B T}{e} \simeq 26\ mV$

Nella realtà:



5 REGIMI DEL DIODO

1) ZENER BREAKDOWN

⋮

5) RESISTIVE

Led

Led: "light emitting diode" ⟶ GIUNZIONE BIPOLARE OTTIMIZZATA PER EMETTERE LUCE (NON POLARIZZ.)

LA GIUNZIONE È POLARIZZATA DIRETTAMENTE ⟹ PASSAGGIO DI CARICHE MINORITARIE E RICOMBINAZIONE

⇓

EMISSIONE DI FOTONI

Fotodiodo

↳ GIUNZIONE POLARIZZATA INVERSAMENTE PER LA MISURA DELL'INTENSITÀ LUMINOSA

LEGGE DEL FOTODIODO:

$$I_L = \eta(\nu)\,\frac{W}{h\nu}\,e$$

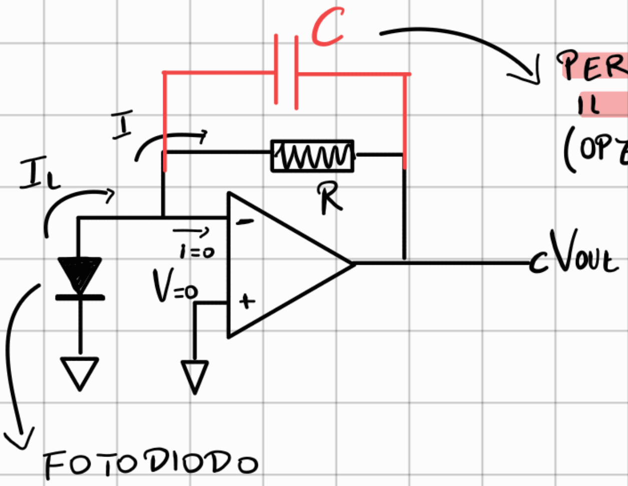
W → POTENZA LUCE INCIDENTE

$h\nu$ → ENERGIA DEL FOTONE

$\eta(\nu)$ → "QUANTUM EFFICIENCY": CI DA IL NUMERO DI COPPIE ELETTR.-LACUNA GENERATE DA UN FOTONE

Amplificatore a transimpedenza

→ Q.K.Q. "CONVERTITORE CORRENTE-TENSIONE"

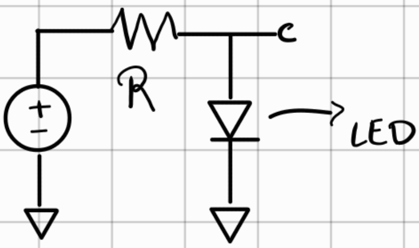


PER STABILIZZARE IL SEGNALE (OPZIONALE)

IMMEDIATO DIMOSTRARE CHE:

$$\boxed{V_{out} = -R I_{PH}}$$

IL SUO GEMELLO È IL "CONVERTITORE TENSIONE-CORRENTE"



$$I_{LED} = \frac{V_{in}}{R}$$

TRANSISTOR A EFFETTO DI CAMPO

PER UNA SEMPLICE SPIEGAZIONE SUI TRANSISTOR A EFFETTO DI CAMPO ANDARE AL SEGUENTE LINK:

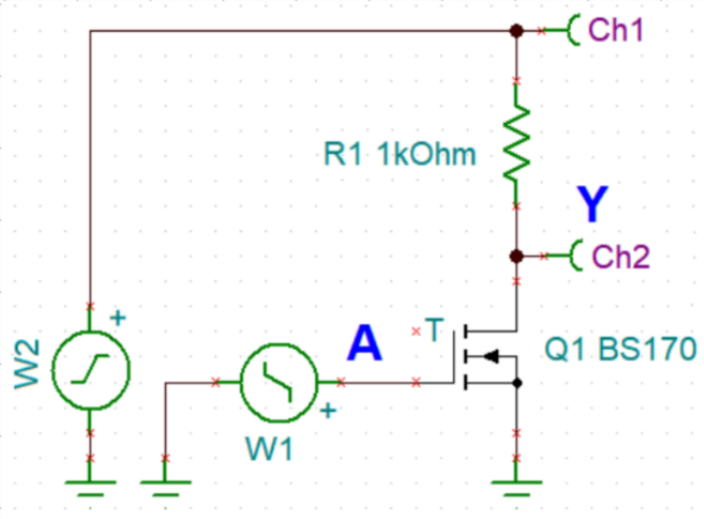
https://www.edutecnica.it/elettronica/jfet/jfet.htm

O CERCA "TRANSISTOR A EFFETTO DI CAMPO" SU EDUTECNICA

DALL'ANALOGICO AL DIGITALE

DIGITALE → VOLTAGGI SEGMENTATI SU LIVELLI DISCRETI ("0" E "1", O "FALSO" E "VERO")

Porta NOT con un mosfet



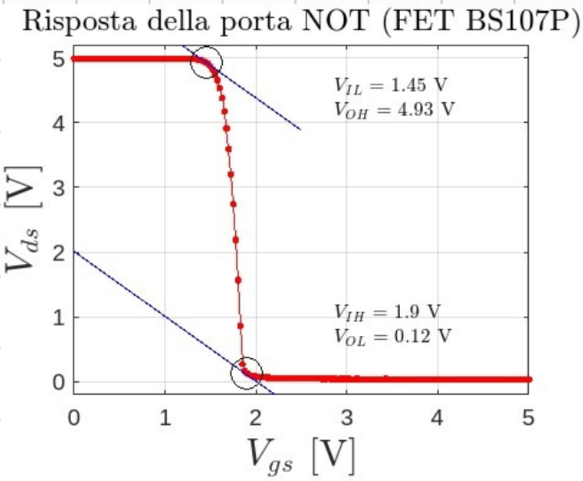
Supponiamo $W_2 = 5V$

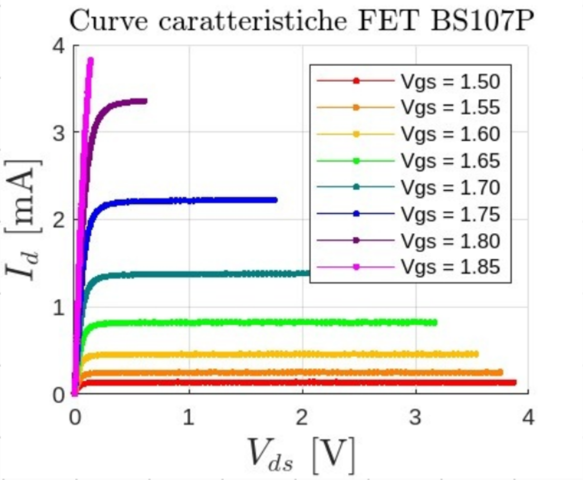
V_{GS} è il voltaggio di controllo: da esso dipende la conduttività del mosfet.

Sia V_{th} il voltaggio di soglia del mosfet:

i) Se $V_{GS} < V_{th}$ il mosfet non è conduttivo
$\Longrightarrow$ Ch2 rimane a livello alto

ii) Se $V_{GS} > V_{th}$ il mosfet diventa molto conduttivo, Ch2 viene praticamente cortocircuitato e registra un voltaggio nullo





- In alto troviamo la curva di risposta della porta NOT costruita in lab.
- In basso troviamo le curve caratteristiche del mosfet, per vari valori del voltaggio di Gate

La corrente di saturazione segue la legge:

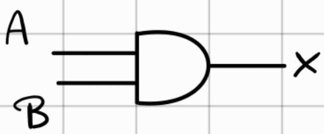
$$I_D \propto (V_{GS} - V_P - V_{DS}/2)\, V_{DS}$$

Un po' di porte logiche

1) Porta NOT: $X = \overline{A}$

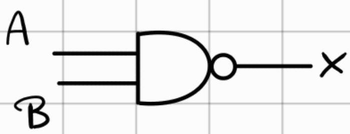
A	X
0	1
1	0

2) Porta AND: $X = A \cdot B$



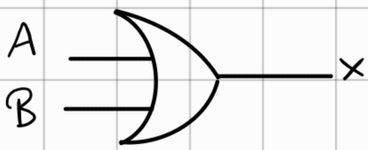
A	B	X
0	0	0
0	1	0
1	0	0
1	1	1

3) Porta NAND: $X = \overline{A \cdot B}$



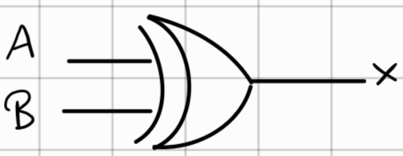
A	B	X
0	0	1
0	1	1
1	0	1
1	1	0

4) Porta OR: $X = A + B$



A	B	X
0	0	0
0	1	1
1	0	1
1	1	1

5) Porta XOR: $X = A \oplus B$



A	B	X
0	0	0
0	1	1
1	0	1
1	1	0

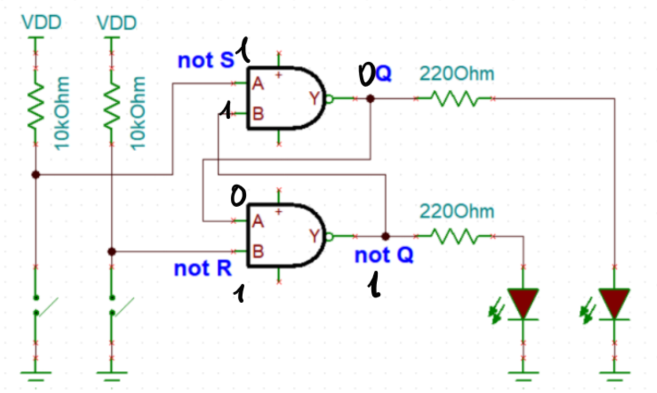
Leggi di De Morgan: $\overline{A \cdot B} = \bar{A} + \bar{B}$

$\overline{A + B} = \bar{A} \cdot \bar{B}$

Espansione di Sheldom: $X = f(A, B, C, \ldots) =$

$A \cdot f(1, B, C, \ldots) + \bar{A} \cdot f(0, B, C, \ldots)$

Latch SR: il punto di partenza per una cella di memoria



IL LATCH SR (MOSTRATO QUI NELLA SUA VERSIONE REALIZZATA IN LABORATORIO) È UN ESEMPIO DI CIRCUITO LOGICO SEQUENZIALE.

1) **CIRCUITI LOGICI COMBINATORI** → LO STATO DELLE USCITE DIPENDE SOLAMENTE DALLO STATO DEGLI INGRESSI NELL'ISTANTE IN CUI FACCIO LA MIA MISURA

2) **CIRCUITI LOGICI SEQUENZIALI** → LO STATO DELLE USCITE DIPENDE NON SOLO DALLO STATO ATTUALE (TEMPO t_m) DEGLI INGRESSI MA ANCHE DALLO STATO PRECEDENTE (TEMPO t_{m-1}) DI INGRESSI/USCITE

→ VA DA SÉ CHE QUESTI CIRCUITI HANNO MEMORIA DEL LORO PASSATO; QUESTO COMPORTAMENTO È OTTENIBILE TRAMITE MECCANISMI DI RETROAZIONE, COME NELL'ESEMPIO DI SOPRA

TORNIAMO AL LATCH SR E MOSTRIAMO LA SUA TABELLA DI VERITÀ:

$\overline{S}$	$\overline{R}$	Q	$\overline{Q}$
0	0	1	1
1	0	0	1
0	1	1	0
1	1	HOLD	

← CONFIGURAZIONE ILLEGALE ☆

← MANTIENE LO STATO PRECEDENTE (MEMORIZZA UN BIT)

- GLI INGRESSI 'S' E 'R' STANNO RISPETTIVAMENTE PER "SET" E "RESET"

☆ ESSENDO Q E $\overline{Q}$ COMPLEMENTARI, LA CONFIGURAZIONE IN CUI $\overline{S}=\overline{R}=0$ NON È PERMESSA, IN QUANTO AVREMMO $Q=\overline{Q}=1$ (ASSURDO)

$\Longrightarrow$ SE PASSASSIMO ALLA CONFIGURAZIONE $\overline{S}=\overline{R}=1$, CHE DOVREBBE MEMORIZZARE LO STATO PRECEDENTE, NON AVREMMO CERTEZZA DELLO STATO DELLE USCITE

$\Longrightarrow$ CI PIACEREBBE AVERE UNA CELLA DI MEMORIA SENZA UNA CONFIGURAZIONE ILLEGALE.

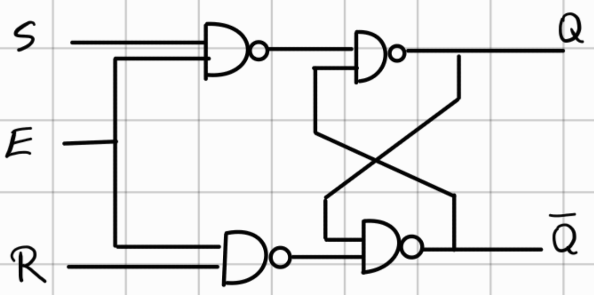
Gated latch

- NEI GATED LATCH LO STATO DELLE USCITE Q E $\overline{Q}$ PUÒ CAMBIARE SOLO SE È ATTIVO UN SEGNALE CHE CHIAMIAMO "ENABLE" (SIMBOLO "E"), CHE APPUNTO ABILITA IL PASSAGGIO DELLE USCITE DA UNO STATO ALL'ALTRO.

DI SEGUITO DEGLI ESEMPI DI VARI "GATED LATCH" CON

RISPETTIVE TABELLE DI VERITÀ.

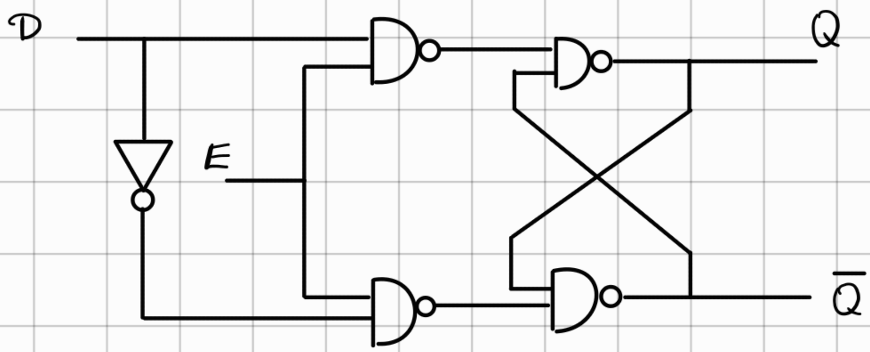
1) Gated-latch SR



E	S	R	Q	$\overline{Q}$
0	/	/	HOLD	
1	1	1	HOLD	
1	0	1	0	1
1	1	0	1	0
1	1	1	1	1

ILLEGALE

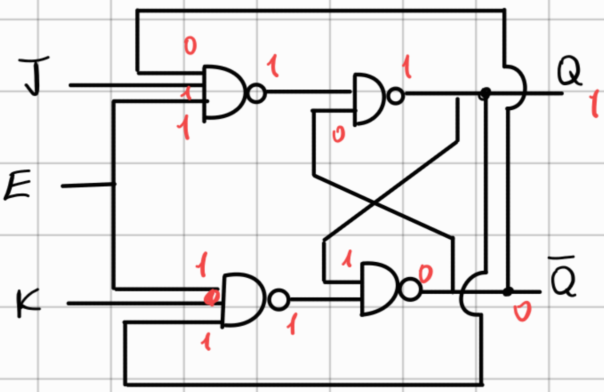
2) Gated-latch D



E	D	Q	$\overline{Q}$
0	/	HOLD	
1	1	1	0
1	0	0	1

N.B: QUESTO LATCH NON HA STATI ILLEGALI

3) Gated-latch JK



E	J	K	Q	$\overline{Q}$
0	/	/	HOLD	
1	0	0	HOLD	
1	1	0	1	0
1	0	1	0	1
1	1	1	TOGGLE	

☆ MANTIENE LO STATO PRECEDENTE $(Q_m = Q_{m-1})$

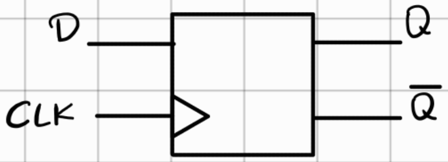
☆ COMMUTA RISPETTO ALLO STATO PRECEDENTE $(Q_m = \overline{Q_{m-1}})$

Flip-flop

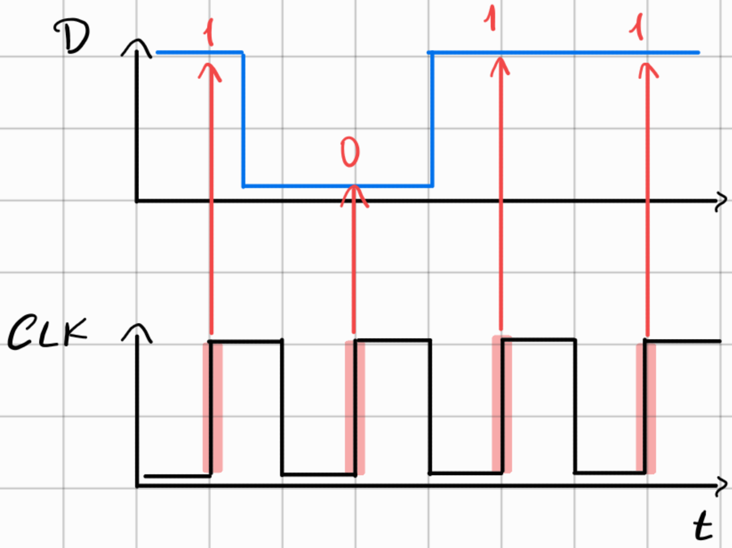
→ I FLIP-FLOP SONO CELLE DI MEMORIA MOLTO SIMILI AI GATED-LATCH: ABBIAMO UN SEGNALE DI CONTROLLO SIMILE A "ENABLE", CHE QUANDO È ATTIVO PERMETTE ALL'USCITA Q DI CAMBIARE STATO

LA DIFFERENZA STA NEL FATTO CHE COME SEGNALE DI CONTROLLO VIENE USATO UN CLOCK, CIOÈ UN SEGNALE AD ONDA QUADRA CON UNA CERTA FREQUENZA.
LO STATO DI Q VIENE CAMBIATO IN CORRISPONDENZA DEL FRONTE DI SALITA DEL CLOCK

esempio: FLIP-FLOP DI TIPO D



CLK	D	Q
0	/	HOLD
1	1	1
1	0	1



IN QUESTO CASO

$$\begin{cases} Q_1 = 1 \\ Q_2 = 0 \\ Q_3 = 1 \\ Q_4 = 1 \\ \vdots \end{cases}$$

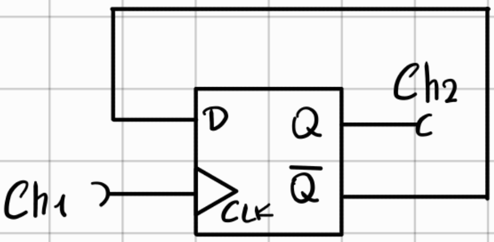
UN ESEMPIO DI APPLICAZIONE DEL FLIP-FLOP DI TIPO D È LA REALIZZAZIONE DI UN DIVISORE DI FREQUENZA

PER SAPERNE DI PIÙ SU LATCH E FLIP-FLOP ANDARE SU:
https://www.edutecnica.it/sistemi/latch/latch.htm

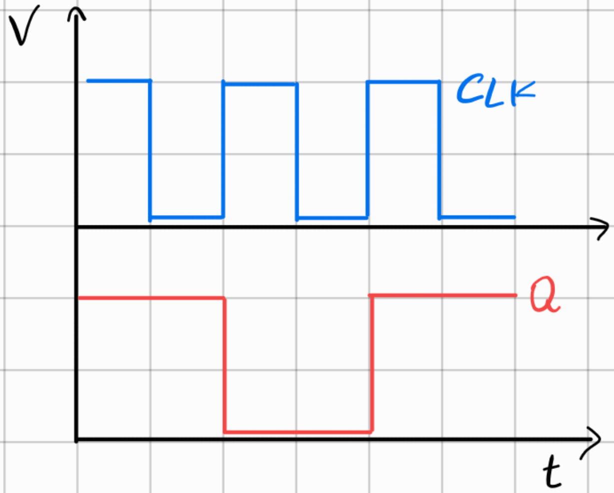
O CERCA "LATCH O FLIP-FLOP DI TIPO SR" SU EDUTECNICA

Divisori di frequenza

1) Divisore f/2

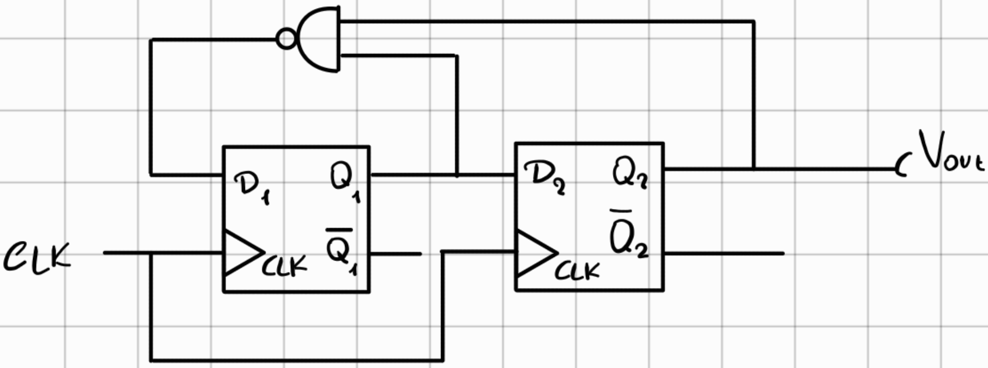


CLK	D	Q	$\overline{Q}$
1	1	1	0
0	HOLD		
1	0	0	1
0	HOLD		
1	1	1	0
0	HOLD		

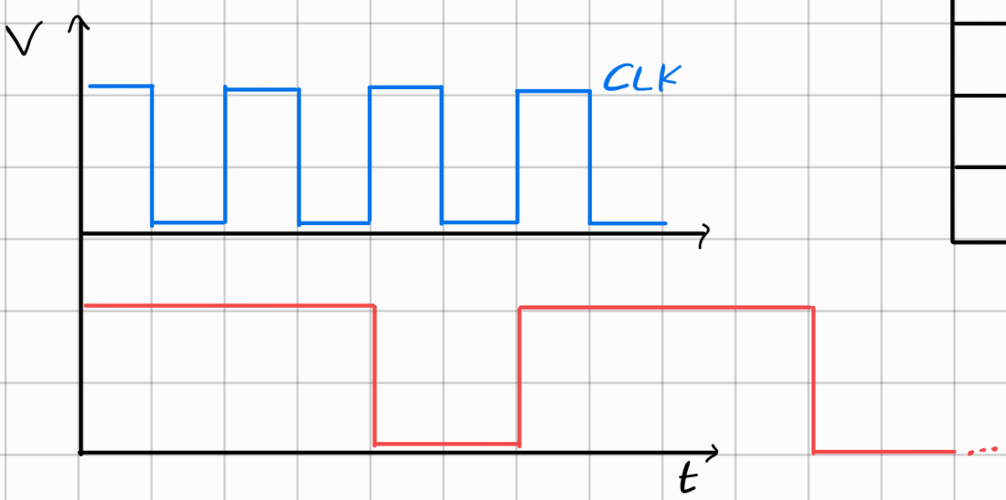


$$f_Q = \frac{f_{CLK}}{2}$$

2) Divisore f/3



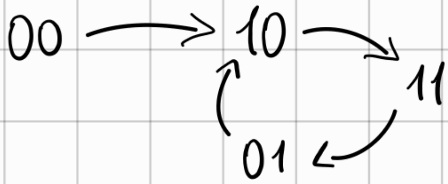
CLOCK	D_1	Q_1	D_2	Q_2
1	1	1	1	1
0	HOLD			
1	0	0	1	1
0	HOLD			
1	1	1	0	0
0	HOLD			
1	1	1	1	1
0	HOLD			



$$f_{V_{out}} = f/3$$

DUTY CYCLE = 66%

Diagramma di stato:



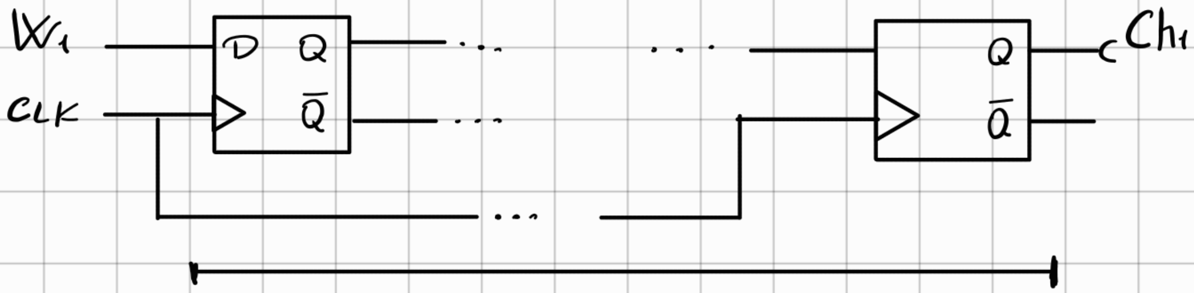
Osservazioni:

1) Il circuito non torna più nello stato 00
2) Se misuro il segnale in uscita da Q_2 misuro 110 $\Longrightarrow$ abbiamo un divisore di frequenza che me la divide per 3 $\Longrightarrow$ il duty-cycle è del 66,6 %

Registro a scorrimento

Per saperne di più andare alla pagina:
(o cerca "Registri a scorrimento" su Edutecnica)
https://www.edutecnica.it/sistemi/registri/registri.htm

- Ritardo nel registro a scorrimento:



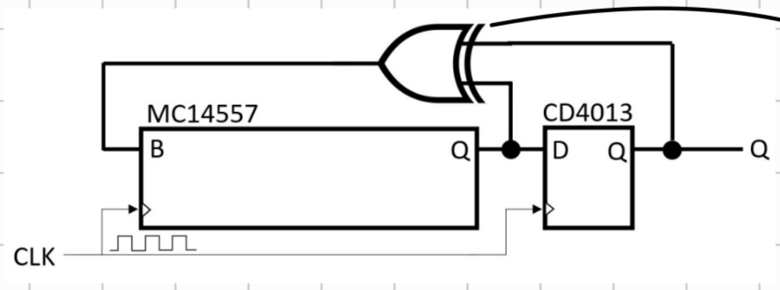
N bit $\Rightarrow$ N flip-flop

Ritardo tra W_1 e Ch_1 = $N \cdot T_{CLK}$

T_{CLK}: Periodo del segnale di clock

N: Numero di bit

Generatore di numeri pseudo-casuali



Porta XOR

Quello mostrato sopra in figura è un esempio di generatore di numeri pseudocasuali.

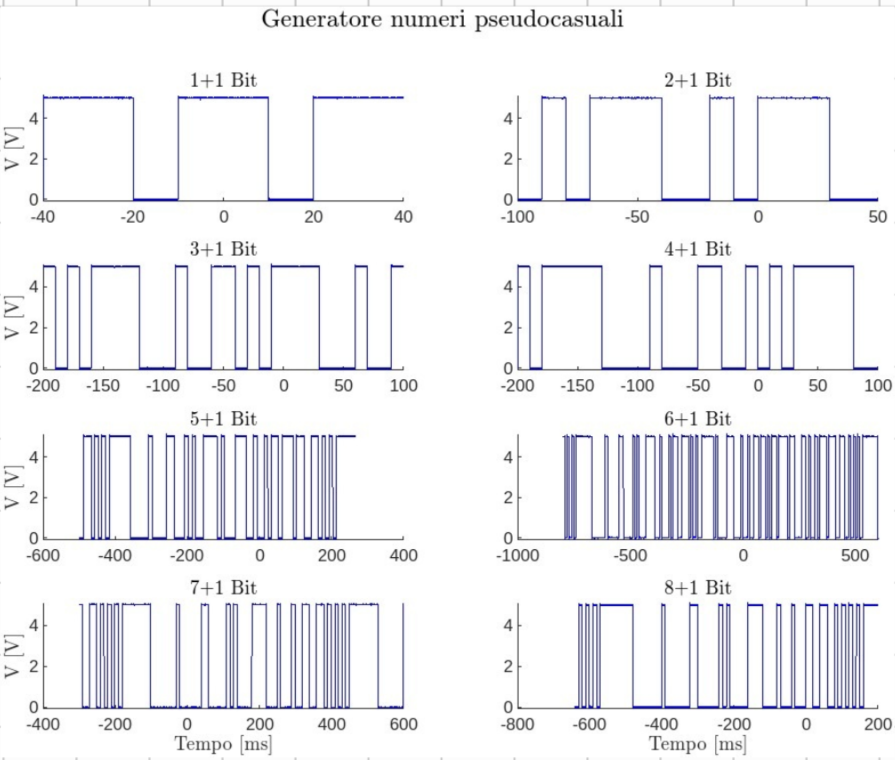
Consiste sostanzialmente in un registro a scorrimento dove l'uscita degli ultimi due flip-flop di tipo D viene mandata in una porta XOR: l'uscita di questo XOR viene poi mandata nell'input del registro.

Come in un normale registro a scorrimento, la memoria viene aggiornata ad ogni fronte di salita del clock

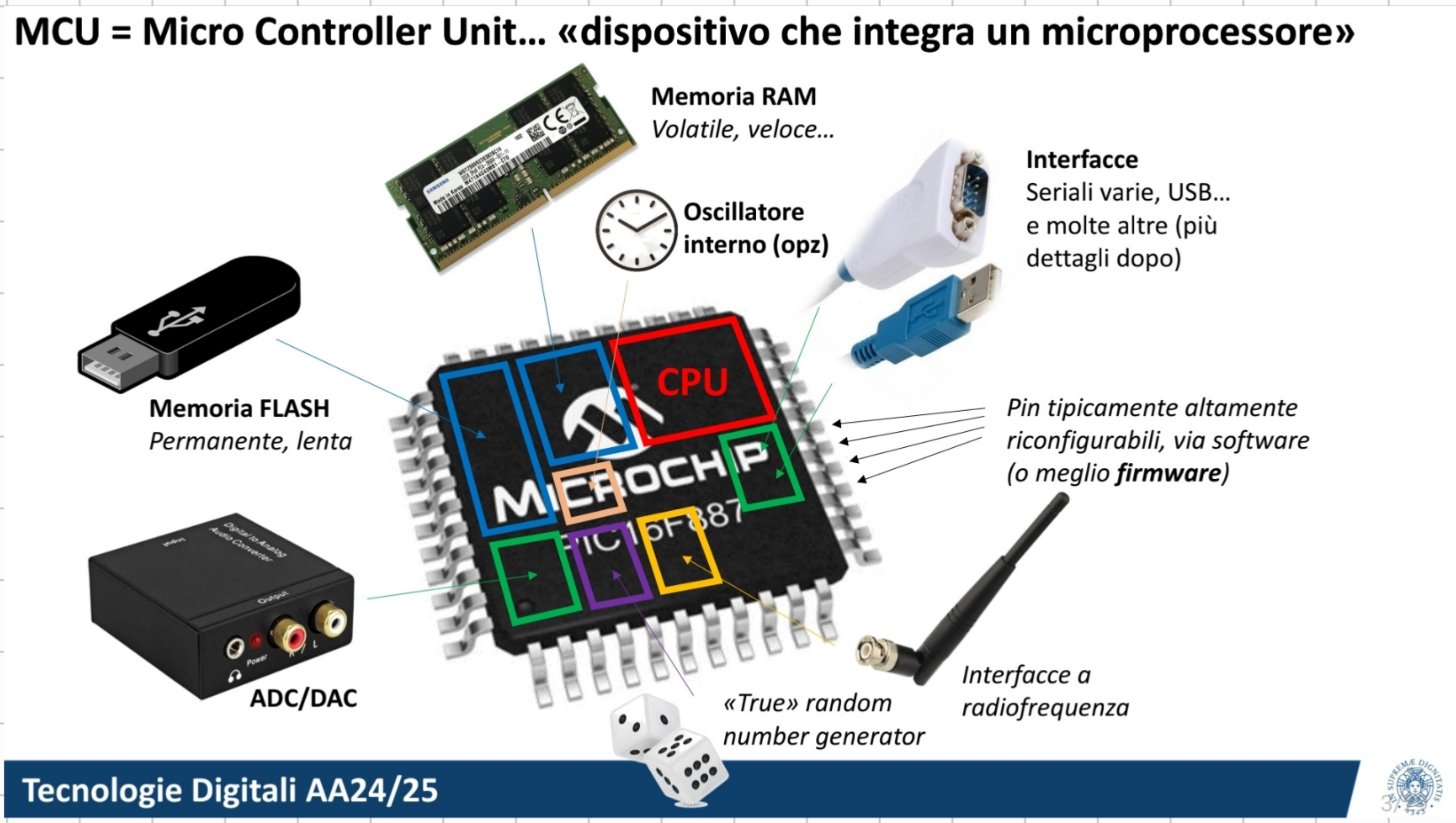
Di seguito la tabella di verità nel caso di un registro composto da 3 bit:

$\boxed{2+1}$:	D_1	D_2	D_3	Y
I	1	1	1	0
II	0	1	1	0
III	0	0	1	1
IV	1	0	0	0
V	0	1	0	1
VI	1	0	1	1
VII	1	1	0	1
	1	1	1	

Di seguito un plot del segnale in uscita dall'ultimo flip-flop, al variare del numero m dei bit del registro;



MICROPROCESSORI E I2C



COME AVVIENE LA COMUNICAZIONE TRA DUE UNITÀ?
(PER ESEMPIO, TRA DUE COMPUTER)

1) PARALLELA / SERIALE

→ PARALLELA: ABBIAMO UN CAVO DEDICATO AD OGNI BIT DA TRASFERIRE

→ SERIALE: I BIT VENGONO TRASFERITI IN SEQUENZA LUNGO UN UNICO CANALE

2) SINCRONA / ASINCRONA

→ SINCRONA: LA TRASMISSIONE DEL DATO VIENE SCANDITA DA UN CLOCK

→ ASINCRONA: L'INFORMAZIONE VIENE ACCOMPAGNATA DA UN BIT DI START E DI STOP

3) FULL/HALF DUPLEX

- FULL DUPLEX: 2 CANALI DI COMUNICAZIONE (esempio: TELEFONO)
- HALF DUPLEX: 1 SOLO CANALE, LE DUE UNITÀ DEVONO ALTERNARSI NELLA COMUNICAZIONE (esempio: WALKIE-TALKIE)

Protocollo I2C

- L'I2C ("INTER INTEGRATED CIRCUIT") È UN SISTEMA DI COMUNICAZIONE SERIALE BIFILARE USATO TRA CIRCUITI INTEGRATI.
TALE SISTEMA È BASATO SULLA COMUNICAZIONE MASTER-SLAVE

- LE DUE INEE DI COMUNICAZIONE SONO:
  - SDA ("SERIAL DATA"), PER I DATI
  - SCL ("SERIAL CLOCK"), PER IL CLOCK

- VA AGGIUNTA INOLTRE LA LINEA DI TERRA ("GND") E QUELLA DI ALIMENTAZIONE ("V_{DD}")

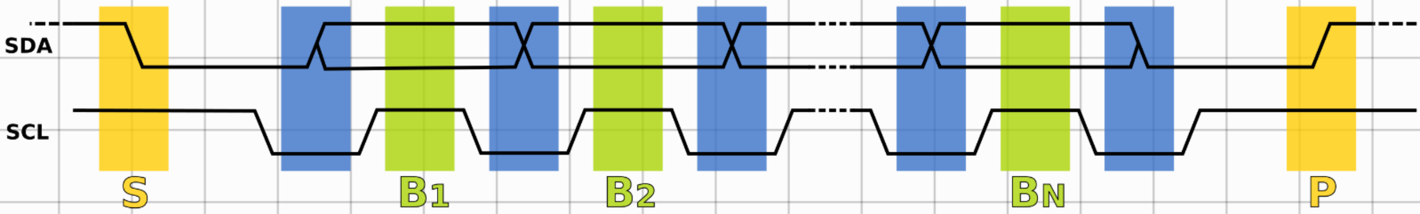
- IL BUS I_2C È COMPOSTO DA 7 BIT DI INDIRIZZO ($2^7 = 128$ INDIRIZZI POSSIBILI) + BIT DI LETTURA/SCRITTURA ("0" PER LA SCRITTURA, "1" PER LA LETTURA)
QUESTO BUS VIENE INVIATO DAL MASTER QUANDO VUOLE COMUNICARE CON UNO SLAVE: SE L'INDIRIZZO INVIATO DAL MASTER È GIUSTO, LO SLAVE RISPONDE CON UN "ACK" (BIT "0") ED È PRONTO A RICEVERE O TRASMETTERE, ALTRIMENTI RISPONDE CON UN "NACK" (BIT "1")

- IL MASTER CONTROLLA IL CLOCK, NEL MENTRE PUÒ INVIARE O RICEVERE DATI DALLO SLAVE. LO SLAVE NON CONTROLLA IL CLOCK MA PUÒ USARLO PER RICEVERE O TRASMETTERE

· LO START (S) È DATO DA UN FRONTE DI DISCESA DI "SDA" MENTRE IL CLOCK È ALTO, LO STOP (P) DA UN FRONTE DI SALITA MENTRE IL CLOCK È ALTO.

LA LETTURA DEL DATO AVVIENE QUANDO IL CLOCK È A LIVELLO ALTO, MENTRE LA SUA MODIFICA AVVIENE QUANDO IL CLOCK È A LIVELLO BASSO

DI SEGUITO UNO SCHEMA DI QUANTO SPIEGATO IN QUESTO PUNTO:



DI SEGUITO UNA SLIDE RIASSUNTIVA SUL PROTOCOLLO I2C, ESTRATTA DA UNA PRESENTAZIONE SUL SENSORE DI UMIDITÀ (AUTORI: ALICE D'AUTILIO E PIETRO PAMPANONI)

PER MAGGIORI INFORMAZIONI ANDARE A:
https://it.m.wikipedia.org/wiki/I%C2%B2C

O CERCA "PROTOCOLLO I2C" SU WIKIPEDIA