

Nome, cognome, matricola

Calcolatori Elettronici (12AGA) – esame del 4.7.2018 - A

Domande a risposta chiusa (è necessario rispondere correttamente ad almeno 6 domande).

Non è possibile consultare alcun tipo di materiale. Si utilizzi esclusivamente il foglio fornito. Tempo: 15 minuti.

1	Si consideri una memoria DRAM composta da 16M parole da 32 bit ciascuna. Quanti sono i suoi segnali di indirizzo e quanti quelli di dato?	Indirizzo	Dato		
2	Quale vantaggio presenta la microprogrammazione verticale rispetto a quella orizzontale?	L'unità di controllo è più veloce		A	
		La memoria di microcodice è più piccola		B	
		Il numero di segnali di controllo gestibili è maggiore		C	
		L'unità di controllo risulta più facile da progettare		D	
3	Quale vantaggio presenta un sommatore basato su carry lookahead rispetto a un sommatore di tipo ripple carry?	Richiede una circuiteria più ridotta		A	
		È più facile da progettare		B	
		Supporta la somma di numeri in floating-point		C	
		È più veloce		D	
4	Si consideri un processore RISC. Quale conseguenza ha un miss nella cache istruzioni?	Lo stadio di execute va in stallo		A	
		Lo stadio di fetch va in stallo		B	
		Lo stadio di decode va in stallo		C	
		Tutti gli stadi vanno in stallo		D	
5	Da che cosa dipende principalmente la frequenza massima di funzionamento di un circuito sequenziale sincrono?	Dal numero di porte logiche che compongono la logica combinatoria		A	
		Dal numero di flip flop esistenti nel circuito		B	
		Dal ritardo della logica combinatoria		C	
		Dal numero di ingressi e uscite della logica combinatoria		D	
6	Si consideri un circuito sequenziale sincrono con le seguenti caratteristiche <ul style="list-style-type: none"> • 56 ingressi • 38 uscite • diagramma degli stati composto da 610 vertici. Qual è il minimo numero di flip flop necessari per implementare tale circuito?				
7	Si confronti il meccanismo del polling con quello delle richieste indipendenti per l'arbitraggio del bus. Quale delle affermazioni a fianco è vera?	Il polling richiede un numero di segnali di arbitraggio minori		A	
		Il polling permette di eseguire l'arbitraggio in un tempo minore		B	
		Il polling permette più facilmente di modificare le priorità dei dispositivi		C	
		Il polling permette di collegare un numero superiore di dispositivi		D	

8	Si considerino le seguenti istruzioni MOV AX, 52 AND AX, BX SUB VAR, 3518 ADD AX, VAR Quale tra di esse avrà il codice macchina composto dal numero massimo di byte, assumendo che VAR sia una variabile in memoria?	MOV AX, 52	A	
		AND AX, BX	B	
		SUB VAR, 3518	C	
		ADD AX, VAR	D	
9	Si scriva un frammento di codice in Assembler x86 che lavori su una matrice 6×6 di valori interi con segno su 16 bit memorizzata per righe in un vettore VETT e scriva in DX il valore più piccolo tra quelli della terza riga.			
10	Si consideri un sistema composto da <ul style="list-style-type: none"> • Un 8255, la cui porta A è configurata in ingresso in modo 1 • Un 8259; il segnale INTRA proveniente dall'8255 è connesso al segnale IR6 • Un 8086. Assumendo che la ICW2 inviata all'8259 contenga il valore 01000000, quale codice viene messo dall'8259 sul data bus quando la periferica connessa alla porta A dell'8255 richiede di essere servita?			

Risposte corrette

1	2	3	4	5	6	7	8	9	10
24, 32	B	D	B			A	C		70

Domanda 9 (esempio di soluzione)

```
LEA    SI, VETT
ADD    SI, 24
MOV    DX, 07FFFh
MOV    CX, 6
LAB:   CMP [SI], DX
JGE     DOPO
        MOV DX, [SI]
DOPO:  ADD    SI, 2
LOOP   LAB
```

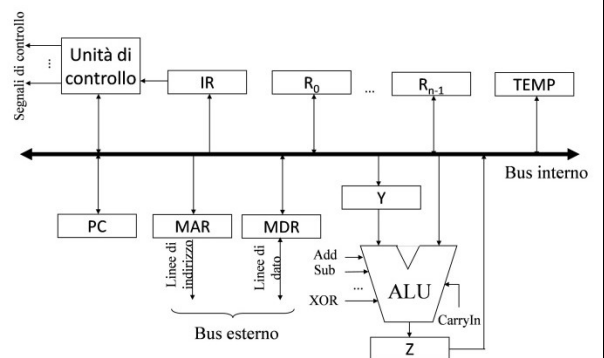
Nome, cognome, matricola

Domande a risposta aperta (sino a 5 punti per ogni domanda) – Non è possibile consultare alcun materiale -
Tempo: 40 minuti.

11	<p>Si progetti il circuito combinatorio minimo avente 4 ingressi $a0, a1, b0, b1$ e una uscita u che esegue il confronto tra i due valori A e B (in binario senza segno su 2 bit ciascuno) rappresentati sugli ingressi $a0, a1$ e $b0, b1$, rispettivamente. Il valore di u è 1 se e solo se $A > B$.</p>
12	<p>Con riferimento alle memorie RAM, si proceda come segue</p> <ol style="list-style-type: none">1. Si disegni la cella elementare di una memoria DRAM e se ne illustri il funzionamento2. Si disegni la cella elementare di una memoria SRAM e se ne illustri il funzionamento3. Si elenchino i vantaggi e svantaggi relativi delle due tipologie di memoria.

13	<p>Si consideri un sistema a processore che include</p> <ul style="list-style-type: none"> • una memoria di 2Kbyte • una cache direct-mapped composta da 8 linee da 16 byte ciascuna. <p>Si determini il numero del blocco presente in ciascuna linea della cache al termine della sequenza di accessi in memoria composta dall'accesso ai seguenti blocchi (nell'ordine): 5, 70, 120, 121, 122, 120, 101, 100, 99, 98, 30, 31, 32, 28, 40, 41, 42.</p>
----	---

14	<p>Si consideri il processore la cui architettura interna è riportata in figura. Si elenchino le microistruzioni corrispondenti all'esecuzione (senza fetch) dell'istruzione <code>ADD R1, [R2], 19</code>, che somma 19 al contenuto della cella di memoria il cui indirizzo è contenuto in R2, e scrive il risultato in R1.</p>
----	---



Nome, cognome, matricola.....

Esercizio di programmazione

Sino a 12 punti. È possibile consultare solamente l'Instruction Set Intel fornito. Tempo: 60 minuti

La distanza di Hamming tra due stringhe di ugual lunghezza è pari al numero di posizioni nelle quali i simboli corrispondenti sono diversi. In altri termini, la distanza di Hamming misura il numero di sostituzioni necessarie per convertire una stringa nell'altra. Ad esempio, si consideri la distanza di Hamming binaria tra i seguenti due interi:

11011101
11001001

Il risultato in questo caso è 2.

Si scriva una procedura `hamming` in linguaggio Assembler 8086 che calcoli la distanza di Hamming binaria tra gli elementi di indice corrispondente di due vettori di *byte* di lunghezza `DIM` (dichiarato come costante), e salvi il risultato in un terzo vettore.

Esempio (valori in decimale e binario):

vet1	vet2	ris
56 (0011 1000)	1 (0000 0001)	4
12 (0000 1100)	0 (0000 0000)	2
98 (0110 0010)	245 (1111 0101)	5
129 (1000 0001)	129 (1000 0001)	0
58 (0011 1010)	12 (0000 1100)	4

La procedura riceve tramite *stack* l'indirizzo dei due vettori di dati e del vettore risultato. Di seguito un esempio di programma chiamante.

```
DIM EQU 5

.model small
.stack
.data
vet1 db 56, 12, 98, 129, 58
vet2 db 1, 0, 245, 129, 12
ris db DIM dup (?)

.code
.startup
...
LEA AX, vet1
PUSH AX
LEA AX, vet2
PUSH AX
LEA AX, ris
PUSH AX
CALL hamming
ADD SP, 6
...
.exit
```