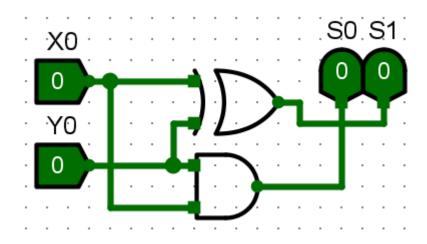
Marcos Ani Cury Vinagre Silva - 684903 / Terceiro Período Relatório 2 de Arquitetura de Computador 2

Meia Soma



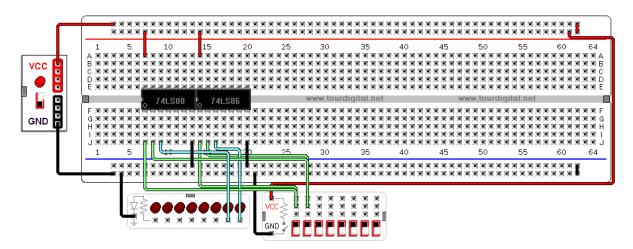


Tabela Verdade

X0	Y0	S0	S1
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

Pergunta 1: Caso você retire uma das entradas ele ira considerar a entrada como 0 ou desligado

Somador Completo

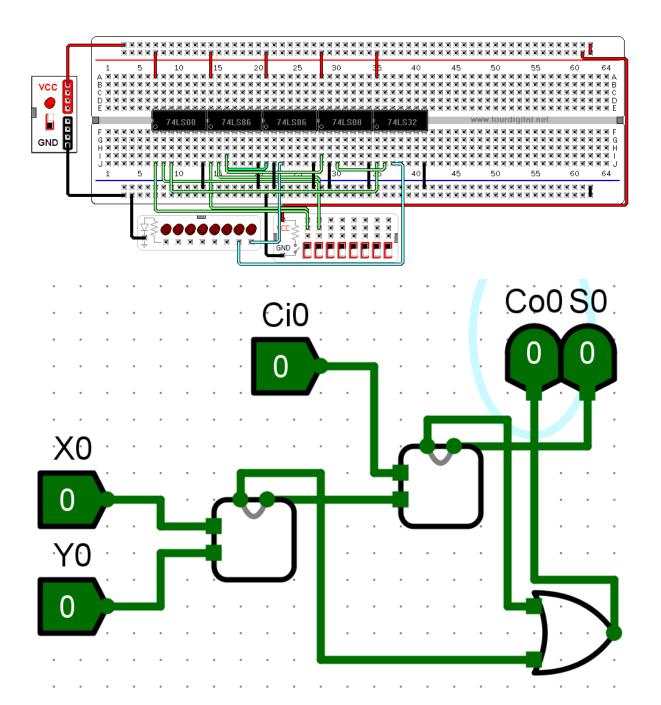
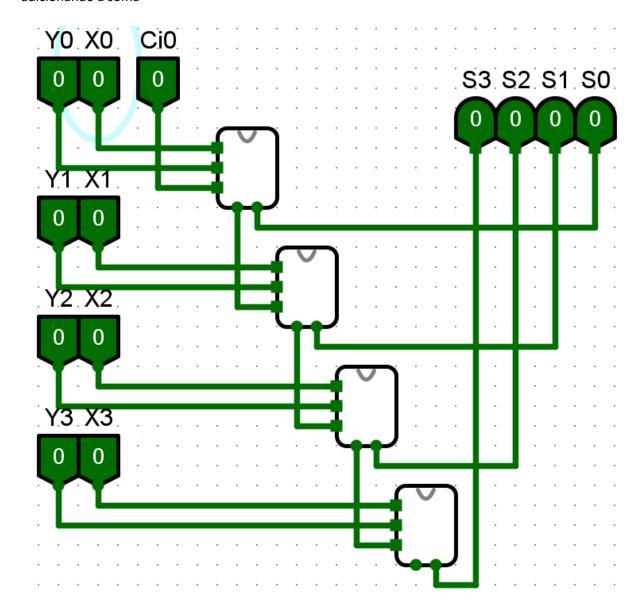


Tabela Verdade

CiO	X0	Y0	CoO	S0
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

Somador 4 bits

O somador de 4 bits basicamente utiliza 4 somadores de 1 bit e vai pegando a "sobra" do anterior e adicionando a soma



Pergunta 1: 0 pois ao não ter energia do zero

Pergunta 2: O problema principal é que ao fazer 2 meias somas isso causa um delay entre completar a segunda meia soma e a saída da primeira, podendo causar problemas pois pode não sair o mesmo resultado esperado

Pergunta 3: Uma soma gasta 50ns e 4 bits como são 4 somas gasta 200ns

Pergunta 4: Seria um somador com 32 saídas

Pergunta 5: 1600ns

Pergunta 6: se ao invés de fazer 2 meias somas, ao simplificar usar o mesmo número de portas lógicas deve tornar mais rápido a soma