

Arquitectura de Computadores

Control microprogramado

Práctica 2

2º Curso – Graduado en Ingeniería Informática



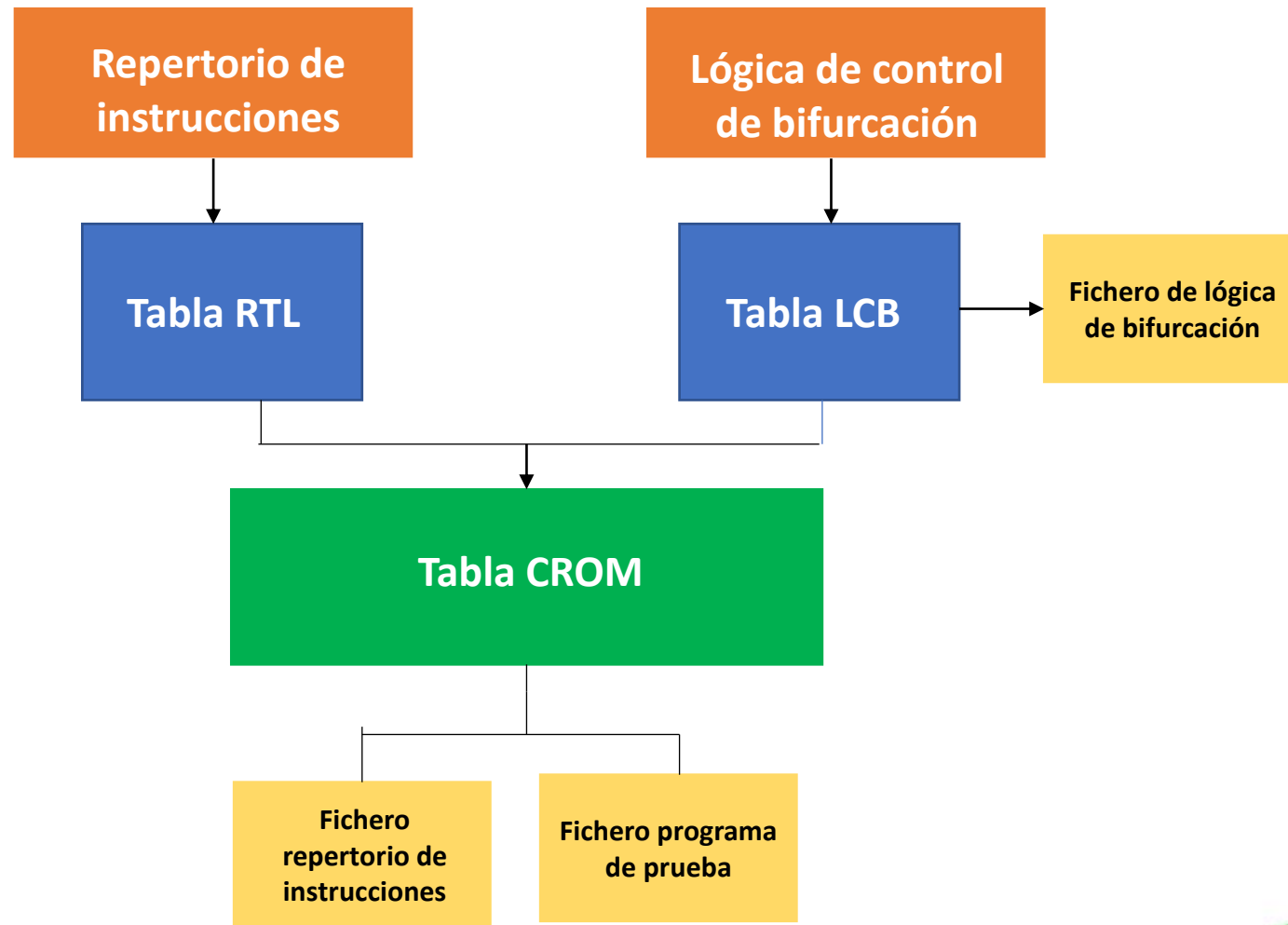


Control microprogramado

● **Es una de las técnicas de diseño de la Unidad de Control junto a la del control cableado**

- 1 Se desarrolla mediante la utilización de una ROM de control.
- 2 Es muy fácil de diseñar
- 3 Es muy flexible y fácil de analizar
- 4 Es costosa en circuitería (ROM, Registros y L.C.) y es más lenta

Elementos esenciales para la creación de nuevas instrucciones en control microprogramado en SiCoMe



Repertorio de instrucciones

Tabla RTL

- **FETCH** (ciclo de búsqueda)
- **HALT**
- **LDA m**: Carga en el acumulador el contenido de la posición de memoria m
- **INSTRUCCIÓN ONES m**: Cuenta el numero de unos en el acumulador y lo almacena en la posición de memoria m.

Instrucción ONES (Versión 1) – Tabla RTL

CICLO	MICROOPERACIONES	SIGUIENTE
ADDR(ONES)+0	0→QR; 16→SC	Incremento
ADDR(ONES)+1	QR→GPR	Incremento
ADDR(ONES)+2	ROL F,Acc; SC-1→SC	Incremento
ADDR(ONES)+3	GPR+1→GPR (si F=1)	Incremento
ADDR(ONES)+4		Si <u>Zsc</u> =0 bifurca a ADDR(ONES)+2 Si <u>Zsc</u> =1 Incrementa
ADDR(ONES)+5	ROL F,Acc; GPR→M	Bifurca a ADDR(FETCH)

Tabla LCB (Lógica de control de bifurcación)

Bifurcación y control				Bit de estado															
B ₃	B ₂	B ₁	B ₀	F	Z _b	Z _a	Z _{ac}	Z _{sc}	X	Q _n	Q _{n1}	A _c	Q _s	B ₂	N	I	B	R	E
0	0	0	0	X	X	X	X	X	X	X	X	X	X	X	X	0	0	0	0
0	0	0	1	X	X	X	X	X	X	X	X	X	X	X	X	1	0	0	1
0	0	1	0	X	X	X	X	X	X	X	X	X	X	X	X	0	1	0	1
0	0	1	1	X	X	X	X	X	X	X	X	X	X	X	X	0	0	1	1
0	1	0	0	0	X	X	X	X	X	X	X	X	X	X	X	1	0	0	0
0	1	0	0	1	X	X	X	X	X	X	X	X	X	X	X	1	0	0	1
0	1	0	1	X	X	X	X	0	X	X	X	X	X	X	X	0	1	0	1
0	1	0	1	X	X	X	X	1	X	X	X	X	X	X	X	1	0	0	1

FETCH

Ciclo de búsqueda		
Ciclo de reloj	Microoperación	Explicación
1	PC→MAR	Transmitir la posición de la instrucción desde el PC al MAR
2	M→GPR PC+1→PC	Transmitir la palabra direccionada al GPR; incrementar el PC
3	GPR(OP)→OPR	Transmitir la parte operación de la instrucción al OPR

I: Incremento
B: Bifurcación
R: Carga
E: Enable (Habilitación)

Tabla LCB

B ₃	B ₂	B ₁	B ₀	F	<u>Z_b</u>	Z _a	<u>Z_{ac}</u>	<u>Z_{sc}</u>	X	<u>Q_n</u>	Q _{nl}	A _s	<u>Q_s</u>	<u>B_s</u>	N	I	B	R	E
0	0	0	0	X	X	X	X	X	X	X	X	X	X	X	X	0	0	0	0
0	0	0	1	X	X	X	X	X	X	X	X	X	X	X	X	1	0	0	1
0	0	1	0	X	X	X	X	X	X	X	X	X	X	X	X	0	1	0	1
0	0	1	1	X	X	X	X	X	X	X	X	X	X	X	X	0	0	1	1

B3	B2	B1	B0	I	B	R	E
0	0	0	0	0	0	0	0
0	0	0	1	1	0	0	1
0	0	1	0	0	1	0	1
0	0	1	1	0	0	1	1

Tabla LCB – Instrucción ONES

CICLO	MICROOPERACIONES	SIGUIENTE
ADDR(ONES)+0	0→QR; 16→SC	Incremento
ADDR(ONES)+1	QR→GPR	Incremento
ADDR(ONES)+2	ROL F,Acc; SC-1→SC	Incremento
ADDR(ONES)+3	GPR+1→GPR (si F=1)	Incremento
ADDR(ONES)+4		Si $Z_{sc}=0$ bifurca a ADDR(ONES)+2 Si $Z_{sc}=1$ Incrementa
ADDR(ONES)+5	ROL F,Acc; GPR→M	Bifurca a ADDR(FETCH)

B ₃	B ₂	B ₁	B ₀	F	Z _{1h}	Z _a	Z _{sc}	Z _{sc}	X	Q ₀	Q ₀₁	A _s	Q ₂	B ₂	N	I	B	R	E
0	0	0	0	X	X	X	X	X	X	X	X	X	X	X	X	0	0	0	0
0	0	0	1	X	X	X	X	X	X	X	X	X	X	X	X	1	0	0	1
0	0	1	0	X	X	X	X	X	X	X	X	X	X	X	X	0	1	0	1
0	0	1	1	X	X	X	X	X	X	X	X	X	X	X	X	0	0	1	1
0	1	0	0	0	X	X	X	X	X	X	X	X	X	X	X	1	0	0	0
0	1	0	0	1	X	X	X	X	X	X	X	X	X	X	X	1	0	0	1
0	1	0	1	X	X	X	X	0	X	X	X	X	X	X	X	0	1	0	1
0	1	0	1	X	X	X	X	1	X	X	X	X	X	X	X	1	0	0	1

Diseño de instrucciones – Tabla CROM

Ciclo	MAR		OPRY MEM		SR, PC Y SC			ALU					GPR			BIFURCACION Y CONTROL				DIRECCIONES Y DATOS DE CARGA DEL CONTADOR SC												Codificación Hexadecimal	
	S15	S14	S13	S12	S11	S10	S9	S8	S7	S6	S5	S4	S3	S2	S1	S0	B3	B2	B1	B0	M7	M6	M5	M4	M3	M2	M1	M0					
FETCH																																	
0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	PC→MAR	4000100	
1	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	1	0	0	0	1	0	0	0	0	0	0	0	0	0	0	M→GPR PC+1→PC	0201100	
2	1	0	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	0	0	0	0	0	0	0	0	0	0	GPR(OP)→OPR GPR(AD)→MAR	B000300	
HALI																																	
3	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0		0000000	
LDA																																	
4	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	1	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0→Acc M→GPR	0009100	
5	0	0	0	0	0	0	0	0	0	0	1	0	1	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	GPR+Acc→Acc	0028200	
ONES																																	
6	0	0	0	0	1	0	1	0	0	1	0	0	0	0	0	0	0	0	0	1	0	0	0	1	0	0	0	0	0	0	0→QR 16(Dac)→SC	0A40110	
7	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	0	0	0	1	0	0	0	0	0	0	0	0	0	0	QR→GPR	0005100	
8	0	0	0	0	1	1	0	0	0	0	1	1	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	ROL F,Acc SC-1→SC	0C30100	
9	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	GPR+1→GPR (si F=1)	0004400	
A	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	0	0	0	0	1	0	0	0	0	0		0000508	
B	0	0	0	1	0	0	0	0	0	0	1	1	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	ROL F,Acc GPR→M	1030200	

Anexo P2

Tabla LCB

Carga de rutina
Bifurcación

16 bits

Hoja de microprogramación

Ciclo	MAR		OPRY MEM		SR, PC Y SC			ALU					GPR			BIFURCACION Y CONTROL				DIRECCIONES Y DATOS DE CARGA DEL CONTADOR SC								Codificación Hexadecimal		
	S15	S14	S13	S12	S11	S10	S9	S8	S7	S6	S5	S4	S3	S2	S1	S0	B3	B2	B1	B0	M7	M6	M5	M4	M3	M2	M1			M0
FETCH																														
0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	PC→MAR	4000100
1	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	1	0	0	0	1	0	0	0	0	0	0	0	0	M→GPR PC+1→PC	0201100
2	1	0	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	0	0	0	0	0	0	0	0	GPR(OP)→OPR GPR(AD)→MAR	B000300
HALT																														
3	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0		0000000
LDA																														
4	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	1	0	0	0	1	0	0	0	0	0	0	0	0	0→Acc M→GPR	0009100
5	0	0	0	0	0	0	0	0	0	0	0	1	0	1	0	0	0	0	1	0	0	0	0	0	0	0	0	0	GPR+Acc→Acc	0028200
ONES																														
6	0	0	0	0	1	0	1	0	0	1	0	0	0	0	0	0	0	0	0	1	0	0	0	1	0	0	0	0	0→QR 16(Dec)→SC	0A40110
7	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	0	0	0	1	0	0	0	0	0	0	0	0	QR→GPR	0005100
8	0	0	0	0	1	1	0	0	0	0	1	1	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	ROL F,Acc SC-1→SC	0C30100
9	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	1	0	0	0	0	0	0	0	0	0	0	GPR+1→GPR (si F=1)	0004400
A	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	0	0	0	0	1	0	0	0		0000000
B	0	0	0	1	0	0	0	0	0	0	1	1	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	ROL F,Acc GPR→M	1030200
100																														



Implementación

Repertorio

```
$
CB 4000100
CB 201100
CB B000300
$
HALT false 0
LDA true 0009100 0028200
ONES true 0A40110 0005100 0C30100 0004400
0000508 1030200
```

Programa

```
0 1C75
@
10
@
LDA 0
ONES 1
HALT
```

Implementación

Lógica de control de bifurcación

B3	B2	B1	B0	F	Zb	Za	Zac	Zsc	X	Qn	Qn1	As	Qs	Bs	N	I	B	R	E		
0	0	0	0	X	X	X	X	X	X	X	0	0	0	0	X	X	X	0	0	0	0
0	0	0	1	X	X	X	X	X	X	X	1	0	0	1	X	X	X	1	0	0	1
0	0	1	0	X	X	X	X	X	X	X	0	1	0	1	X	X	X	0	1	0	1
0	0	1	1	X	X	X	X	X	X	X	0	0	1	1	X	X	X	0	0	1	1
0	1	0	0	0	X	X	X	X	X	X	1	0	0	0	X	X	X	1	0	0	0
0	1	0	0	1	X	X	X	X	X	X	1	0	0	1	X	X	X	1	0	0	1
0	1	0	1	X	X	X	X	0	X	X	0	1	0	1	X	X	X	0	1	0	1
0	1	0	1	X	X	X	X	1	X	X	1	0	0	1	X	X	X	1	0	0	1

Se puede elaborar:

- En un fichero de texto plano
- Directamente en SICOME



— □ ×

.
0

[illegible][illegible]

Cargar
Eliminar

☐ (I) Incremento
☐ (B) Bifurcacion
☐ (R) Carga Rutina
☐ (E) Enable

Desconectado

Instruccion ONES (versión 2)- Tabla RTL

CICLO	MICROOPERACIONES	SIGUIENTE
ADDR(ONES)+0	0→QR; 16→SC	Incremento
ADDR(ONES)+1	QR→GPR	Incremento
ADDR(ONES)+2	ROL F, <u>Acc</u> ; SC-1→SC	Incremento
ADDR(ONES)+3	GPR+1→GPR (si F=1)	Si <u>Zsc</u> =0 bifurca a ADDR(ONES)+2 Si <u>Zsc</u> =1 Incrementa
ADDR(ONES)+4	ROL F, <u>Acc</u> ; GPR→M	Bifurca a ADDR(FETCH)

B ₃	B ₂	B ₁	B ₀	F	<u>Z_b</u>	Z _s	<u>Z_{ac}</u>	<u>Z_{sc}</u>	X	<u>Q_s</u>	Q _{s1}	A _s	<u>Q_s</u>	<u>B_s</u>	N	I	B	R	E
0	0	0	0	X	X	X	X	X	X	X	X	X	X	X	X	0	0	0	0
0	0	0	1	X	X	X	X	X	X	X	X	X	X	X	X	1	0	0	1
0	0	1	0	X	X	X	X	X	X	X	X	X	X	X	X	0	1	0	1
0	0	1	1	X	X	X	X	X	X	X	X	X	X	X	X	0	0	1	1
0	1	0	0	0	X	X	X	0	X	X	X	X	X	X	X	0	1	0	0
0	1	0	0	0	X	X	X	1	X	X	X	X	X	X	X	1	0	0	0
0	1	0	0	1	X	X	X	0	X	X	X	X	X	X	X	0	1	0	1
0	1	0	0	1	X	X	X	1	X	X	X	X	X	X	X	1	0	0	1

Ciclo	MAR		OPRY MEM		SR, PC Y SC			ALU						GPR			BIFURCACIÓN Y CONTROL				DIRECCIONES Y DATOS DE CARGA DEL CONTADOR SC										Codificación <u>Hexadecimal</u>	
	S15	S14	S13	S12	S11	S10	S9	S8	S7	S6	S5	S4	S3	S2	S1	S0	B3	B2	B1	B0	M7	M6	M5	M4	M3	M2	M1	M0				
FETCH																																
0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	PC→MAR	4000100		
1	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	1	0	0	0	1	0	0	0	0	0	0	0	0	M→GPR PC+1→PC	0201100		
2	1	0	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	0	0	0	0	0	0	0	0	GPR(OP) →OPR GPR(AD) →MAR	B000300		
HALT																																
3	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0		0000000			
LDA																																
4	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	1	0	0	0	1	0	0	0	0	0	0	0	0	0→Acc M→GPR	0009100		
5	0	0	0	0	0	0	0	0	0	0	1	0	1	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	GPR+Acc→Acc	0028200		
ONES																																
6	0	0	0	0	1	0	1	0	0	1	0	0	0	0	0	0	0	0	0	1	0	0	0	1	0	0	0	0	0→QR 16 (Dec)→SC	0A40110		
7	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	0	0	0	1	0	0	0	0	0	0	0	0	QR→GPR	0005100		
8	0	0	0	0	1	1	0	0	0	0	1	1	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	ROL F, Acc SC-1→SC	0C30100		
9	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	1	0	0	0	0	0	0	1	0	0	0	GPR+1→GPR (si F=1)	0004408		
A	0	0	0	1	0	0	0	0	0	0	1	1	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	ROL F, Acc GPR→M	1030200		