

---

## **SiCoMe 2.0**

# **Creación de nuevas instrucciones en control cableado**

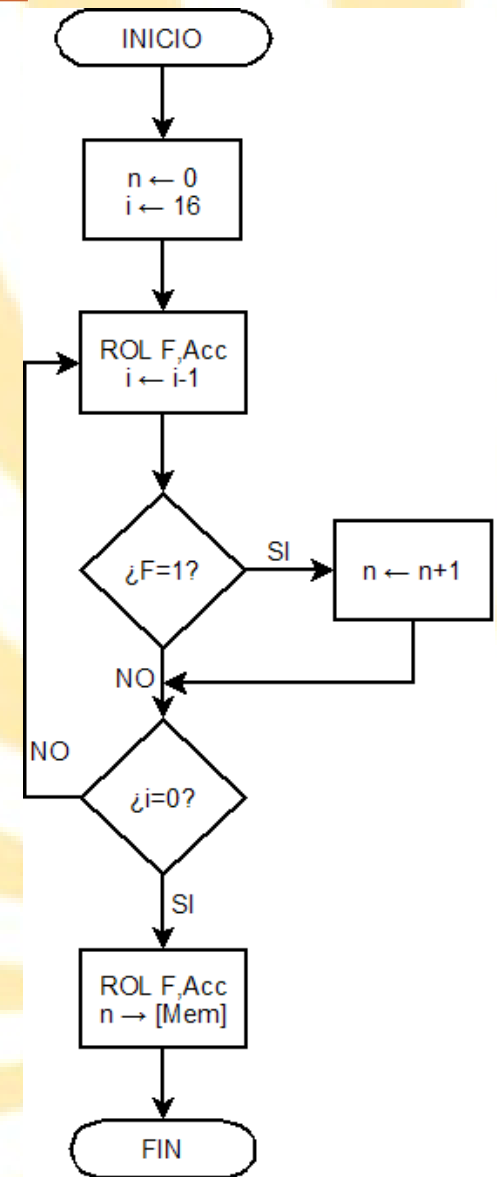
**Edmundo Sáez Peña (edmundo@uco.es)**

---

# Introducción

- Instrucciones a implementar
  - FETCH (ciclo de búsqueda)
  - LDA m (q1)
    - Carga en el acumulador el contenido de la posición de memoria m
  - ONES m (q2)
    - Cuenta el número de unos en el acumulador y lo almacena en la posición de memoria m

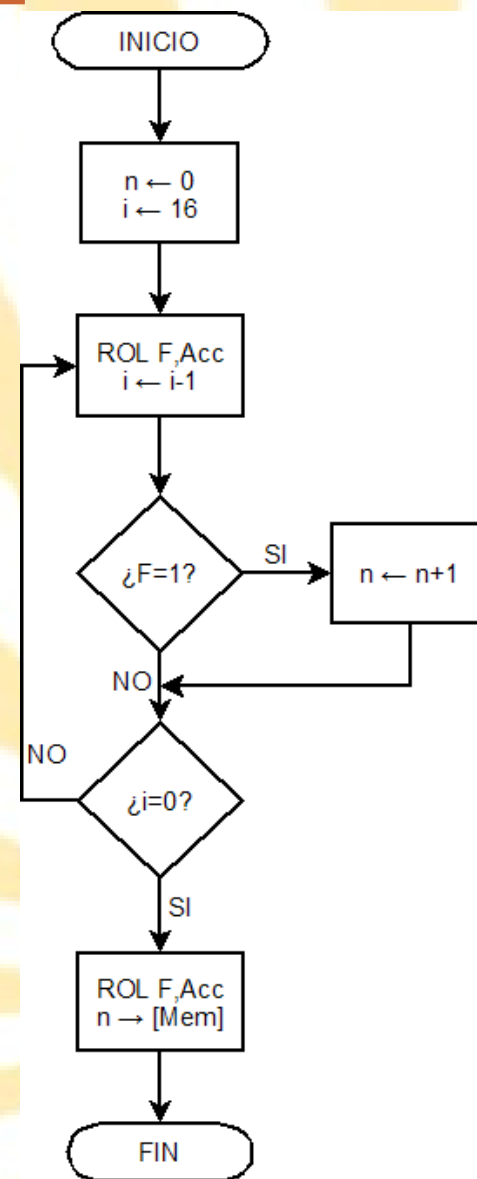
## Diagrama de flujo de ONES



# Diseño de las instrucciones

Tabla RTL

CONDICIONES	MICROOPERACIONES	SIGUIENTE
<b>FETCH</b>		
$t_0$	$PC \rightarrow MAR$	$SR+1 \rightarrow SR$
$t_1$	$PC+1 \rightarrow PC; M \rightarrow GPR$	$SR+1 \rightarrow SR$
$t_2$	$GPR(OP) \rightarrow OPR;$ $GPR(AD) \rightarrow MAR$	$SR+1 \rightarrow SR$
<b>LDA</b>		
$q_1 \cdot t_3$	$0 \rightarrow ACC; M \rightarrow GPR$	$SR+1 \rightarrow SR$
$q_1 \cdot t_4$	$GPR+ACC \rightarrow ACC$	$0 \rightarrow SR$
<b>ONES</b>		
$q_2 \cdot t_3$	$0 \rightarrow QR; 16 \rightarrow SC$	$SR+1 \rightarrow SR$
$q_2 \cdot t_4$	$QR \rightarrow GPR$	$SR+1 \rightarrow SR$
$q_2 \cdot t_5$	$ROL F, Acc; SC-1 \rightarrow SC$	$SR+1 \rightarrow SR$
$q_2 \cdot t_6 \cdot F$	$GPR+1 \rightarrow GPR$	
$q_2 \cdot t_6 \cdot Z_{sc}$		$SR+1 \rightarrow SR$
$q_2 \cdot t_6 \cdot Z_{sc}'$		$5 \rightarrow SR$
$q_2 \cdot t_7$	$ROL F, Acc; GPR \rightarrow M$	$0 \rightarrow SR$



# Diseño de las instrucciones (II)

## Expresiones de control

MICROOPERACIÓN	EXPRESIÓN DE CONTROL
<b>OPERACIONES GENÉRICAS</b>	
PC→MAR	$t_0$
PC+1→PC	$t_1$
M→GPR	$t_1 + q_1 \cdot t_3$
GPR(OP)→OPR	$t_2$
GPR(AD)→MAR	$t_2$
0→ACC	$q_1 \cdot t_3$
GPR+ACC→ACC	$q_1 \cdot t_4$
0→QR	$q_2 \cdot t_3$
QR→GPR	$q_2 \cdot t_4$
ROL F,Acc	$q_2 \cdot t_5 + q_2 \cdot t_7$
GPR+1→GPR	$q_2 \cdot t_6 \cdot F$
GPR→M	$q_2 \cdot t_7$
<b>OPERACIONES SOBRE EL SR</b>	
SR+1→SR	$t_0 + t_1 + t_2 + q_1 \cdot t_3 + q_2 \cdot t_3 + q_2 \cdot t_4 + q_2 \cdot t_5 + q_2 \cdot t_6 \cdot Z_{sc}$
LOAD SR	$q_1 \cdot t_4 (0) + q_2 \cdot t_6 \cdot Z_{sc}' (5) + q_2 \cdot t_7 (0)$
<b>OPERACIONES SOBRE EL SC</b>	
SC-1→SC	$q_2 \cdot t_5$
LOAD SC	$q_2 \cdot t_3 (16)$

# Implementación

## Expresiones de control

```
$
PC->MAR:t0
PC+1->PC:t1
M->GPR:t1 + t3·q1
GPR(OP)->OPR:t2
GPR(AD)->MAR:t2
0->ACC:t3·q1
GPR+ACC->ACC:t4·q1
0->QR:t3·q2
QR->GPR:t4·q2
ROL FA:t5·q2 + t7·q2
GPR+1->GPR:t6·q2·F
GPR->M:t7·q2
$
SR+1->SR:t0 + t1 + t2 + t3·q1 + t3·q2 + t4·q2 + t5·q2 + t6·q2·Zsc
LOAD SR:t4·q1-0 + t6·q2·Zsc'-5 + t7·q2-0
SC-1->SC:t5·q2
LOAD SC:t3·q2-16
$
```

# Implementación (II)

---

## Repertorio

```
HALT false 0 q0  
LDA true 2 q1  
ONES true 5 q2
```

## Programa de prueba

```
0 1C75  
@  
10  
@  
LDA 0  
ONES 1  
HALT
```