

BSM206 Mantıksal Devre Tasarımı

10. Hafta –Diğer Flip-flop Türleri ve Saat Girişli Ardışıl Devrelerin Analizi

Dr. Öğr. Üyesi Onur ÇAKIRGÖZ
onurcakirgoz@bartin.edu.tr

ANAHAAT

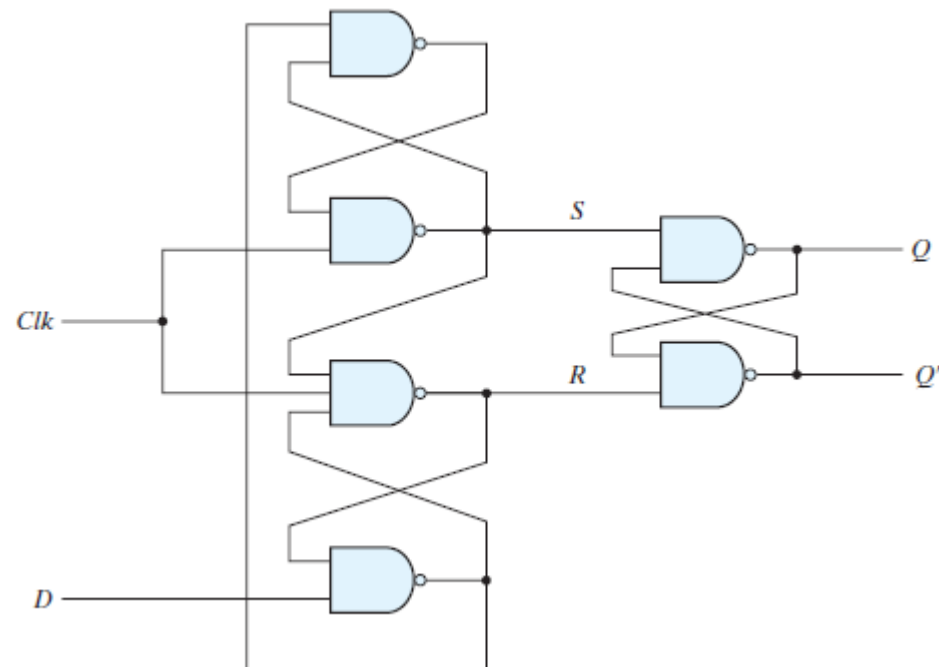
- Depolama Elemanları: Flip-Floplar
 - Kenar Tetiklemeli D Flip-Flop
 - JK Flip-Flobu
 - T (toggle) Flip-Flobu
- Flip-flopların Karakteristik Tabloları
- Karakteristik Denklemler
- Doğrudan Girişler (Direct Inputs)
- Saat Girişli Ardışıl Devrelerin Analizi
 - Durum Denklemleri
 - Durum Tablosu
 - Durum Diyagramı

Kenar Tetiklemeli D Flip-Flop

- Kenar tetiklemeli D flip-flobun diğer bir gerçeeklemesi üç tane S'R' mandalı kullanmaktadır. (Sağ alttaki devre)
- Flip-flobun soldaki iki mandalı, harici veri (D) ve saat (Clk) girişlerine cevap vermektedir.
- Üçüncü mandal ise flip-flobun çıkışlarını sağlamaktadır.
- Hatırlatma maksadıyla, altta SR Mandalı'nın (S'R' Mandalı) fonksiyon tablosu yer almaktadır:

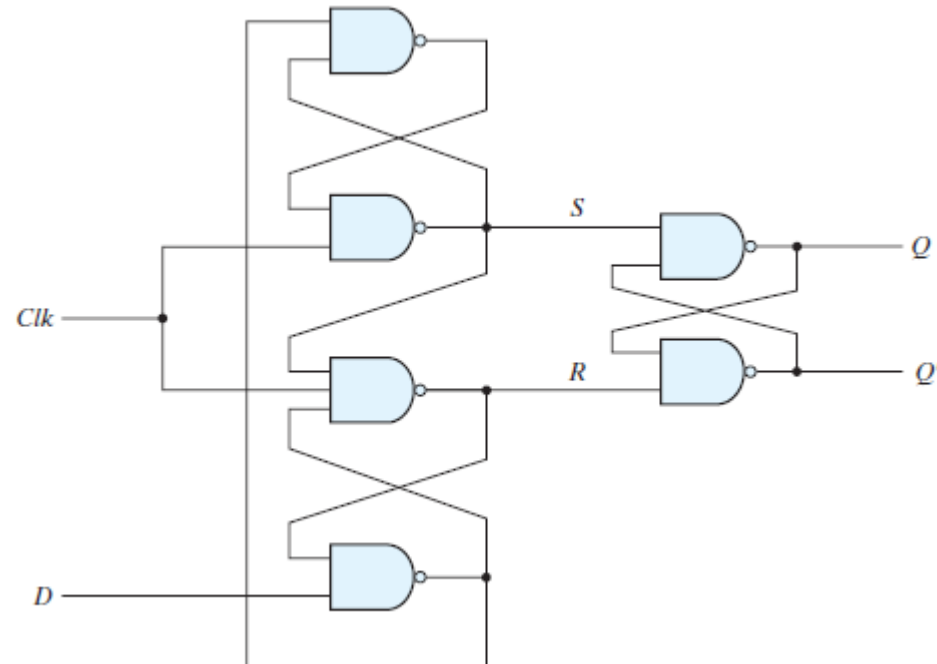
S	R	Q	Q'
1	0	0	1
1	1	0	1 (after $S = 1, R = 0$)
0	1	1	0
1	1	1	0 (after $S = 0, R = 1$)
0	0	1	1 (forbidden)

(b) Function table



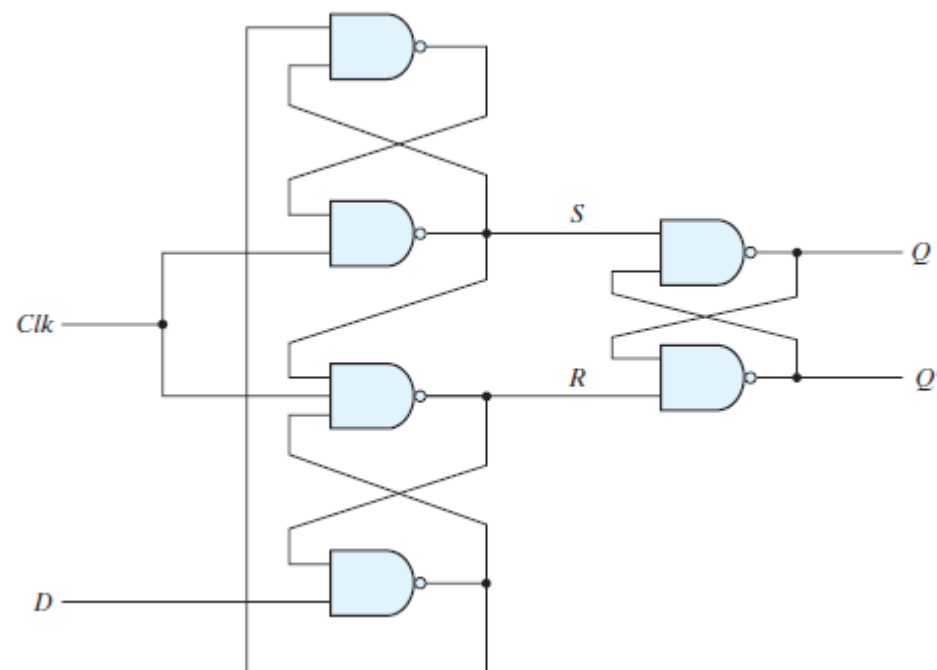
Kenar Tetiklemeli D Flip-Flop

- 3. mandalın S ve R girişleri, çıkışların kendi sürekli rejim değerlerinde kalması için lojik-1'de korunmalıdır.
 - $S=0$, $R=1$ olduğunda çıkış $Q=1$ ile kurma durumuna gider.
 - $S=1$ ve $R=0$ olduğunda $Q=0$ ile sıfır durumuna gider.
 - S ve R girişleri ise diğer iki mandalın durumlarından elde edilir.
-
- $Clk=0$ iken, D girişinin değerinden bağımsız olarak, S ve R girişleri 1'e eşit olur. Bu durumda, flip-flop çıkışları sürekli rejim durumunu korur.



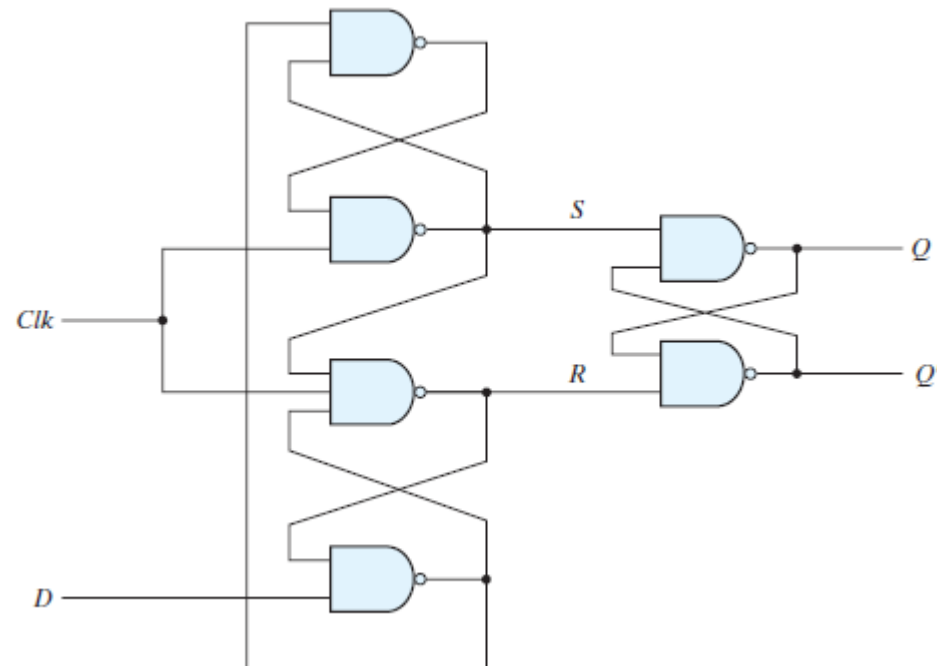
Kenar Tetiklemeli D Flip-Flop

- Clk 0'dan 1 olduğunda $D=0$ ise, $S = 1$ 'de kalırken $R=0$ 'a gider. Bu durumda, flip-flobun çıkışı Q 0'a gider. $Clk=1$ olduğu sürece D 'deki değişim S ve R 'yi değiştirmez. Bunun nedeni, sol en alttaki kapının R 'nin 0 değeriyle 1 çıkışını üretmesidir. Clk 1'den 0'a gittiğinde, S ve R 1 olur ve flip-flobun çıkışında herhangi bir değişime izin verilmez.
- Clk 0'dan 1 olduğunda $D=1$ ise, $S = 0$ 'a giderken, $R=1$ 'de kalır. Bu durumda, flip-flobun çıkışı Q 1'e gider. $Clk=1$ olduğu sürece D 'deki değişim S ve R 'yi değiştirmez. Bunun nedeni, sol en üstteki kapının S 'nin 0 değeriyle 1 çıkışını üretmesidir. Clk 1'den 0'a gittiğinde, S ve R 1 olur.



Kenar Tetiklemeli D Flip-Flop

- Özetle, Clk saat darbesi pozitif bir geçiş yaptığında D'nin değeri Q'ya aktarılır. Clk = 1 sürekli rejim değerindeyken D'deki değişiklikler Q çıkışını değiştirmez (etkilemez). Ayrıca, ne saat darbesinin negatif geçişinde ne de Clk=0 olduğunda çıkış etkilenmez.
- Burada tanıtılan kenar tetiklemeli flip-flop, ardışıl devrelerdeki herhangi bir geri besleme problemini tıpkı ana-uydu flip-flopta olduğu gibi ortadan kaldırmıştır.
- Yalnız, kayıt (setup) ve tutma (hold) zamanları bu tür flip-floplarda gözönüne alınmalıdır.

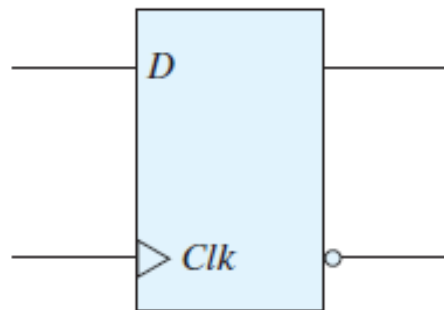


Kenar Tetiklemeli D Flip-Flop

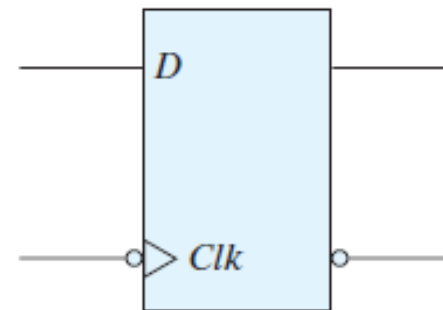
- Kenar tetiklemeli flip-floplar kullanılırken, flip-flobun veri girişine (Data) ve saate (Clock) cevap (tepki) verme süresi dikkate alınmalıdır.
- **Kayıt (setup) zamanı:** Bu süre, darbenin uygulanmasından önce D girişinin değişmemesi gereken minimum süredir.
- **Tutma (hold) zamanı:** Bu süre, darbenin pozitif geçişi uygulandıktan sonra D girişinin değişmemesi gereken minimum süredir.
- **Flip-flobun yayılma gecikme süresi;** tetikleyici kenar ile flip-flop çıkışının yeni bir duruma stabil bir şekilde geçmesi arasında geçen süredir.
- Bu ve diğer süreler üreticinin veri kitapçığında belirtilmektedir.

Kenar Tetiklemeli D Flip-Flop Grafik Sembolü

- Kenar tetiklemeli D flip-flopun grafik sembolü aşağıda verilmiştir. Solda pozitif kenar tetiklemeli D flip-flopunun sembolü, sağda ise negatif kenar tetiklemeli D flip-flopunun sembolü bulunmaktadır.
- Bu grafik semboller, Clk yazısının önündeki üçgen sembolü (>) hariç, D mandalı için kullanılan sembole benzemektedir.
- Clk yazısının önündeki üçgen sembolü dinamik girişi temsil etmektedir. Dinamik giriş sembolü, flip-flopun saatin kenar geçişine cevap verdiğini belirtmektedir.



(a) Positive-edge



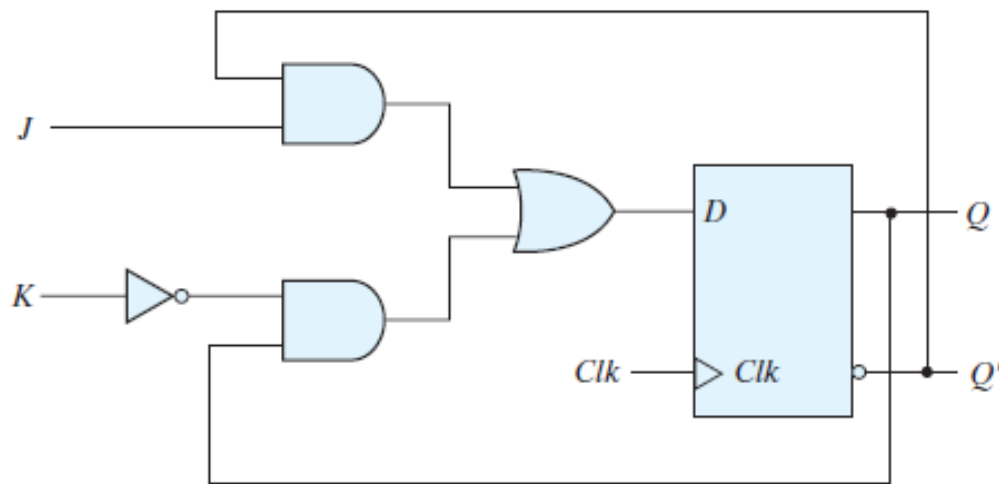
(a) Negative-edge

Diğer Tip Flip-Floplar

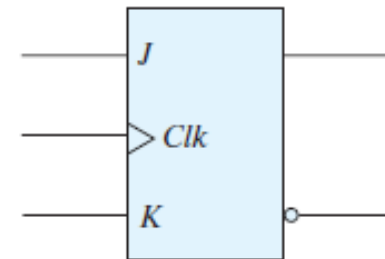
- En ekonomik ve verimli flip-flop kenar tetiklemeli D flip-flop'tur. Bunun sebebi bu tip flip-flobun en az sayıda kapiya sahip olmasıdır.
- Diğer tip flip-flop'lar; D flip-flobu ve harici devre kullanılarak üretilebilirler. (Böyle olmak zorunda değildir, D flip-flobu kullanılmadan da kendilerine özgü bir tasarımla gerçekleştirilebilirler.)
- Dijital devrelerin tasarımında daha nadiren kullanılan iki flip-flop tipi JK ve T flip-flop'larıdır.
- Bir flip-flop ile gerçekleştirilebilecek 3 tane operasyon bulunmaktadır:
 - Flip-flobu kurma durumuna getirme (1 durumuna)
 - Flip-flobu yeniden başlatma durumuna getirme (0 durumuna)
 - Flip-flobun çıkışını tümleme (tersini alma)

JK Flip-Flobu

- Bir D flip-flobu ve kapılar kullanılarak üretilen JK flip-flobunun devre şeması aşağıdadır.
- Saat sinyali ile senkronize edilen JK flip-flobunun iki tane girişi vardır ve üç operasyonun tamamı gerçekleştirilebilir:
 - J girişi flip-flobu 1 durumuna getirmektedir.
 - K girişi flip-flobu 0 durumuna getirmektedir.
 - Her iki giriş de aktif edildiğinde, çıkış tümlenmektedir.



(a) Circuit diagram



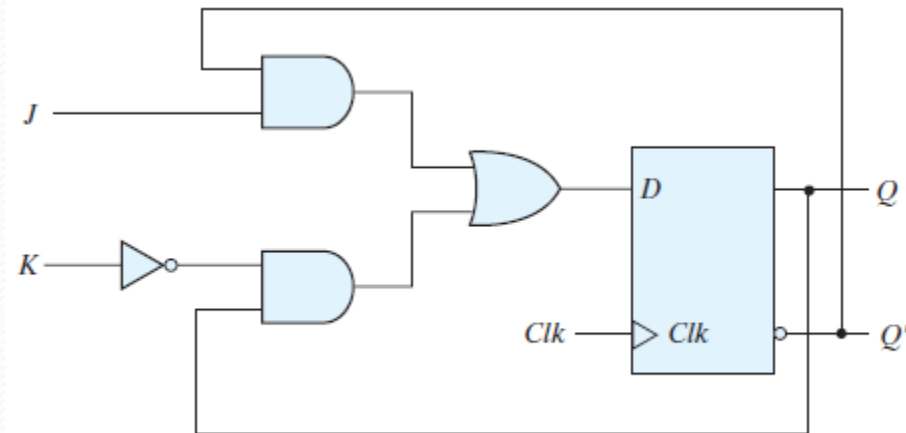
(b) Graphic symbol

JK Flip-Flobu

- 3. operasyon (çıkışın tümlenmesi), D girişine uygulanan devre analiz edilerek doğrulanabilir:

$$D = JQ' + K'Q$$

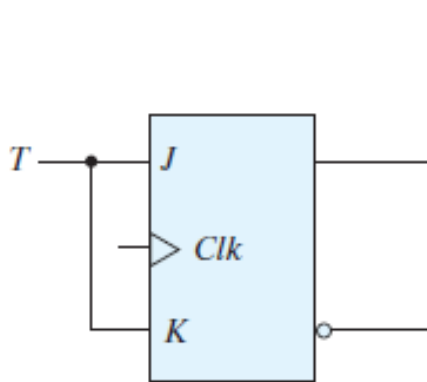
- J = 1 ve K = 0 iken, $D = Q' + Q = 1$ olur, böylece bir sonraki saat darbesi çıkışı 1 yapar.
- J = 0 ve K = 1 iken, $D = 0$ olur, böylece bir sonraki saat darbesi çıkışı 0 yapar.
- Hem J = 1 hem de K = 1 iken, $D = Q'$ olur, böylece bir sonraki saat darbesi çıkışı tümler.
- Hem J = 0 hem de K = 0 iken, $D = Q$ olur, böylece bir sonraki saat darbesi çıkışı değiştirmez. (Aynı çıkış değeri korunur.)



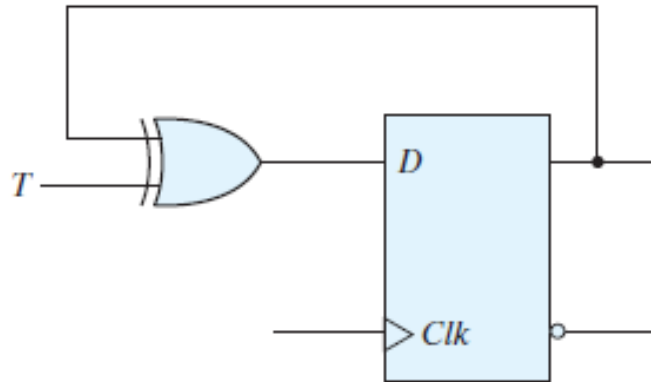
(a) Circuit diagram

T (toggle) Flip-Flobu

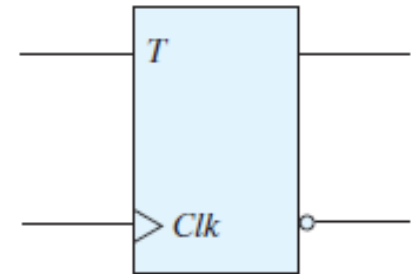
- Toggle sözcüğü, Türkçe'de teknik olarak anahtar, değiştirme, geçiş yapma anlamındadır.
- T flip-flobu **evirici (tersini alan)** bir flip-flop'tur. Evirici (tersini alan) flip-flop ikili sayıcıların (binary counters) tasarımında oldukça kullanışlıdır.
- T flip-flobu, J ve K girişleri birbirine bağlanması koşuluyla bir JK flip-flobu'ndan elde edilebilir. (a şıkkındaki şekil)
- $T = 0$ ($J = K = 0$) iken, bir saat darbesi çıkışı değiştirmemektedir.
- $T = 1$ ($J = K = 1$) iken, bir saat darbesi çıkış değerini **tümlemektedir**.



(a) From JK flip-flop



(b) From D flip-flop



(c) Graphic symbol

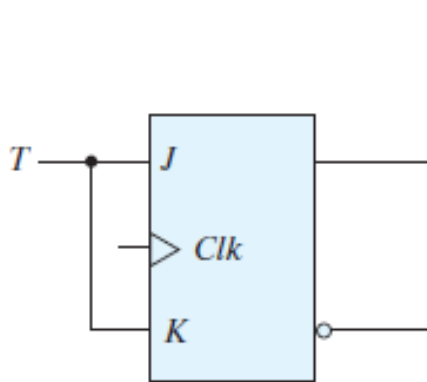
T (toggle) Flip-Flobu

- T flip-flobu, bir D flip-flobu ve bir Özel-VEYA kapısı kullanılarak da üretilebilir. (b şıkkındaki şekil)

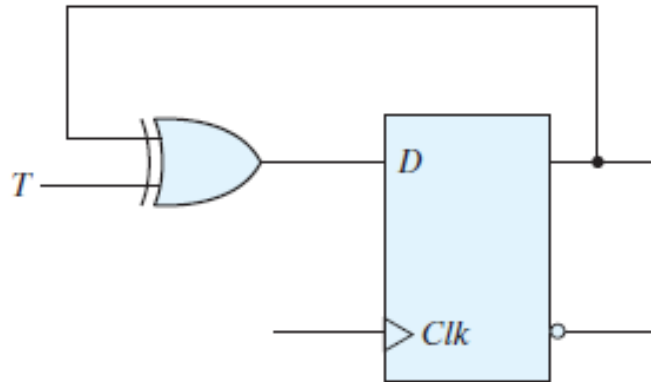
- D (data) girişi için lojik ifade şu şekildedir:

$$D = T \oplus Q = TQ' + T'Q$$

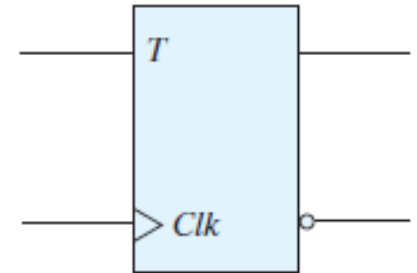
- $T = 0$ iken $D = Q$ olur ve çıkışta herhangi bir değişiklik olmaz.
- $T = 1$ iken $D = Q'$ olur ve çıkış tümlenir.
- Bu flip-flobun grafik sembolü c şıkkında gözükmemektedir.



(a) From JK flip-flop



(b) From D flip-flop



(c) Graphic symbol

Flip-flopların Karakteristik Tabloları

- Bir karakteristik tablo bir flip-flobun çalışmasını tablo şeklinde açıklayarak onun lojiksel özelliklerini tanımlamaktadır.
- Üç tip flip-flobun karakteristik tabloları aşağıda verilmiştir:
- Bu tablolar, flip-flobun bir sonraki durumunu girişlerin ve şu anki durumun bir fonksiyonu şeklinde tanımlamaktadır.
- $Q(t)$: flip-flobun şu anki durumu (kenar darbesinin uygulanmasından hemen önceki)
- $Q(t + 1)$: flip-flobun bir sonraki durumu (bir saat periyodu sonrasında)

JK Flip-Flop

J	K	$Q(t + 1)$	
0	0	$Q(t)$	No change
0	1	0	Reset
1	0	1	Set
1	1	$Q'(t)$	Complement

D Flip-Flop

D	$Q(t + 1)$	
0	0	Reset
1	1	Set

T Flip-Flop

T	$Q(t + 1)$	
0	$Q(t)$	No change
1	$Q'(t)$	Complement

Flip-flopların Karakteristik Tabloları

- Saat darbesi giriş olarak tablolara dahil edilmemiştir fakat bunun t ve $t + 1$ zamanları arasında meydana geldiği varsayılır.
- JK flip-flobunun karakteristik tablosuna bakıldığında, hem J hem de K 1'e eşit olduğunda, bir sonraki durum şu anki durumun tümleyeni olur ve bu $Q(t + 1) = Q'(t)$ şeklinde ifade edilen bir geçiştir. Diğer geçişler de tablodan görülebilir.
- D flip-flobunun karakteristik tablosuna bakıldığında; bir sonraki durum şu anki durumdan bağımsızdır ve sadece D girişine bağlıdır. Bu geçiş $Q(t + 1) = D$ şeklinde ifade edilir.

JK Flip-Flop

J	K	Q(t + 1)	
0	0	Q(t)	No change
0	1	0	Reset
1	0	1	Set
1	1	Q'(t)	Complement

D Flip-Flop

D	Q(t + 1)	
0	0	Reset
1	1	Set

T Flip-Flop

T	Q(t + 1)	
0	Q(t)	No change
1	Q'(t)	Complement

Flip-flopların Karakteristik Tabloları

- D flip-flobu "No change" (değişiklik yok) durumuna sahip değildir.
- Saat girişi pasif yapılarak D flip-flobunun bu duruma sahip olması sağlanabilir.

JK Flip-Flop

<i>J</i>	<i>K</i>	<i>Q(t + 1)</i>	
0	0	<i>Q(t)</i>	No change
0	1	0	Reset
1	0	1	Set
1	1	<i>Q'(t)</i>	Complement

D Flip-Flop

<i>D</i>	<i>Q(t + 1)</i>	
0	0	Reset
1	1	Set

T Flip-Flop

<i>T</i>	<i>Q(t + 1)</i>	
0	<i>Q(t)</i>	No change
1	<i>Q'(t)</i>	Complement

Karakteristik Denklemler

- Bundan önceki kısımda flip-floplar tanıtılırken her bir flip-flobun karakteristik denklemi zaten verilmişti. Burada tekrardan özetlenecektir.
- Bir flip-flobun lojiksel özellikleri nasıl ki karakteristik tabloda tanımlandıysa, cebirsel olarak da bir karakteristik denklemle ifade edilebilir.
- D flip-flobunun karakteristik denklemi:

$$Q(t + 1) = D$$

- JK flip-flobunun karakteristik denklemi de kendi karakteristik tablosundan veya devre diyagramından elde edilebilir:

$$Q(t + 1) = JQ' + K'Q$$

- T flip-flobunun karakteristik denklemi de devre diyagramından elde edilebilir:

$$Q(t + 1) = T \oplus Q = TQ' + T'Q$$

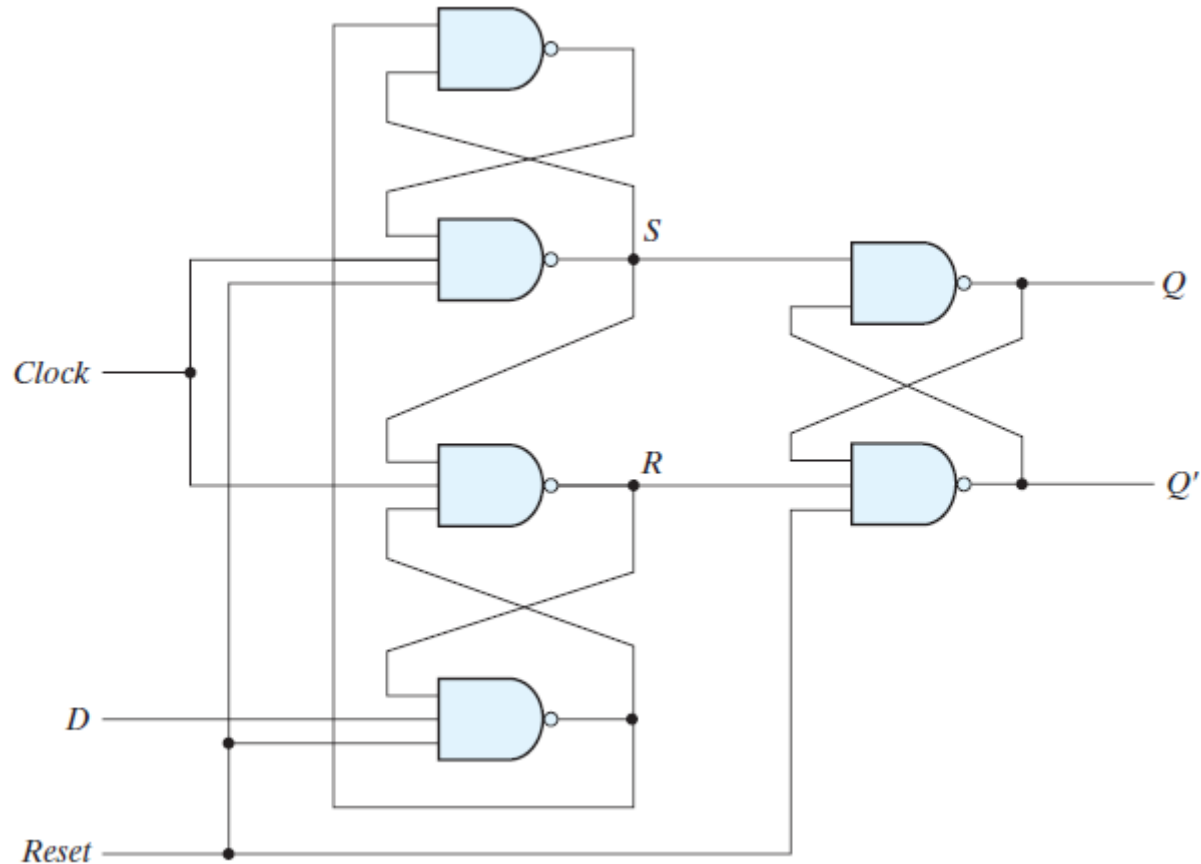
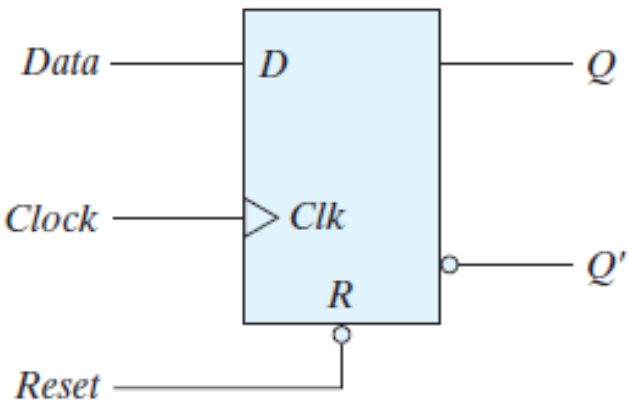
Doğrudan Girişler (Direct Inputs)

- Bazı flip-flopların saatten bağımsız olarak flip-flobu belirli bir duruma geçirmeye yarayan asenkron girişleri vardır.
- Bu girişler flip-flobu bir pozitif (veya negatif) saat girişine gerek olmaksızın etkiler.
- Flip-flobu 1 durumuna geçiren girişine **ön kurucu** veya **doğrudan kurucu** denir.
- Flip-flobu 0 durumuna geçiren girişine ise **doğrudan sıfırlama** denir.
- Dijital bir devreye enerji verildiği anda flip-flopların durumu bilinmez.
- Saat senkronizasyonundan önce (saat darbeleriyle çalışmaya başlamadan önce), devredeki tüm flip-flopları bilinen (belirli) bir başlangıç durumuna getirmek için doğrudan girişler kullanışlıdır.

Doğrudan Girişler (Direct Inputs)

- Doğrudan sıfırlama giriqli bir pozitif kenar tetiklemeli D flip-flobunun devre şeması, doğruluk tablosu ve blok diyagramı aşağıdadır:

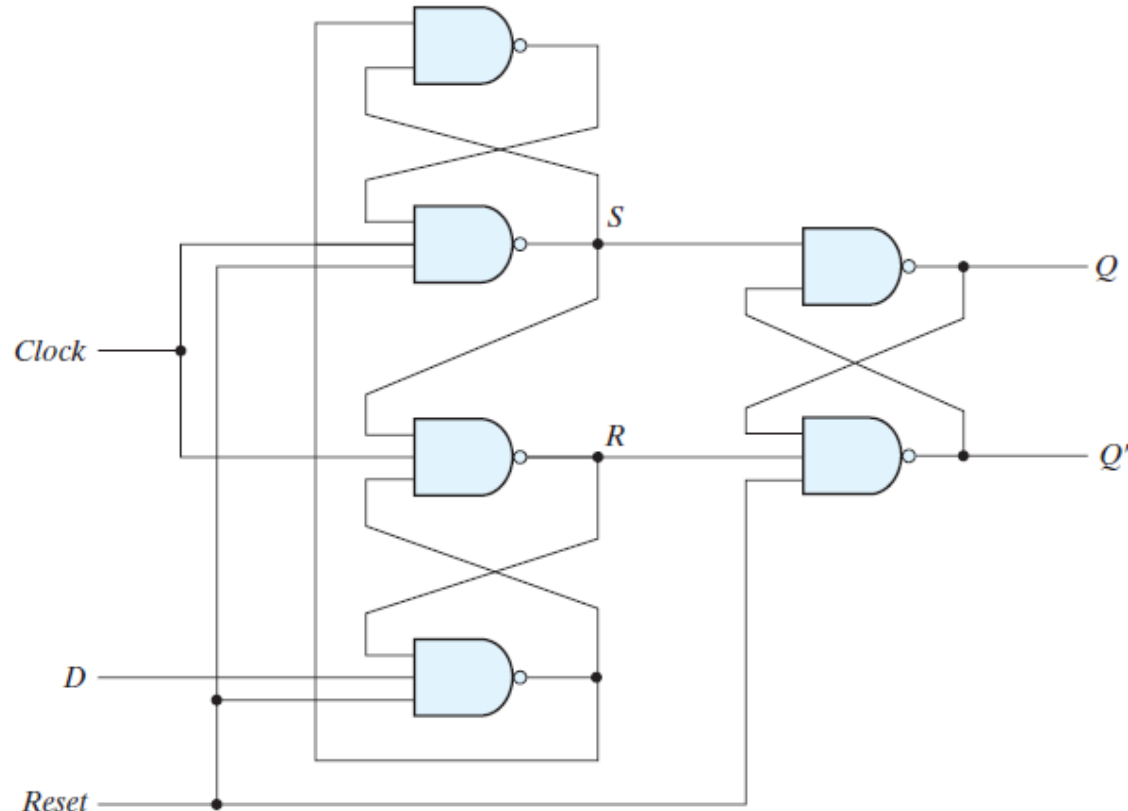
R	Clk	D	Q	Q'
0	X	X	0	1
1	↑	0	0	1
1	↑	1	1	0



Doğrudan Girişler (Direct Inputs)

- Bu devre şeması, üç VEDEĞİL kapısına bağlanan harici doğrudan sıfırlama girişi (Reset) hariç, normal D flip-flop devresinin aynısıdır.
- Harici reset girişi 0 iken, Q' çıkışını 1'de kalmaya zorlar, bu da Q çıkışını sıfırlar, böylelikle flip-flobu resetler.
- Reset girişi lojik-1'e gittikten sonra Clk devreye girebilir.

R	Clk	D	Q	Q'
0	X	X	0	1
1	↑	0	0	1
1	↑	1	1	0

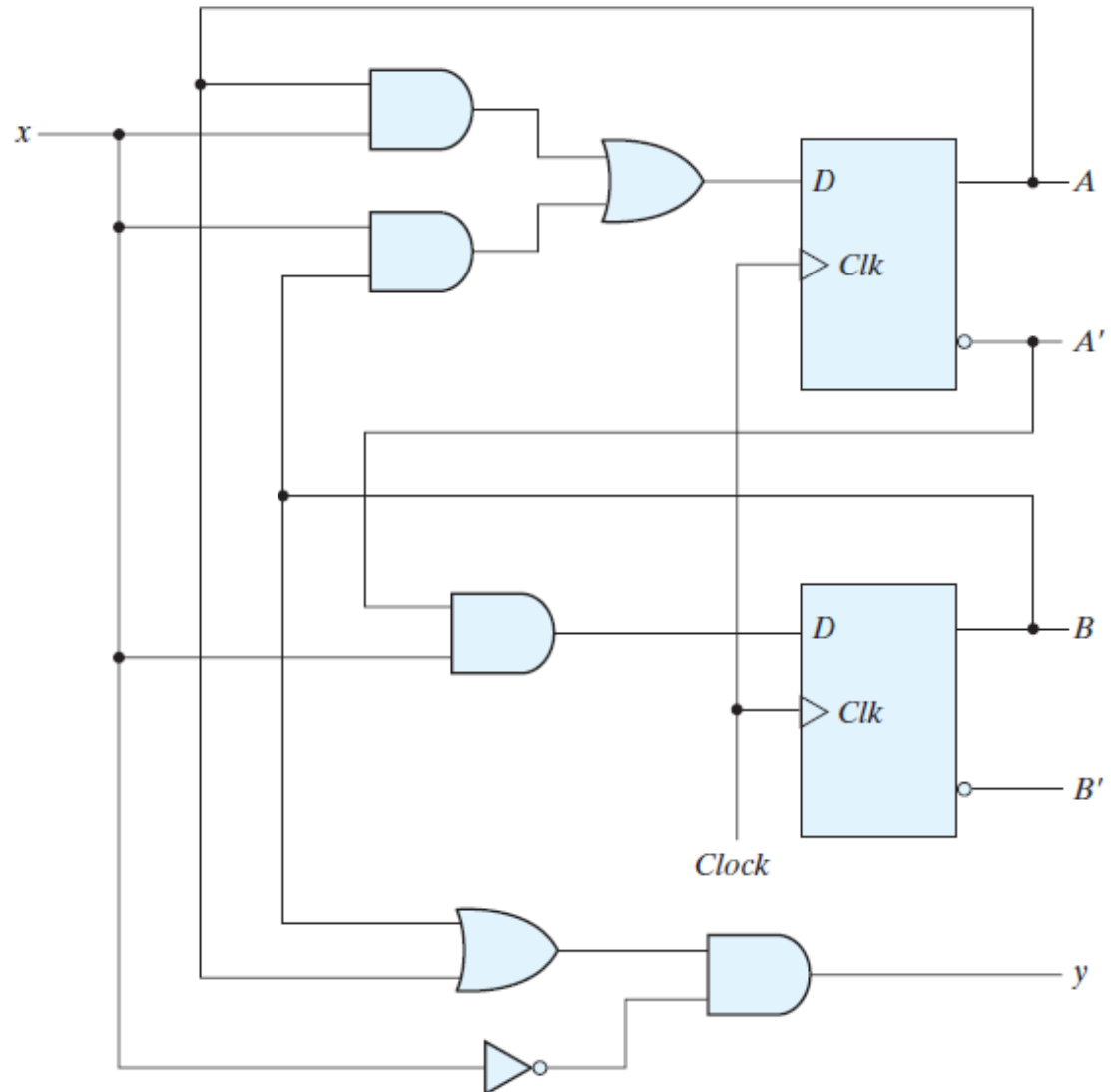


Saat Girişli Ardışıl Devrelerin Analizi

- Analiz, verilen devrenin belirli çalışma koşulları altında nasıl davranacağını (ne yapacağını) tanımlar.
- Bir lojik devre saat girişli flip-floplar içeriyorsa saat girişli ardışıl bir devre olarak tanımlanır. Flip-floplar herhangi bir türde olabilir ve lojik devre kombinezonal kapı devreleri içerebilir veya içermeyebilir.
- Ardışıl devrenin davranışını; girişleri, çıkışları ve flip-floplarının durumları belirler.
- Çıkışlar ve sonraki durumlar, girişlerin ve şimdiki durumların bir fonksiyonudur.
- Ardışıl bir devrenin analizi; girişlerin, çıkışların ve iç durumların zaman dizisinde elde edilen bir **diyagramdan** veya bir **tablodan** oluşur.
- Ayrıca, ardışıl devrenin davranışını tanımlayan **Boole ifadelerini (denklemleri)** yazmak da mümkündür. Boole ifadeleri doğrudan veya dolaylı olarak gerekli zaman dizisini içermelidir.

Saat Girişli Ardışıl Devrelerin Analizi – Durum Denklemleri

- Saat girişli ardışıl devrenin davranışı, durum denklemleri vasıtasıyla cebirsel olarak tanımlanabilir.
- Bir durum denklemi (geçiş denklemi de denmektedir) bir sonraki durumu şimdiki durumun ve girişlerin bir fonksiyonu olarak belirtmektedir.
- Yandaki ardışıl devre iki tane D flip-flobu (A ve B), bir giriş (x) ve bir çıkıştan (y) oluşmaktadır.



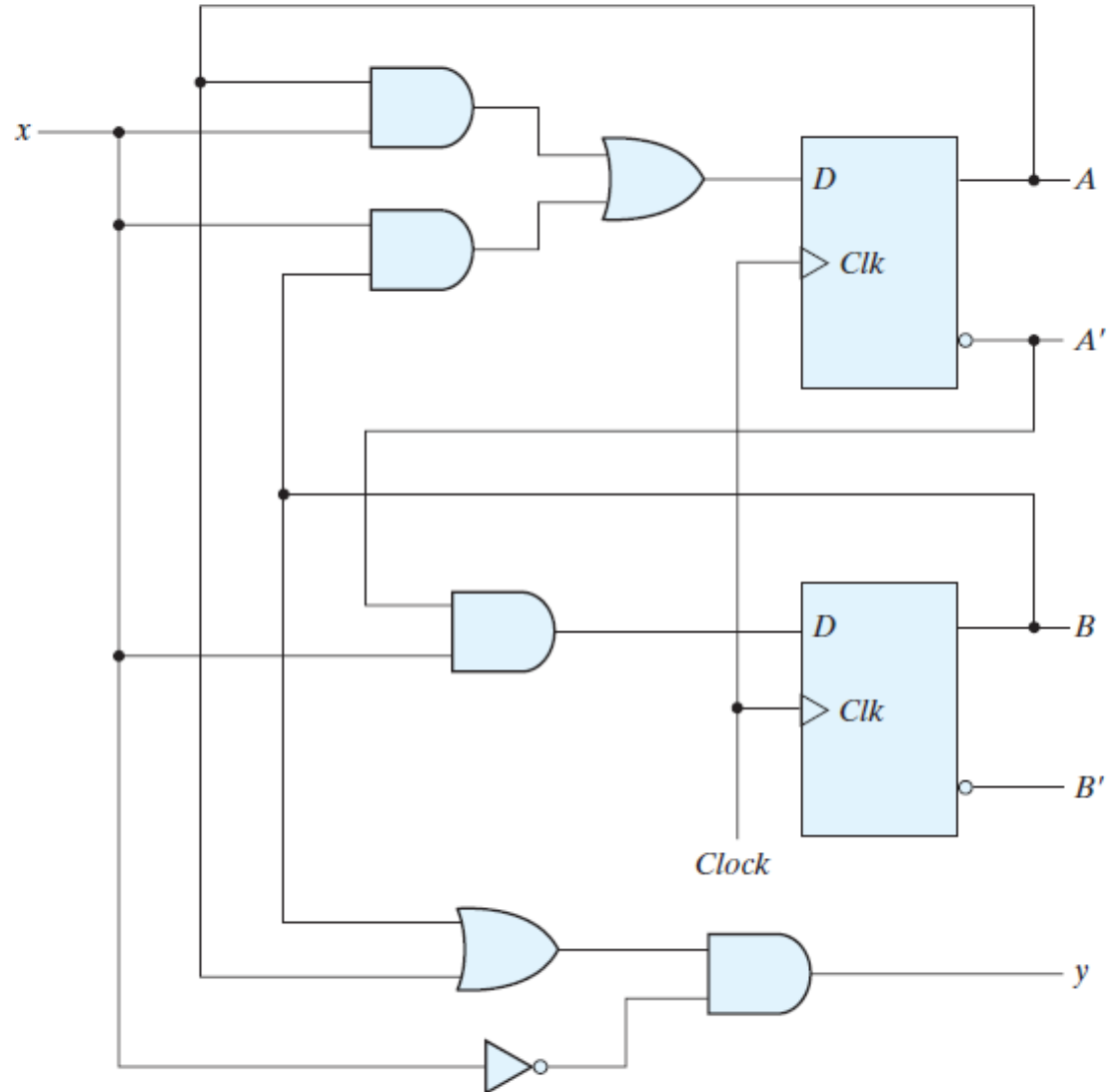
Saat Girişli Ardışıl Devrelerin Analizi – Durum Denklemleri

- Flip-flobun D girişı bir sonraki durumun değeri belirlediğinden, devre için şu durum denklemlerini kolayca yazmak mümkündür:

$$A(t + 1) = A(t)x(t) + B(t)x(t)$$

$$B(t + 1) = A'(t)x(t)$$

- Bir durum denklemi; bir flip-flop durum geçişı için koşulu belirten cebirsel bir ifadedir.
- Denklemin sol tarafı, flip-flobun bir sonraki durumunu temsil etmektedir.



Saat Girişli Ardışıl Devrelerin Analizi – Durum Denklemleri

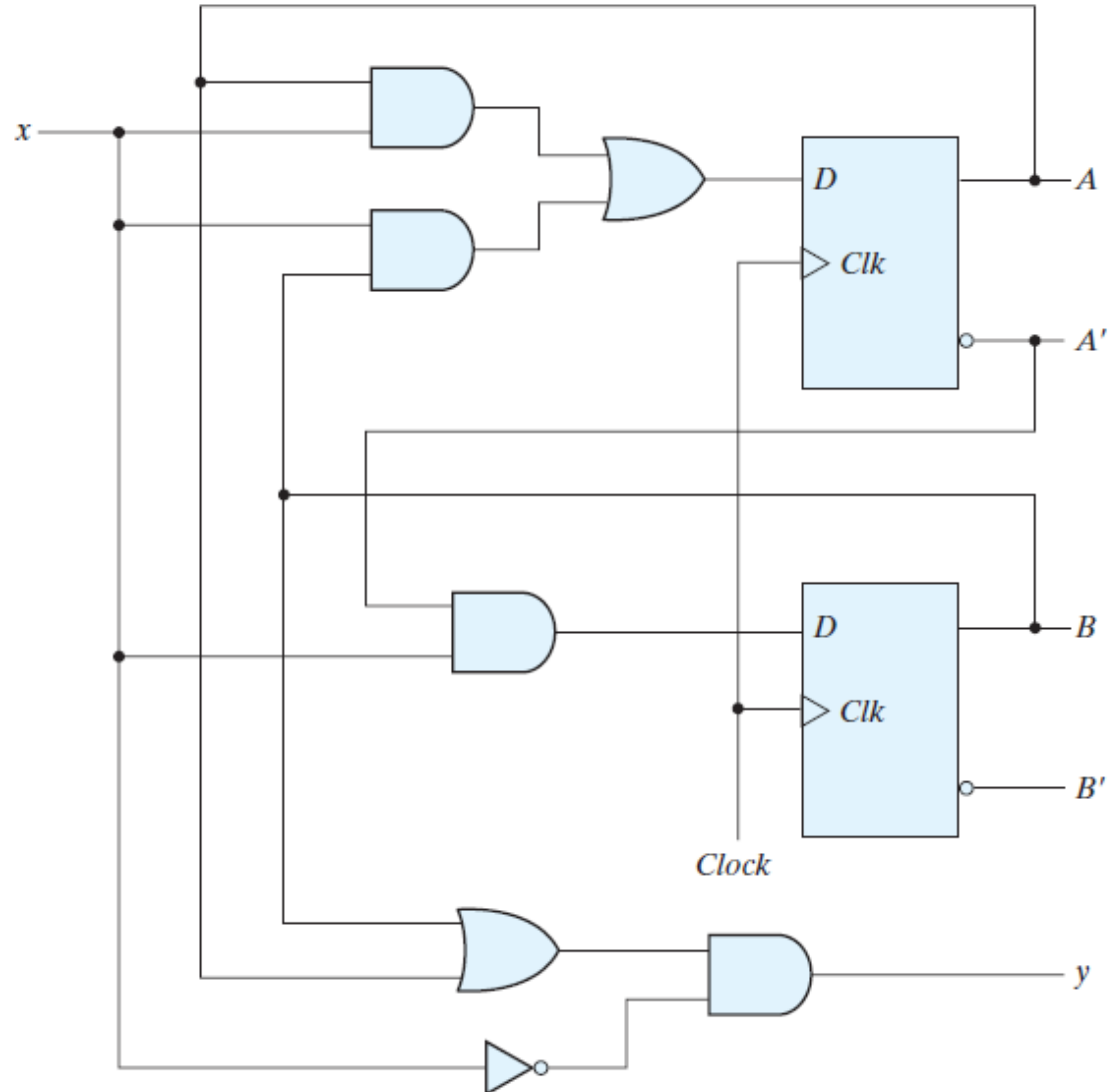
- Denklemin sağ tarafı ise; bir sonraki durumu 1 yapan şu anki durum ve giriş koşullarını belirten Boole ifadesidir.
- Denklemlerdeki (t) gösterimlerini ihmal ederek, durum denklemlerini daha kısa ve özlü bir şekilde ifade edebiliriz:

$$A(t + 1) = Ax + Bx$$

$$B(t + 1) = A'x$$

- y çıkışının şu anki durum değeri cebirsel olarak şöyle ifade edilebilir:

$$y = (A + B)x'$$



Saat Girişli Ardışıl Devrelerin Analizi – Durum Tablosu

- Girişlerin, çıkışların ve flip-flop durumlarının zaman dizisi durum tablosuyla açıklanabilir (listelenebilir).
- Ardışıl devrenin durum tablosu aşağıda verilmiştir.
- Bu tablo, şimdiki durum (present state), giriş (Input), sonraki durum (Next State) ve çıkış (Output) olmak üzere 4 bölümden oluşmuştur.
- Şimdiki durum bölümü, A ve B flip-floplarının verilen herhangi bir t zamanındaki durumlarını gösterir.
- Giriş bölümünde, şimdiki her bir durum için x'in bir değeri yer alır.
- Sonraki durum bölümü, bir saat darbesi sonra ($t + 1$ zamanındaki) flip-flobun durumlarını gösterir.
- Çıkış bölümü, şimdiki her durum için y'nin aldığı değerleri gösterir.

Present State		Input	Next State		Output
A	B		A	B	
0	0	0	0	0	0
0	0	1	0	1	0
0	1	0	0	0	1
0	1	1	1	1	0
1	0	0	0	0	1
1	0	1	1	0	0
1	1	0	0	0	1
1	1	1	1	0	0

Saat Girişli Ardışıl Devrelerin Analizi – Durum Tablosu

- Durum tablosunun oluşturulmasının ilk adımı, şimdiki durum ve girişlerin olası ikili tüm kombinasyonlarını ($2^3 = 8$) listelemekten ibarettir.
- 000'dan 111'e kadar 8 farklı kombinasyon vardır.
- Sonraki adımda, sonraki durum değerleri ve çıkış değeri lojik devreden veya durum denklemlerinden elde edilir.
- Durum denklemlerini hatırlayalım:

$$A(t + 1) = Ax + Bx$$

$$B(t + 1) = A'x$$

$$y = (A + B)x'$$

- A'nın sonraki durumu, yukarıdaki ilk durum denklemini sağlamalıdır. Sonraki durum A sütunun altında üç tane 1 değeri vardır: Hem A'nın şimdiki durumunun hem de x girişinin 1'e eşit olduğu veya hem B'nin şimdiki durumunun hem de x girişinin 1'e eşit olduğu durumlar.

Present State		Input	Next State		Output
A	B		A	B	
0	0	0	0	0	0
0	0	1	0	1	0
0	1	0	0	0	1
0	1	1	1	1	0
1	0	0	0	0	1
1	0	1	1	0	0
1	1	0	0	0	1
1	1	1	1	0	0

Saat Girişli Ardışıl Devrelerin Analizi – Durum Diyagramı

- Durum tablosunun farklı bir formu sol altta yer almaktadır.
- Sağ altta ise, analiz edilen ardışıl devrenin durum diyagramı yer almaktadır.

Second Form of the State Table

Present State		Next State				Output	
		$x = 0$		$x = 1$		$x = 0$	$x = 1$
<i>A</i>	<i>B</i>	<i>A</i>	<i>B</i>	<i>A</i>	<i>B</i>	<i>y</i>	<i>y</i>
0	0	0	0	0	1	0	0
0	1	0	0	1	1	1	0
1	0	0	0	1	0	1	0
1	1	0	0	1	0	1	0

