

BSM206 Mantıksal Devre Tasarımı

9. Hafta – Senkron Ardışıl Lojik, Mandallar ve Flip-floplar

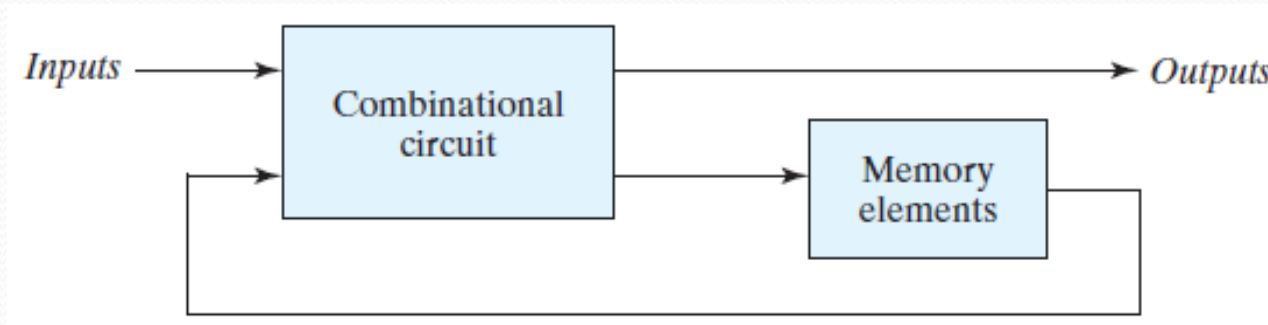
Dr. Öğr. Üyesi Onur ÇAKIRGÖZ
onurcakirgoz@bartin.edu.tr

ANAHAAT

- Ardışıl Lojik
- Senkron Ardışıl Lojik
- Depolama Elemanları: Mandallar (Latches)
 - SR Mandalı
 - $S'R'$ Mandalı
 - İzin (Kontrol) Girişli SR Mandalı
 - D Mandalı (Saydam Mandal)
 - Mandalların Gafik Sembolleri
- Depolama Elemanları: Flip-Floplar
 - Kenar Tetiklemeli D Flip-Flop

Ardışıl Lojik

- Salt kombinezonal devrelerde, zamanın herhangi bir anındaki çıkışlar, tamamen o anki girişlere bağlıdır.
- Pratikte, çoğu dijital sistem kombinezonal devreye ilave olarak bellek elemanları da içermektedir. (Örn. Cep telefonları, dijital kameralar, bilgisayarlar vb.)
- Bu tarz sistemler ardışıl lojik sistemler olarak adlandırılır.
- Ardışıl devrenin blok diyagramı aşağıda görülmektedir. Aşağıdaki devre, bir kombinezonal devre ile buna geribesleme yoluyla bağlı bellek elemanlarından oluşmaktadır.



Ardışıl Lojik

- Bellek elemanları ikili bilgiyi saklama kapasitesine sahip devrelerdir.
- Herhangi bir anda, bellek elemanlarında tutulan ikili bilgiler **ardışıl devrenin durumları** olarak tanımlanır.
- Ardışıl devrenin blok diyagramındaki dış çıkışlar, hem dış girişlere hem de bellek elemanlarının o anki durumlarına bağlıdır.
- Bellek elemanının sonraki durumu da dış girişlerin ve bellek elemanının o anki durumunun bir fonksiyonudur.
- Kısacası, bir ardışıl devre;
 - Dış girişlerin
 - Dış çıkışların
 - İç durumlarınzaman dizisiyle belirlenir.

Senkron Ardışıl Lojik

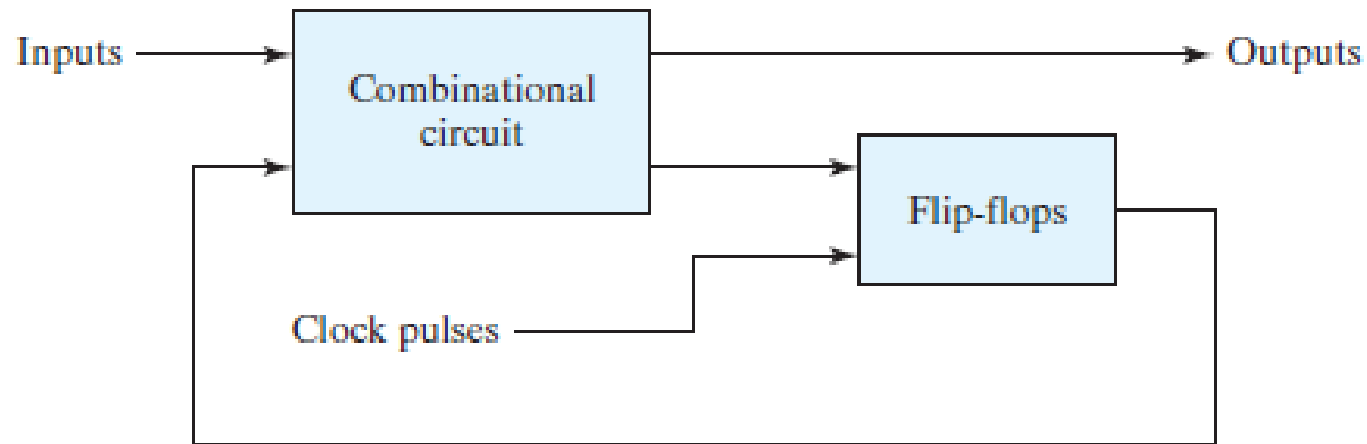
- Ardışıl devreler, işaretlerinin zamanlamasına göre senkron ve asenkron olmak üzere ikiye ayrılır.
- Bir senkron ardışıl devre, davranışı zamanın **ayrık** anlarında işaretlerinin içerdiği bilgiden hareketle tanımlanabilen bir sistemdir.
- Bir senkron ardışıl sistemde, uygulanan işaretler bellek elemanını yalnızca zamanın ayrık anlarında etkileyecektir.
- Bunu gerçekleştirmek için tek yol, sisteme sınırlı süreli darbeler uygulamaktır.
- Buradaki sorun, birbirinden farklı kaynaklarda üretilen iki yada daha fazla darbenin aynı kapı girişine farklı zamanlarda ulaşmasıdır.
- Pratikte, senkron ardışıl lojik sistemlerde ikili işaretler için sabit genlikli gerilim seviyeleri uygulanır.

Senkron Ardışıl Lojik

- Senkronizasyonu sağlayan zamanlama devresine **ana saat üreteci** denir.
- Bu devre, **periyodik** saat darbeleri dizisi üretir.
- Saat darbeleri tüm sistem boyunca uygulanır.
- Dolayısıyla, bellek elemanları yalnız senkronizasyon darbelerinin ulaşmaları sonucunda etkilenecektir.
- Bellek elemanlarının girişinde saat darbeleri kullanılan senkron ardışıl devreler **saat girişli ardışıl devreler** diye adlandırılır.
- **Bu devreler kararsızlık problemi göstermez ve zamanlamaları kolayca bağımsız ayırık adımlara bölünebilir.**
- Saat girişli ardışıl devrelerde kullanılan bellek elemanları **flip-flop** diye adlandırılır.

Senkron Ardışıl Lojik

- Saat girişli ardışıl devrenin blok diyagramı aşağıdadır.
- Kombinezonal devrenin çalışma hızı kritik bir parametredir.
- Saat darbesinin peryodu süresinde kombinezonal devrenin flip-flobun değişimine cevap vermesi gerekmektedir.



(a) Block diagram



(b) Timing diagram of clock pulses

Depolama Elemanları: Flip-Floplar

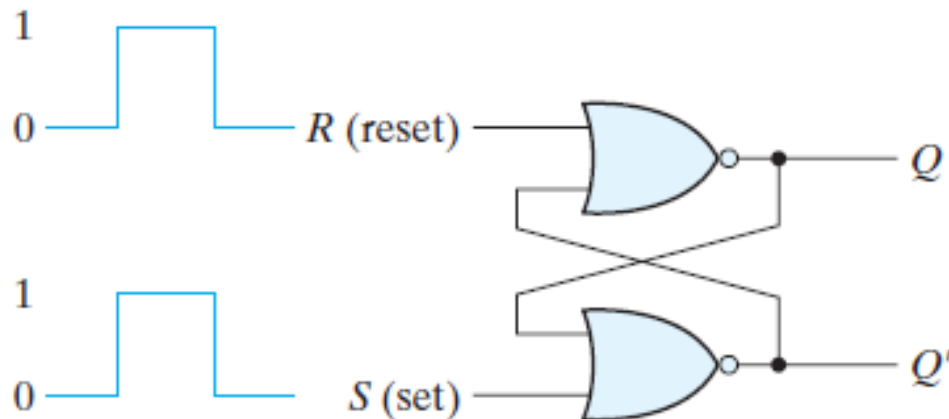
- Flip-flop devreleri, bir bitlik bilgiyi saklama kapasitesine sahip ikili hücrelerdir.
- Bir flip-flop devresinin iki çıkışı vardır:
 - Saklanan bitin normal değeri
 - Saklanan bitin tümleyeni
- Flip-flop, bir ikili durumu, durumları değiştirecek giriş işareti değişinceye kadar devam ettirebilir.
- Bir ardışıl devre, çok sayıda biti depolamak için çok sayıda flip-flop barındırabilir.

Depolama Elemanları: Mandallar (Latches)

- Latch devreleri, mandal devreleri veya tutucu devreleri olarak bilinir.
- Sinyal seviyeleri ile çalışan depolama elemanları: **Mandallar**
- Sinyal geçişi ile çalışan depolama elemanları: **Flip-floplar**
- **Mandallar** (Latches): **Seviye duyarlı** aygıtlar
- **Flip-floplar**: **Kenar duyarlı** aygıtlar
- Mandallar, flip-flopların basit versiyonları gibi düşünülebilir.
- Şöyle ki, tüm flip-flop tipleri, basit devreler olan mandal devreleri üzerine inşa edilmiştir.
- Mandallar, ikili bilgileri saklamak için ve asenkron ardışıl devrelerin tasarımında oldukça kullanışlıdır, fakat senkron ardışıl devrelerde depolama elemanı olarak kullanımları pratik değildir.

SR Mandalı

- SR mandalı iki VEYADEĞİL veya iki VEDEĞİL kapısından oluşur. Aşağıda iki VEYADEĞİL kapısıyla oluşturulan SR mandalının lojik devresi bulunmaktadır.
- Bir kapının çıkışından diğer kapının girişine yapılan çapraz kuplajlı bir bağlantıyla geribesleme yolu oluşturulur.
- SR mandalının;
 - Q ve Q' gibi iki çıkışı ve
 - Set (kurma) ve Reset (yeniden başlatma) gibi iki girişi vardır.



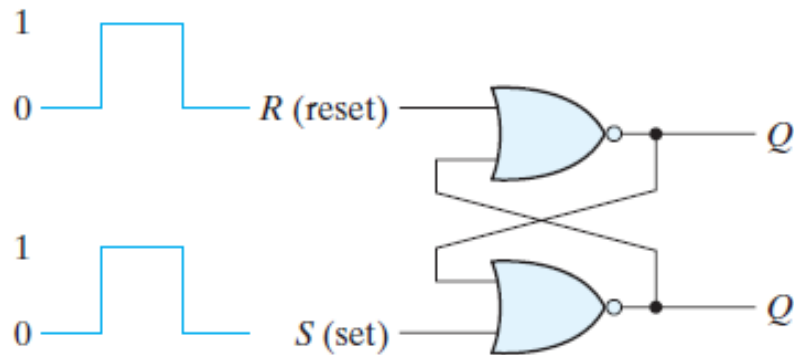
(a) Logic diagram

S	R	Q	Q'
1	0	1	0
0	0	1	0 (after $S = 1, R = 0$)
0	1	0	1
0	0	0	1 (after $S = 0, R = 1$)
1	1	0	0 (forbidden)

(b) Function table

SR Mandalı

- VEYADEĞİL kapısının çıkışı, girişlerden birinin 1 olması durumunda 0, tüm girişlerin 0 olması durumunda ise 1 dir.
- Başlangıç olarak, kurma girişinin 1, silme girişinin 0 olduğunu düşünelim. Aşağıdaki kapının kurma girişi 1 olduğu için Q' çıkışı 0 olur. Yukarıdaki kapının her iki girişi 0 olduğu için de Q çıkışı 1 olur. (1. satır)
- Kurma girişi 0'a değiştiğinde, çıkışlar aynen kalır. (2. satır)
- Silme girişi 1 olduğunda, Q çıkışı 0, Q' ise 1 olur. (3. satır)
- Silme girişi 0'a düştüğünde, çıkışlar değişmez. (4. satır)



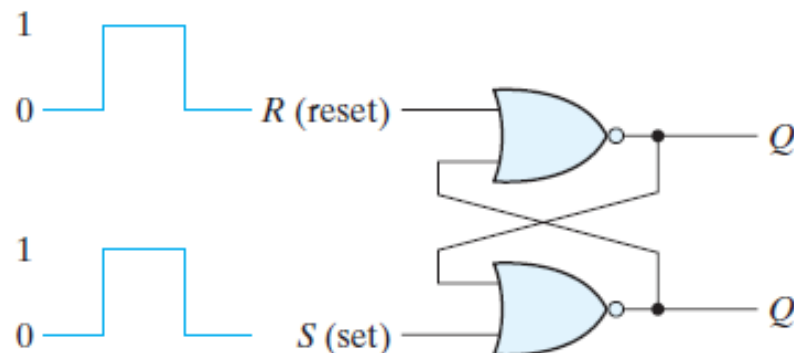
(a) Logic diagram

S	R	Q	Q'
1	0	1	0
0	0	1	0
0	1	0	1
0	0	0	1
1	1	0	0

(b) Function table

SR Mandalı

- S ve R girişlerinin her ikisi 1 olduğunda, Q ve Q' çıkışları 0 olur. (5. satır)
- Bu koşul, mandal devresinin temel özelliği olan Q ve Q' çıkışlarının birbirinin tümleyeni olma durumunu bozar. Bu durum tanımsızdır.
- Her iki girişe aynı anda 1 uygulanması engellenmelidir.



(a) Logic diagram

S	R	Q	Q'
1	0	1	0
0	0	1	0 (after $S = 1, R = 0$)
0	1	0	1
0	0	0	1 (after $S = 0, R = 1$)
1	1	0	0 (forbidden)

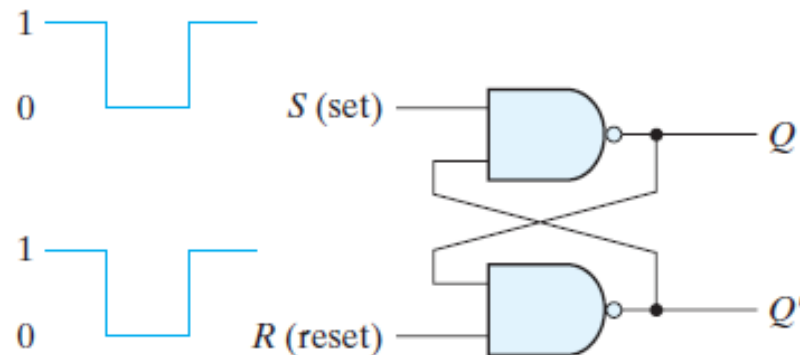
(b) Function table

SR Mandalı

- Bir mandalın iki kullanılabılır durumu vardır:
 - $Q = 1$ ve $Q' = 0$ ise \Rightarrow kurma (veya 1) durumu
 - $Q = 0$ ve $Q' = 1$ ise \Rightarrow yeniden başlatma (veya 0) durumu
- Mandalın ikili durumu, çıkış değeri olarak kabul edilir.
- Normal çalışmada mandalın durumu değişmeyecekse, her iki giriş de 0 olarak kalır.
- Kurma girişine anlık 1 değeri uygulanması, mandalın kurma durumuna geçmesini sağlar.
- Kurma girişi, yeniden başlatma girişine 1 uygulanmadan önce 0 durumuna geri döndürülmelidir.
- Yeniden başlatma girişine anlık 1 değeri uygulanması, mandalın 0 durumuna geçmesini sağlar.
- Her iki giriş başlangıçta 0 iken, mandal 1 durumunda olduğu sürece kurma girişine 1, 0 durumunda olduğu sürece yeniden başlatma girişine 1 uygulandığında çıkışlar değişmez.

SR Mandalı (S'R' Mandalı)

- Aşağıda VEDEĞİL kapıları ile oluşturulmuş SR mandal devresi yer almaktadır. (S ve R girişlerine dikkat! Yerleri değişti.)
- VEYADEĞİL mandal devresi için belirtilen ifadelerin tersi, VEDEĞİL mandal devresi için geçerlidir.
- Örneğin, mandalın durumu değiştirilmeyecekse her iki giriş 1 de kalır. (VEYADEĞİL devresinde her iki giriş 0 da kalır.)
- Durumunu değiştirmek için 0 sinyali gerektiğinden, VEDEĞİL mandalına bazen S'R' mandalı da denir.



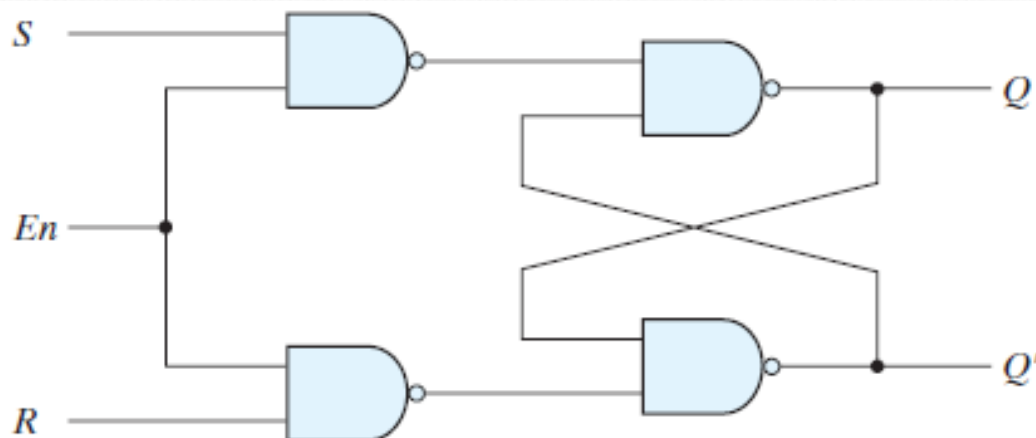
(a) Logic diagram

S	R	Q	Q'
1	0	0	1
1	1	0	1 (after $S = 1, R = 0$)
0	1	1	0
1	1	1	0 (after $S = 0, R = 1$)
0	0	1	1 (forbidden)

(b) Function table

İzin (Kontrol) Girişli SR Mandalı

- Basit SR ($S'R'$) mandalına bir izin (kontrol) girişi eklenerek, devre geliştirilebilir ve durumların değişimi kontrol edilebilir.
- İzin girişi, diğer iki giriş için izin girişidir ve devrenin durumunun ne zaman değişebileceğini belirler.
- Aşağıdaki kontrol girişli SR mandal devresi, basit SR mandal devresine ek olarak iki VEDEĞİL kapısı da içermektedir.
- İzin girişi (En) 1'e gittiğinde, S veya R girişlerindeki bilginin çıkışa ulaşmasına izin verilir, yani devreye izin verilmiş olur.



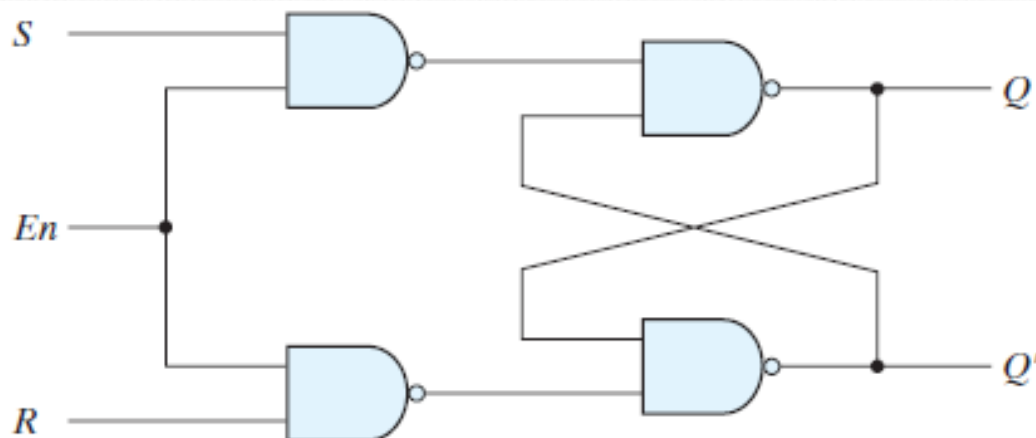
(a) Logic diagram

En	S	R	Next state of Q
0	X	X	No change
1	0	0	No change
1	0	1	$Q = 0$; reset state
1	1	0	$Q = 1$; set state
1	1	1	Indeterminate

(b) Function table

İzin (Kontrol) Girişli SR Mandalı

- Kurma durumuna $S = 1$, $R = 0$ ve $En = 1$ olduğunda ulaşılır. Bu giriş değerleriyle, sol üstteki kapının çıkışı 0, sol alttaki kapının çıkışı ise 1 olur ve sonuç olarak Q çıkışı 1 olur.
- Yeniden başlatma durumuna $S = 0$, $R = 1$ ve $En = 1$ olduğunda ulaşılır.
- $En = 0$ durumuna döndüğünde devrenin çıkışları önceki durumunu korur. (1. satır)
- $En = 1$, $S = 0$ ve $R = 0$ olduğunda çıkışlar değişmez. (2. satır)



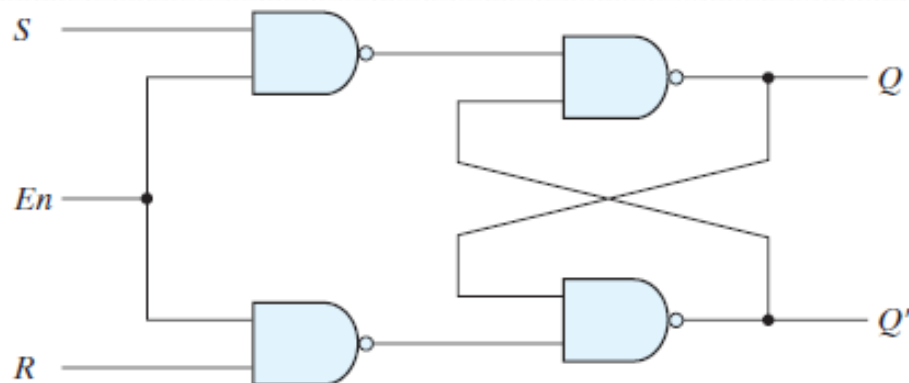
(a) Logic diagram

En	S	R	Next state of Q
0	X	X	No change
1	0	0	No change
1	0	1	$Q = 0$; reset state
1	1	0	$Q = 1$; set state
1	1	1	Indeterminate

(b) Function table

İzin (Kontrol) Girişli SR Mandalı

- $En = 1$, $S = 1$ ve $R = 1$ olduğunda, **belirsiz** bir durum ortaya çıkar. (5. satır) Bu koşul, temel SR mandalının her iki girişine 0'ları yerleştirir ve bu da onu tanımsız (yasak) duruma getirir. İzin girişi 0'a geri döndüğünde, bir sonraki durum kesin olarak belirlenemez, çünkü bir sonraki durum S veya R girişinden hangisinin önce 0'a gittiğine bağlıdır.
- Bu sebeple, bu devre pratikte çok az kullanılır.
- Diğer kullanışlı mandallar ve flip-floplar bu mandal devresinden elde edildiği için, bu mandalın bilinmesi önemlidir.



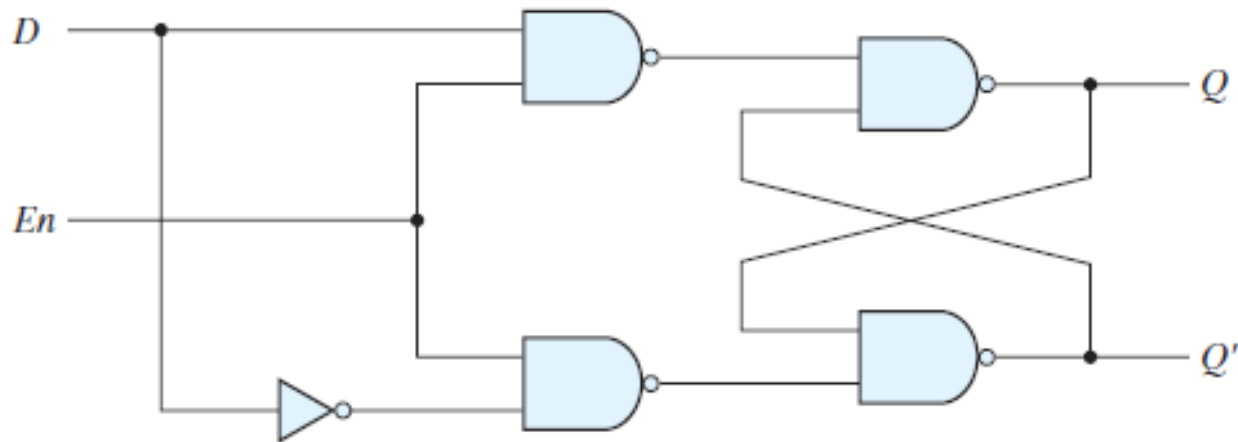
(a) Logic diagram

En	S	R	Next state of Q
0	X	X	No change
1	0	0	No change
1	0	1	$Q = 0$; reset state
1	1	0	$Q = 1$; set state
1	1	1	Indeterminate

(b) Function table

D Mandalı (Saydam Mandal)

- SR mandalındaki istenmeyen belirsiz durumları ortadan kaldırmak için, S ve R'nin aynı anda 1 olması engellenmelidir.
- Aşağıdaki D mandalı bu engellemeyi gerçekleştirmektedir.
- Bu tip mandal bazen geçitli D tutucusu diye de bilinir.
- D mandalının D (Data) ve En (Enable) gibi iki girişi bulunmaktadır. D girişi doğrudan S'ye bağlıdır, D'nin tümleyeni ise R'ye bağlıdır.



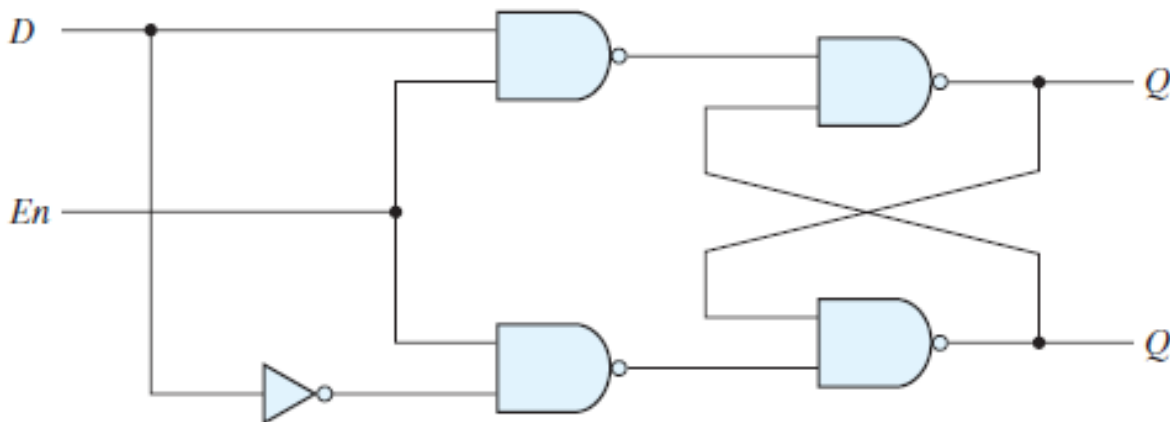
(a) Logic diagram

<i>En</i>	<i>D</i>	Next state of <i>Q</i>
0	X	No change
1	0	$Q = 0$; reset state
1	1	$Q = 1$; set state

(b) Function table

D Mandalı (Saydam Mandal)

- $En = 1$ olduğunda devre aktif olur ve çıkış D 'nin değerine göre değişir. Yani, $D = 1$ olduğunda $Q = 1$, $D = 0$ olduğunda ise $Q = 0$ olur.
- En girişinin 1'den 0'a geçiş yaptığı andaki Q çıkışı (mandalın ikili durumu), En yeniden 1 oluncaya kadar korunur.
- Tablodan görüldüğü gibi, sonraki durum şimdiki durumdan bağımsızdır. Önceki çıkış değeri ne olursa olsun, şu anki D giriş değeri mandalın çıkışına aktarılır.



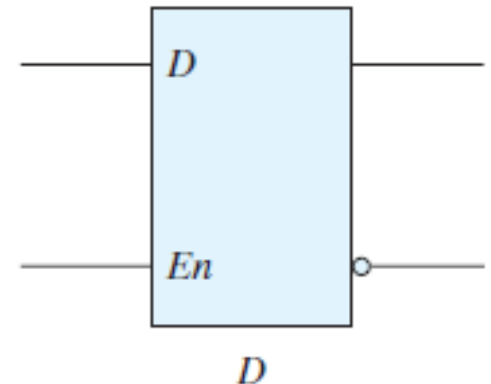
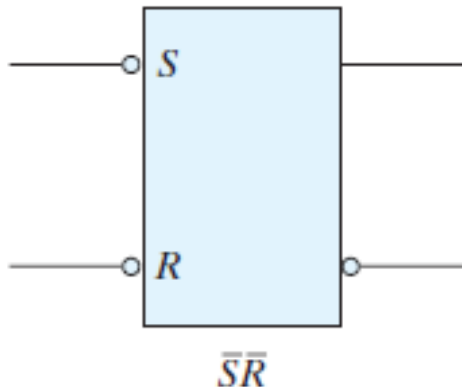
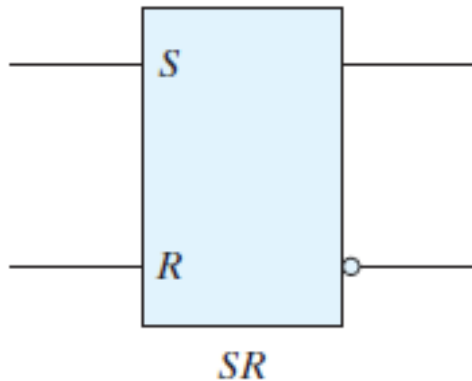
(a) Logic diagram

En	D	Next state of Q
0	X	No change
1	0	$Q = 0$; reset state
1	1	$Q = 1$; set state

(b) Function table

Mandalların Grafik Sembolleri

- Çeşitli mandalların grafik sembolleri aşağıda gözükmemektedir.
- Dikdörtgenin solunda girişler, sağında ise çıkışlar bulunmaktadır.
- Yukarıdaki çıkış normal çıkış, aşağıdaki ise (küçük yuvarlaklı) tümleyen çıkıştır.
- Kurma ve yeniden başlatmanın lojik-0 sinyali ile gerçekleştiğini belirtmek için ortadaki grafik sembolün girişlerinde küçük yuvarlaklar bulunmaktadır. (VEDEĞİL kapılı mandal)



Depolama Elemanları: Flip-Floplar

- Bir flip-flobun durumu giriş işaretindeki **ani** bir değişimle değişir. Bu ani değişime tetikleme denir.
- Asenkron mandallar (SR ve S'R' Mandalları) işaret seviyesinin değişmesiyle tetiklenir. İkinci bir tetikleme uygulanmadan önce bu seviye kendi başlangıç değerine dönmelidir.
- Saat girişli flip-floplar ise darbelerle tetiklenir. Darbe, 0 başlangıç değerinden başlayıp 1 değerine ani olarak sıçrar ve kısa bir süre sonunda yine 0 başlangıç değerine geri döner.
- Darbenin uygulanmasından çıkışta bir geçiş oluncaya kadar geçen süre kritik bir süredir ve dikkate alınmalıdır.

Depolama Elemanları: Flip-Floplar

- **Kontrol (izin) girişine darbeler uygulanan D mandalı,** aslında, darbe lojik-1 seviyesine her gittiğinde tetiklenen bir flip-flop'tur. Darbe girişi bu seviyede kaldığı müddetçe, veri girişindeki herhangi bir değişim; **çıkışı ve mandalın durumunu değiştirecektir.**
- Depolama elemanları olarak mandalların kullanılması durumunda, ciddi bir zorluk ortaya çıkmaktadır.
- Mandalların durum değişimi, saat darbesi lojik-1 seviyesine değişir değişmez (çıkır çıkmaz) başlamaktadır.
- Darbe hala lojik-1 seviyesinde iken mandalın yeni durumu çıkışta gözükmemektedir.
- Bu çıkış, kombinezonal devre boyunca başka mandalların girişlerine bağlıdır. (Bir sonraki sayfada devam ediyor.)

Depolama Elemanları: Flip-Floplar

- Saat darbesi hala lojik-1 seviyesinde iken mandallara uygulanan girişler değişirse mandallar bu yeni değerlere cevap verecektir ve yeni bir çıkış durumu oluşabilir.
- Saat darbesi lojik-1 seviyesinde kaldığı müddetçe mandalların durumları değişmeye devam edebilir ve sonuç olarak tahmin edilemez bir durum ortaya çıkar.
- **Bu güvenilmez durumdan ötürü, tüm mandallar ortak bir saat girişi ile tetikleniyorsa, bir mandalın çıkışı aynı veya başka bir mandalın girişine direkt olarak veya kombinezonal devre üzerinden uygulanamaz.**
- Flip-flop devreleri, ortak bir saat girişini kullanan ardışıl devrenin parçasıyken düzgün ve sorunsuz çalışacak şekilde üretilir.

Depolama Elemanları: Flip-Floplar

- Mandal devresindeki problem, mandalın saat darbesinin seviyesine duyarlı olmasıdır.
- İzin girişinin pozitif seviyeye duyarlı olması; saat darbesi lojik-1 seviyesinde iken D veri girişi değiştiğinde çıkıştaki değişimlere imkan vermektedir.
- Flip-flobun doğru çalışmasındaki anahtar nokta, sadece sinyal geçişleri sırasında tetiklenmesinin sağlanmasıdır.



(a) Response to positive level



(b) Positive-edge response



(c) Negative-edge response

Depolama Elemanları: Flip-Floplar

- Saat darbesi pozitif veya negatif olabilir.
- Pozitif bir darbe üretici çıkışı, darbe olduğu sürece 1 değerinde, darbeler arasındaki aralıkta ise 0 değerinde olacaktır. (Alttaki şekiller pozitif saat darbelerine aittir.)
- Saat darbesi iki işaret geçişiyle ilerlemektedir:
 - 0'dan 1'e geçiş (pozitif geçiş) => pozitif kenar
 - 1'den 0'a geçiş (negatif geçiş) => negatif kenar
- Benzeri tanımlar negatif saat darbesi için de geçerlidir.



(a) Response to positive level



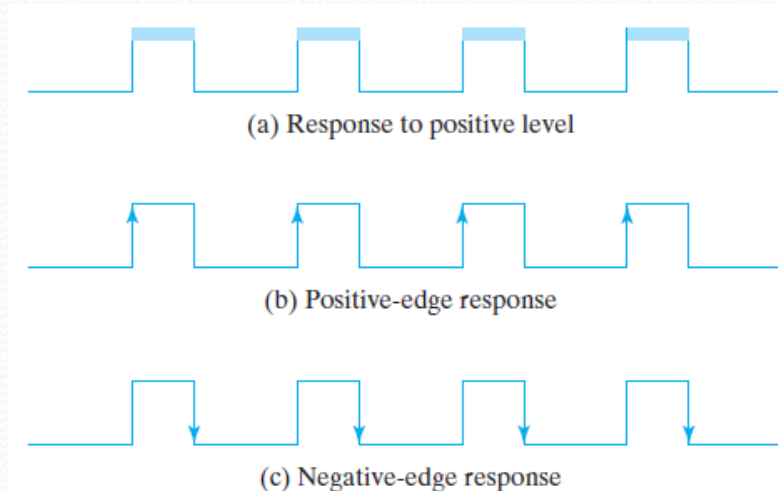
(b) Positive-edge response



(c) Negative-edge response

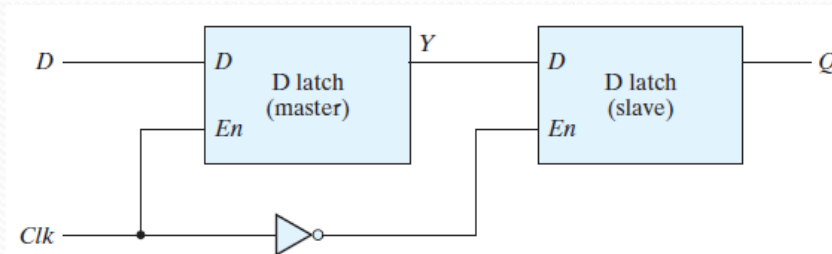
Depolama Elemanları: Flip-Floplar

- Bir mandal devresinin flip-floba dönüştürülmesi için iki yol vardır:
 - Flip-flobun çıkışını izole edecek ve flip-flobun girdisi değişirken flip-flobun bundan etkilenmesini önleyecek şekilde iki tane mandal (ana ve uydu mandal) kullanmak.
 - Sadece senkronizasyon sinyalinin (saat) sinyal geçişleri sırasında tetiklenen ve saat darbesinin geri kalan kısımlarında pasif durumda olan flip-flop üretmek.



Kenar Tetiklemeli D Flip-Flop

- İki tane D mandalı ve bir evirici kapısı kullanılarak oluşturulan D flip-flobu aşağıda gözükmemektedir:
- İlk mandal ana, ikinci mandal ise uydu olarak isimlendirilir.
- Devre, D girdisini örneklemektedir ve sadece senkronizasyon sinyalinin (Clk) negatif kenarında Q çıktısını değiştirmektedir.
- Saat (Clk) 0 iken eviricinin çıkışı 1 olur. Uydu mandal aktif olur ve onun çıkışı Q ana mandalın çıkışı olan Y'ye eşit olur. $Clk = 0$ olduğu için ana mandal pasif olur.
- Saat lojik-1 seviyesine değiştiğinde, harici D girişindeki veri ana mandala aktarılır. Uydu mandal ise bu durumda pasiftir. Girdideki herhangi bir değişim ana mandal çıkışını (Y'yi) değiştirmektedir fakat uydu mandalın çıkışını etkileyemez.



Kenar Tetiklemeli D Flip-Flop

- Saat darbesi 0'a döndüğünde ana mandal pasif hale gelir ve harici D girişinden izole edilmiş olur. Aynı anda, uydu mandal aktif hale gelir ve Y'deki değer flip-flobun çıktısı olan Q'ya aktarılır.
- Sonuç olarak, flip-flobun çıkışındaki bir değişim sadece saat sinyalinin 1'den 0'a geçişi sırasında tetiklenebilir.
- Flip-flobun çıkışı (Q) saat darbesinin pozitif kenarında değişen devreyi de tasarlamak mümkündür. (Aşağıdaki devreye ek bir evirici kapısı dahil edilerek). Bu tarz bir flip-flop negatif darbeyle tetiklenir.

