

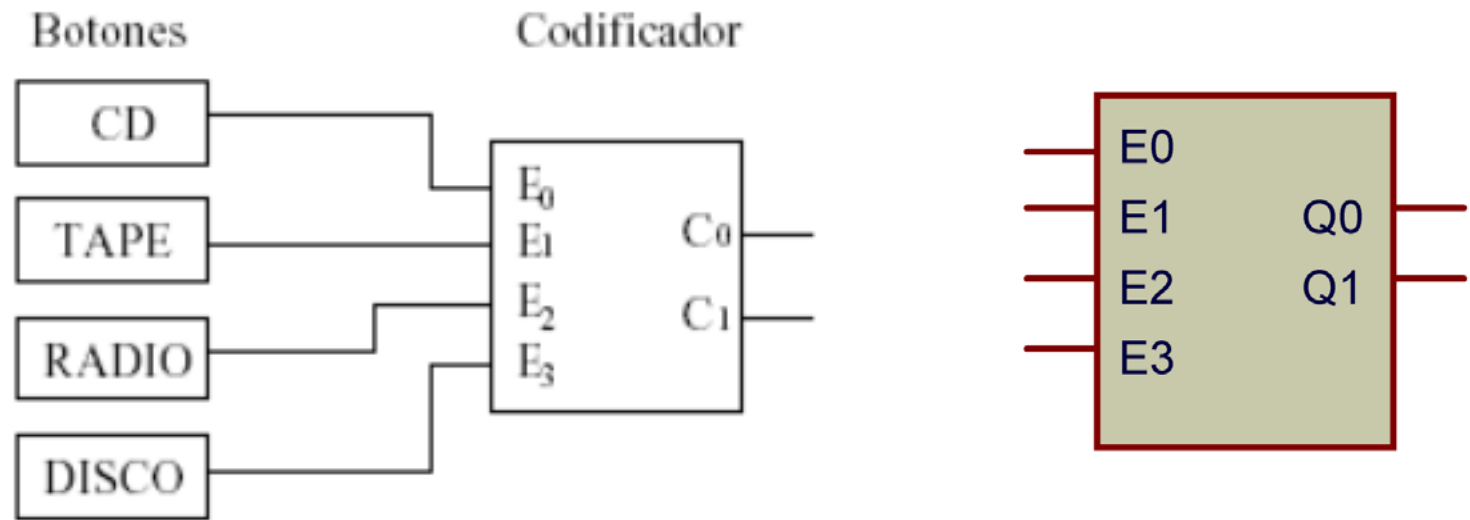
# **CODIFICADORES**

## CODIFICADORES

Los codificadores nos permiten “compactar” la información, generando un código de salida a partir de la información de entrada.

Circuitos combinacionales de mediana escala de integración (MSI) con “n” salidas y “ $2^n$ ” entradas. Y cuya estructura es tal que al activarse una de sus entradas (ya sea con 0’s o con 1’s) en la salida aparece la combinación binaria (o su complementaria) correspondiente al número decimal asignado a dicha entrada.





$E_3$	$E_2$	$E_1$	$E_0$	$C_1$	$C_2$	Botón
0	0	0	1	0	0	CD
0	0	1	0	0	1	TAPE
0	1	0	0	1	0	RADIO
1	0	0	0	1	1	DISCO

La función habitual de un codificador es la de convertir cualquier información digitalizada que entra al sistema en su equivalente en binario natural o en su complementario.

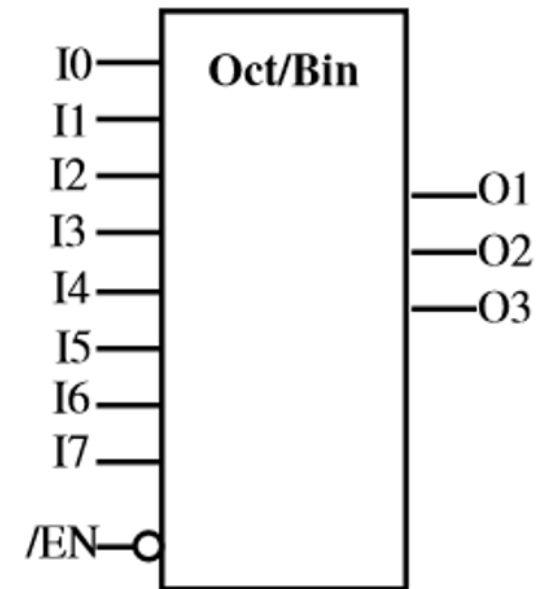
Hay dos tipos de codificadores

- codificadores sin prioridad
- codificadores con prioridad.

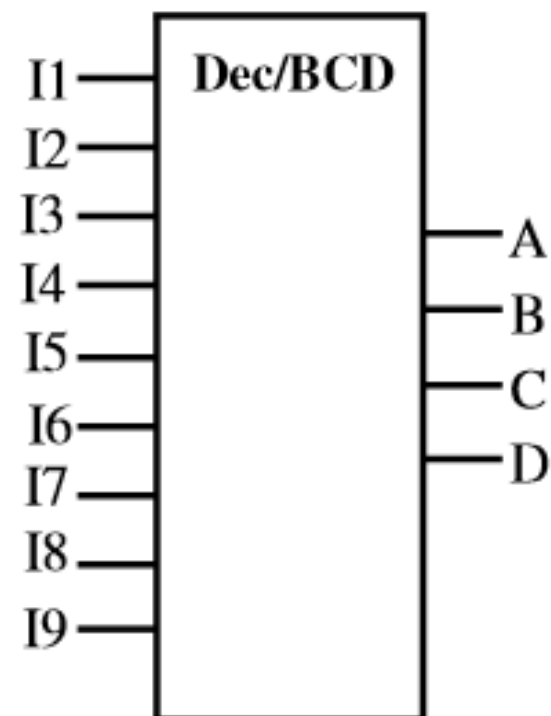
## Codificadores sin prioridad

Aquellos en los que no pueden activarse simultáneamente más de una entrada, puesto que si lo hacen aparecerían códigos erróneos en las salidas

/EN	I <sub>7</sub>	I <sub>6</sub>	I <sub>5</sub>	I <sub>4</sub>	I <sub>3</sub>	I <sub>2</sub>	I <sub>1</sub>	I <sub>0</sub>	O <sub>2</sub>	O <sub>1</sub>	O <sub>0</sub>
<b>1</b>	X	X	X	X	X	X	X	X	0	0	0 no funciona
0	0	0	0	0	0	0	0	<b>1</b>	0	0	0
0	0	0	0	0	0	0	<b>1</b>	0	0	0	1
0	0	0	0	0	0	<b>1</b>	0	0	0	1	0
0	0	0	0	0	<b>1</b>	0	0	0	0	1	1
0	0	0	0	<b>1</b>	0	0	0	0	1	0	0
0	0	0	<b>1</b>	0	0	0	0	0	1	0	1
0	0	<b>1</b>	0	0	0	0	0	0	1	1	0
0	<b>1</b>	0	0	0	0	0	0	0	1	1	1



I1	I2	I3	I4	I5	I6	I7	I8	I9	A	B	C	D
0	0	0	0	0	0	0	0	0	0	0	0	0
1	0	0	0	0	0	0	0	0	0	0	0	1
0	1	0	0	0	0	0	0	0	0	0	1	0
0	0	1	0	0	0	0	0	0	0	0	1	1
0	0	0	1	0	0	0	0	0	0	1	0	0
0	0	0	0	1	0	0	0	0	0	1	0	1
0	0	0	0	0	1	0	0	0	0	1	1	0
0	0	0	0	0	0	1	0	0	0	1	1	1
0	0	0	0	0	0	0	1	0	1	0	0	0
0	0	0	0	0	0	0	0	0	1	0	0	1

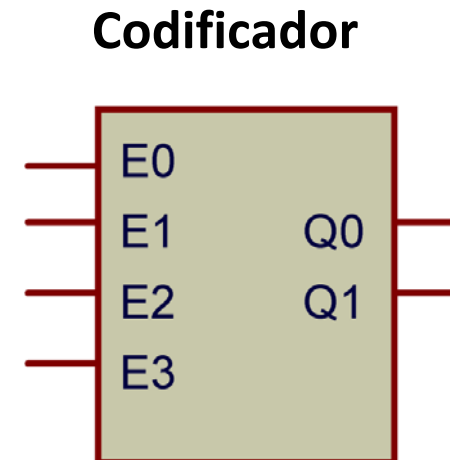


## Codificadores con prioridad

Aquellos en los que se puede producir la activación simultánea de varias entradas, apareciendo en la salida el código correspondiente a la entrada de más peso significativo.

codificador de cuatro entradas y dos salidas, con prioridad

E <sub>3</sub>	E <sub>2</sub>	E <sub>1</sub>	E <sub>0</sub>	A <sub>1</sub>	A <sub>0</sub>	
0	0	0	0	0	0	
0	0	0	1	0	0	(0)
0	0	1	0	0	1	(1)
0	0	1	1	0	1	
0	1	0	0	1	0	(2)
0	1	0	1	1	0	
0	1	1	0	1	0	
0	1	1	1	1	0	
1	0	0	0	1	1	(3)
1	0	0	1	1	1	
1	0	1	0	1	1	
1	0	1	1	1	1	
1	1	0	0	1	1	
1	1	0	1	1	1	
1	1	1	0	1	1	
1	1	1	1	1	1	



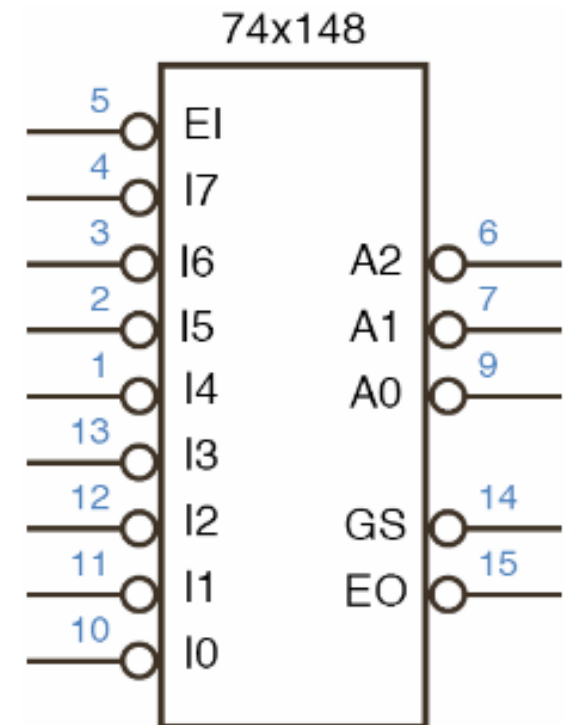
## Formas comerciales

**74x147:** codificador de prioridad **10** a **4**

**74x148:** codificador de prioridad **8** a **3**

**CD4532:** CMOS 8-Bit Priority Encoder

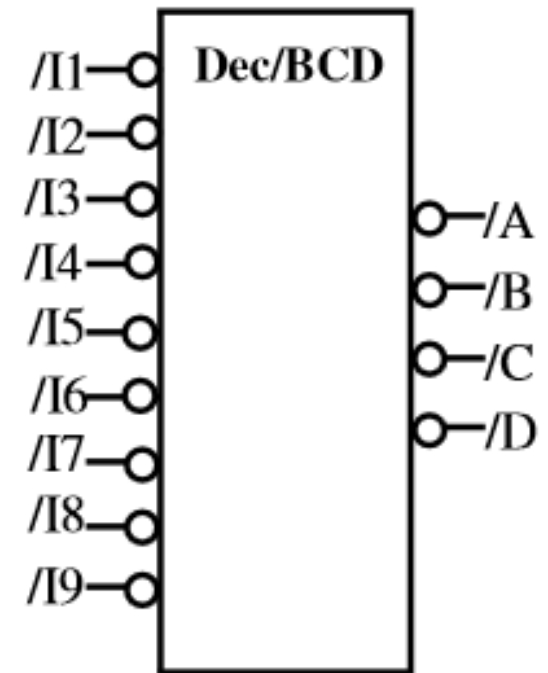
EI	I7	I6	I5	I4	I3	I2	I1	I0	A2	A1	A0	GS	EO
1	X	X	X	X	X	X	X	X	1	1	1	1	1
0	1	1	1	1	1	1	1	1	1	1	1	1	0
	0	X	X	X	X	X	X	X	0	0	0	0	1
	1	0	X	X	X	X	X	X	0	0	1	0	1
	1	1	0	X	X	X	X	X	0	1	0	0	1
	1	1	1	0	X	X	X	X	0	1	1	0	1
	1	1	1	1	0	X	X	X	1	0	0	0	1
	1	1	1	1	1	0	X	X	1	0	1	0	1
	1	1	1	1	1	1	0	X	1	1	0	0	1
	1	1	1	1	1	1	1	0	1	1	1	0	1





## codificador decimal con prioridad 74147

/I1	/I2	/I3	/I4	/I5	/I6	/I7	/I8	/I9	/A	/B	/C	/D
X	X	X	X	X	X	X	X	0	0	1	1	0
X	X	X	X	X	X	X	0	1	0	1	1	1
X	X	X	X	X	X	0	1	1	1	0	0	0
X	X	X	X	X	0	1	1	1	1	0	0	1
X	X	X	X	0	1	1	1	1	1	0	1	0
X	X	X	0	1	1	1	1	1	1	0	1	1
X	X	0	1	1	1	1	1	1	1	1	0	0
X	0	1	1	1	1	1	1	1	1	1	0	1
0	1	1	1	1	1	1	1	1	1	1	1	0
1	1	1	1	1	1	1	1	1	1	1	1	1



### **3. MULTIPLEXORES**

### **3. MULTIPLEXORES**

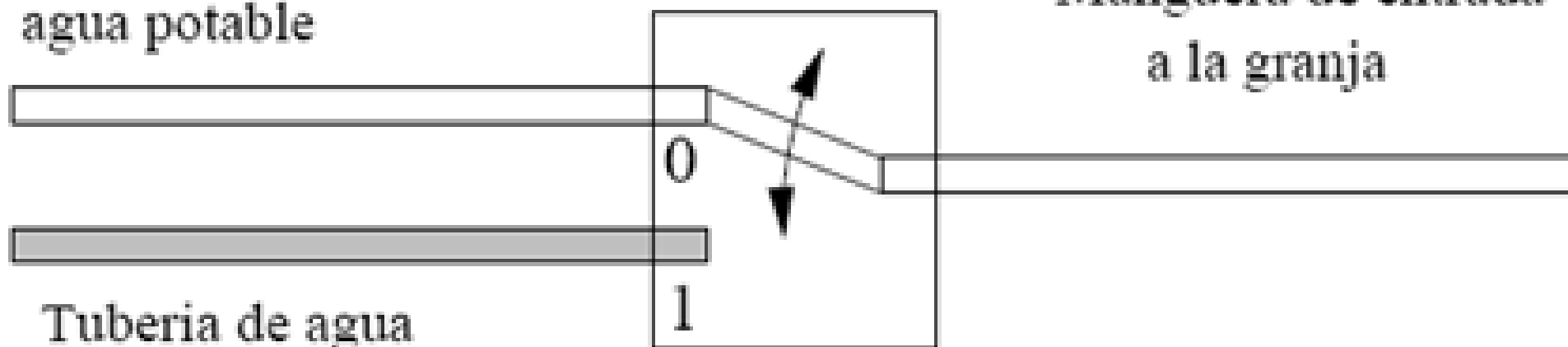
Circuitos combinacionales M.S.I. (mediana escala de integración) con  $n$  entradas de selección y  $2^n$  entradas de información, una entrada de habilitación (I) y una salida de información.

Un **multiplexor** es un circuito combinacional al que entran varios canales de datos, y sólo uno de ellos, el que hallamos seleccionado, es el que aparece por la salida. Es decir, es un circuito que nos permite *seleccionar* qué datos pasan a través de dicho componente

Para denominar a los multiplexores es habitual hacer referencia al número de entradas de datos y salidas, así un multiplexor de 8 entradas de información, 3 de selección y 1 salida es un multiplexor 8:1

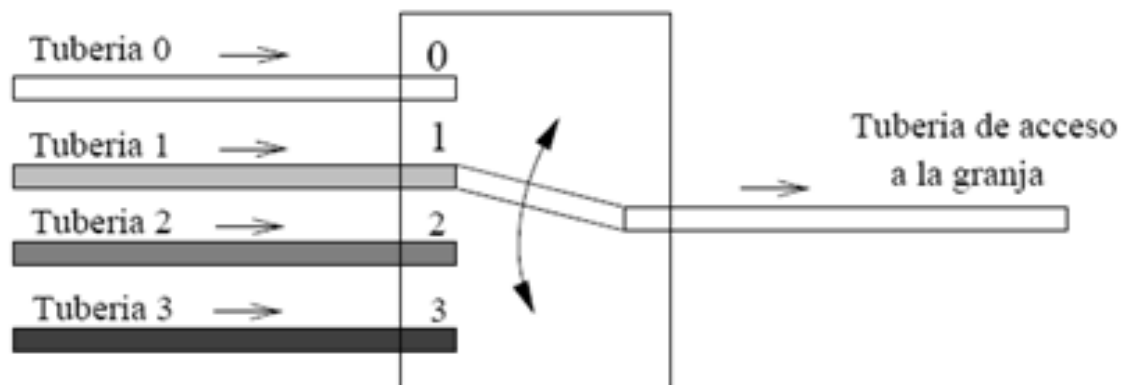
Tubería de  
agua potable

Manguera de entrada  
a la granja

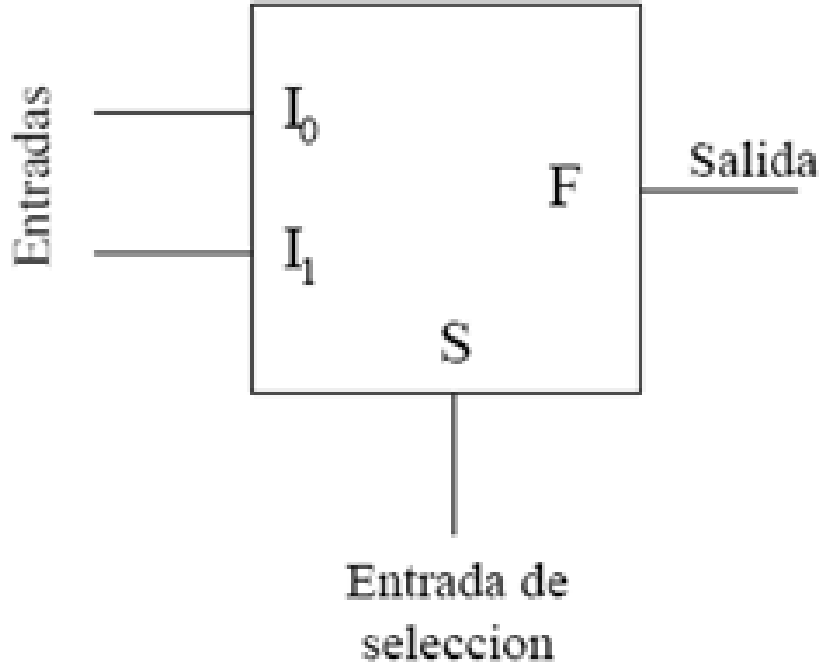


Tubería de agua  
para regar

Llave de  
paso



Se denomina **multiplexor 2:1** a aquel que como su propio nombre indica, tiene **dos** entradas de datos  $2^n = 2$  y una entrada de selección  $n = 1$ .



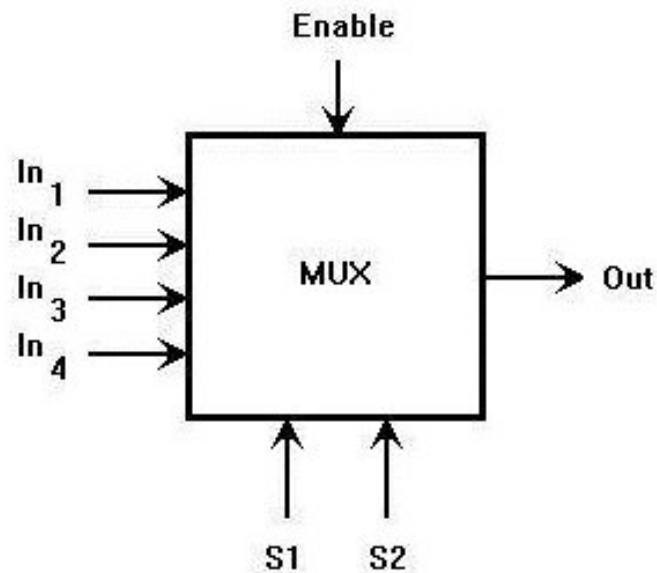
S	$I_0$	$I_1$	F
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	1

<b>S I<sub>0</sub> I<sub>1</sub></b>	<b>F</b>
<b>0 0 0</b>	<b>0</b>
<b>0 0 1</b>	<b>0</b>
<b>0 1 0</b>	<b>1</b>
<b>0 1 1</b>	<b>1</b>
<b>1 0 0</b>	<b>0</b>
<b>1 0 1</b>	<b>1</b>
<b>1 1 0</b>	<b>0</b>
<b>1 1 1</b>	<b>1</b>

$I_1 I_0$		00	01	11	10
S	0	0	1	1	0
	1	0	0	1	1

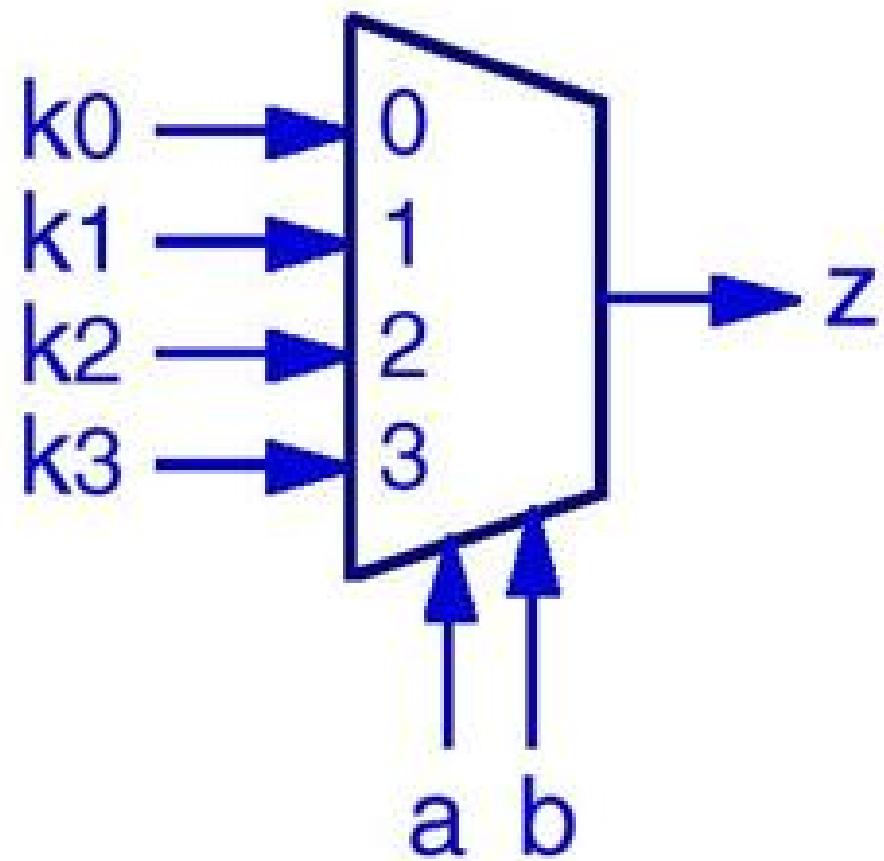
$$F = S'I_0 + SI_1$$

Multiplexor 4:1 tiene cuatro entradas de datos y dos entrada de selección.  
Es decir,  **$2n = 4$  entradas de datos**, siendo  **$n = 2$  entradas de selección**.



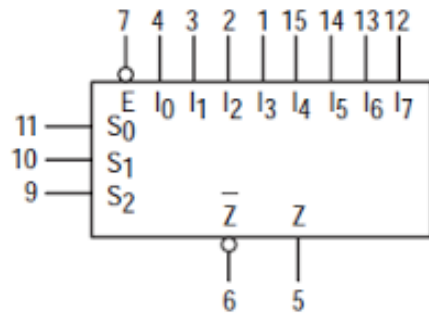
$S_1 S_0$		$I_3 I_2 I_1 I_0$	F
0 0	Input 0	X X X <b>0</b>	0
0 0		X X X <b>1</b>	1
0 1	Input 1	X X <b>0</b> X	0
0 1		X X <b>1</b> X	1
1 0	Input 2	X <b>0</b> X X	0
1 0		X <b>1</b> X X	1
1 1	Input 3	<b>0</b> X X X	0
1 1		<b>1</b> X X X	1



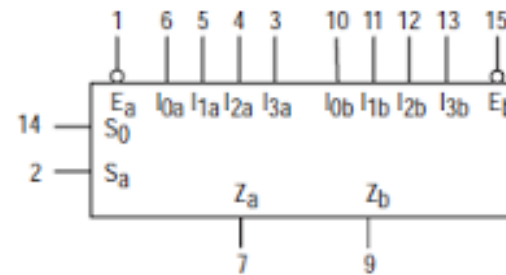


$a$	$b$	$z$
0	0	$k_0$
0	1	$k_1$
1	0	$k_2$
1	1	$k_3$

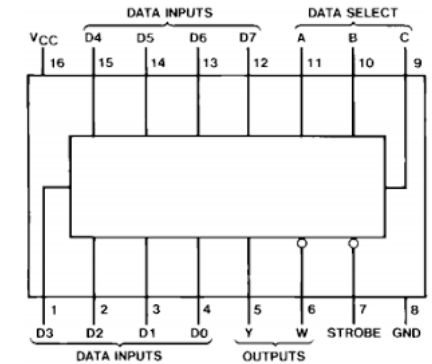
- 74157**      Cuatro mux 2-1 con señal strobe
- 74158**      Cuatro mux 2-1 con señal strobe salidas invertidas
- 74153**      Dos mux 4-1 con strobe
- 74151**      Un mux de 8 a 1 (salida invertida y sin invertir),  
con strobe
- 74152**      Un mux de 8 a 1 (salida invertida)
- 74150**      Un mux de 16 a 1 con strobe



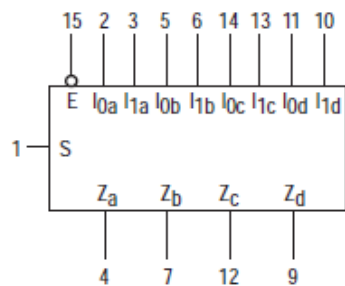
74151  
Mux 8-1 (salida invertida y sin  
invertir)



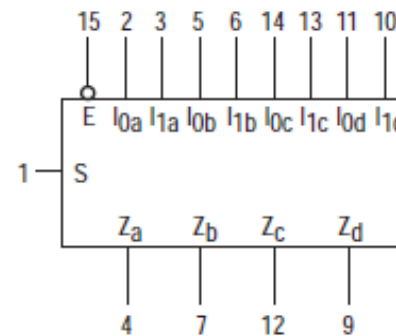
74153  
Dos mux 4-1



74153  
Dos mux 4-1



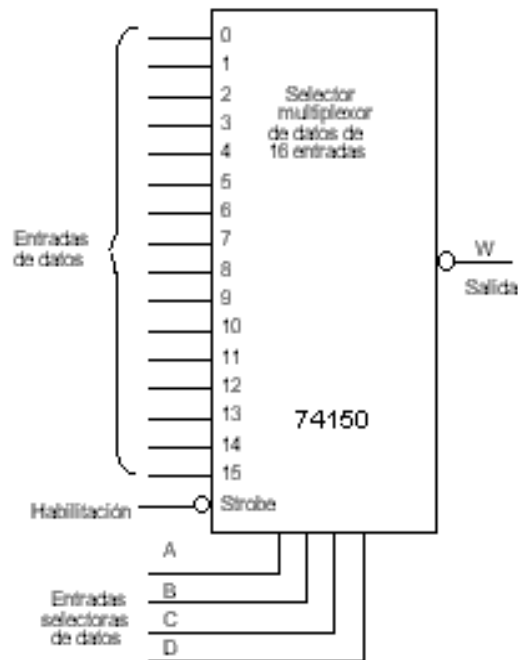
74158  
Cuatro mux 2-1 salidas invertidas



74157  
Cuatro mux 2-1

# Multiplexor 74150

- Consta de 16 entradas de datos.
- Tiene una única salida invertida w (pin 10).
- Posee cuatro entradas selectoras de datos de A a D (pin 15 al 11).
- Tiene una entrada de habilitación denominada STROBE que se considera como un conmutador ON-OFF.

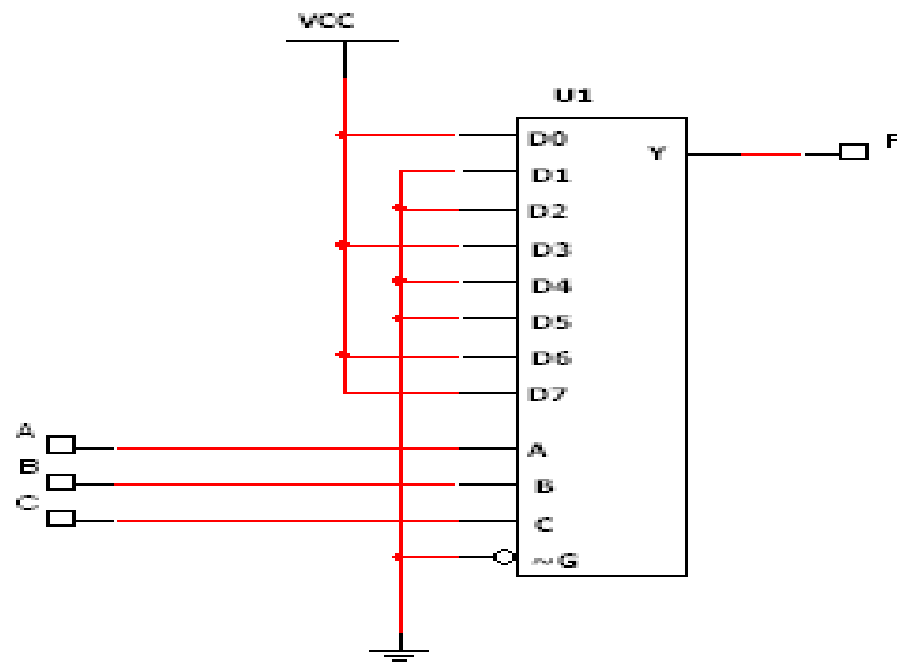


D	C	B	A	Strobe	W
X	X	X	X	H	H
L	L	L	L	L	<u>E0</u>
L	L	L	H	L	<u>E1</u>
L	L	H	L	L	<u>E2</u>
L	L	H	H	L	<u>E3</u>
L	H	L	L	L	<u>E4</u>
L	H	L	H	L	<u>E5</u>
L	H	H	L	L	<u>E6</u>
L	H	H	H	L	<u>E7</u>
H	L	L	L	L	<u>E8</u>
H	L	L	H	L	<u>E9</u>
H	L	H	L	L	<u>E10</u>
H	L	H	H	L	<u>E11</u>
H	H	L	L	L	<u>E12</u>
H	H	L	H	L	<u>E13</u>
H	H	H	L	L	<u>E14</u>
H	H	H	H	L	<u>E15</u>

## REALIZACION DE FUNCIONES LOGICAS CON MULTIPLEXORES.-

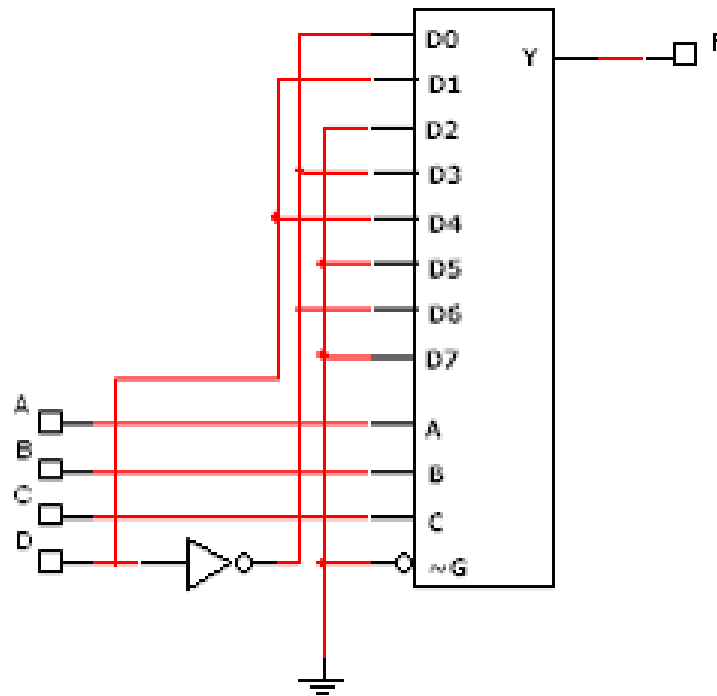
Multiplexor con igual entradas de selección que el numero de variables de la función.

Ejemplo:  $f(a, b, c) = \sum (0, 3, 6, 7)$



## Multiplexor con una entrada de selección menor que el numero de variables de la función

$$F(a, b, c, d) = \sum (0, 3, 6, 9, 12, 14, 15).$$



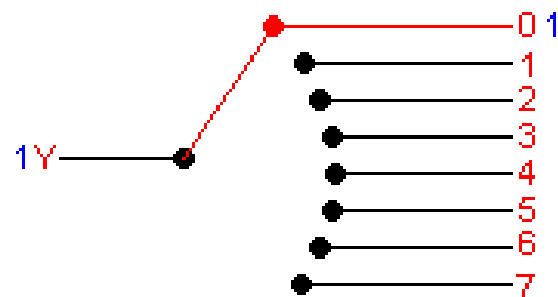
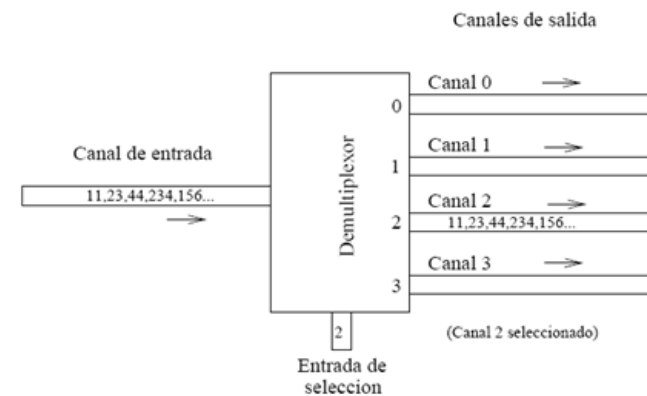
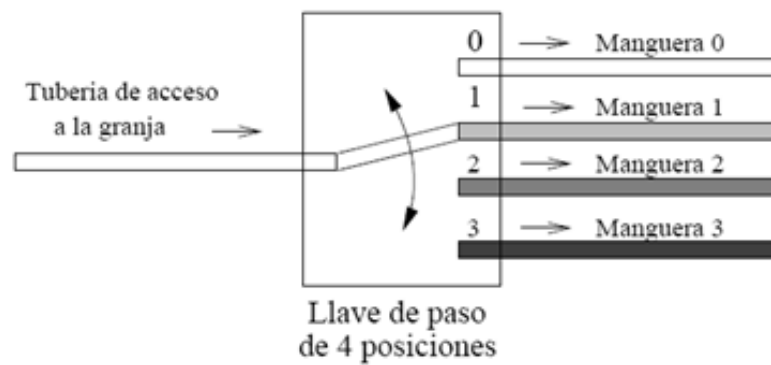
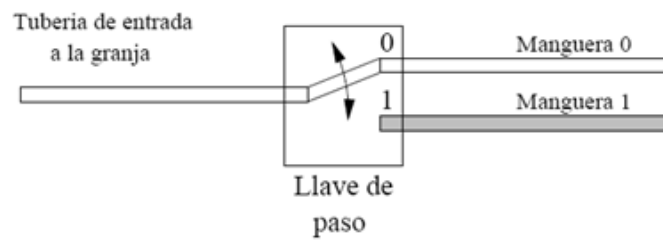
## **4. DEMULTIPLEXORES**

## Demultiplexores

El concepto de **demultiplexor** (DEMUX) es similar al de multiplexor, viendo las entradas de datos como salidas y la salida como entradas.

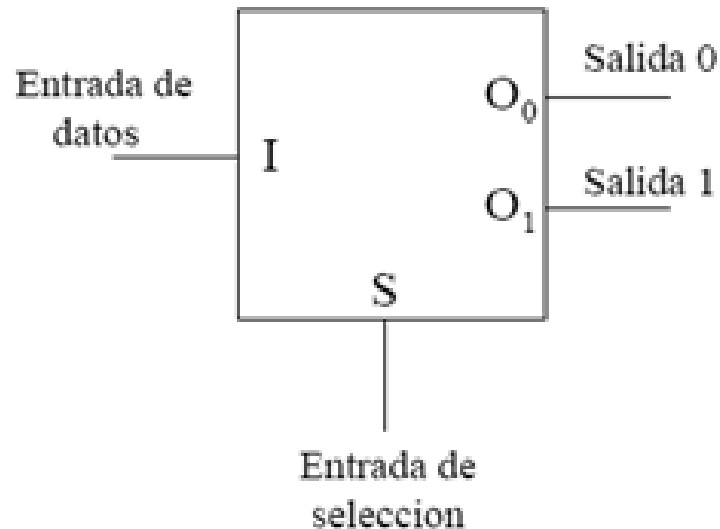
En los demultiplexores hay un único canal de entrada que sale por una de las múltiples salidas, y sólo una. Las **entradas de selección "n"** definen cual es la línea de salida por la que debe salir el dato de entrada. Por lo que el **número de salidas  $2^n$** , depende de "n" que es el número de entradas de selección.





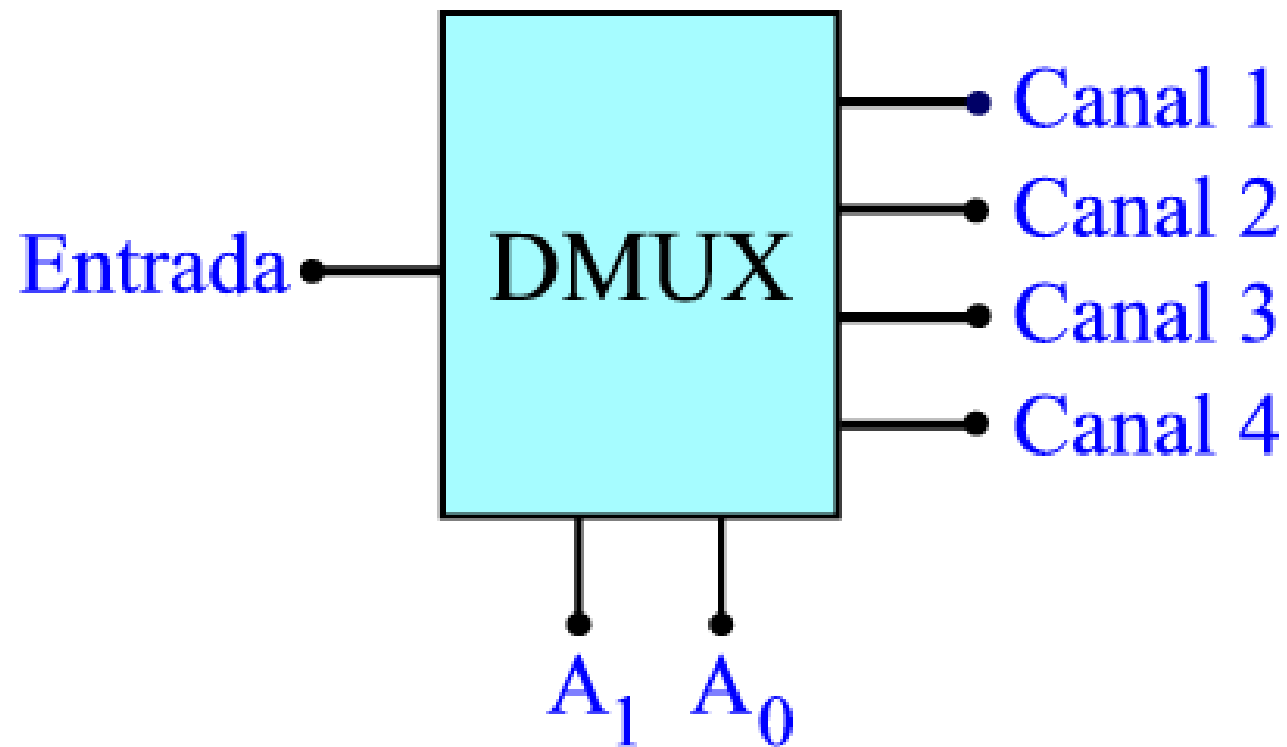
## Demultiplexor 1:2

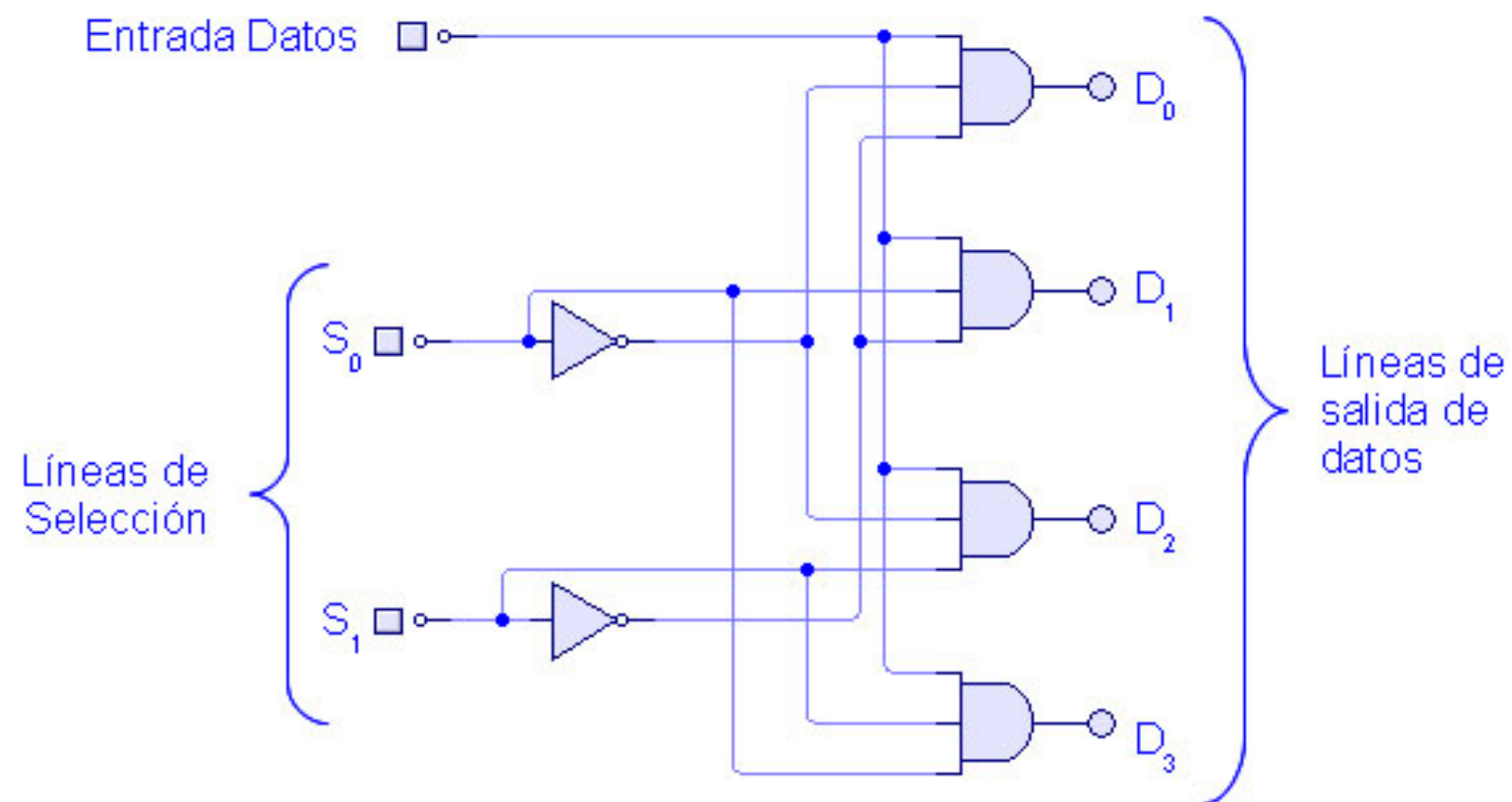
**Demultiplexor de dos salidas** a aquel que tiene  $2^n = 2$  líneas de salida, y por lo tanto  $n = 1$  líneas de selección



S	I	O <sub>1</sub>	O <sub>0</sub>
0	0	0	0
0	1	0	1
1	0	0	0
1	1	1	0

## Demultiplexor 1:4





## Demultiplexor 1:8

