



**Univerzitet u Novom Sadu**

Fakultet tehničkih nauka

Odsek za računarsku tehniku i  
računarske komunikacije



# **Logičko projektovanje računarskih sistema**

**- projektovanje digitalnih sistema -**

Fond časova: 3+3

ECTS: 6

# Nastavnički tim

prof. dr Nikola Teslić    prof. dr Nebojša Pjevalica



prof. dr Ivan Kaštelan  
(auditorne vežbe)



doc. dr Miloš Subotić  
(auditorne vežbe)



# Literatura

- ◆ **Knjiga: Projektovanje Digitalnih Sistema**  
Prof. dr Vladimir Kovačević
- ◆ **Zbirka rešenih zadataka iz logičkog projektovanja računarskih sistema I , projektovanje digitalnih sistema**  
Nebojša Pjevalica, Ivan Kaštelan, Nikola Teslić, Vladimir Kovačević
- ◆ **Svi materijali vezano za predavanja, auditorne i lab. vežbe:**
  - ◆ **[https://sova.uns.ac.rs/LPRS1\(modul RA ili IN, ili PSI\) 2024/2025](https://sova.uns.ac.rs/LPRS1(modul RA ili IN, ili PSI) 2024/2025)**

# Vežbe se odvijaju u NTP-507, NTP-508



# Konsultacije

## ❖ E-mail

lprs1 lprs1@uns.ac.rs

**PREPORUČENO !!!**

nikola.teslic@nikola.teslic@rt-rknikola.teslic@rt-rk.uns.ac.rs

pjeva@uns.ac.rs

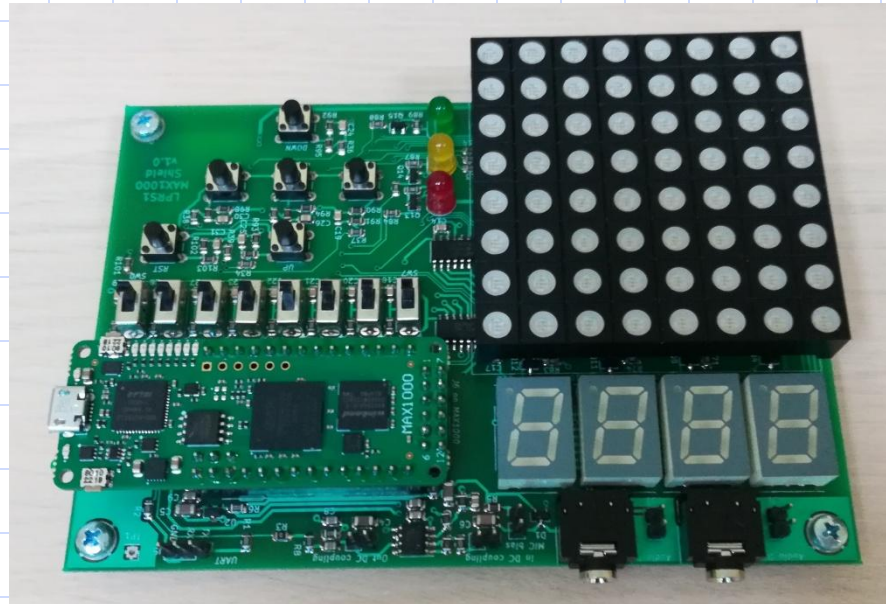
ivan.kastelan@uns.ac.rs

- ❖ Konsultacije (aud-lab vežbe) se održavaju
  - ❖ Sredom od 14:00 do 15:00 (Ivan Kaštelan)
- ❖ Konsultacije (predavanja) se održavaju
  - ❖ Sreda od 14:30 do 15:30 (Nebojša Pjevalica)



# LABORATORIJSKE VEŽBE (platforma)

- ❖ Logičko projektovanje računarskih sistema
  - ❖ Praktično orijentisan predmet
  - ❖ Laboratorijske vežbe imaju veliku važnost
- ❖ Namenski hardver za realizaciju vežbe baziran na INTEL FPGA MAX10 integrisanom kolu





# Organizacija laboratorijskih vežbi



- ❖ Ukupno 14 lab vežbi, 10 pokaznih i 4 vežbe koje se ocenjuju.
- ❖ Ispitne vežbe se ocenjuju prema zadatom kriterijumu, brojem poena 0 – 1 – 2 – 5

- ◆ **PRIJAVLJIVANJE ISPITA** je moguće obaviti isključivo na studentskoj službi FTN-a. Direktne molbe personalu da se ispit polaže mimo studentske službe neće se razmatrati. Kalendar ispita je javno dostupan dokument i svaki student koji odgovorno pristupa predmetu ima dovoljno vremena da završi sve formalnosti oko prijavljivanja blagovremeno.



❖ **PONIŠTAVANJE OCENE** može da se uradi isključivo na zahtev studenta upućen mejlom na adresu [lprs1@uns.ac.rs](mailto:lprs1@uns.ac.rs) ili nastavniku direktno u zakazanom terminu uvida! Studentu koji ovako inicira poništavanje ocene, prosleđuje se ocena 5 u tom ispitnom roku. Nakon isteka termina uvida u radove, ocene se prosleđuju na studentsku službu i naknadno poništavanje nije moguće, niti direktno usmeno, niti putem mejla. Naknadno poništavanje student može inicirati na studentskoj službi, što je proces koji uključuje prodekana za nastavu, u skladu sa statutom FTN-a.

❖ **UPIS OCENE** u indeks se odlukom uprave FTN-a obustavlja

# Predispitni i ispitni bodovi

- ❖ Polaganje ispita uslovljeno je uspehom na obe obaveze:
  - 51% predispitne
  - 51% ispit
- Uspešno položeni predispitni bodovi su trajni.
- Stari studenti sa ispod 51% predispitnih prijavljuju polaganje preko kolokvijuma,
  - Uključuju se na portal predmeta na [sova.uns.ac.rs](http://sova.uns.ac.rs), polažu 4 laboratorijske provere tokom semestra i izlaze na Testove početkom decembra.

# Predavanja – teme 1

- ❖ Uvod & istorijski osvrt na elektronske prekidačke elemente
- ❖ Realna logička kola - tehnologije, osobine realnih kola
- ❖ Standardne kombinacione mreže, kodovi, Gray kod, minimizacija funkcija
- ❖ Blok kodovi, aritmetičke komb. Mreže
- ❖ SR Latch, DFF, sinhroni i asinhroni reset
- ❖ Sekvencijalne mreže - registri, brojači, automati

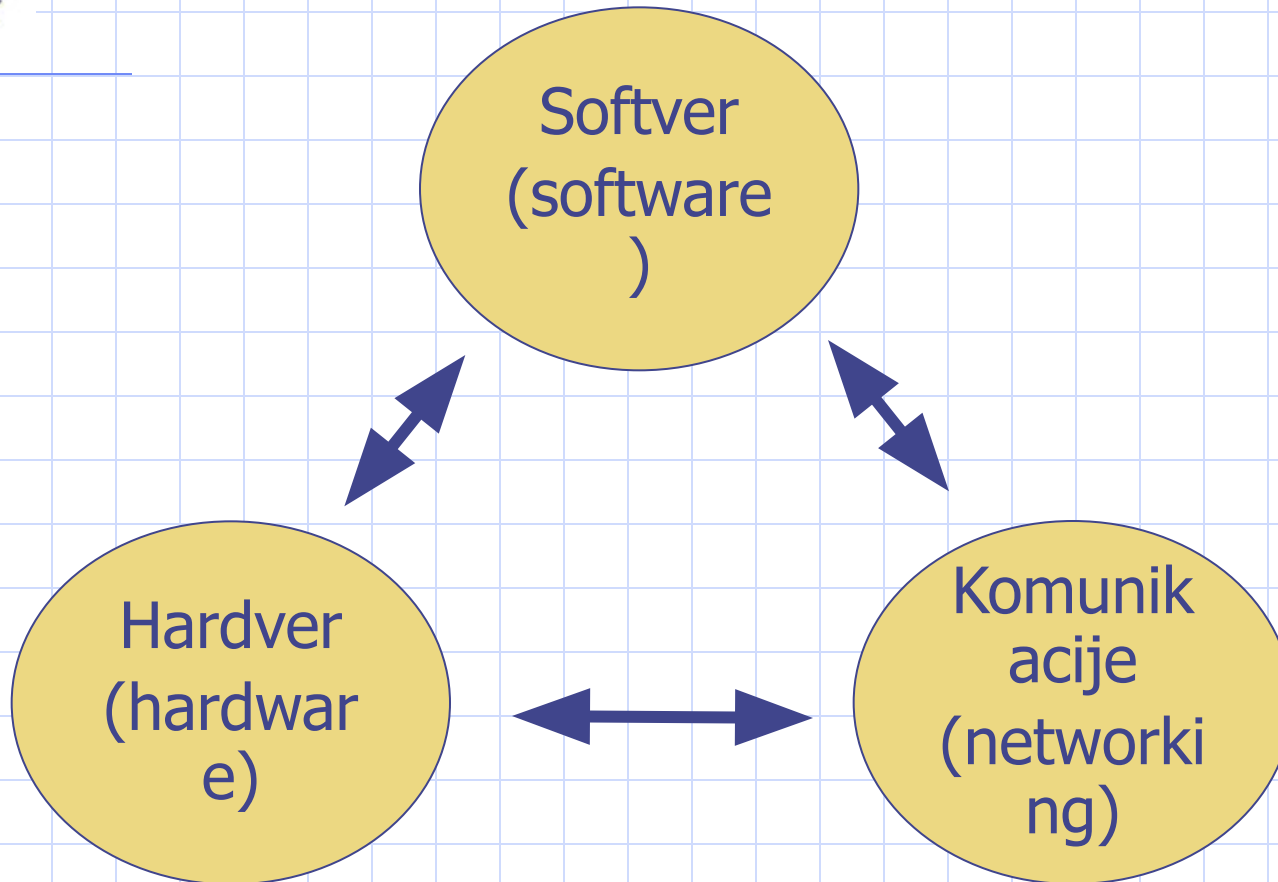
## Predavanja – teme 2

- ❖ Automati sa konačnim brojem stanja – minimizacija
- ❖ Savremene procesorske arhitekture
- ❖ Osnovni elementi procesora; upravljačke jedinice
- ❖ Logičko projektovanje procesorskih memorija -pristup -magistrale
- ❖ LPRS assembler
- ❖ Vremenske karakteristike sekvencijalnih sistema

# Odsek za računarsku tehniku i računarske komunikacije

- ◆ **Katedra za računarsku tehniku**
- ◆ **Katedra za računarske komunikacije**

## Fokus odseka



Sistemi zasnovani na računaru za rad u realnom vremenu  
(real time embedded systems)



# Pregled predmeta

## ◆ II god

- ◆ Logičko projektovanje računarskih sistema I  
Projektovanje digitalnih sistema
- ◆ Sistemska programska podrška u realnom vremenu 1

## ◆ III god

- ◆ Logičko projektovanje računarskih sistema II  
Projektovanje računara
- ◆ Sistemska programska podrška u realnom vremenu 2
- ◆ Osnovi računarskih mreža 1 i 2
- ◆ Osnovi algoritama i struktura digitalne obrade signala 1 i 2
- ◆ Odabrana poglavlja projektovanja fizičke arhitekture
- ◆ Projektovanje namenskih računarskih struktura 1

## ◆ IV god

- ◆ BLOK NASTAVA