

Istorijski osvrt

Tačan istorijski period koji se može usvojiti kao početak razvoja računarstva, nije moguće utvrditi. Brojna literatura koja se bavi ovim pitanjem tipično usvaja kao značajne prekretnice formiranje prvog elektronskog računara ENIAC (Electronic Numerical Integrator And Computer) 1942 godine, MARK I, koji je bio kombinovan elektro-mehanički računar, realizovan 1944.

Svakako problem računanja, daleko dublje seže u istoriju od problema elektronskog/električnog računanja. Kao prekretnica u domenu značajnih mehaničkih računskih rešenja, često se navodi mehanički računar Čarlsa Bebidža razvijan 1822-1831 godine, bez obzira što zahtevni prototip nije ostvario u praksi željenu funkcionalnost. Bez želje da se na ovu temu stavi tačka, bino je svakako pomenuti dugu istoriju mehaničkih računskih naprava koje su prethodile Bebidžovom računaru. Abakus predstavlja najstariju poznatu računsku napravu, smatra se da je u upotrebu ušao 2400. godine pre nove ere. Ovako dugačak period koršćenja jednostavnih naprava pun je brojnih pokušaja da se napravi složeniji mehanizam koji će moći da računa nad širim operandima. Iz tog mnoštva svakako se izdvaja čuveni francuski matematičar i fizičar Blejz Paskal sa svojom računskom mašinom koja je realizovana 1642 godine i doživela značajan uspeh u naučnom svetu, a i na tadašnjem tržištu. Nakon uspeha Paskaline (mašina je po njemu dobila ime), veliki broj računskih mehaničkih mašina je razvijan i industrijalizovan sve do polovine dvadesetog veka, što daje dobrih 300 godina razvoja i primene mehaničkih računskih mašina. Kao paralelno razvijani koncept razvijala se i mehanička pisaća mašina, kakve dobro pamte starije generacije i danas, šta više organizacija i raspored tastera savremenih računara direktno je nasleđe iz tog perioda.

Na početku pomenuta prekretnica sa mehanike na elektriku, svakako je posledica civilizacijskog iskoraka u pravcu elektrifikacije i korišćenja brojnih prednosti koje donosi električna energija, kako u energetskom, tako i u informacionom domenu.

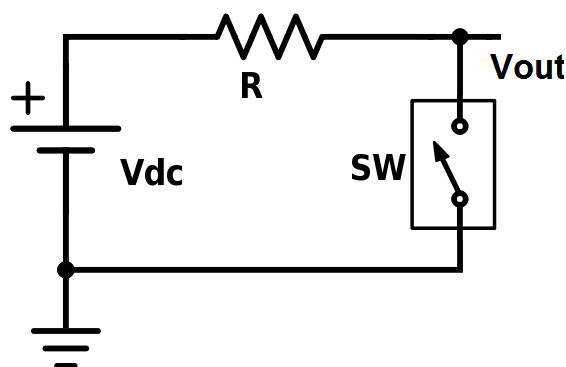
Prekidačke komponente kao osnova digitalne logike

Mehanički prekidač.

Sa svoja dva binarna stanja - uključeno/isključeno, pri čemu uključeno, odnosno kratko spojeno stanje između terminala formira izuzetno nisku otpornost, blisku nuli, dok isključeno, odnosno stanje prekida između terminala formira gotovo beskonačnu otpornost. Imajući u vidu ove karakteristike koje su gotovo idealne, nameće se pitanje zbog čega se u inženjerskoj praksi mehanički prekidači ne koriste kao elementi digitalne logike? Odgovor se krije u sledećim problemima:

- Brzina promene stanja mehaničkih prekidača je veoma niska (maksimalno nekoliko desetina, eventualno stotina Hz) što bi učinilo digitalni sistem veoma sporim.
- Prilikom promene stanja prekidača dolazi do efekta mehaničkog oscilovanja kontakta, tako da promena stanja u realnosti unosi neželjenu sekvencu promena stanja pre stabilizacije nove vrednosti.
- Osnovni mehanički prekidač nije električno upravljiv, što ga čini nepodesnim, jer zahteva mehanički aktuator koji mu mora promeniti stanje.

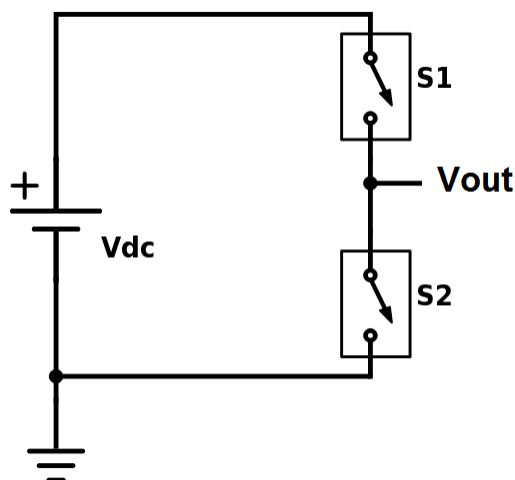
Konceptualno gledano otvara se pitanje koje glasi: "kako formirati najjednostavnije električno kolo koje ima mogućnost da na svom izlazu da 1 bit informacije"



Slika 1 Elementarno prekidačko kolo

Jedan od odgovora na postavljeno pitanje svakako ilustruje Slika 1. Uz minimalno korišćenje komponenti (svega tri) informacija na izlazu može biti 1 (visok napon-prekidač otvoren) ili 0 (nizak napon-prekidač zatvoren). Relativno nepovoljna karakteristika ovog kola je ta što pri zatvorenom prekidaču strujno kolo je zatvoreno i na otporniku R se disipira energija, odnosno zavisno od informacije koju nam kolo saopštava trošimo više ili manje energije.

U pokušaju da se navedeni problem reši, može se usvojiti sledeći koncept prekidačkog kola sa redno postavljenim prekidačima (Slika 2).



Slika 2 Prekidačko kolo sa redno vezanim prekidačima

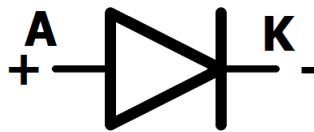
Po broju komponenti ovakvo rešenje jeste istog nivoa složenosti kao prethodno, dok po pitanju potrošnje energije predstavlja značajan iskorak, naime u oba binarna stanja na izlazu, strujno kolo je prekinuto, dakle stacionarno posmatrano nema potrošnje energije. Da bi ovakvo kolo bilo praktično upotrebljivo, neophodno je pri promeni stanja prekidača uvek prednost dati operaciji isključivanja, u suprotnom ako dođe do istovremenog zatvaranja oba prekidača disipacija iz naponskog izvora biće neograničeno visoka, i kolo će svakako pregoreti.

Konceptualno gledano oba analizirana prekidačka kola (Slika 1, Slika 2) predstavljaju okosnicu digitalne logike kakvu imamo i danas. Naravno tehnologija, naponski nivoi i brzina se menjaju, ali osnovna gradivna jedinica ostaje prekidač sa pratećim osnovnim električnim komponentama.

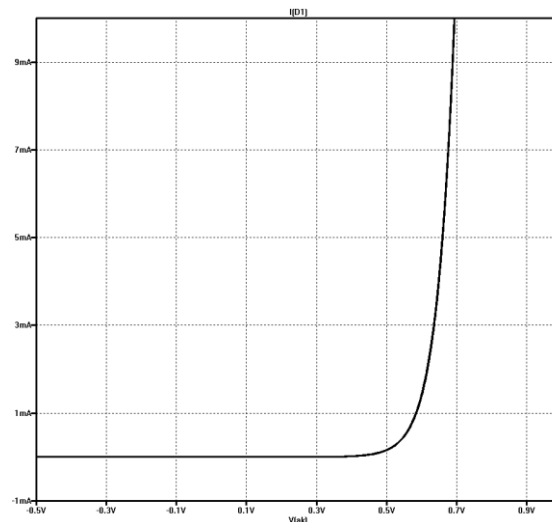
Dioda kao osnovni elektronski prekidački element

Otkriće PN spoja, odnosno diode polovinom dvadesetog veka formira prekretnicu u svetu digitalne tehnike, obzirom da se pojavom poluprovodničkih prekidačkih elemenata, formiraju uslovi za generisanje brojnih prekidačkih konfiguracija koje implementiraju kola Bulove algebre.

Šematska oznaka diode sa markiranim polaritetom terminala (anoda A +, katoda K -) data je na Slika 3. Naponsko-strujna karakteristika diode ilustrovana je na Slika 4.

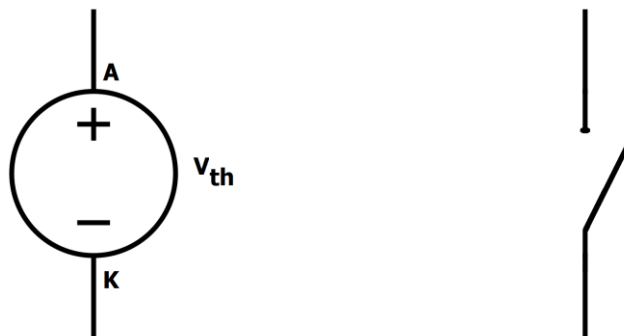


Slika 3 Šematska oznaka diode



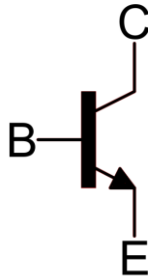
Slika 4 Naponsko-strujna karakteristika diode

Uočljivo je koleno na naponsko-strujnoj karakteristici diode, za koje se usvaja vrednost od oko $V_{th} = 0,6V$. U uprošćenoj prekidačkoj analizi njenog rada, stanje diode pri $V_{ak} < V_{th}$ se opisuje kao isključeno, dok pri $V_{ak} \geq V_{th}$ stanje se smatra uključenim. Isključeno stanje se modeluje kao isključen prekidač, dok se uključena dioda modeluje idealnim naponskim izvorom intenziteta $V_{ak} = V_{th}$ Slika 5.



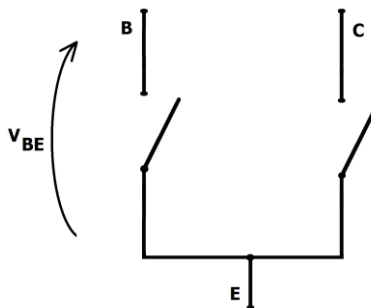
Slika 5 Ekvivalentni modeli diode (uključena - levo, isključena - desno)

Bipolarni tranzistor kao prekidač



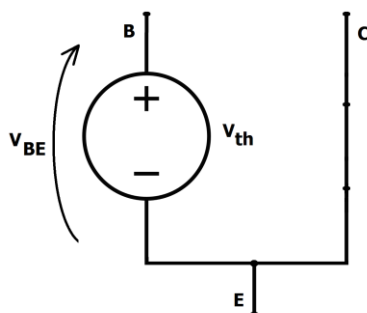
Slika 6 Šematska oznaka NPN tranzistora

Bipolarni tranzistor NPN tipa predstavlja vezana dva PN spoja, koji ispoljavaju prekidačku funkcionalnost - naponom kontrolisani prekidač. Uprošćena analiza tranzistora kao prekidača podrazumeva dva stanja: isključen prekidač, napon polarizacije $V_{be} < V_{th}$, spoj kolektor emiter isključen Slika 7.



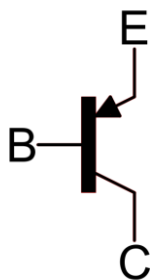
Slika 7 Ekvivalentna šema NPN tranzistora u isključenom stanju

Ukoliko je napon polarizacije $V_{be} \geq V_{th}$, tranzistor je uključen, što ekvivalentno uključuje prekidač kolektor-emiter Slika 8.



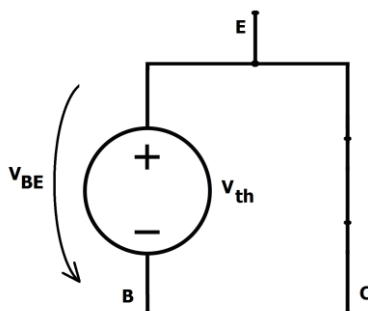
Slika 8 Ekvivalentna šema NPN tranzistora u uključenom stanju

Bipolarni PNP tranzistor Slika 9, iz perspektive bazične prekidačke analize rada, slično kao i NPN ima funkcionalnost koja se opisuje otvorenim ili zatvorenim prekidačem.



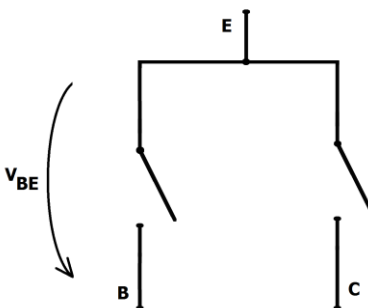
Slika 9 Šematska oznaka PNP tranzistora

Uključen prekidač, napon polarizacije $V_{BE} \leq -|V_{th}|$, spoj kolektor emiter kratko spojen Slika 10.



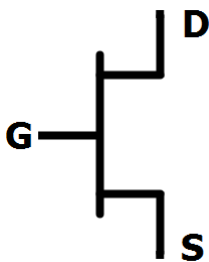
Slika 10 Ekvivalentna šema PNP tranzistora u uključenom stanju

Isključen prekidač, napon polarizacije $V_{BE} > -|V_{th}|$, spoj kolektor emiter isključen Slika 11.



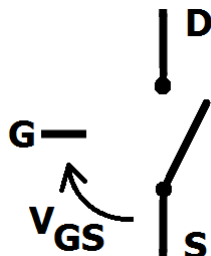
Slika 11 Ekvivalentna šema PNP tranzistora u isključenom stanju

MOS FET tranzistor kao prekidač



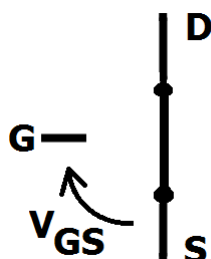
Slika 12 Šematska oznaka N kanalnog MOS FET tranzistora

N kanalni MOS FET tranzistor, slično kao i bipolarni tranzistor, predstavlja naponom kontrolisani prekidač. Uprošćena analiza N MOS FET-a podrazumeva dva stanja: isključen prekidač, napon polarizacije $V_{gs} < V_{thmos}$, spoj Drain - Source isključen Slika 13. V_{thmos} naponski nivo, zavisi od tehnologije i iznosi oko 1,5V za diskretne komponente, dok u integrisanim CMOS kolima iznosi oko 1V.



Slika 13 Ekvivalentna šema N MOS FET-a u isključenom stanju

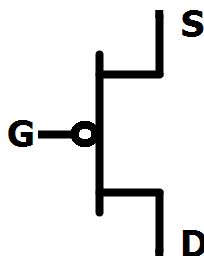
Ukoliko je napon na spoju Gate - Source veći od praga, odnosno $V_{gs} \geq V_{thmos}$, FET je uključen, kao na Slika 14.



Slika 14 Ekvivalentna šema N MOS FET-a u uključenom stanju

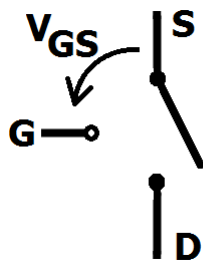
Za razliku od bipolarnog tranzistora, FET tranzistori, na svom kontrolnom priključku (Gate) imaju kapacitivnu spregu prema sorsu, tako da nepostoji tok jednosmerne struje između gejta i sorsa. Kao posledica ove kapacitivne sprege javlja se specifična klasa problema, čija analiza i rešavanje, nisu tema ovde izložene elementarne analize prekidačkih kola.

P kanalni MOS FET, šematski predstavljen na Slika 15, ima prekidačku funkcionalnost u zavisnosti od kontrolnog napona V_{gs} .



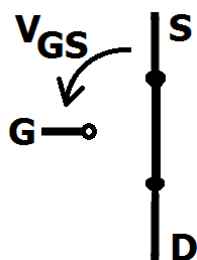
Slika 15 Šematska oznaka P kanalnog MOS FET tranzistora

Ukoliko je $V_{gs} > -|V_{thmos}|$ FET je isključen Slika 16.



Slika 16 Ekvivalentna šema P MOS FET-a u isključenom stanju

Uslov uključenja P MOS FET-a je $V_{GS} \leq -|V_{thmos}|$ Slika 17.



Slika 17 Ekvivalentna šema P MOS FET-a u uključenom stanju