

Universidad de Costa Rica
Escuela de Ingeniería Eléctrica
IE-0532 Circuitos Digitales II
Marlon Lazo Coronado B43717
Tarea 6
19/09/2020

Introducción

En esta tarea se realiza la descripción estructural de multiplexores de 2x1 de 2 bits, 2x1 de 4bits y 4x1 de 4bits con memoria, la herramienta de síntesis es yosys y se realiza la instancia de los módulos utilizando AUTOINTS. Para correr todos los archivos basta con ingresar en la terminal el comando make y todos los archivos deben de estar en la misma carpeta.

Tiempo invertido:

Búsqueda de información y estudio:

- Repaso de los videos de clase 1 hora.

- Búsqueda de información en google 1 hora.

Diseño de los archivos .v:

- Probador 15 min.

- Banco de pruebas 15 min.

- Descripción conductual mediante yosys 5 horas.

- Makefile 2 horas despreciable.

- Banco de pruebas 0 horas.

- Modelo estructural 0 horas.

- Resolución de errores y demás partes de la tarea 3 horas.

Reporte 30 minutos.

Para un total de 13 horas.

Plan de pruebas: todas las señales de entrada se utilizan como un contador, de tal forma que por si misma generen todas las combinaciones de los bits, de tal forma que se pueda evaluar los modulos ante todas las posibles combinaciones.

Para correr los archivo solamente se tiene que escribir **make** desde la terminal y todos los archivos deben de estar en el mismo directorio.

a,b. Sea ha logrado programar, sintetizar e instanciar los módulos para los multiplexores de 2x1 de 2 bits y 2x1 de 4bits.

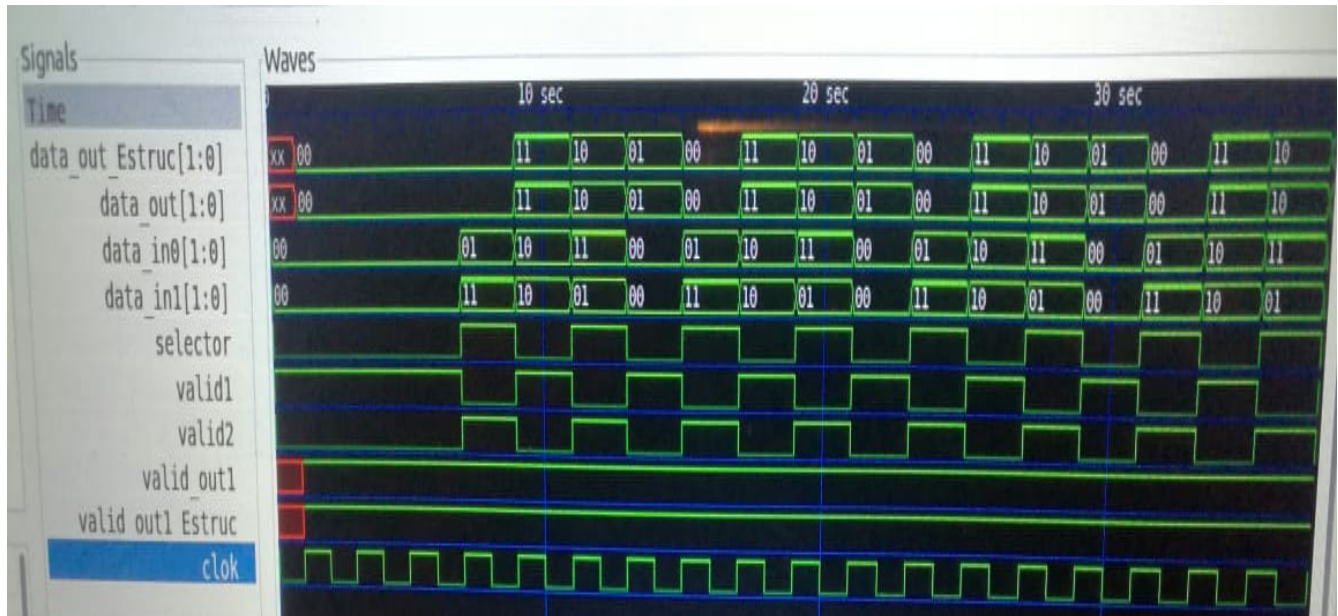


Figura 1: mux conductual y estructural 2x1 de 2bits.



Figura 2: mux conductual y estructural 2x1 de 4 bits.

c. Se ha logrado construir con éxito el mux de 4x1 de 4bits a partir de los módulos del los puntos a y b, para que este multiplexor funcione, la señal de entrada debe de durar el doble de la señal del reloj, ya que tiene 2 atrasos internos debido a 2 flipflops.

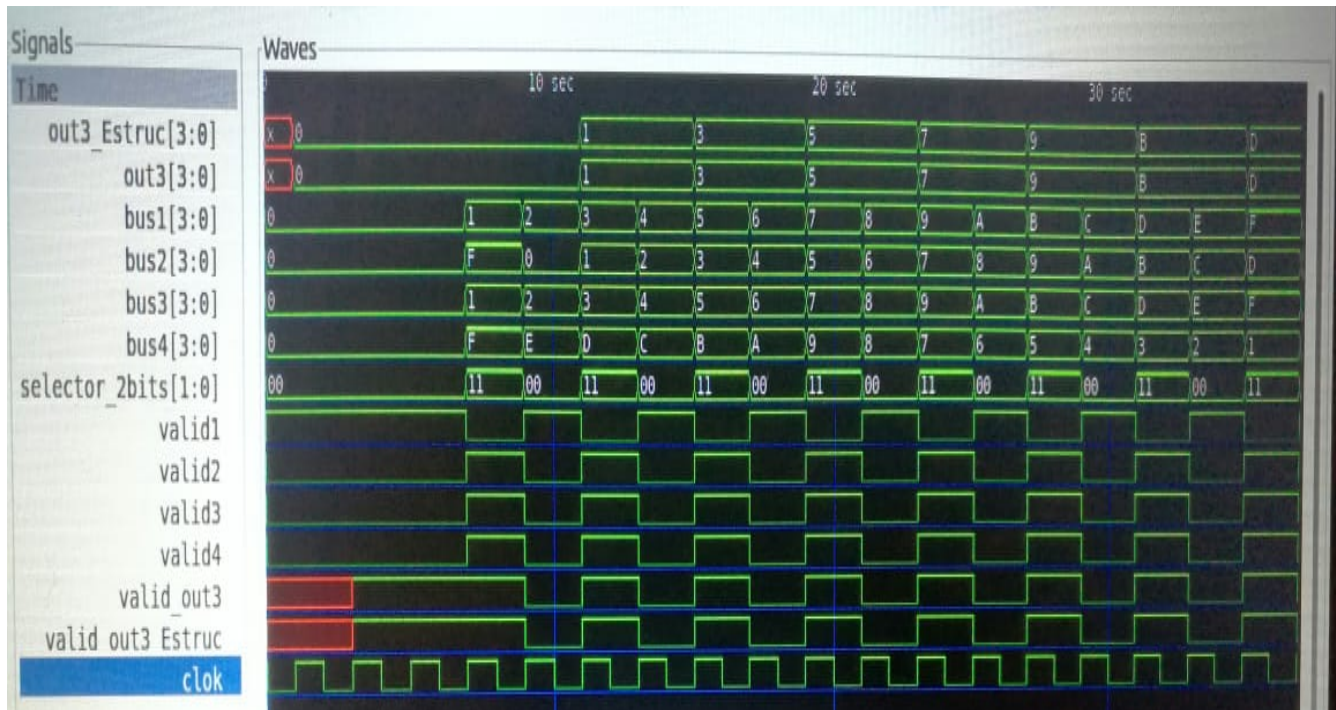


Figura 3: mux conductual y estructural 4x1 de 4 bits.

Para verificar su funcionamiento se pueden modificar las señales de probador y ver las salidas de los módulos, se garantiza su funcionamiento ya que se ha invertido buen tiempo, investigación y consultas para realizar esta tarea.

Se puede revisar el archivo **makefile** para comprobar que los módulos se han instanciado con AUTOINTS y se han sintetizado con la herramienta yosys.

También en el banco de pruebas se puede corroborar que **se tienen los 6 módulos** solicitados, los conductuales y los estructurales.

Por ultimo se piden disculpas por el reporte tan corto, pero no se pretende invertir mas tiempo ya que ha sido suficiente lo que ya se ha hecho.