

Trabajo final de la Maestría en Sistema Embebidos

Sistema de enclavamiento en FPGA con altos niveles de desempeño RAMS



GICSAFe

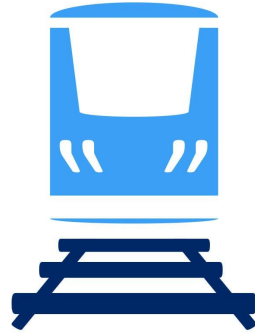
Esp. Ing. Martín Nicolás Menéndez

Directores: Dr. Ing. Ariel Lutenberg
Mg. Ing. Facundo Larosa



**FACULTAD
DE INGENIERIA**

Universidad de Buenos Aires



GICSAFe

CONICET-GICSAFe

Grupo de Investigación en Calidad y Seguridad de las Aplicaciones Ferroviarias



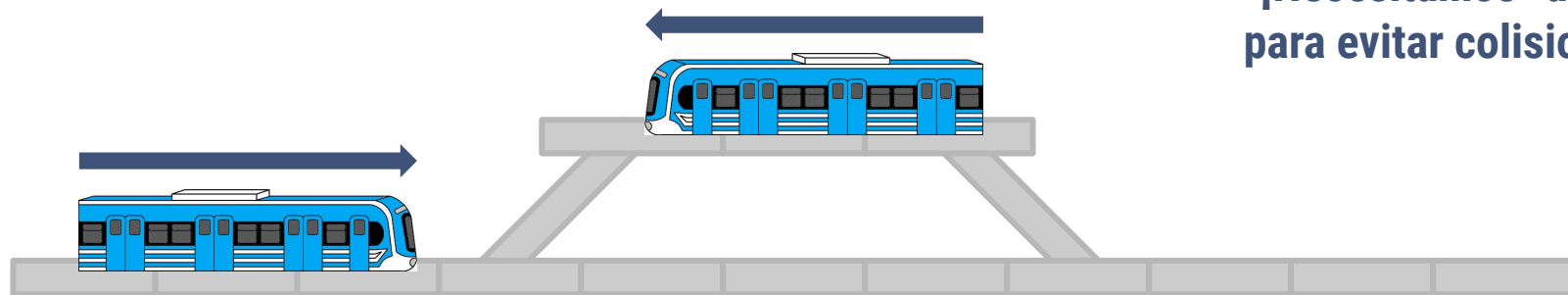
Red ferroviaria argentina



La red ferroviaria requiere diversas mejoras. En particular, en los sistemas para evitar colisiones de trenes.



Red ferroviaria - Bypass



**¡Necesitamos “algo”
para evitar colisiones!**

Circulación en ambas direcciones utilizando solo un vía.

Sirve para cubrir largas distancias con vías simples.

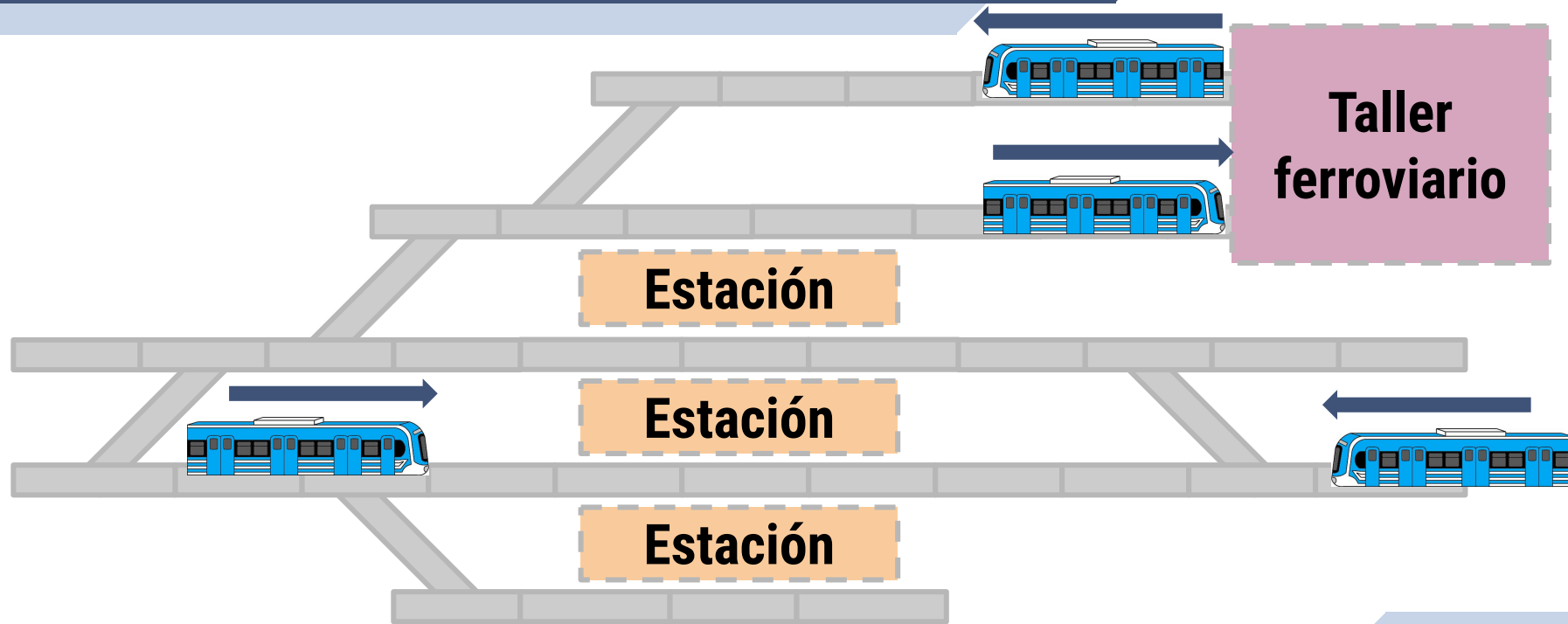


Estación ferroviaria típica





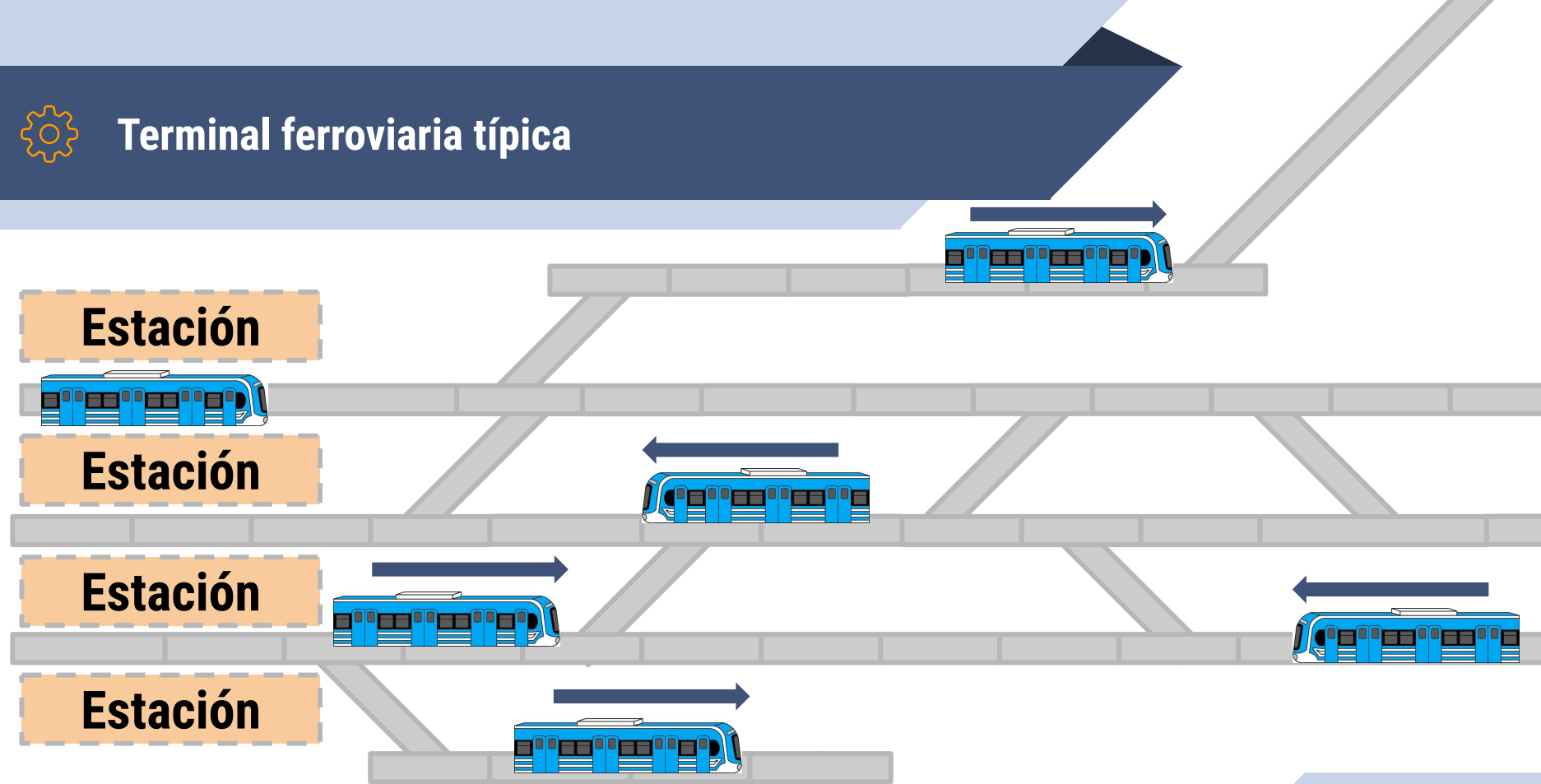
Hub ferroviario típico



¡Necesitamos coordinar trenes en simultáneo!



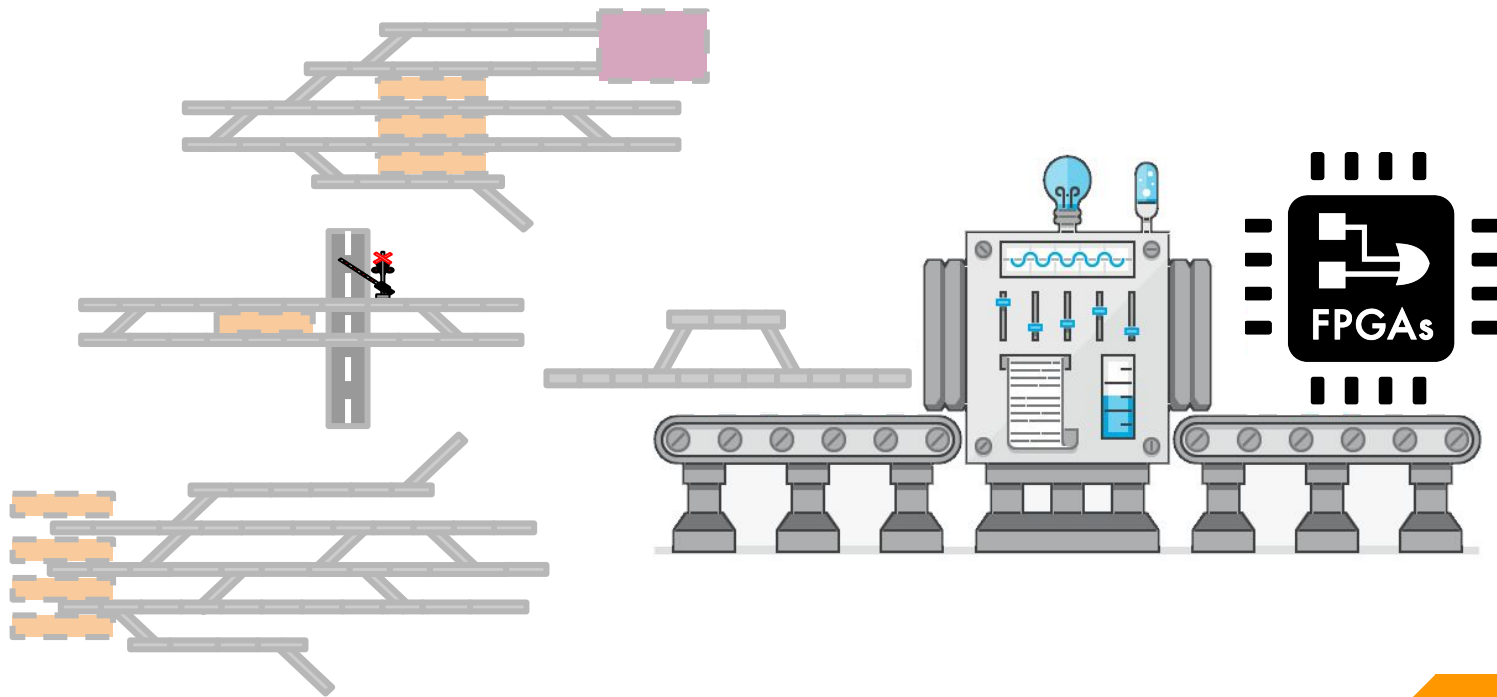
Terminal ferroviaria típica



¡Necesitamos coordinar trenes en simultáneo!



Necesitamos generar automáticamente la solución



1

Sistema ferroviario

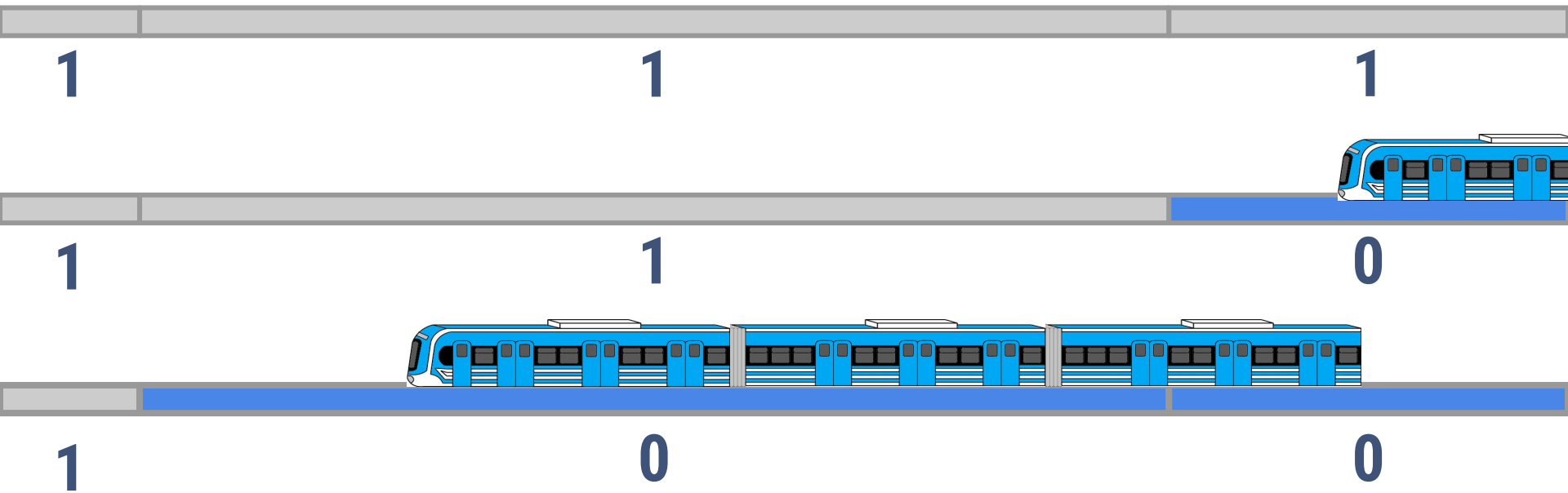
Componentes principales



Circuitos de vías

Ocupado (0:GND)

Libre (1:VCC)



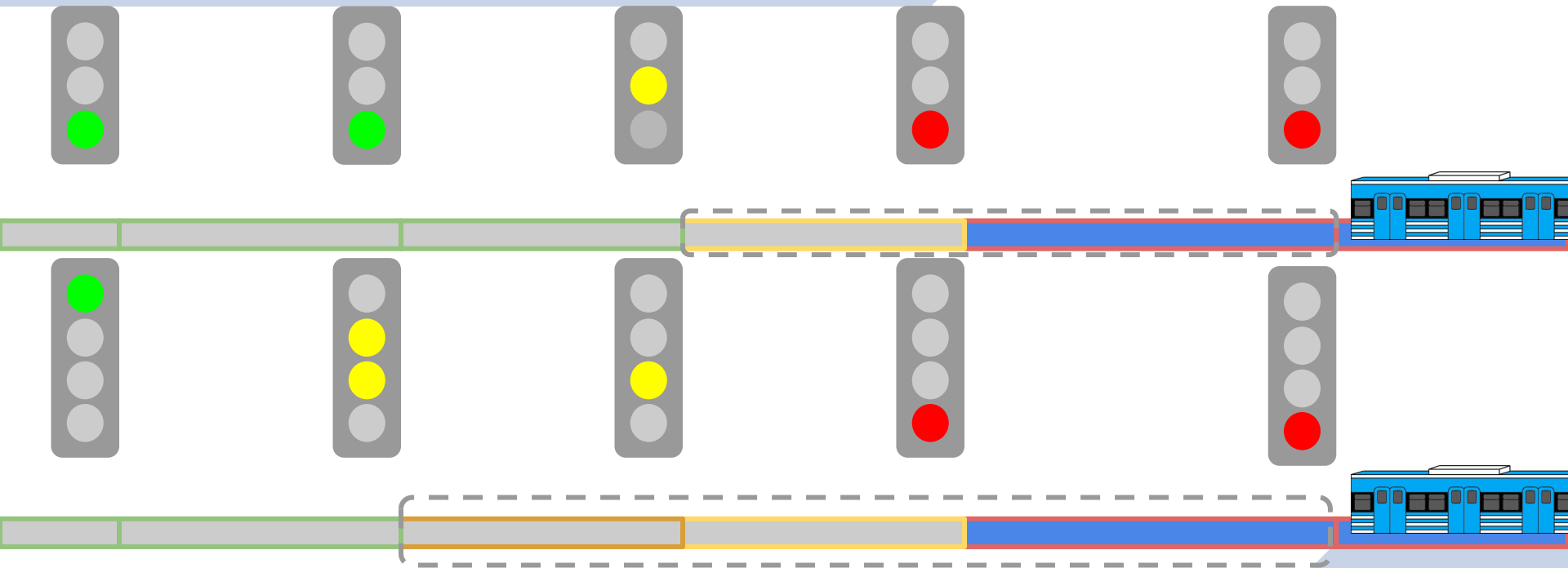
Usado para conocer dónde **PODRÍA** estar un tren.



Señales ferroviarias

No todas las secciones tienen.

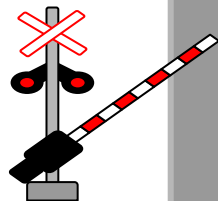
Algunas tienen más de una.



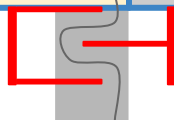
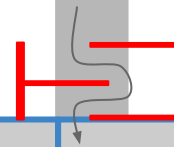
Usadas para **proteger** a la formación de **colisiones** o **descarrilamientos**.



Pasos a nivel



Cruce peatonal



Cruce vehicular

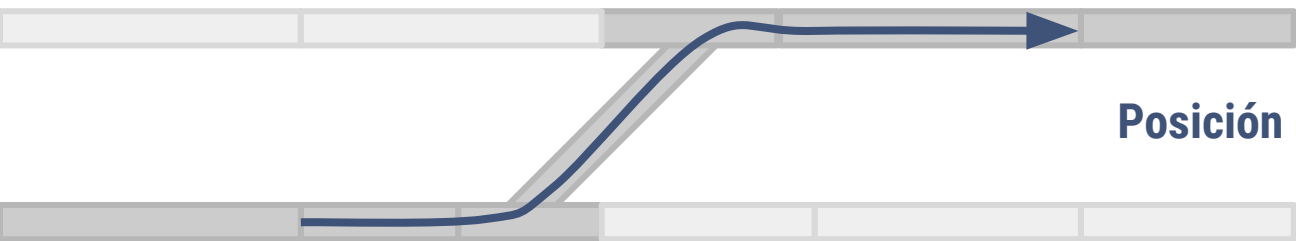


Cambios de vías

Permite acceder a diferentes vías.



Posición normal : circulación directa.



Posición reversa : circulación ramificada



Tecnologías de enclavamientos

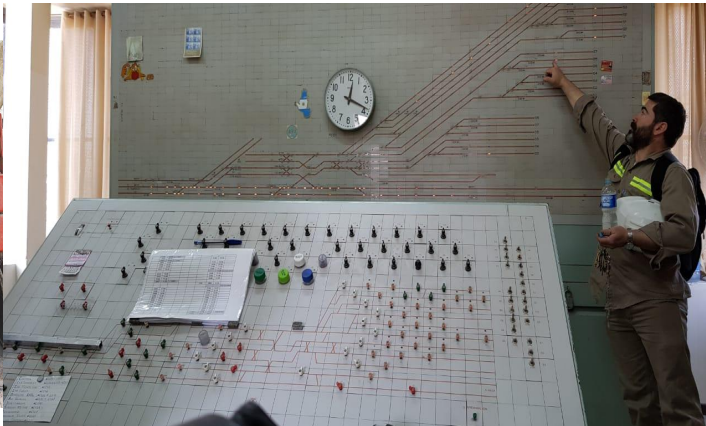


Clave para evitar
las colisiones

Mecánico

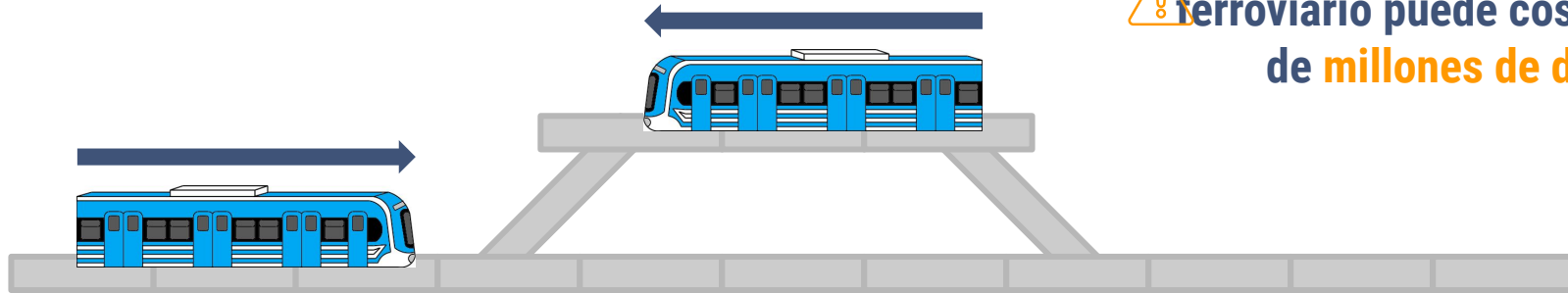
Electromecánico

Electrónico





Sistema de enclavamiento ferroviario



Un sistema de enclavamiento ferroviario puede costar decenas de **millones de dólares**.

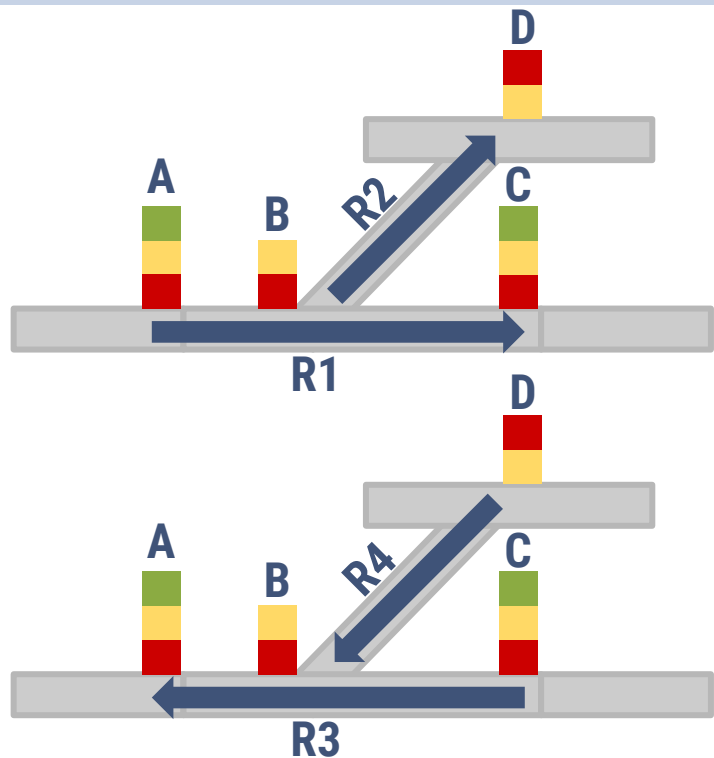
El sistema de enclavamiento tiene que **proteger** al tren de **colisiones** desde atrás, coordinar todo el **señalamiento** (señales ferroviarias, barreras, cambios de vías) y evitar **descarrilamientos**.



¿Qué es una tabla de enclavamientos?



Ruta: camino entre dos semáforos consecutivos.



	Señal inicial	Señal final	Cambio	Ruta bloqueante
R1	A	C	N	R2 R3 R4
R2	B	D	R	R1 R3 R4
R3	C	A	N	R1 R2 R4
R4	D	B	R	R1 R2 R3

2

Funcional vs Geográfico

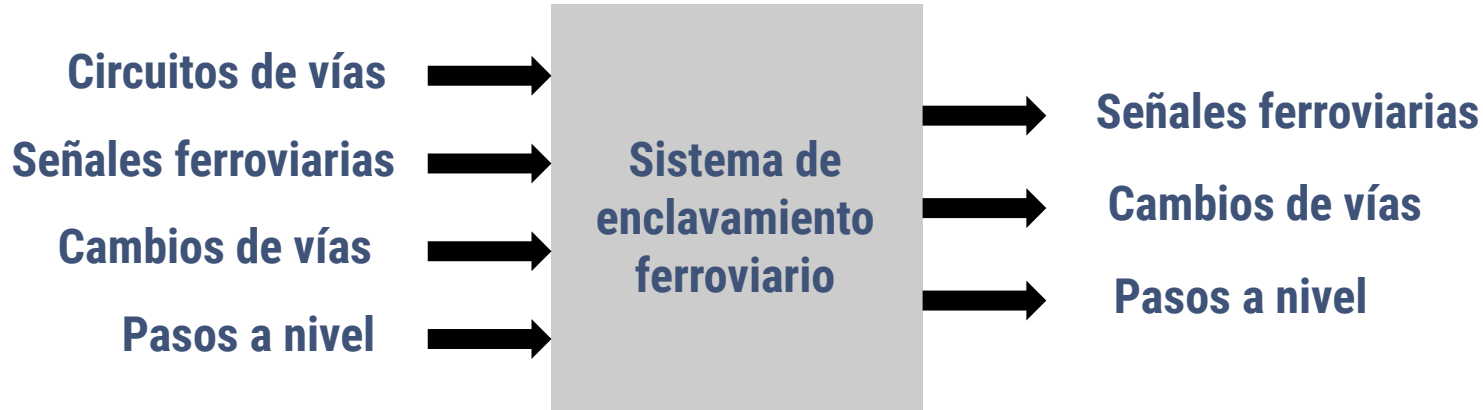
CISC vs RISC: enfoques en enclavamientos



Modelado del sistema



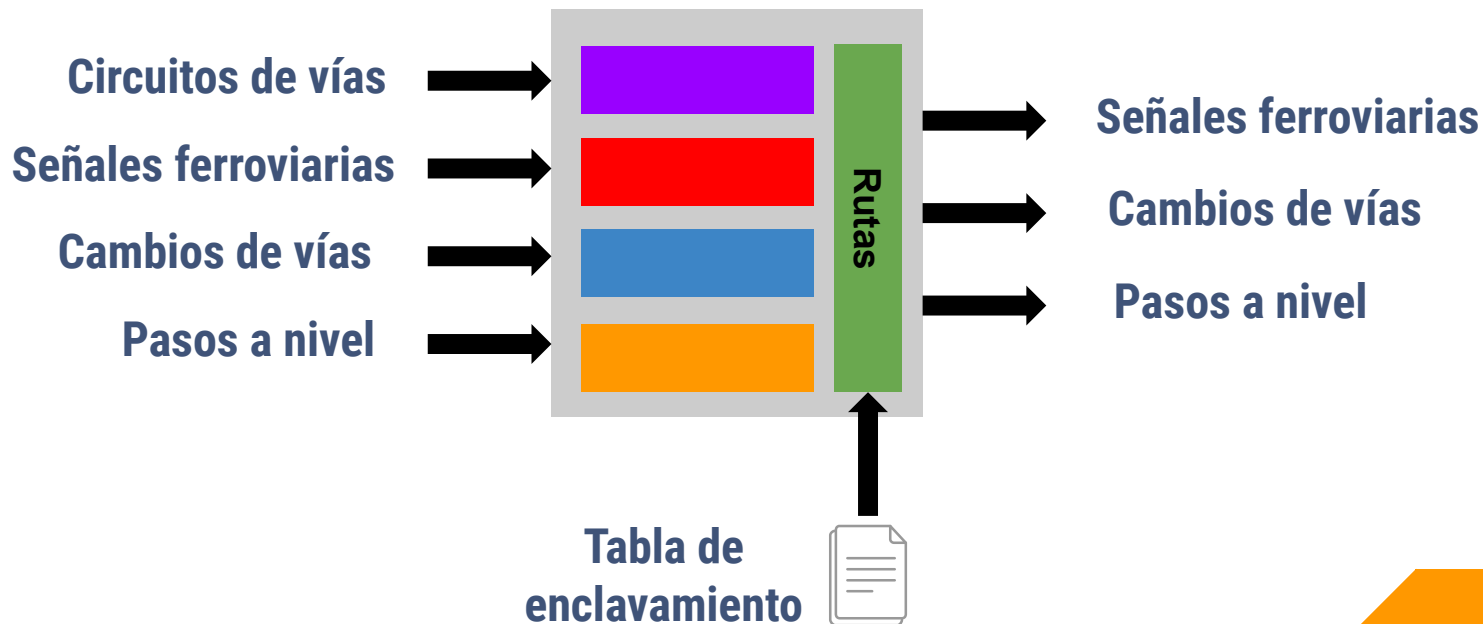
Los circuitos de vías son de **solo lectura**.





CISC: el enfoque funcional

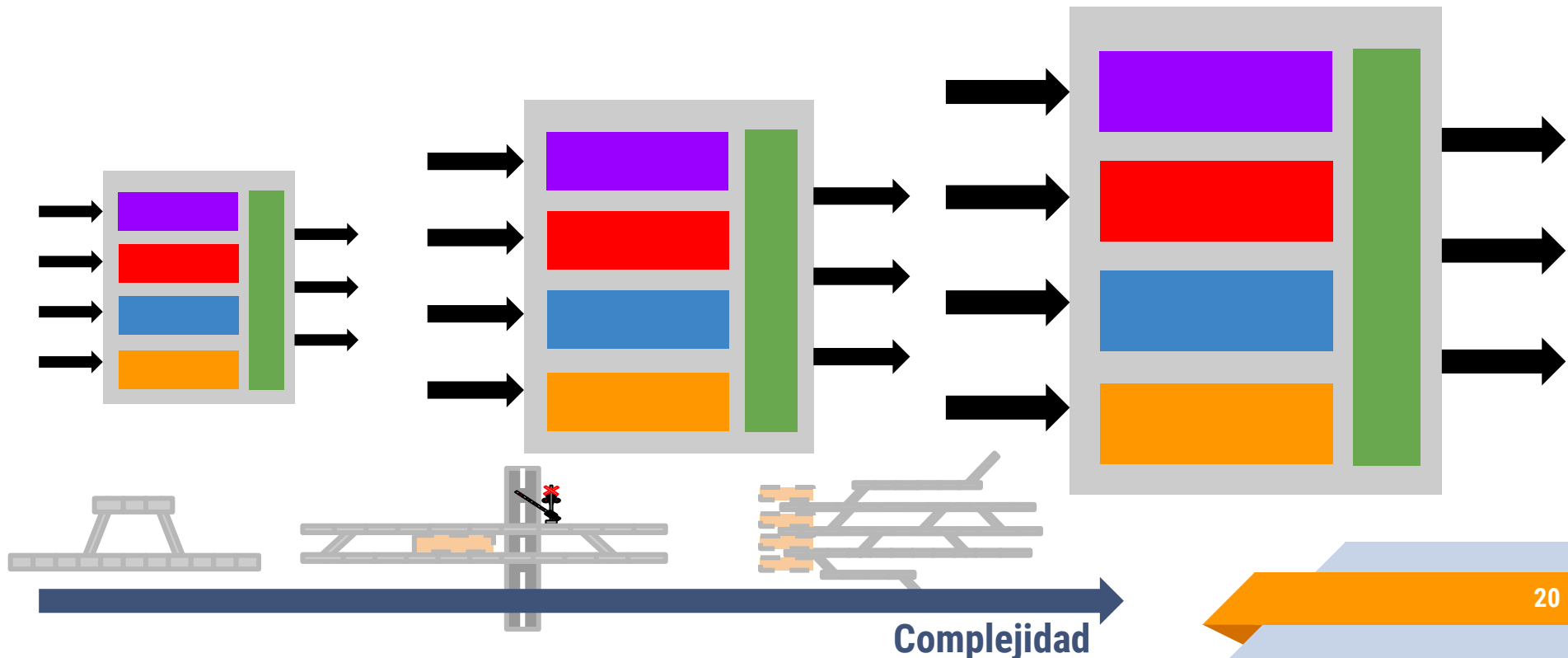
**“¡Una ruta para
dominarlas a todas!”**
J.R.R Tolkien





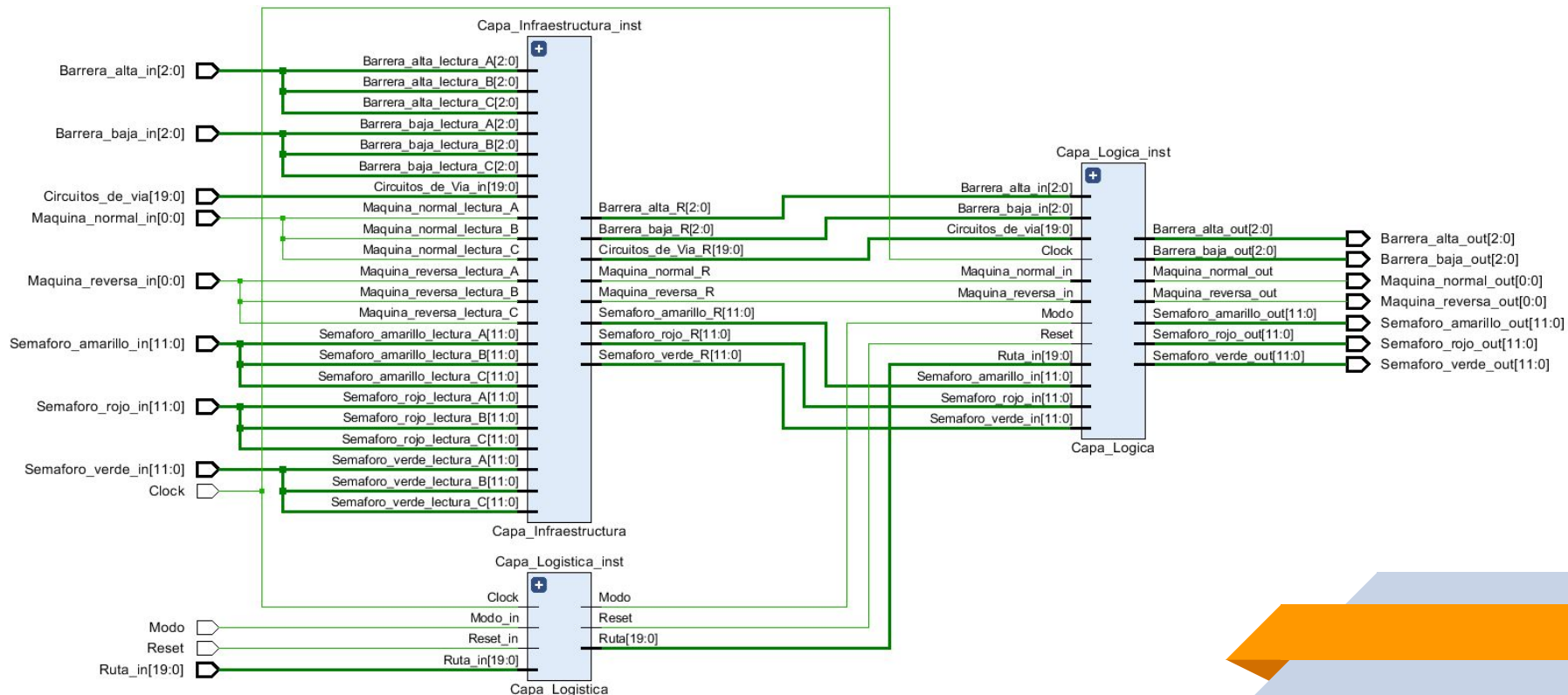
CISC: el enfoque funcional

Necesitamos
bloques **MÁS**
GRANDES!





Enfoque funcional

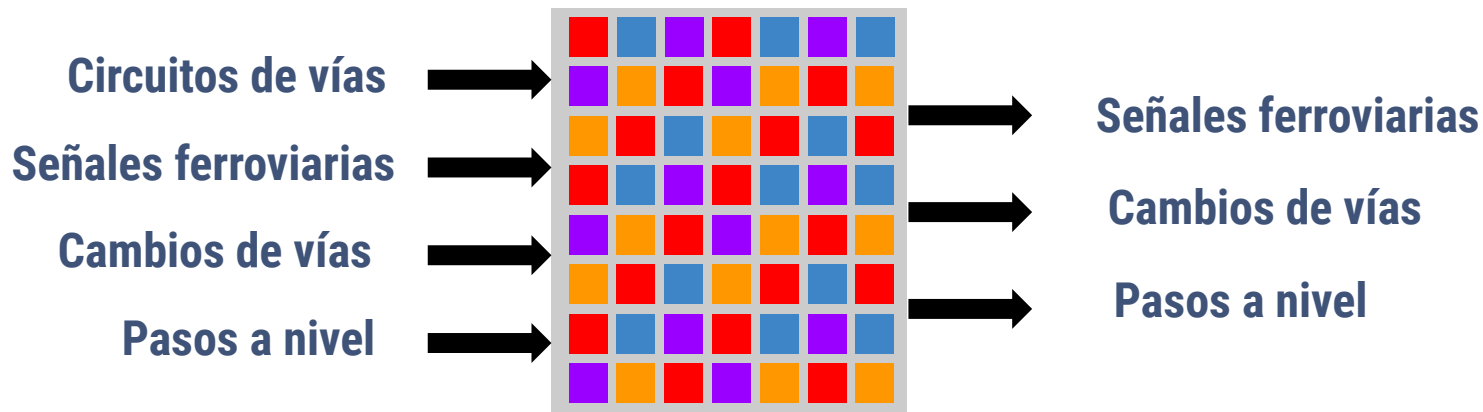




RISC: el enfoque geográfico

“¿Rutas? A donde vamos
no necesitamos rutas.”

Dr. Emmett Brown

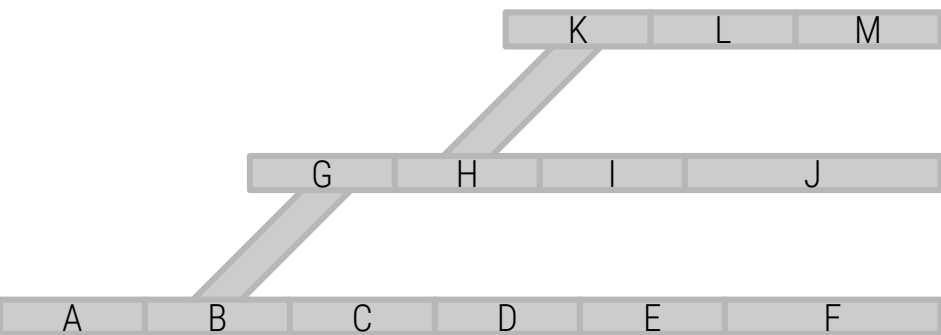


¿Puede un **auto** moverse sin un **camino**? SI

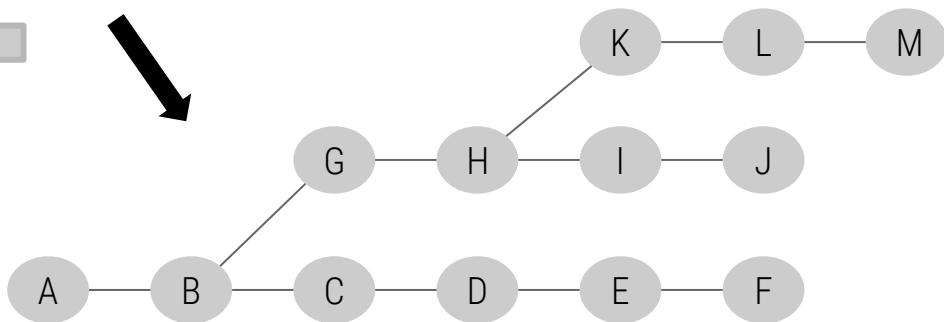
¿Puede un **tren** moverse sin una **vía**? NO



Topologías ferroviarias y redes de grafos



La información principal es la **conexión** entre las secciones

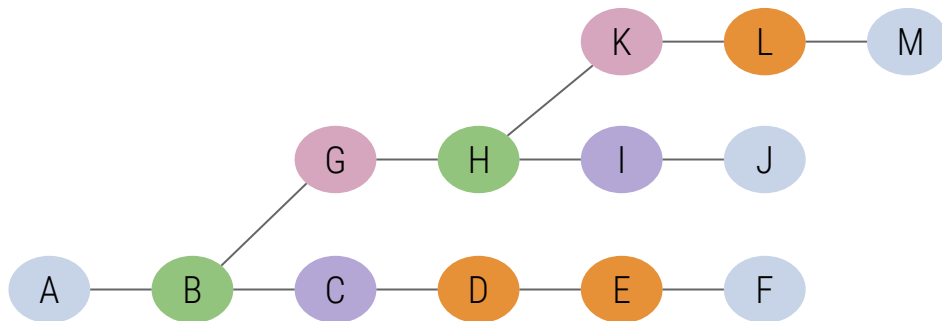




Analizador de redes ferroviarias



Criterio propio.



Nodo extremo



Nodo cambio raíz



Nodo cambio complemento rama



Nodo cambio complemento directo



Nodo simple

Podemos modelar cada bloque y sabemos cómo conectarlos ...

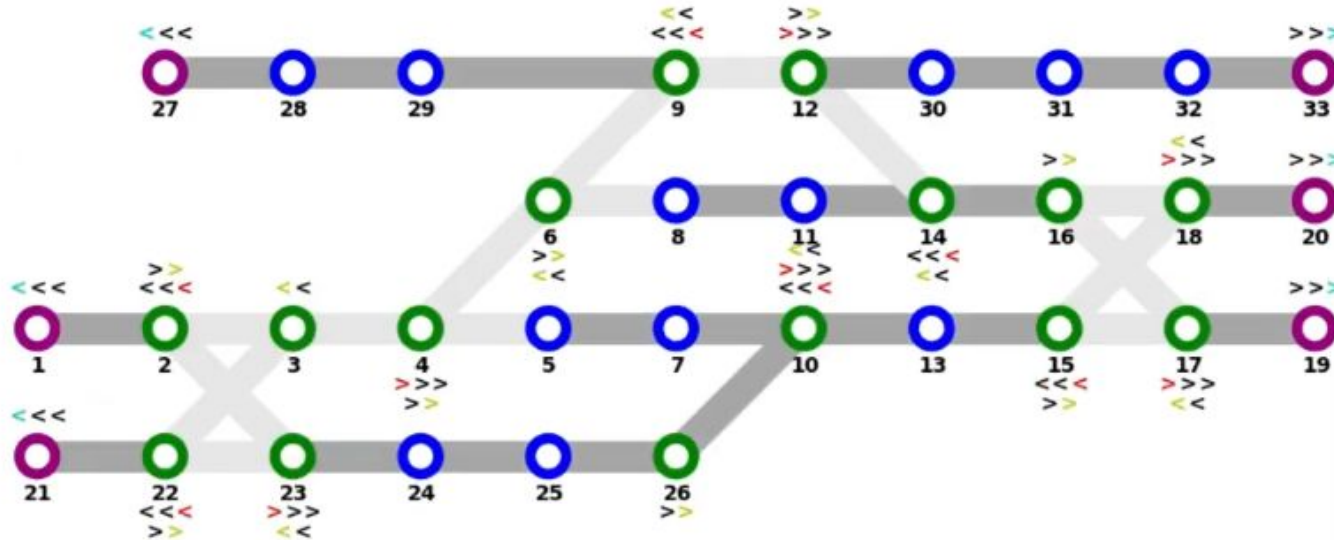
Es como jugar Lego!!



Analizador de redes ferroviarias



Implementado en Python.

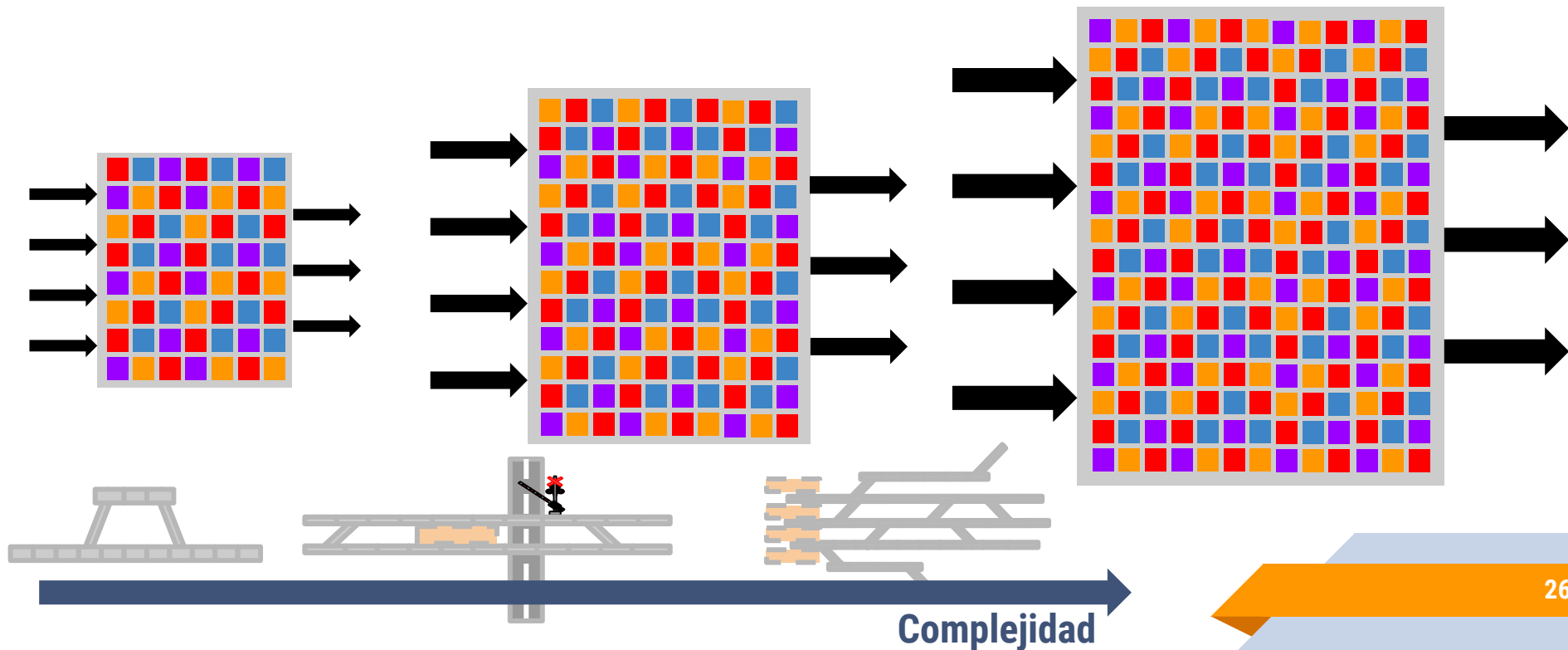


<https://www.youtube.com/watch?v=MFB-p1lhvYs>



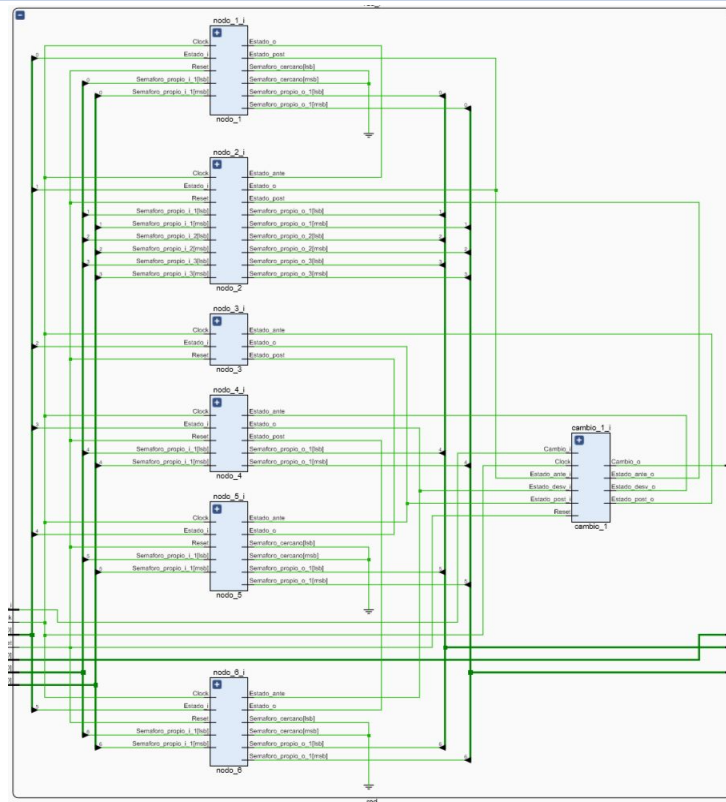
RISC: el enfoque geográfico

Necesitamos
MÁS bloques!





Enfoque geográfico



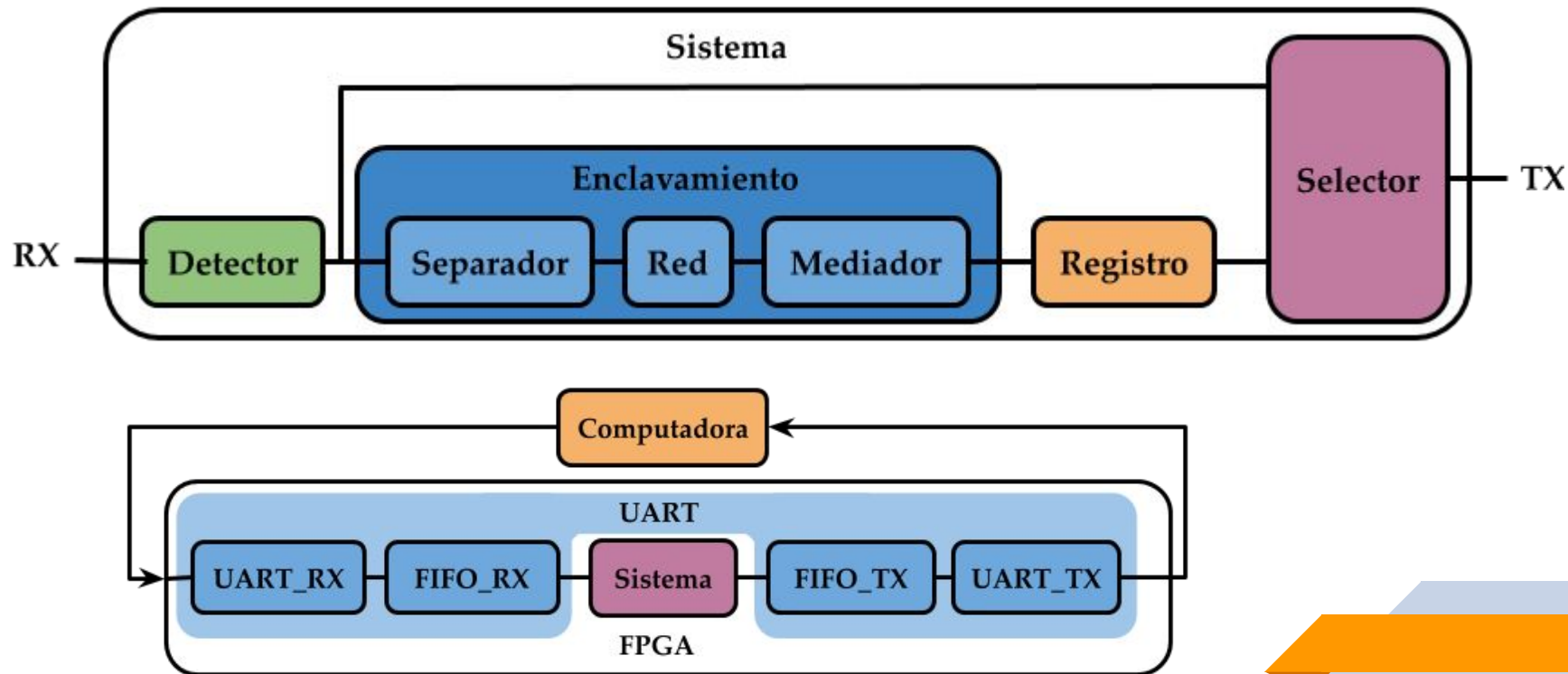
Cada uno de los nodos se procesa de forma **concurrente**.



Tal como ocurre en la realidad.



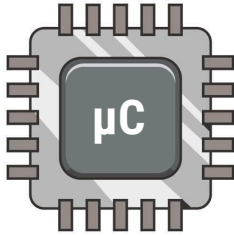
Enfoque geográfico





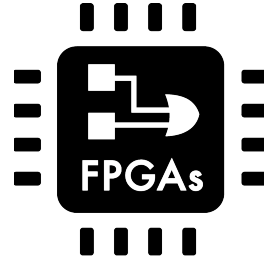
Microprocesador vs FPGA

Es esencial utilizar redundancias 2oo3



- Necesitamos más de 1 uC.
- No es completamente determinístico.
- Un uC puede quedar obsoleto.
- ¿Cuántos ciclos por proceso?

**¡La cantidad de componentes
crece enormemente!**

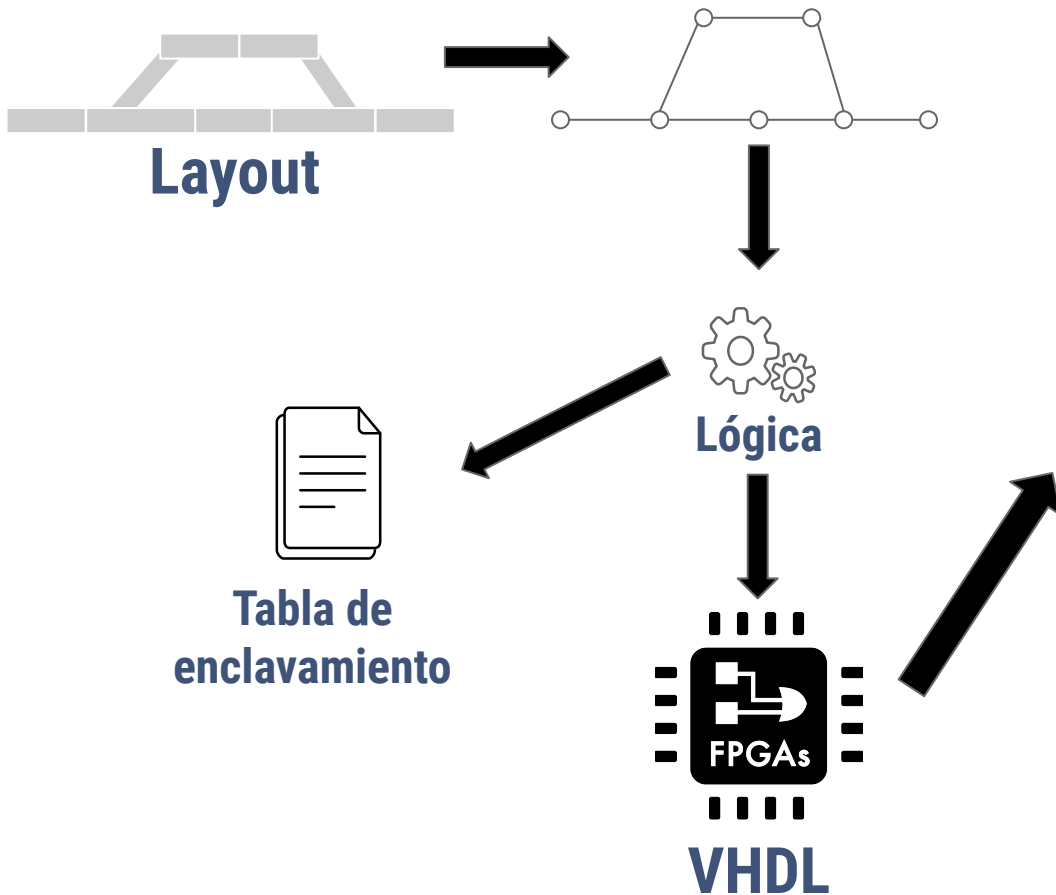


- Fácilmente redundable.
- Determinístico, es HW puro.
- Latencia conocida.
- Concurrencia de procesos.
- Mantenable por décadas

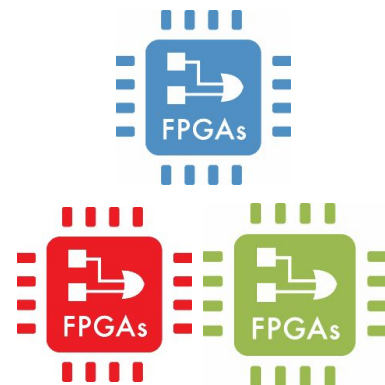


Enfoque geográfico

- **Difícil** de implementar → Procesar el grafo puede ser complejo.
- **Modular** ↓
- **Completo** → Define **TODAS** las posibles circulaciones.
- Testing a priori → Test completos. **Certificado una vez.**
- Depende de la topología
- **Minimo uso de memoria** → Escalable.
- **Mayores** chances de ser sintetizable → Redundable.



Redundancia → **Disponibilidad**



(Safety Integrity Level)

SIL 4
Validación

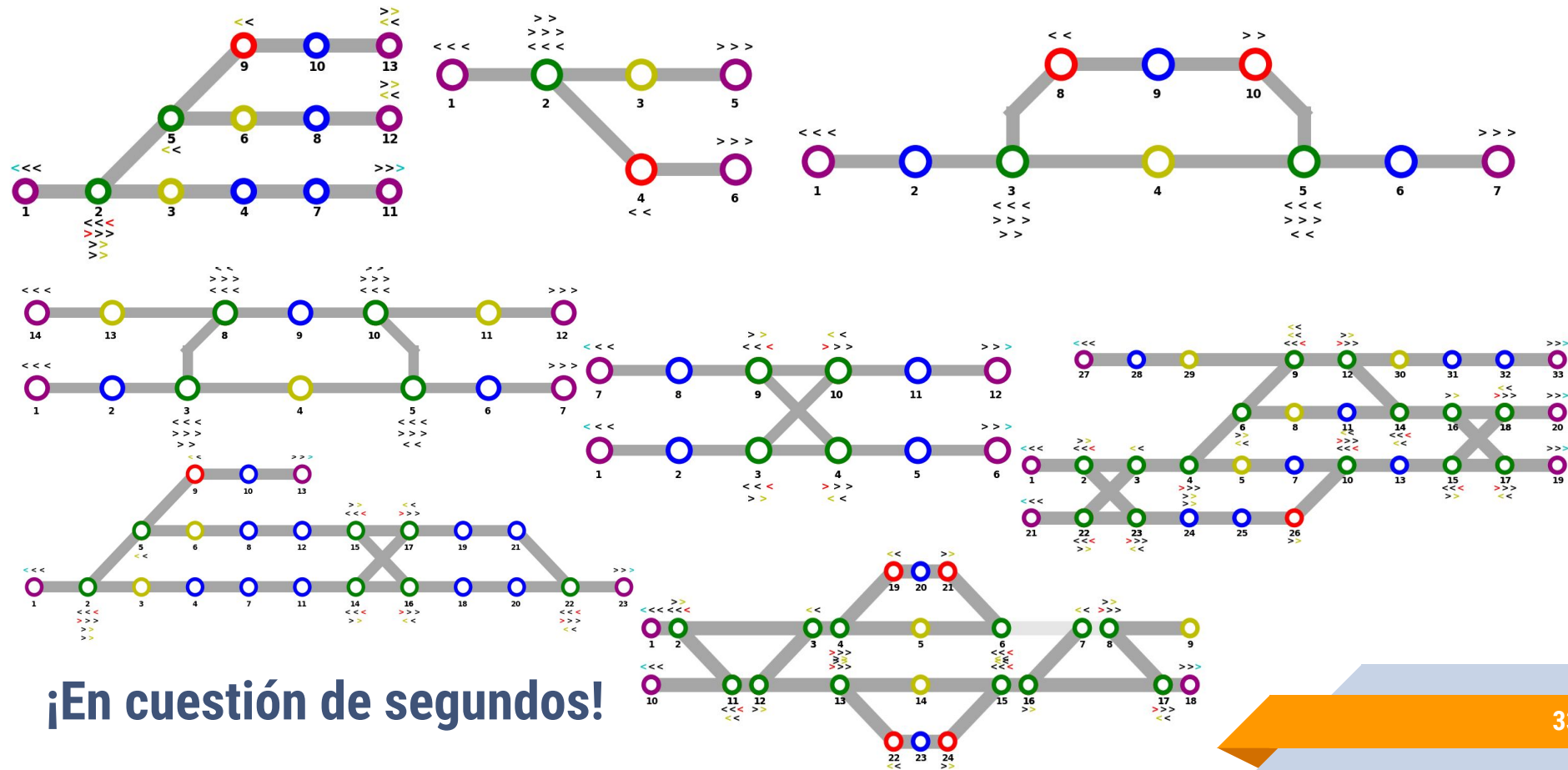
Diversidad

→ **Mitigación de fallas de causa común**

3

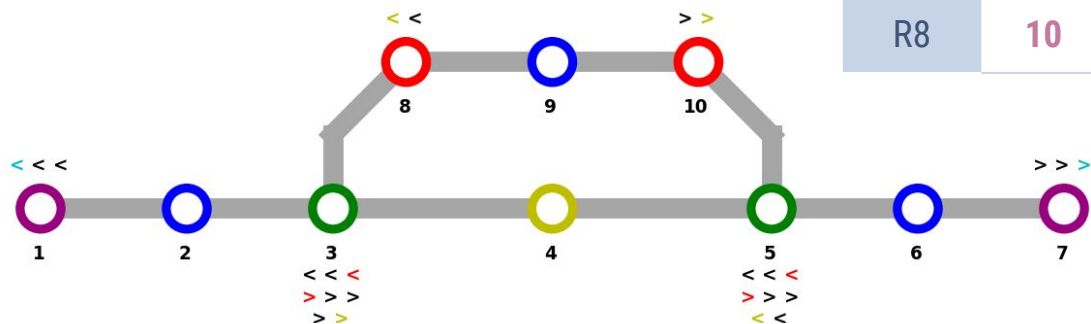
Implementación

Ejemplo de topología Bypass



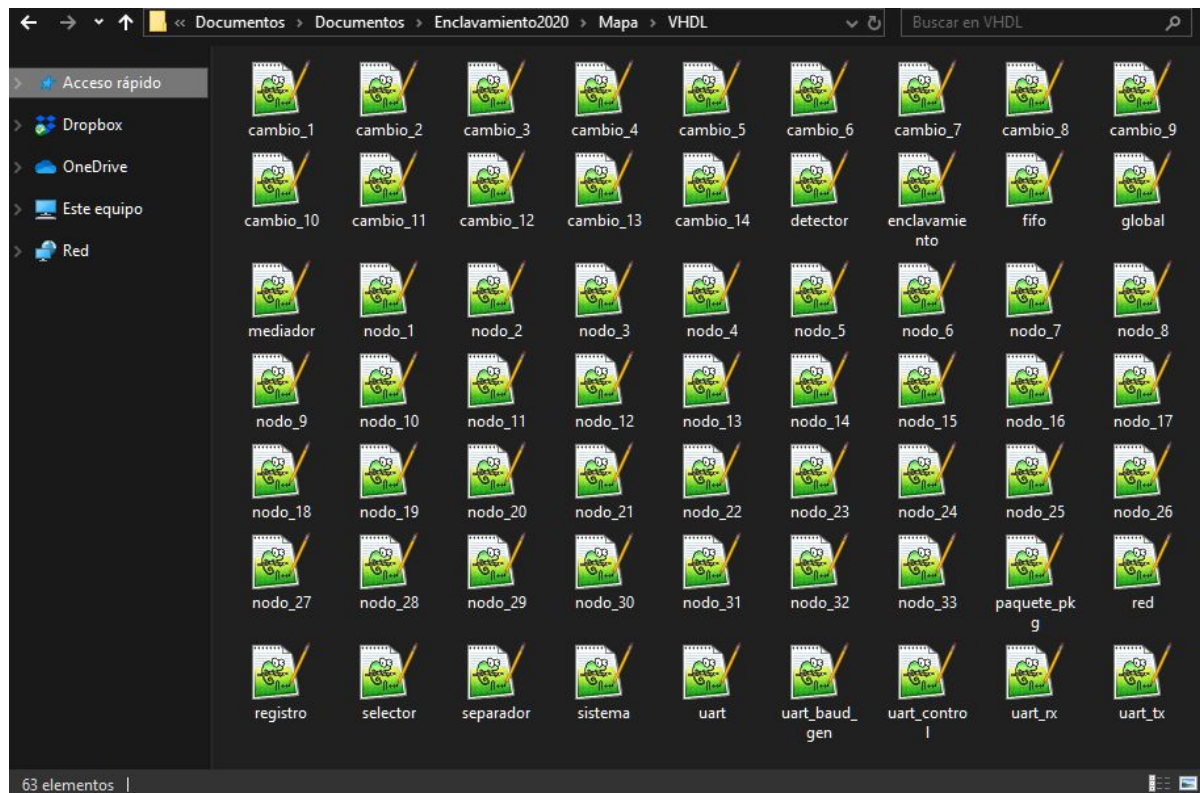
¡En cuestión de segundos!

La tabla es generada automáticamente contemplando **TODAS** las rutas soportadas por la red.

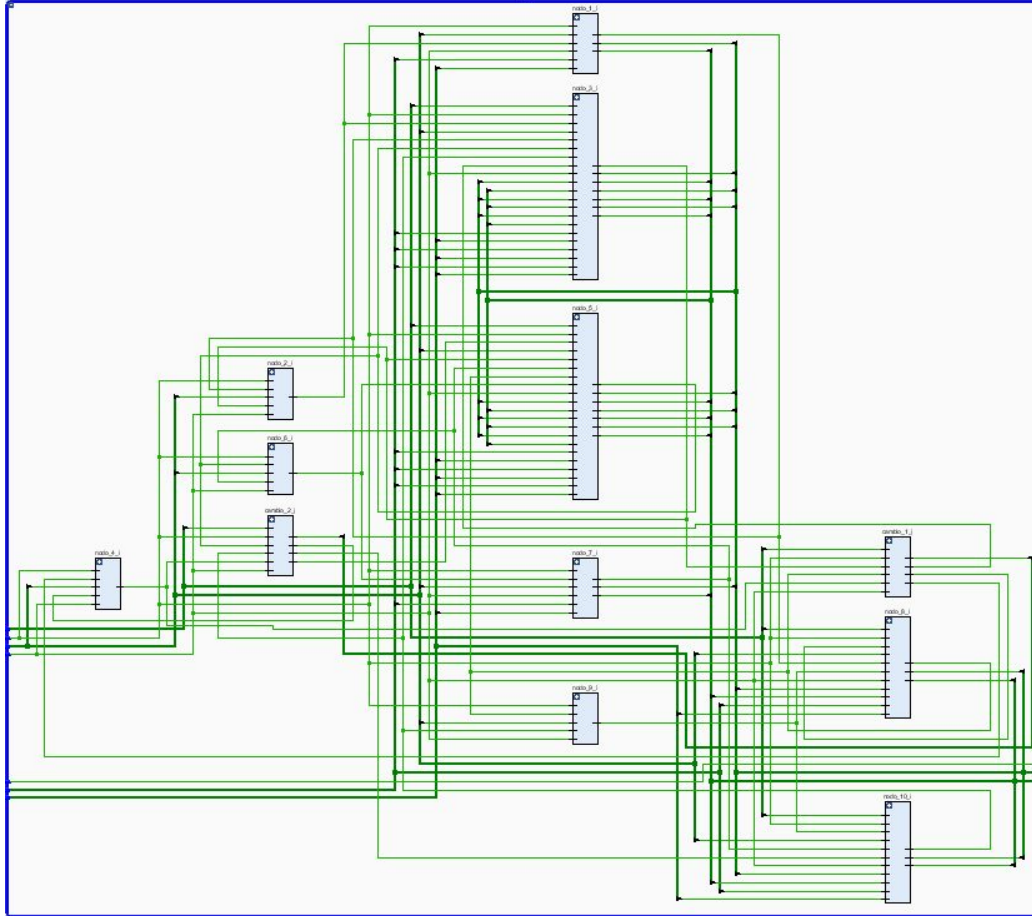


	Señal inicial	Señal final	Secuencia	Cambio	Sentido
R1	3	1	3-2-1	1-N	<
R2	3	5	3-4-5	1-N 2-N	>
R3	3	10	3-8-9-10	1-R	>
R4	5	3	5-4-3	1-N 2-N	<
R5	5	8	5-10-9-8	2-R	<
R6	5	7	5-6-7	2-N	>
R7	8	1	8-3-2-1	1-R	<
R8	10	7	10-5-6-7	2-R	>

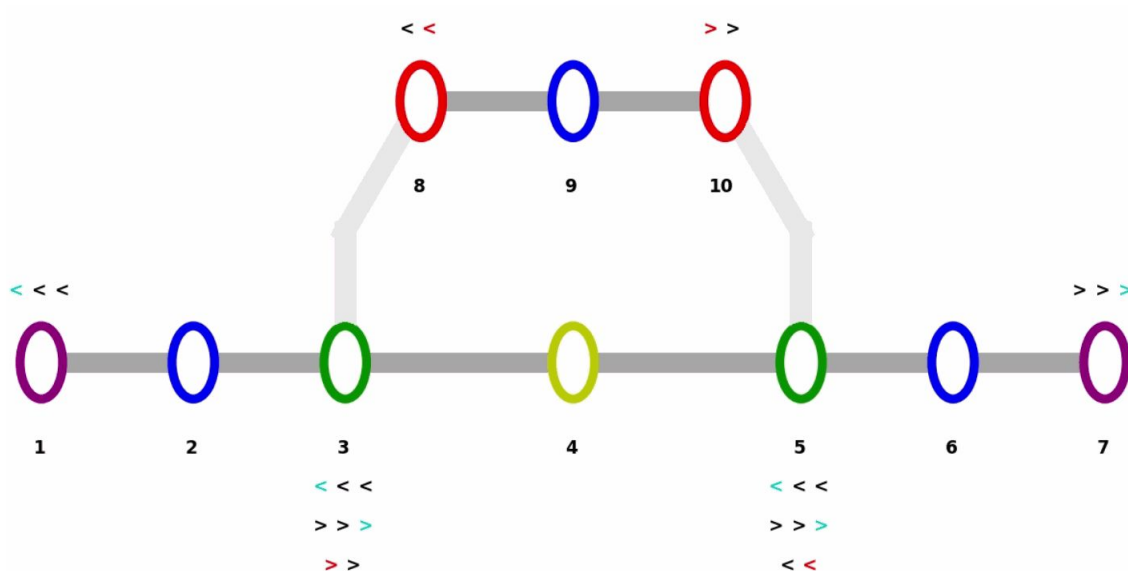
Todos los archivos VHDL necesarios son creados automáticamente.



Red generada automáticamente en base al grafo.

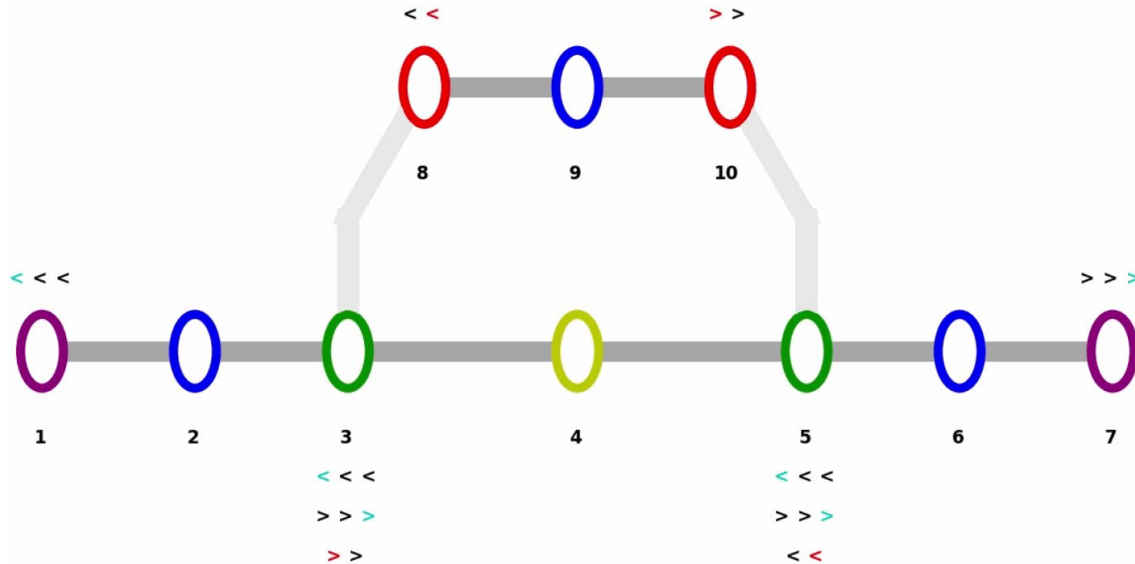


La FPGA devuelve el estado del señalamiento y se muestran en la interfaz diseñada.



Ejemplo de dos formaciones en sentido opuesto.

La FPGA devuelve el estado del señalamiento y se muestran en la interfaz diseñada.



Ejemplo de dos formaciones en el mismo sentido.

5

Conclusiones

Trabajo realizado y próximos pasos.



Conclusiones

- Analizador de redes ferroviarias analiza correctamente las topologías.
- Generador de código en VHDL implementa el sistema para casi cualquier topología.
- El generador de tramas facilita la verificación de los sistemas generados.
- Publicación de artículos en **IEEE** Latin America y el CASE 2019.
- Se completó con éxito una **beca de Maestría** UBACyT.
- Se obtuvo una **beca de doctorado** en desarrollo estratégico de **CONICET** 2020-2025.



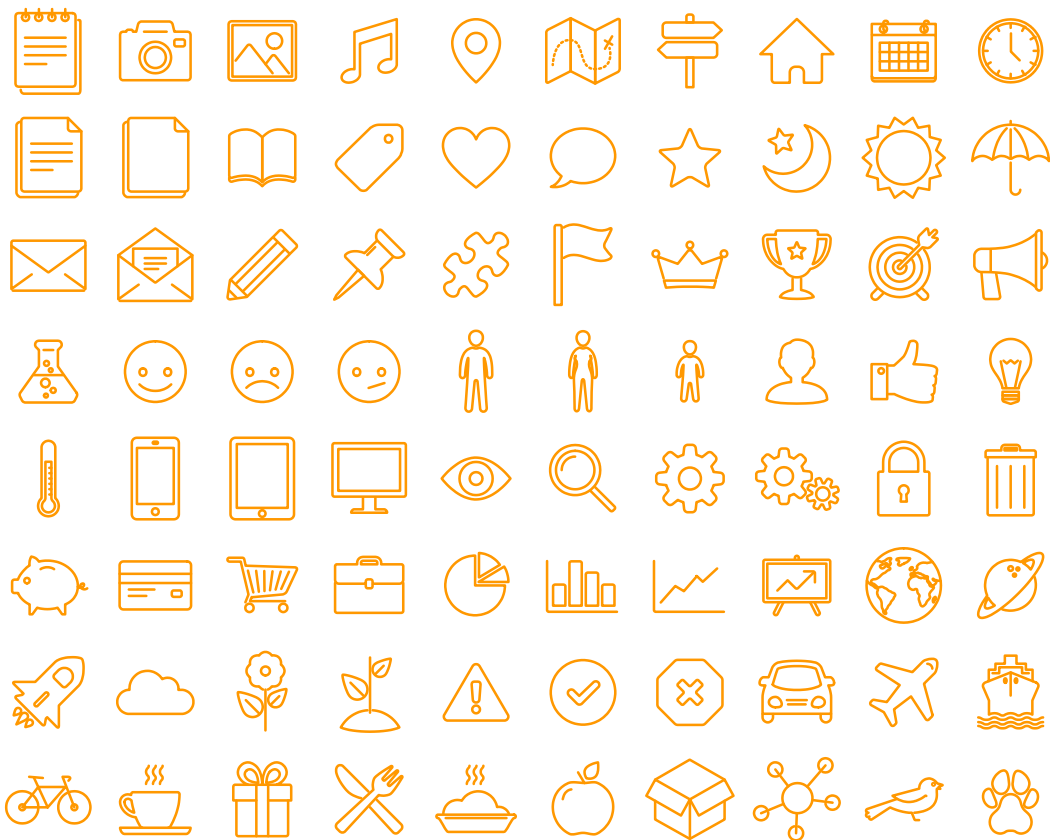
Próximos pasos

- Optimización del analizador de grafos ferroviarios para **topologías más complejas**.
- Integración con la **interfaz gráfica** desarrollada en UTN Facultad Regional Haedo.
- Realización de **pruebas en paralelo** con la estación Olivos.
- Migración al hardware de CNEA.
- Ampliación de la batería de ensayos.
- **Automatización de los ensayos** con COCOTB.
- Ampliación del generador de tablas de enclavamiento.
- Aplicación de técnicas de **redundancia y diversidad** por votación.
- Realización de pruebas en una **locación real**.
- Determinación de los **niveles RAMS** alcanzados.



¡Muchas gracias!

¿Alguna pregunta?



SlidesCarnival icons are editable shapes.

This means that you can:

- Resize them without losing quality.
- Change line color, width and style.

Isn't that nice? :)

Examples:

