

Modelado e implementación automática de sistemas críticos de enclavamiento ferroviario basados en FPGA

Mg. Ing. Martín Nicolás Menéndez

Tesis doctoral

Director:
Dr. Ing. Ariel Lutenberg (FIUBA-CONICET)

Jurados:
JURADO NUMERO1 (FILIACION)
JURADO NUMERO2 (FILIACION)
JURADO NUMERO3 (FILIACION)

Resumen

Los sistemas de enclavamientos ferroviarios controlan el señalamiento de forma tal de garantizar que las formaciones se desplacen de forma segura, sin colisiones ni descarrilamientos. El señalamiento incluye los semáforos (o señales) que otorgan autoridad a los maquinistas para transitar por las vías, en función del estado de la infraestructura ferroviaria implicada, como pasos a nivel, desvíos, etc. El diseño del señalamiento es un proceso complejo que involucra el análisis de la red ferroviaria, la detección de zonas riesgosas y la correcta ubicación de las señales. La generación automática de la señalización es valiosa y útil cuando se desarrolla una nueva red ferroviaria o cuando se reactiva una red ferroviaria abandonada.

En este contexto, se diseñó un conjunto de herramientas que, a partir del trazado ferroviario, realizan de forma automática el diseño e implementación del señalamiento utilizando un lenguaje de descripción de hardware (HDL, por sus siglas en inglés, Hardware Description Language). La etapa encargada del diseño del señalamiento ferroviario es el Analizador de Redes Ferroviarias (RNA, por sus siglas en inglés, Railway Network Analyzer). En tanto que de la implementación en VHDL (por sus siglas en inglés, Very High Speed Integrated Circuit Hardware Description Language) se encarga el Generador Automático de Código (ACG, por sus siglas en inglés, Automatic Code Generator). Ambas herramientas intercambian información entre sí y con los usuarios, mediante el estándar abierto de intercambio de datos de infraestructura ferroviaria railML. Finalmente, el Generador Automático de Interfaz Gráfica (AGG, por sus siglas en inglés, Automatic Graphic User Interface Generator), construye una interfaz interactiva para el operador, que permite visualizar el estado del enclavamiento y comandarlo en tiempo real.

El señalamiento generado incluye el número de las señales necesarias, su posición y orientación, además de la tabla de enclavamiento. La tabla de enclavamientos, el cumplimiento de los principios de diseño ferroviario y la sintaxis del archivo railML generado son validados por el mismo RNA. El archivo railML generado junto con el modelo de comportamiento dinámico, definido en redes de Petri, es utilizado por el ACG para implementar el sistema de enclavamiento. La interfaz gráfica generada a medida de cada sistema por el AGG permite interactuar con el sistema implementado.

Abstract

Railway interlocking systems controls signaling to guarantee that trains operate safely, avoiding collisions and derailments.

Signaling includes the traffic lights (or signals) that authorize train drivers to transit over the next railway tracks, based on the state of the associated railway infrastructure, such as level crossings, switches, etc. Signaling design is a complex process that involves railway network analysis, detection of zones where collisions or derailments are likely, and accurately positioning the signals. The automatic generation of signalling is particularly valuable and beneficial when developing a new railway network or reactivating an abandoned railway network.

In this context, a set of tools was designed to automatically perform the design and implementation of railway signaling using a hardware description language, based on the railway layout. The stage responsible for the design of railway signaling is the Railway Network Analyzer (RNA). The implementation in VHDL is handled by the Automatic Code Generator (ACG). Both tools exchange information with each other and with users through the open standard for railway infrastructure data exchange, railML. Finally, the Automatic Graphical User Interface Generator (AGG) constructs an interactive interface for the operator, allowing real-time visualization and control of the interlocking status.

The generated signaling includes the number of necessary signals, their position and orientation, as well as the interlocking table. The interlocking table, compliance with railway design principles, and the syntax of the generated railML file are validated by the RNA itself. The generated railML file, along with the dynamic behavior model defined in Petri nets, is used by the ACG to implement the interlocking system. The graphical interface custom-generated for each system by the AGG allows interaction with the implemented system.

Agradecimientos

A lo largo de mi vida he conocido muchas personas que me apoyaron, guiaron, influenciaron e inspiraron. No me alcanzan las palabras para agradecerles a todos ellos, pero trataré de, por medio de esta dedicatoria, darles su merecido reconocimiento.

A mis padres, Roberto y Silvina, por su infinito amor, su apoyo y su confianza en mi. A mis hermanos, Agustín y Sofía, por su cariño, por su amistad y por ser los mejores hermanos. A mis sobrinas, Valentina y Belén, por sus sonrisas, que deseo que siempre tengan. A mis abuelos, por motivarme a leer, aprender, construir, romper, inventar. A mi gata Mishu, por acompañarme desde el primer circuito.

A mi director y mentor, Ariel Lutenberg, el mejor docente que tuve la suerte de encontrar en la FIUBA, por todas las oportunidades brindadas, por ayudarme a cumplir este sueño. A mis pasados directores y profesores que me acompañaron a lo largo de este proyecto: Pablo Gómez, Facundo Larosa y Nicolás Álvarez. A mi compañero de laboratorio, Santiago Germino, que siempre me aconseja cómo mejorar en cada artículo. A cada miembro de GICSAFe por todo el trabajo realizado a lo largo de los años. A cada maestro que tuve en la escuela desde el jardín de infantes hasta el secundario, cada uno contribuyó con su granito de arena a mi amor por las matemáticas, la ciencia, la investigación y por incentivar mi curiosidad.

Es mi deseo que esta investigación contribuya a la ingeniería, a la ciencia, y a que nuestra sociedad tenga un sistema ferroviario mas robusto y seguro.

«Él hará la unidad de la República mejor que todos los Congresos. Estos podrán declararla una e indivisible pero sin el camino de fierro que acerque sus extremos remotos, quedará siempre divisible y dividida contra todos los Decretos Legislativos.»

Juan Bautista Alberdi (1810-1884)

Índice general

1. Introducción	1
1.1. Topologías ferroviarias	1
1.1.1. Derivación ferroviaria	2
1.1.2. Estación de baja densidad	2
1.1.3. Estación de alta densidad	3
1.1.4. Estación Terminal	4
1.2. Principios de señalamiento ferroviario	5
1.3. Sistemas de enclavamiento	6
1.3.1. Tipos de sistemas de enclavamiento	6
1.3.2. Tablas de enclavamientos	9
1.3.3. Enfoque funcional	10
1.3.4. Enfoque geográfico	11
1.4. Estándares de seguridad	12
1.4.1. Estándares EN-50126, EN-50128 y EN-50129	12
1.4.2. Redundancia y diversidad en sistemas ferroviarios	13
1.5. RailTopoModel y RailML	14
1.5.1. RailTopoModel	14
1.5.1.1. Paquete base	15
1.5.1.2. Modelo de grafos	15
1.5.1.3. Topología y niveles	16
1.5.1.4. Posicionamiento	17
1.5.2. RailML 3.0	17
1.5.3. Uso del estándar railML en la industria ferroviaria	18
1.6. Estado del arte	18
1.6.1. Empresas del sector ferroviario	18
1.6.2. Antecedentes de trabajos académicos en la temática	19
1.6.3. GICSAFe y los trabajos realizados	20
1.7. Herramienta propuesta	21
1.7.1. Enfoque aplicado	22
1.7.2. Arquitectura del sistema	22
1.7.3. Amenazas a la validez del sistema	23
2. Railway Network Analyzer (RNA)	26
2.1. Biblioteca RailML	26
2.1.1. Clase <i>Metadata</i>	27
2.1.2. Clase <i>Common</i>	28
2.1.3. Clase <i>Infraestructure</i> y redes de grafos	29
2.1.4. Vías	32
2.1.5. Fin de vía y transiciones	34

2.1.6. Sistemas de detección de formaciones ferroviarias	35
2.1.7. Estaciones ferroviarias	37
2.1.8. Cruces ferroviarios	39
2.1.9. Cambios de vías	40
2.1.10. Señales ferroviarias	48
2.2. Algoritmos de generación de señalamiento	50
2.2.1. Señalización en fin de vía y transiciones	51
2.2.2. Detectores de posición y velocidad.	52
2.2.3. Plataformas ferroviarias	54
2.2.4. Cruces ferroviarios	55
2.2.5. Cambios de vías	56
2.3. Algoritmos de simplificación de señalamiento	58
2.3.1. Algoritmo de simplificación por herencia vertical	58
2.3.2. Algoritmo de simplificación por herencia horizontal	62
2.3.3. Limpieza de señales	64
2.4. Generación de las tablas de enclavamiento	65
2.5. Validación del señalamiento y las tablas de enclavamiento	67
2.6. Comprobación de principios de señalamiento ferroviario	69
2.6.1. Comprobación del principio de autoridad	69
2.6.2. Comprobación del principio de claridad	70
2.6.3. Comprobación del principio de anticipación	70
2.6.4. Comprobación del principio de granularidad	71
2.6.5. Comprobación del principio de terminalidad	72
2.6.6. Comprobación del principio de infraestructura	73
2.6.7. Comprobación del principio de no bloqueo	73
3. Automatic Code Generator (ACG)	75
3.1. Sistemas de enclavamiento	75
3.1.1. Bloqueo de máquina de cambios por ocupación	75
3.1.2. Requerimiento de rutas y bloqueo de cambios en ruta	76
3.1.3. Protección por aproximación en cancelación de ruta	76
3.1.4. Protección por solape	77
3.1.5. Doble recubrimiento	78
3.1.6. Liberación secuencial	79
3.2. Arquitectura del sistema	81
3.2.1. Modulo UART	83
3.2.2. Módulo Detector	87
3.2.3. Módulo Decoder	88
3.2.4. Módulo Encoder	89
3.2.5. Módulo Printer	90
3.2.6. Módulo Selector	92
3.2.7. Modulo Network	92
3.2.8. Módulo genérico de las barreras ferroviarias	95
3.2.9. Módulo genérico de los cambios de vías simples	97
3.2.10. Módulo genérico de los cambios de vías dobles	99
3.2.11. Módulo genérico de los cambios en tijeras	101
3.2.12. Módulo genérico de los netElements	102
3.2.13. Módulo genérico de las señales ferroviarias	104
3.2.14. Módulo genérico de las rutas ferroviarias	105
3.3. Consideraciones respecto a la implementación en una FPGA del código generado por el ACG	107

4. Automatic Graphic User Interface Generator (AGG)	109
4.1. Necesidad de contar con una herramienta para generar interfaces gráficas	109
4.2. Diseño de la herramienta para la generación automática de interfaces de usuario . .	110
4.3. Representación de cada elemento ferroviario en la interfaz gráfica	111
4.4. Consideraciones para asegurar la convergencia del estado del sistema de enclavamientos	114
5. Resultados obtenidos	115
5.1. Plataforma utilizada	115
5.2. Ejemplo 1	116
5.2.1. Topología ferroviaria original	116
5.2.2. Señalamiento original	117
5.2.3. Generación de señalamiento paso a paso	118
5.2.4. Red de grafos generada por el RNA	128
5.2.5. Tabla de enclavamiento generada por el RNA	129
5.2.6. Validación del sistema de enclavamientos	130
5.2.7. Sistema generado por el ACG	132
5.2.8. Interfaz gráfica de usuario	139
5.2.9. Comparación entre todos los ejemplos	143
6. Conclusiones	148
6.1. Resultados obtenidos	148
6.2. Trabajo futuro	149
A. Ejemplo 2	150
A.1. Topología ferroviaria original	150
A.2. Señalamiento original	150
A.3. Generación de señalamiento paso a paso	151
A.4. Red de grafos generada por el RNA	157
A.5. Señalamiento generado por el RNA	158
A.6. Validación del sistema de enclavamientos	159
A.7. Sistema generado por el ACG	159
B. Ejemplo 3	161
B.1. Topología ferroviaria original	161
B.2. Señalamiento original	161
B.3. Generación de señalamiento paso a paso	164
B.4. Red de grafos generada por el RNA	184
B.5. Señalamiento generado por el RNA	185
B.6. Validación del sistema de enclavamientos	189
B.7. Sistema generado por el ACG	190
C. Ejemplo 4	192
C.1. Topología ferroviaria original	192
C.2. Señalamiento original	192
C.3. Generación de señalamiento paso a paso	196
C.4. Red de grafos generada por el RNA	217
C.5. Señalamiento generado por el RNA	217
C.6. Validación del sistema de enclavamientos	221
C.7. Sistema generado por el ACG	224

D. Ejemplo 5	226
D.1. Topología ferroviaria original	226
D.2. Señalamiento original	226
D.3. Generación de señalamiento paso a paso	227
D.4. Red de grafos generada por el RNA	237
D.5. Señalamiento generado por el RNA	237
D.6. Validación del sistema de enclavamientos	238
D.7. Sistema generado por el ACG	239
E. Ejemplo 6	241
E.1. Topología ferroviaria original	241
E.2. Señalamiento original	241
E.3. Generación de señalamiento paso a paso	242
E.4. Red de grafos generada por el RNA	252
E.5. Señalamiento generado por el RNA	252
E.6. Validación del sistema de enclavamientos	253
E.7. Sistema generado por el ACG	255
F. Ejemplo 7	257
F.1. Topología ferroviaria original	257
F.2. Señalamiento original	258
F.3. Generación de señalamiento paso a paso	259
F.4. Red de grafos generada por el RNA	268
F.5. Señalamiento generado por el RNA	269
F.6. Validación del sistema de enclavamientos	270
F.7. Sistema generado por el ACG	271
G. Ejemplo 8	272
G.1. Topología ferroviaria original	272
G.2. Señalamiento original	272
G.3. Generación de señalamiento paso a paso	273
G.4. Red de grafos generada por el RNA	280
G.5. Señalamiento generado por el RNA	281
G.6. Validación del sistema de enclavamientos	282
G.7. Sistema generado por el ACG	283
H. Ejemplo 9	284
H.1. Topología ferroviaria original	284
H.2. Señalamiento original	284
H.3. Generación de señalamiento paso a paso	285
H.4. Red de grafos generada por el RNA	294
H.5. Señalamiento generado por el RNA	295
H.6. Validación del sistema de enclavamientos	296
H.7. Sistema generado por el ACG	297

Índice de Figuras

1.1.	Topología de derivación ferroviaria	2
1.2.	Topología de estación de baja densidad	3
1.3.	Topología de Estación de alta densidad	4
1.4.	Topología terminal	5
1.5.	Sistema de enclavamiento mecánico basado en palancas.	7
1.6.	Sistema de enclavamiento electromecánico basado en relés.	8
1.7.	Panel de control central de un sistema de enclavamientos.	8
1.8.	Ejemplo de asignación de rutas de izquierda a derecha (arriba) y de derecha a izquierda (abajo).	9
1.9.	Estándar IEC 61508.	12
1.10.	Sistema con redundancia 2oo3 y diversidad.	13
1.11.	Alcance del modelo de UIC RailTopoModel.	14
1.12.	Modelado en grafos de un cambio de vías simple.	15
1.13.	Estructura de capas de RailTopoModel.	16
1.14.	Niveles microscópico, mesoscópico y macroscópico.	17
1.15.	Trabajos realizados e hitos del proyecto.	20
1.16.	Flujo de trabajo de la presente tesis.	21
1.17.	Arquitectura del sistema	23
2.1.	Distintos tipos de redes de grafos.	31
2.2.	Vías ferroviarias y trocha.	32
2.3.	Vías ascendentes y descendentes.	33
2.4.	Topología de ejemplo con finales de vía relativos y absolutos.	34
2.5.	Círculo de vía (01) y contador de ejes (AxC01).	35
2.6.	Círculo de vía libre y ocupado.	36
2.7.	Contadores de ejes.	37
2.8.	Estación de doble plataforma.	38
2.9.	Cruces de vías vehiculares y peatonales.	39
2.10.	Circulaciones posibles en cambios de vías.	41
2.11.	Máquina de cambios.	41
2.12.	Cambio de vías de estación Matheu, Linea Mitre.	42
2.13.	Comando, indicación y correspondencia en un cambio de vías.	42
2.14.	Aspectos de cada semáforo y múltiples señales en un semáforo.	49
2.15.	Ejemplo de asignación de señalización ramificada.	50
2.16.	Señalamiento generado para finales de vía relativos y absolutos.	52
2.17.	Señalamiento generado para contadores de ejes y circuitos de vías.	54
2.18.	Señalamiento generado para estaciones ferroviarias.	55
2.19.	Señalamiento generado para cruces ferroviarios.	56
2.20.	Señalamiento generado para cambios de vías.	57
2.21.	Señalamiento generado, simplificado por algoritmo de herencia vertical.	59

2.22. Señalamiento generado, simplificado por algoritmo de herencia vertical.	61
2.23. Señalamiento generado, simplificado por algoritmo de herencia horizontal.	63
2.24. Signalling simplified in Example 1 with three routes indicated.	66
 3.1. Bloqueo de máquina de cambios por ocupación de secciones adyacentes.	76
3.2. Bloqueo de rutas conflictivas.	76
3.3. Formación aproximándose al inicio de la ruta.	77
3.4. La ruta es cancelada mientras la formación se approxima.	77
3.5. La formación se detiene exitosamente previo a la señal de peligro.	77
3.6. La formación no se detiene previo a la señal de peligro.	78
3.7. Formación ignora señal a peligro y se activa la protección por solape.	78
3.8. Protección por doble recubrimiento.	78
3.9. Protección por doble recubrimiento.	79
3.10. Formación iniciando una ruta ferroviaria.	80
3.11. Formación activando el bloqueo por ocupación y el bloqueo por solape.	80
3.12. Liberación secuencial de la infraestructura por detrás de la formación.	80
3.13. Liberación secuencial de la infraestructura por delante de la formación.	81
3.14. Diagrama en bloques de una FSMD genérica.	81
3.15. Arquitectura general del sistema generado por el ACG.	83
3.16. Topología de derivación ferroviaria.	84
3.17. Conexión entre la FPGA y una computadora externa.	84
3.18. Tramas de datos y paquete de datos.	85
3.19. Tramas de datos y paquete de datos.	86
3.20. Topología ferroviaria del ejemplo 1.	87
3.21. FSMD del módulo <i>Detector</i>	87
3.22. Diagrama de estados del módulo <i>Detector</i>	88
3.23. FSMD del módulo <i>Decoder</i>	89
3.24. FSMD del módulo <i>Encoder</i>	90
3.25. FSMD del módulo <i>Printer</i>	91
3.26. Diagrama de estados del módulo <i>Printer</i>	91
3.27. FSMD del módulo <i>Selector</i>	92
3.28. FSMD del módulo <i>Network</i>	93
3.29. Red de Petri del modelo dinámico de enclavamiento de elementos ferroviarios genéricos.	94
3.30. FSMD del módulo genérico de <i>LevelCrossing</i>	96
3.31. Red de Petri del modelo dinámico de <i>LevelCrossing</i>	97
3.32. FSMD del módulo genérico de <i>SingleSwitches</i>	98
3.33. Red de Petri del modelo dinámico de <i>SingleSwitches</i>	98
3.34. FSMD del módulo genérico de <i>DoubleSwitches</i>	99
3.35. Red de Petri del modelo dinámico de <i>DoubleSwitches</i>	100
3.36. FSMD del módulo genérico de <i>ScissorCrossings</i>	101
3.37. Red de Petri del modelo dinámico de <i>ScissorCrossings</i>	102
3.38. FSMD del módulo genérico de <i>NetElements</i>	103
3.39. Red de Petri del modelo dinámico de <i>NetElements</i>	103
3.40. FSMD del módulo genérico de <i>Signals</i>	104
3.41. Red de Petri del modelo dinámico de <i>Signals</i>	105
3.42. FSMD del módulo genérico de <i>Routes</i>	106
3.43. Red de Petri del modelo dinámico de <i>Routes</i>	107
 4.1. Panel de control central de un sistema de enclavamientos.	110
4.2. Representación de vía libre (arriba), vía ocupada (medio) y vía enclavada (abajo) en la interfaz gráfica.	111

4.3. Representación de paso a nivel abierto (arriba) y paso a nivel cerrado (abajo) en la interfaz gráfica.	112
4.4. Representación de cambio de vías simple en posición normal (arriba) y posición reverse (abajo) en la interfaz gráfica.	112
4.5. Representación de ruta sin solicitar en la interfaz gráfica.	113
4.6. Representación de solicitud de inicio de ruta en la interfaz gráfica.	113
4.7. Representación de ruta enclavada en la interfaz gráfica.	113
 5.1. Plataforma FPGA Xilinx Arty Z7-20.	116
5.2. Topología ferroviaria del ejemplo 1 sin señalamiento.	117
5.3. Señalamiento original del ejemplo 1.	118
5.4. Señalamiento generado por el RNA para proteger el fin de vía.	122
5.5. Señalamiento generado por el RNA para proteger las junturas.	123
5.6. Señalamiento generado por el RNA para proteger plataformas y cruces de vía.	123
5.7. Señalamiento generado por el RNA para proteger los cambios de vías.	124
5.8. Señalamiento generado y simplificado por el RNA.	125
5.9. Red de grafos generada por el RNA para el ejemplo 1.	129
5.10. Archivos generador por el ACG para el ejemplo 1.	132
5.11. Interfaz del entorno de desarrollo Vivado para el ejemplo 1.	137
5.12. Interfaz del entorno de desarrollo Vivado para el ejemplo 1 (Menú ampliado).	138
5.13. Interfaz gráfica del ejemplo 1.	139
5.14. Nuevo señalamiento con ne22 ocupado.	140
5.15. Nuevo señalamiento con Sw12 en reversa.	141
5.16. Ruta 13 del ejemplo 1 en ejecución.	142
5.17. Ruta 12 del ejemplo 1 en ejecución.	142
5.18. Ruta 19 del ejemplo 1 en ejecución1.	143
5.19. Uso de Look-Up-Tables (LUTs) y Flip-Flops (FFs) en función de N.	145
5.20. Porcentaje de uso de Look-Up-Tables (LUTs) y Flip-Flops (FFs) en función de N, considerando la plataforma Arty Z7-20.	145
5.21. Plano de red linea Roca.	146
 A.1. Topología ferroviaria del ejemplo 2 sin señalamiento.	150
A.2. Señalamiento original del ejemplo 2.	151
A.3. Señalamiento generado por el RNA para proteger el fin de vía.	154
A.4. Señalamiento generado por el RNA para proteger las junturas.	154
A.5. Señalamiento generado por el RNA para proteger plataformas y cruces de vía.	154
A.6. Señalamiento generado por el RNA para proteger las máquinas de cambios.	155
A.7. Señalamiento generado y simplificado por el RNA.	155
A.8. Red de grafos generada por el RNA para el ejemplo 2.	158
 B.1. Topología ferroviaria del ejemplo 3 sin señalamiento.	161
B.2. Señalamiento original del ejemplo 3.	162
B.3. Señalamiento generado por el RNA para proteger el fin de vía.	172
B.4. Señalamiento generado por el RNA para proteger las junturas.	173
B.5. Señalamiento generado por el RNA para proteger plataformas y cruces de vía.	173
B.6. Señalamiento generado por el RNA para proteger los cambios de vías.	173
B.7. Señalamiento generado y simplificado por el RNA.	175
B.8. Red de grafos generada por el RNA para el ejemplo 3.	185
 C.1. Topología ferroviaria del ejemplo 4 sin señalamiento.	192
C.2. Señalamiento original del ejemplo 4.	193

C.3. Señalamiento generado por el RNA para proteger el fin de vía.	205
C.4. Señalamiento generado por el RNA para proteger las junturas.	205
C.5. Señalamiento generado por el RNA para proteger plataformas y cruces de vía.	206
C.6. Señalamiento generado por el RNA para proteger los cambios de vías.	206
C.7. Señalamiento generado y simplificado por el RNA.	207
C.8. Red de grafos generada por el RNA para el ejemplo 4.	217
D.1. Topología ferroviaria del ejemplo 5 sin señalamiento.	226
D.2. Señalamiento original del ejemplo 5.	227
D.3. Señalamiento generado por el RNA para proteger el fin de vía.	231
D.4. Señalamiento generado por el RNA para proteger las junturas.	232
D.5. Señalamiento generado por el RNA para proteger plataformas y cruces de vía.	232
D.6. Señalamiento generado por el RNA para proteger los cambios de vías.	233
D.7. Señalamiento generado y simplificado por el RNA.	234
D.8. Red de grafos generada por el RNA para el ejemplo 5.	237
E.1. Topología ferroviaria del ejemplo 6 sin señalamiento.	241
E.2. Señalamiento original del ejemplo 6.	242
E.3. Señalamiento generado por el RNA para proteger el fin de vía.	246
E.4. Señalamiento generado por el RNA para proteger las junturas.	246
E.5. Señalamiento generado por el RNA para proteger plataformas y cruces de vía.	247
E.6. Señalamiento generado por el RNA para proteger las máquinas de cambios.	247
E.7. Señalamiento generado y simplificado por el RNA.	248
E.8. Red de grafos generada por el RNA para el ejemplo 6.	252
F.1. Topología ferroviaria del ejemplo 7 sin señalamiento.	257
F.2. Señalamiento original del ejemplo 7.	258
F.3. Señalamiento generado por el RNA para proteger el fin de vía.	262
F.4. Señalamiento generado por el RNA para proteger las junturas.	263
F.5. Señalamiento generado por el RNA para proteger plataformas y cruces de vía.	264
F.6. Señalamiento generado por el RNA para proteger los cambios de vías.	265
F.7. Señalamiento generado y simplificado por el RNA.	266
F.8. Red de grafos generada por el RNA para el ejemplo 7.	269
G.1. Topología ferroviaria del ejemplo 8 sin señalamiento.	272
G.2. Señalamiento original del ejemplo 8.	273
G.3. Señalamiento generado por el RNA para proteger el fin de vía.	276
G.4. Señalamiento generado por el RNA para proteger las junturas.	276
G.5. Señalamiento generado por el RNA para proteger plataformas y cruces de vía.	277
G.6. Señalamiento generado por el RNA para proteger los cambios de vías.	277
G.7. Señalamiento generado y simplificado por el RNA.	278
G.8. Red de grafos generada por el RNA para el ejemplo 8.	281
H.1. Topología ferroviaria del ejemplo 9 sin señalamiento.	284
H.2. Señalamiento original del ejemplo 9.	285
H.3. Señalamiento generado por el RNA para proteger el fin de vía.	288
H.4. Señalamiento generado por el RNA para proteger las junturas.	289
H.5. Señalamiento generado por el RNA para proteger plataformas y cruces de vía.	289
H.6. Señalamiento generado por el RNA para proteger los cambios de vías.	289
H.7. Señalamiento generado y simplificado por el RNA.	290
H.8. Red de grafos generada por el RNA para el ejemplo 9.	295

Índice de Tablas

1.1. Tabla de enclavamientos (rutas de izquierda a derecha).	10
1.2. Tabla de enclavamientos (rutas de derecha a izquierda).	10
1.3. Tabla de enclavamientos completa.	10
1.4. SIL en función de la Probabilidad de Fallas/Hora (PFH).	13
3.1. Estados de enclavamiento de cada elemento ferroviario.	93
5.1. Tabla de enclavamiento original del ejemplo 1.	118
5.2. Tabla de enclavamientos del ejemplo 1 generada por el RNA.	130
5.3. Equivalencias entre las rutas originales y las generadas por el RNA.	131
5.4. Síntesis e implementación del ejemplo 1 generado por el ACG.	139
5.5. Comparación entre los ejemplos generados por el ACG.	144
A.1. Tabla de enclavamiento original del ejemplo 2.	151
A.2. Tabla de enclavamiento del ejemplo 2 generada por el RNA.	158
A.3. Equivalencias entre las rutas originales y las generadas por el RNA.	159
A.4. Síntesis e implementación del ejemplo 2 generado por el ACG.	160
B.1. Tabla de enclavamiento original del ejemplo 3.	163
B.2. Tabla de enclavamiento del ejemplo 3 generada por el RNA (Rutas 1 a 15).	186
B.3. Tabla de enclavamiento del ejemplo 3 generada por el RNA (Rutas 16 a 30).	186
B.4. Tabla de enclavamiento del ejemplo 3 generada por el RNA (Rutas 31 a 45).	187
B.5. Tabla de enclavamiento del ejemplo 3 generada por el RNA (Rutas 46 a 60).	187
B.6. Tabla de enclavamiento del ejemplo 3 generada por el RNA (Rutas 61 a 75).	188
B.7. Tabla de enclavamiento del ejemplo 3 generada por el RNA (Rutas 75 a 91).	188
B.8. Equivalencias entre las rutas originales y las generadas por el RNA.	189
B.9. Síntesis e implementación del ejemplo 3 generado por el ACG.	191
C.1. Tabla de enclavamiento original del ejemplo 4 (Rutas 1 a 15).	193
C.2. Tabla de enclavamiento original del ejemplo 4 (Rutas 16 a 30).	194
C.3. Tabla de enclavamiento original del ejemplo 4 (Rutas 31 a 45).	194
C.4. Tabla de enclavamiento original del ejemplo 4 (Rutas 46 a 160).	195
C.5. Tabla de enclavamiento original del ejemplo 4 (Rutas 61 a 76).	195
C.6. Tabla de enclavamiento del ejemplo 4 generada por el RNA (Rutas 1 a 15).	218
C.7. Tabla de enclavamiento del ejemplo 4 generada por el RNA (Rutas 16 a 30).	218
C.8. Tabla de enclavamiento del ejemplo 4 generada por el RNA (Rutas 31 a 45).	219
C.9. Tabla de enclavamiento del ejemplo 4 generada por el RNA (Rutas 46 a 60).	219
C.10. Tabla de enclavamiento del ejemplo 4 generada por el RNA (Rutas 61 a 75).	220
C.11. Tabla de enclavamiento del ejemplo 4 generada por el RNA (Rutas 76 a 89).	220
C.12. Equivalencias entre las rutas 1 a 15 originales y las generadas por el RNA.	221

C.13. Equivalencias entre las rutas 16 a 30 originales y las generadas por el RNA.	222
C.14. Equivalencias entre las rutas 31 a 45 originales y las generadas por el RNA.	222
C.15. Equivalencias entre las rutas 46 a 60 originales y las generadas por el RNA.	223
C.16. Equivalencias entre las rutas 61 a 77 originales y las generadas por el RNA.	223
C.17. Síntesis e implementación del ejemplo 4 generado por el ACG.	225
D.1. Tabla de enclavamiento original del ejemplo 5.	227
D.2. Tabla de enclavamiento del ejemplo 5 generada por el RNA.	238
D.3. Equivalencias entre las rutas originales y las generadas por el RNA.	239
D.4. Síntesis e implementación del ejemplo 5 generado por el ACG.	240
E.1. Tabla de enclavamiento original del ejemplo 6.	242
E.2. Tabla de enclavamiento del ejemplo 6 generada por el RNA.	253
E.3. Equivalencias entre las rutas originales y las generadas por el RNA.	254
E.4. Síntesis e implementación del ejemplo 6 generado por el ACG.	256
F.1. Tabla de enclavamiento original del ejemplo 7.	259
F.2. Tabla de enclavamiento del ejemplo 7 generada por el RNA.	269
F.3. Equivalencias entre las rutas originales y las generadas por el RNA.	270
F.4. Síntesis e implementación del ejemplo 7 generado por el ACG.	271
G.1. Tabla de enclavamiento original del ejemplo 8.	273
G.2. Tabla de enclavamiento del ejemplo 8 generada por el RNA.	281
G.3. Equivalencias entre las rutas originales y las generadas por el RNA.	282
G.4. Síntesis e implementación del ejemplo 8 generado por el ACG.	283
H.1. Tabla de enclavamiento del ejemplo 9 generada por el RNA.	296
H.2. Síntesis e implementación del ejemplo 9 generado por el ACG.	298

Capítulo 1

Introducción

El diseño de los sistemas de señalamiento es un proceso complejo que involucra, principalmente, tres etapas: el análisis de la red ferroviaria, la detección de zonas de mayor probabilidad de descarrilamientos y colisiones, y la óptima localización de las señales correctas para cada función [1-5]. La generación automática del señalamiento es de gran importancia y utilidad para el desarrollo de redes ferroviarias nuevas o para revitalizar redes ferroviarias abandonadas o en desuso. Es relevante incluso en redes ferroviarias que son alteradas debido a la adición, modificación o eliminación de elementos ferroviarios tales como pasos a nivel o plataformas, lo cual implica que el señalamiento debe actualizarse en consecuencia.

En este trabajo presentamos una herramienta capaz de automatizar el diseño del señalamiento y la implementación del sistema de enclavamiento ferroviario para cualquier locación, dado únicamente el diseño de su traza ferroviaria. Se discutirán los detalles del diseño de la herramienta, su arquitectura, casos de uso y aplicaciones en locaciones teóricas y reales.

1.1. Topologías ferroviarias

Las redes ferroviarias presentan dos piezas fundamentales en su infraestructura: su topología y los elementos ferroviarios que la componen. La topología es el entramado de vías férreas, cuyo diseño busca cumplir una función particular, interconectando diversos elementos ferroviarios. Los elementos ferroviarios pueden ser para determinar la ubicación del tren, para delimitar la circulación de vehículos en cruces ferroviarios, permitir el ascenso y descenso de pasajeros, o para modificar dinámicamente los caminos por los que los trenes circulan, entre otras funciones [6-9].

Muchos de los elementos ferroviarios inciden en la circulación del tren, por lo que el conductor debe ser informado de su estado. Es tarea del señalamiento ferroviario alertar a los conductores ferroviarios de cualquier elemento que pueda representar un peligro, evitando así colisiones con otras formaciones o descarrilamientos en zonas críticas [2-5].

El señalamiento ferroviario incluye un elemento fundamental: los semáforos ferroviarios, de ahora en adelante denominados "señales". Las señales informan al conductor de la habilitación o denegación de uso de las vías posteriores mediante su color, denominado aspecto. Cada señal puede presentar un único aspecto por vez de un conjunto posible que varía según el país o la región. Los aspectos utilizados en Argentina son el verde (permitido avanzar), amarillo (atención) y rojo (detenerse) [10]. Algunas señales pueden no tener el aspecto verde (señales de maniobras de dos aspectos) o incorporar un aspecto extra entre el rojo y el amarillo (señales de cuatro aspectos que incluyen el doble amarillo).

Dos señales consecutivas con la misma dirección y sentido constituyen una ruta ferroviaria [10-12]. Los operarios ferroviarios solicitan al sistema de enclavamientos las rutas que necesitan

de acuerdo con la logística deseada. El sistema de enclavamientos habilitará o denegará las rutas solicitadas en función del estado de los elementos ferroviarios cercanos y de las demás rutas activas. Esta función es vital para el sistema ferroviario y su fin último es permitir la circulación de trenes de forma segura o, de no ser posible, no permitir circulación alguna [3, 9, 11, 12].

En las siguientes subsecciones, se describen algunas de las topologías ferroviarias más ampliamente utilizadas.

1.1.1. Derivación ferroviaria

Cuando es necesario conectar dos puntos separados por una distancia de decenas o cientos de kilómetros donde hay poco tráfico ferroviario, resulta económicamente poco conveniente construir vías en ambos sentidos. No obstante, construir una sola vía bidireccional presenta inconvenientes logísticos notorios: una formación que circule entre los puntos A y B excluye a cualquier formación que quiera circular de B a A sin colisionar.

La solución más utilizada emplea islas de enclavamiento a modo de bypass cada cierta cantidad de kilómetros, como se ilustra en la Figura 1.1. Estas islas permiten que las formaciones puedan cruzarse sin riesgo de colisión. La primer formación en llegar a la isla de enclavamiento accede al bypass por la vía superior y espera a que la formación en sentido contrario circule por la vía inferior. Una vez despejado el camino que resta por recorrer, la formación reingresa a la vía principal y retoma su marcha.

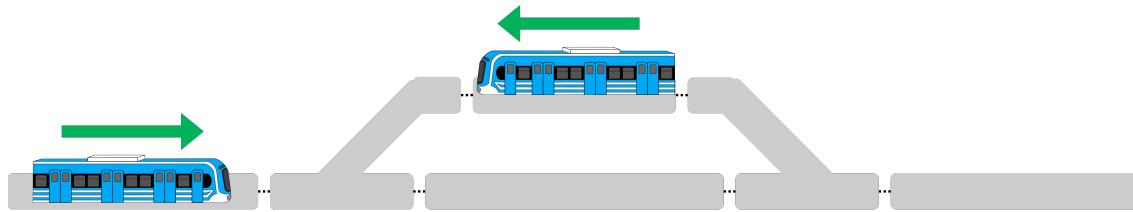


Figura 1.1: Topología de derivación ferroviaria.

Las topologías de derivación ferroviaria se utilizan principalmente para transportar materias primas entre localizaciones rurales a grandes distancias de los puestos. Es deseable tanto una logística óptima, para transportar más bienes y más rápido, como un sistema seguro que garantice que los bienes lleguen a destino.

1.1.2. Estación de baja densidad

En entornos urbanos donde las estaciones ferroviarias se encuentran separadas entre sí por unos pocos kilómetros es necesaria una interconectividad mayor. Si por la estación ferroviaria solamente pasan uno o dos ramales ferroviarias, una topología de estación de baja densidad como la ilustrada en la Figura 1.2 es una solución al problema planteado [13].



Figura 1.2: Topología de estación de baja densidad.

El cruce entre el trazado ferroviario y el trazado vehicular se denomina paso a nivel. El sistema de enclavamientos deberá garantizar que el paso a nivel se encuentre despejado de vehículos y peatones antes de permitir la circulación de trenes sobre este. Esto se logra mediante el uso de una barrera ferroviaria, que baja el brazo de barrera cuando se detectan formaciones ferroviarias en las proximidades del paso a nivel [14].

Las topologías de estación de baja densidad suelen contar con dos vías unidireccionales en sentido ascendente y descendente. Las vías ascendentes son aquellas por las que las formaciones circulan en la dirección del kilometraje creciente. Mientras que las vías descendentes son aquellas por las que circulan en la dirección del kilometraje decreciente [10]. El kilómetro cero es la estación principal de la línea ferroviaria, como por ejemplo: Plaza Constitución (Línea Roca), Once de Septiembre (Línea Sarmiento) o Retiro (Línea Mitre y Línea San Martín). Para invertir su sentido de circulación las formaciones pueden cambiar de vía ascendente a descendente, o viceversa, utilizando un cambio ferroviario.

1.1.3. Estación de alta densidad

A medida que mas ramales ferroviarios coexisten en la misma línea se vuelve inevitable que varias líneas compartan la misma estación utilizando diferentes plataformas en paralelo. Con una logística mas flexible, las diferentes líneas incluso pueden utilizar de forma alternada las mismas plataformas y, por lo tanto, las mismas vías principales. Además, es necesario contar con mecanismos para retirar trenes de la red para su mantenimiento y volver a inyectarlos a la red cuando la demanda aumente. Esto se logra por medio de talleres ferroviarios en las inmediaciones de las estaciones que actúan como un hub ferroviario. Una topología de estación de alta densidad se ilustra en la Figura 1.3.



Figura 1.3: Topología de Estación de alta densidad.

Las tareas del sistema de enclavamientos van aumentando en complejidad a medida que se suman nuevos elementos ferroviarios. Por ejemplo, debe asegurar que las formaciones circulen con seguridad pero sin afectar la disponibilidad del sistema.

1.1.4. Estación Terminal

Las estaciones terminales presentan una gran cantidad de vías principales y plataformas en paralelo, en las cuales confluyen una o varias líneas ferroviarias. A diferencia de estaciones de alta densidad que pueden presentar finales de vía relativos, las estaciones terminales poseen finales de vía absolutos. Es decir, las formaciones que circulan por la vía descendente deberán detener su marcha completamente antes de llegar al final de vía, para luego retomar su marcha en sentido contrario, por la vía ascendente. Esta operación puede realizarse de manera inmediata en formaciones con locomotoras eléctricas en ambos extremos del tren o con locomotoras diésel luego de varias maniobras que requieren el uso de diversos cambios de vías. En la Figura 1.4 se ilustra un ejemplo de una estación terminal.



Figura 1.4: Topología terminal.

En las estaciones terminales suelen confluir la información en tiempo real de la terminal y las estaciones más próximas de la línea, o incluso la información en tiempo real de la totalidad de la línea. Esta característica, además de ser la estación de mayor tamaño de la línea, les otorga una jerarquía tal que suelen concentrar parcial o totalmente el control del señalamiento de la red. Las decisiones tomadas en una estación terminal tienen un gran impacto en el sistema de transporte de toda la línea, directa o indirectamente. Estas operaciones deben considerar cientos o miles de estados en simultáneo, por lo que ejecutarlas de forma manual es muy complejo o incluso imposible. Un sistema de enclavamientos moderno, robusto, que pueda garantizar una altísima disponibilidad, mantenibilidad y seguridad es indispensable para llevar a cabo estas tareas.

1.2. Principios de señalamiento ferroviario

El proceso de diseño del señalamiento requiere reglas claras y bien definidas sobre cuántas señales colocar, dónde colocar cada señal, bajo qué condiciones, de qué tipo deben ser las señales, cómo deben orientarse, etc. Lamentablemente, el criterio utilizado a la hora de definir el señalamiento dista de ser uniforme en los distintos países. La obligatoriedad de ciertas señales, la protección de ciertos elementos, la granularidad de la red o incluso el tener las reglas por escrito son factores que cambian al atravesar las fronteras de cada país. Esto implica, claramente, una barrera enorme al tratar de integrar las redes ferroviarias transnacionales, como en el caso Europeo durante formación de la Unión Europea [6, 15].

Para la realización de este trabajo se optó por recurrir al Instituto de Ingenieros en Señalamiento Ferroviario (IRSE, por sus siglas en inglés) [12] y a la Junta de Normas y Seguridad de la Industria Ferroviaria (RISSB, por sus siglas en inglés) [3, 5, 9]. Los reglamentos de diseño y definiciones de estas organizaciones son aceptadas por una gran cantidad de empresas del sector ferroviario y autoridades de gran peso. Entre ellas, por la agencia de transporte de Nueva Gales del Sur, en Australia (TfNSW, por sus siglas en inglés) [4]. De ésta última se recopilaron los siguientes principios de diseño ferroviario:

- (P₁) Principio de autoridad: la combinación de todas las rutas alcanza todo el tendido ferroviario.
- (P₂) Principio de claridad: las autoridades otorgadas o negadas no deben ser ambiguas.

- (P₃) Principio de anticipación: los conductores de trenes deben ser advertidos de los peligros cercanos con el suficiente tiempo para poder reaccionar.
- (P₄) Principio de granularidad: las rutas habilitan el uso de una pequeña porción de la infraestructura.
- (P₅) Principio de terminalidad: los conductores de trenes deben ser advertidos cuando se encuentren circulando próximos al final de la red.
- (P₆) Principio de infraestructura: los conductores de trenes deben ser advertidos de cualquier infraestructura dinámica o estática próxima.
- (P₇) Principio de no bloqueo: se debe evitar en todo momento que los trenes bloqueen el acceso a la infraestructura o ramificaciones a otros trenes, de ser posible.

La totalidad del análisis realizado en este trabajo se basa en los principios expuestos. Se puede deducir de los mismos que un sistema de señalamiento debe proteger cada elemento ferroviario (P₁, P₅, P₆), en cada dirección posible (P₃, P₇). Por lo tanto debemos considerar la posibilidad de que cada tramo de vía pueda ser transitado en ambos sentidos (P₂, P₄). Esto implica a su vez considerar todas las rutas posibles soportadas por la red ferroviaria, y no solamente las necesarias desde un punto de vista logístico.

1.3. Sistemas de enclavamiento

1.3.1. Tipos de sistemas de enclavamiento

Los primeros sistemas de enclavamiento implementados fueron mecánicos [16]. Estos utilizaban palancas, como las que se visualizan en la Figura 1.5, para comandar los cambios de vías y semáforos. Una palanca que habilite una ruta se encuentra bloqueada mecánicamente (enclavada) hasta que todas las palancas que afecten a los elementos ferroviarios correspondientes a esa ruta se encuentre en la posición que garanticen que la ruta es segura. De la misma manera, una vez habilitada una ruta, no es posible mecánicamente mover una palanca que habilite una ruta contraria y, por lo tanto, lleve a dos formaciones a colisionar frontal o lateralmente.



Figura 1.5: Sistema de enclavamiento mecánico basado en palancas.

Aunque hoy en día las tecnologías más modernas ya no utilizan bloqueos mecánicos, se sigue utilizando el término *enclavamiento*. En lugar de palancas y mecanismos de bloqueo, se utilizan circuitos lógicos, tanto eléctricos como electrónicos, y lógica programable que permitan garantizar el mismo objetivo: verificar condiciones previo a autorizar una ruta y prohibir la habilitación de rutas conflictivas con las actualmente activas.

A comienzos del siglo XX se empezaron a utilizar sistemas de enclavamiento electromecánicos en entornos urbanos y semi-urbanos [17]. Hoy en día este sistema es de los más utilizados en muchos países [16], sobretodo en áreas rurales donde los sistemas tardan más en actualizarse en comparación con las áreas urbanas. Un sistema de enclavamiento electromecánico se basa en relés (Figura 1.6) y circuitos de vía. Los circuitos eléctricos implementados con relés determinan la lógica del enclavamiento y son necesarios unas pocas decenas de relés para operar una derivación ferroviaria, pero cientos a miles para una estación terminal de gran tamaño [18].

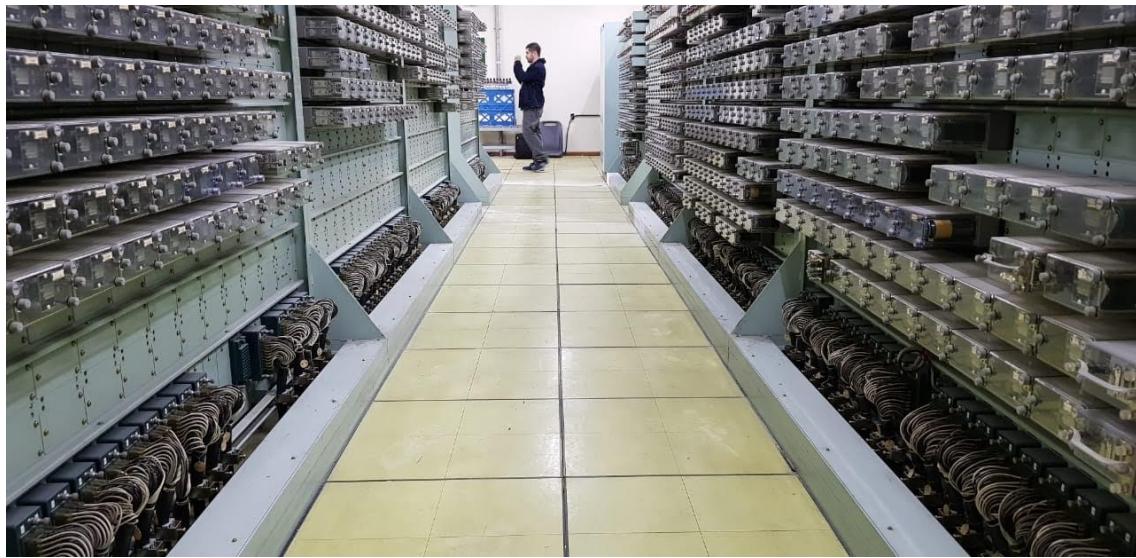


Figura 1.6: Sistema de enclavamiento electromecánico basado en relés.

Los sistemas de enclavamiento electromecánicos son comandados por un operario mediante un panel de control (Figura 1.7). El operario solicita al sistema de enclavamiento las rutas que el conductor ferroviario necesita para transitar por la vía. El sistema de enclavamiento solamente habilitará las rutas seguras, indicando al conductor que puede avanzar mediante un semáforo de aspecto verde o amarillo. En caso de que la ruta no sea habilitada, el sistema *enclavará* los estados de los elementos ferroviarios pertenecientes a esa ruta y le indicará al conductor que no puede continuar su recorrido con un semáforo de aspecto rojo. El operario puede volver a pedir la ruta si las condiciones del sistema cambiaron.



Figura 1.7: Panel de control central de un sistema de enclavamientos.

En la actualidad, los sistemas de enclavamiento más modernos son electrónicos, basados en microprocesadores, PLCs (Controlador Lógico Programable, del inglés Programmable Logic Controllers), o FPGAs (Matriz de puerta programable en campo, del inglés Field-programmable Gate Array) [19-32]. Estas tecnologías presentan la ventaja de ser reprogramables una vez instaladas, lo que aporta flexibilidad al diseño, escalabilidad y robustez [33-44]. Además, ocupan mucho menos espacio que su contraparte electromecánica, reduciendo los costos de infraestructura, consumo eléctrico y mantenimiento. Se utilizan principalmente en redes de procesamiento distribuido, debido a su integración de forma nativa con protocolos de comunicación industrial diseñados para entornos ferroviarios [45-47]. Adicionalmente, los sistemas electrónicos pueden ser fácilmente auditados y redundados, para aumentar su fiabilidad y comprobar su nivel de seguridad [48-55].

1.3.2. Tablas de enclavamientos

Históricamente, tanto los enclavamientos mecánicos como los electromecánicos se han definido mediante tablas de enclavamientos [10-12, 44, 56], las cuales luego pueden ser usadas para definir la logística de la red. Es por eso que el personal técnico está muy capacitado tanto en la lectura de la tabla como en su elaboración.

Cada ruta es definida junto con los elementos ferroviarios que la condicionan y los estados que deben tener los mismos para que la ruta sea habilitada. Además, se explica cada una de las rutas que entrarían en conflicto con la ruta en cuestión. A modo de ejemplo se presenta en la Figura 1.8 como se realiza la asignación de rutas en un cambio de vías.

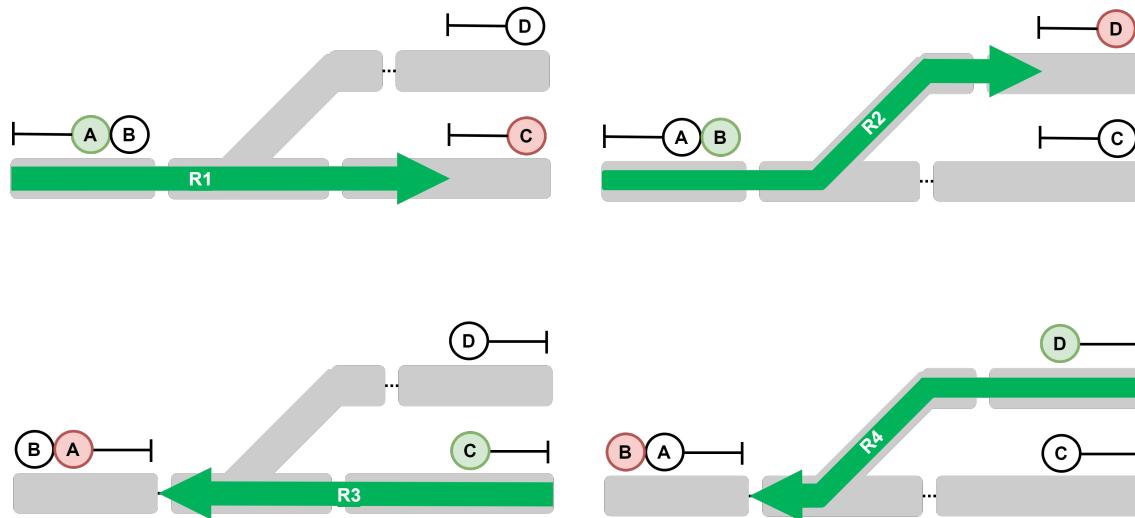


Figura 1.8: Ejemplo de asignación de rutas de izquierda a derecha (arriba) y de derecha a izquierda (abajo).

Si el trazado de vías fuese utilizado para circular únicamente de izquierda a derecha, podemos definir únicamente dos rutas. La primera será la ruta R1, desde la señal A hasta la señal C. La segunda ruta R2 se define desde la señal B hasta la señal D, utilizando el cambio de vía a reverso. Ambas rutas quedan definidas en la Tabla 1.1.

Tabla 1.1: Tabla de enclavamientos (rutas de izquierda a derecha).

Ruta	Señal de entrada	Señal de salida
R_1	Señal _A	Señal _C
R_2	Señal _B	Señal _D

De forma análoga, podríamos analizar el mismo trazado de vías asumiendo que las formaciones circularán estrictamente de derecha a izquierda, definiendo otro nuevo conjunto de rutas. Sumando así las rutas R_3 y R_4 como se visualiza en la Tabla 1.2

Tabla 1.2: Tabla de enclavamientos (rutas de derecha a izquierda).

Ruta	Señal de entrada	Señal de salida
R_3	Señal _C	Señal _A
R_4	Señal _D	Señal _B

Ambas tablas de enclavamiento (Tabla 1.1 y Tabla 1.2) son válidas, dependiendo del uso que se le quiera dar a la infraestructura. Incluso podemos notar que ambas tablas están incompletas porque una tabla no contempla los casos que contempla la otra y viceversa. Por lo tanto, es posible definir una nueva tabla de enclavamientos como la conjunción de ambas, como se muestra en la Tabla 1.3, especificando las rutas conflictivas.

Tabla 1.3: Tabla de enclavamientos completa.

Ruta	Señal de entrada	Señal de salida	Rutas conflictivas
R_1	Señal _A	Señal _C	R_2, R_3 y R_4
R_2	Señal _B	Señal _D	R_1, R_3 y R_4
R_3	Señal _C	Señal _A	R_1, R_2 y R_4
R_4	Señal _D	Señal _B	R_1, R_2 y R_3

1.3.3. Enfoque funcional

A la hora de abordar el análisis de las redes ferroviarias, hemos encontrado que, a grandes rasgos, existen dos estrategias muy diferenciadas: el enfoque funcional y el enfoque geográfico [44, 57], cada una con sus fortalezas y debilidades. Ambos enfoques se asemejan a la discusión de arquitecturas CISC (del inglés, Complex Instruction Set Computing) vs RISC (del inglés, Reduced Instruction Set Computing). El enfoque funcional centraliza las decisiones en un único módulo complejo, mientras que el enfoque geográfico distribuye las decisiones en pequeños módulos de funciones reducidas.

En el enfoque funcional las decisiones se basan en la 'tabla de enclavamientos', que define cada ruta que puede ser solicitada por el operario. Encontramos entonces, el primer gran problema del enfoque funcional: como se exemplificó en la Sección 1.3.2, las soluciones dadas por una tabla de enclavamientos no son únicas, dependen del itinerario que se quiera establecer sobre la base de la infraestructura. Ese itinerario puede variar con el tiempo, haciendo necesario añadir o eliminar algunas rutas, lo que obliga a tener que volver a implementar y certificar todo el sistema. Además, muchas de las soluciones no contemplan todas las rutas posibles, por lo que el diseño es incompleto y siempre existirá el riesgo de tener que repetir todo el proceso desde cero [44].

El segundo problema radica en que, al ser el enfoque funcional una arquitectura que prioriza la funcionalidad a nivel macro, abstrayéndose de la topología de la red, la concurrencia de las rutas no está garantizada. Es decir, si N rutas dependen del estado de un elemento en común, no puede garantizarse ni que el resultado de cada ruta se calcule en paralelo, ni tampoco que el resultado de cada ruta se obtenga en simultáneo. Para solucionar esto, es necesario repetir N veces el elemento en cuestión, asociando uno a cada ruta que condiciona, incrementando la complejidad del diseño [44].

Claramente, ya que el enfoque funcional no garantiza la concurrencia del sistema, es necesario tomar medidas que terminan aumentando la cantidad de recursos necesarios. A medida que la complejidad de la red ferroviaria aumenta, incrementa a su vez la interrelación de sus elementos y la necesidad de mantener la concurrencia del sistema termina generando que la memoria utilizada crezca exponencialmente [44].

Por lo tanto, el enfoque funcional es de muy fácil implementación para topologías pequeñas y tradicionalmente se lo considera como el único enfoque por defecto. Sin embargo, presenta grandes falencias a la hora de resolver sistemas de mediana y alta complejidad. El enfoque funcional no posee concurrencia de forma directa, desperdicia mucha memoria y su solución muchas veces resulta incompleta. Un sistema de enclavamientos diseñado con un enfoque funcional difícilmente será mantenible en el tiempo ni mucho menos escalable o fácil de actualizar.

1.3.4. Enfoque geográfico

En el enfoque geográfico, el énfasis está puesto en la interacción entre los componentes a partir de su posición en la red y no en su funcionalidad a nivel de sistema [58-61]. Por consiguiente, el enfoque geográfico no necesita una tabla de enclavamientos que defina su comportamiento, sino definir genéricamente los componentes y establecer una representación matemática de las conexiones entre ellos.

En ese sentido, este enfoque requiere un nivel de análisis previo mucho mayor y, por lo tanto, un mayor esfuerzo de desarrollo. No obstante, es mucho más escalable a topologías de cualquier tamaño al hacer un uso más eficiente de los recursos al tener concurrencia directa [2, 62, 63]. Además, es posible añadir nuevos componentes en el futuro, haciéndolo mucho más flexible de ser aplicado en otros países con diferentes elementos ferroviarios. Este enfoque independiza la estrategia de diseño de la locación, haciendo posible replicar de forma sistemática el mismo conjunto de herramientas en cualquier topología [64-66].

Aunque el concepto de ruta sigue existiendo, ya no es el foco central del proceso de diseño. La tabla de enclavamiento deja de ser una entrada del proceso y pasa a ser un subproducto [66]. La herramienta que realice el análisis de la red ferroviaria deberá obtener todas las rutas posibles que soporta esa topología y registrarlas en una tabla de enclavamientos. La tabla de enclavamientos del enfoque funcional debe estar contenida en la tabla de enclavamientos del enfoque geográfico; ambos enfoques deben ser consistentes.

1.4. Estándares de seguridad

1.4.1. Estándares EN-50126, EN-50128 y EN-50129

El estándar internacional IEC 61508 [67-73] es la base para definir un conjunto de estrategias y buenas prácticas para ser aplicadas en el diseño de sistemas críticos, eléctricos y electrónicos, en diversas industrias [27, 28, 35, 49, 74-78]. Entre las industrias alcanzadas por los lineamientos básicos establecidos en la IEC 61508 se encuentran la industria nuclear, la industria automotriz y la industria ferroviaria, como se puede visualizar en la Figura 1.9.

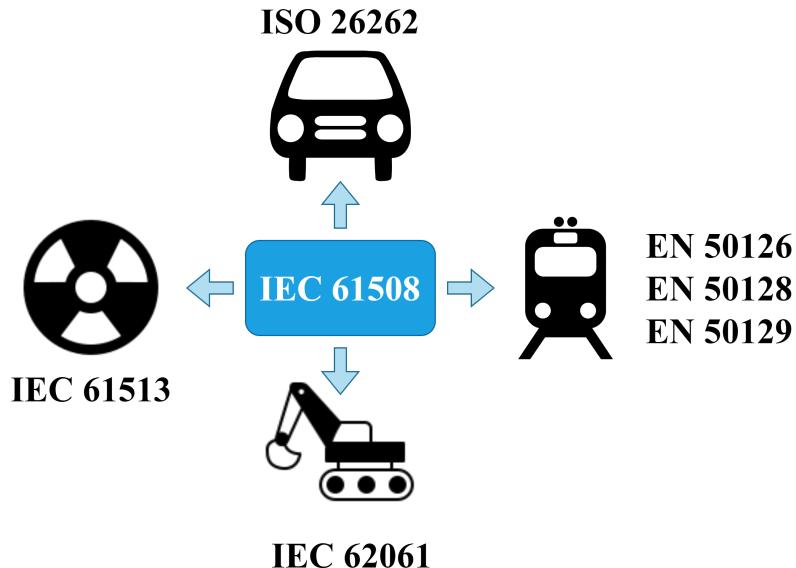


Figura 1.9: Estándar IEC 61508.

Dentro del universo de estándares ferroviarias, nos enfocaremos principalmente en tres de ellas: EN-50126 [79-83], EN-50128 [83, 84] y EN-50129 [82, 85]. Una falla en un sistema crítico puede poner en peligro cientos de vidas humanas y/o dañar la costosa infraestructura del sistema. Es por eso que los sistemas de enclavamiento deben cumplir los estrictos parámetros de fiabilidad, disponibilidad, mantenibilidad y seguridad (RAMS, del inglés Reliability, Availability, Mantenability and Safety) [86], durante todo el ciclo de vida definido en el estándar EN-50126 [79, 87, 88].

Adicionalmente, el estándar EN-50126 define el nivel de integridad de seguridad (SIL, del inglés Safety Integrity Level). Este parámetro no es del sistema en su conjunto, sino que se asocia a las funciones de seguridad asociadas al sistema, pudiendo tener diferentes SILs dentro de un mismo dispositivo. Se definen cuatro niveles SILs, siendo el cuatro el nivel mas alto y, por lo tanto, el que tiene una tasa de fallas menor. Aunque existen diversos factores que impactan en la determinación del SIL, podemos tomar como referencia el criterio definido en la Tabla 1.4 en función de la probabilidad de fallas por hora (PFH) del sistema funcionando de forma continua.

Tabla 1.4: SIL en función de la Probabilidad de Fallas/Hora (PFH).

SIL	> PFH >	
4	10^{-8}	10^{-9}
3	10^{-7}	10^{-8}
2	10^{-6}	10^{-7}
1	10^{-5}	10^{-6}

El estándar EN-50128 establece las buenas prácticas, metodologías y técnicas aplicables en el área de software para lograr el SIL objetivo. Algunas de estas técnicas pueden ser obligatorias, altamente recomendadas, recomendadas, desaconsejadas o prohibidas [84, 89-95]. En algunos casos es obligatorio elegir entre diferentes combinaciones de metodologías optativas. Podemos encontrar entre estas: evitar el uso de punteros, elegir un lenguaje fuertemente tipado, modularizar el código, prohibición de usar memoria dinámica, entre otras [84, 96-98]. Este estándar solo se aplica si el sistema incluye un microprocesador con software embebido.

El estándar EN-50129 es el equivalente en hardware al estándar EN-50128. Las metodologías definidas en EN-50129 se centran en la elección de componentes electrónicos [99-104], compatibilidad electromagnética y dos conceptos fundamentales: redundancia [48, 49, 51-53, 105, 106] y diversidad [41, 45, 54, 55, 107, 108].

1.4.2. Redundancia y diversidad en sistemas ferroviarios

La redundancia en sistemas críticos se define mediante la abreviatura NooM (N de M, del inglés, N out of M). Donde M representa la cantidad de módulos de medición/decisión que posee el sistema y N la cantidad de módulos que deben funcionar correctamente para que el sistema opere normalmente [35, 47, 68, 70, 72, 88, 109]. En la Figura 1.10 se puede apreciar un sistema con redundancia 2oo3, en el cual se tendrá una salida correcta siempre que se tenga a lo sumo un fallo por vez, no acumulativo. El sistema determina, mediante votación, la respuesta correcta a presentar como salida.

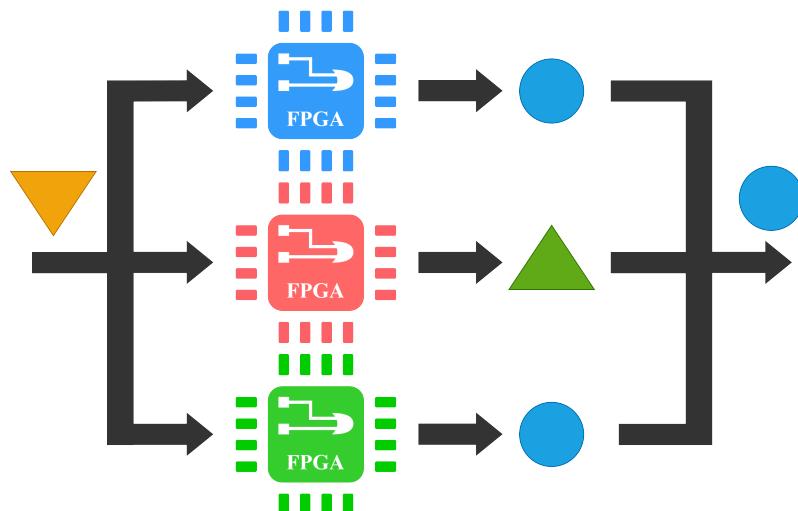


Figura 1.10: Sistema con redundancia 2oo3 y diversidad.

La tasa de fallas de los sistemas utilizados debe ser lo más pequeña posible. Existen fallas de causa común asociadas al fabricante de componentes, defectos eléctricos en los materiales, desperfectos en el software replicados en cada uno de los módulos, etc [35, 37, 38, 41, 45, 54, 55, 67, 73, 75, 88, 103, 105, 106, 110-113]. Para mitigar las fallas de causa común y robustecer el sistema, se aplica el concepto de diversidad [41, 45, 54, 55, 107, 108]. En el caso de la Figura 1.10, esta diversidad está representada en los módulos de diferentes colores: azul, rojo y verde. De esta forma se busca simbolizar que los tres sistemas cumplen la misma función, pero de manera diferente (distintas plataformas y/o distinto lenguaje de programación o incluso diferente equipo de desarrollo). Los tres módulos tendrán, por lo tanto, tasas de falla distintas. Se asume, además, que los módulos pueden tener fallas simultáneas pero de probabilidad mucho más baja que la tasa de fallas inherente a cada módulo.

De la investigación realizada surge que el 66 % de las empresas utiliza una redundancia 2oo2 o 2oo3 para alcanzar los niveles de seguridad requeridos [114-127]. Solo una pequeña porción de las mismas utiliza redundancias 1oo2 [115] o 2oo4 [116]. En consecuencia, se puede afirmar que una redundancia 2oo2 o 2oo3 es representativa de los sistemas analizados y puede utilizarse como esquema de partida para un diseño propio.

1.5. RailTopoModel y RailML

1.5.1. RailTopoModel

En 2016 la UIC (del inglés, International Union of Railways) publicó el Standard 30100 [128] en el cual definió un formato de intercambio de datos ferroviarios llamado RailTopoModel [63, 66, 129-131]. RailTopoModel es un modelo topológico de infraestructura ferroviaria basado en grafos. El modelo abarca tres tipos de niveles, la topología de la red, objetos materiales, objetos inmateriales y objetos lógicos [128], tal como se ilustra en la Figura 1.11 (adaptada al español de [128]).



Figura 1.11: Alcance del modelo de UIC RailTopoModel.

Cada uno de estos elementos posee propiedades y características propias, que pueden ser físicas o abstractas. Por ejemplo, los objetos materiales pueden ser adimensionales (señales, balizas, etc), unidimensionales (vías, plataformas, etc) o bidimensionales (estaciones, túneles, etc). Debido a cómo fue diseñado, RailTopoModel es un modelo muy apropiado para implementar un enfoque geográfico [62-65, 130, 132].

1.5.1.1. Paquete base

El estándar RailTopoModel se divide en cuatro paquetes: la base, la topología, el posicionamiento y la red de entidades. La base incluye toda la información de alto nivel de la infraestructura que son comunes a toda la red [63]. Por ejemplo, el sistema de alimentación eléctrico utilizado puede ser por tercer riel o catenarias y este no cambia a lo largo de toda la red. La topología y la red de entidades describen las secciones ferroviarias y su interconexión, formando la estructura principal de la red sobre la cual se define la infraestructura. El posicionamiento establece las diferentes formas de definir la ubicación de los elementos ferroviarios, tanto relativas a las secciones como absolutas a un sitio específico.

1.5.1.2. Modelo de grafos

En el pasado, otros estudios han tratado de modelar el trazado ferroviario utilizando teoría de grafos [57, 59-61]. Pero todos ellos definían a las vías como las aristas del grafo y los cambios de vías como los nodos, lo cual dificultaba enormemente la inclusión de otros elementos ferroviarios como las plataformas, los pasos a nivel o los semáforos. RailTopoModel se apega más a la teoría clásica de grafos y define como nodos a la unidad mínima de recursos físicos, llamándolos netElements y a la conexión física entre ellos como aristas, llamándolos netRelations [128].

Un netElement debe contener un tramo de vía en su totalidad o varios tramos, pero un tramo de vía no puede tener varios netElements asociados. Opcionalmente, un netElement puede tener además cualquier otro elemento ferroviario asociado como plataformas, semáforos o balizas. Para entender mejor como se materializa este concepto se tiene la Figura 1.12 (adaptada al español de [128]) que ejemplifica el modelado en grafos de un cambio de vías simple.

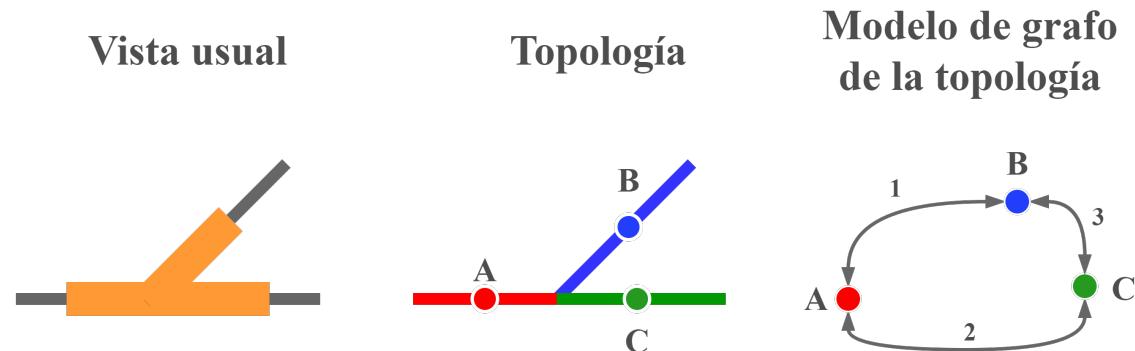


Figura 1.12: Modelado en grafos de un cambio de vías simple.

En la Figura 1.12 se tiene un cambio de vías simple que conecta una vía de circulación (horizontal) con una vía de maniobras (oblicua). El netElement asociado a la vía principal antes de la bifurcación lo llamaremos A. Este netElement es también al que se asocia al objeto del cambio de vías simple. El netElement asociado a la vía de maniobras lo denominamos B y al asociado a la vía de continuación de la circulación lo denominamos C.

En la representación del modelo de grafos, el netRelation 1 relaciona el netElement A y B de forma biyectiva. Es decir, A está relacionado con B y B está relacionado con A. De la misma forma se asignan los netRelations 2 y 3. Sin embargo, no hay que confundir que dos vías estén conectadas con que un tren puede circular por ellas. Una formación podría circular por el tramo A-C, A-B, B-A y C-A, pero no podrá circular desde B hacia C sin pasar por A o viceversa. Es físicamente imposible que un tren realice ese movimiento de una sola maniobra. Para circular desde B hacia C primero deberá finalizar el tramo B-A, modificar la posición del cambio de vías y recorrer el tramo

A-C. A la propiedad asignada a los netRelation que son físicamente transitables se la denomina navegabilidad y es una característica esencial de las redes de grafos que modelan redes ferroviarias. En este ejemplo, solo los netRelation 1 y 2 poseen navegabilidad. Los cambios de vías, sean estos simples, dobles o en tijeras, son los únicos elementos ferroviarios que alteran de forma dinámica la red ferroviaria y, por lo tanto, los únicos que afectan al parámetro de navegabilidad en los netElements adyacentes.

1.5.1.3. Topología y niveles

La topología del modelo es una parte fundamental del estándar. RailTopoModel incluye el "principio de agregación", por el cual los elementos pueden ser agrupados en entidades más grandes. En la Figura 1.13 se puede visualizar la estructura de capas propuesta por RailTopoModel (adaptada al español de [128]).

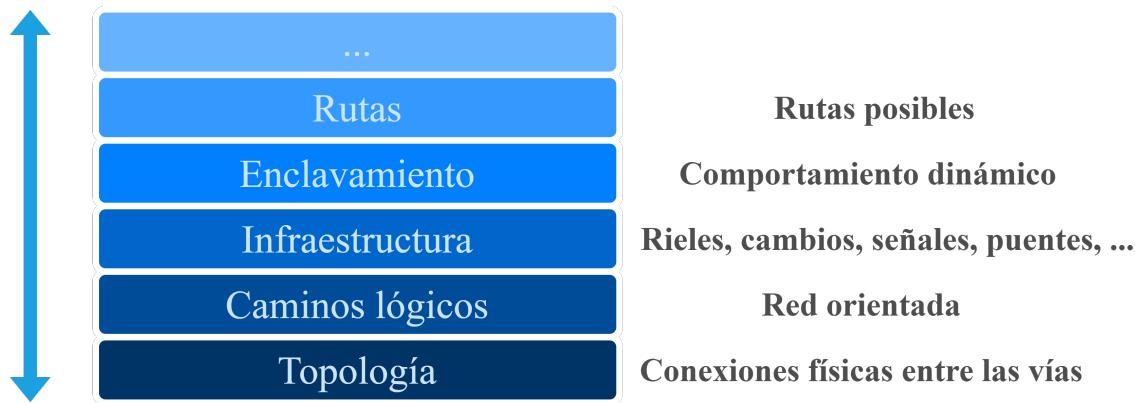


Figura 1.13: Estructura de capas de RailTopoModel.

La topología de la red está compuesta por los nodos (netElements) y las aristas (netRelations) que los conectan entre sí, lo cual constituye el nivel microscópico de la red, de acuerdo con la terminología de RailTopoModel. Cada nodo representa un tramo de vías que puede tener ciertos elementos ferroviarios asociados o ninguno. A su vez, los nodos pueden ser agrupados en diversos caminos lógicos, que son el conjunto de nodos cuyas relaciones y navegabilidad les permite constituir un camino físico entre ellos [131].

A medida que se agrupan más y más cambios de vías junto con las plataformas y máquinas de cambios se constituye un punto de operación. La descripción basada en puntos de operación es a nivel "mesoscópico", como se muestra en la Figura 1.14 (adaptada al español de [128]), y es utilizado en logística. Las secciones de vía que no incluyen plataformas en las cuales las formaciones puedan detenerse se denominan secciones de líneas, o simplemente "líneas" dentro del modelo de RailTopoModel. La descripción que incluye tanto los puntos de operación como las secciones de líneas es a nivel "macroscópico" [130]. Esta simplificación de la red es de gran importancia, ya que es ampliamente utilizada en los mapas ferroviarios: los puntos de operación son las estaciones y las secciones de línea son las vías que las comunican.

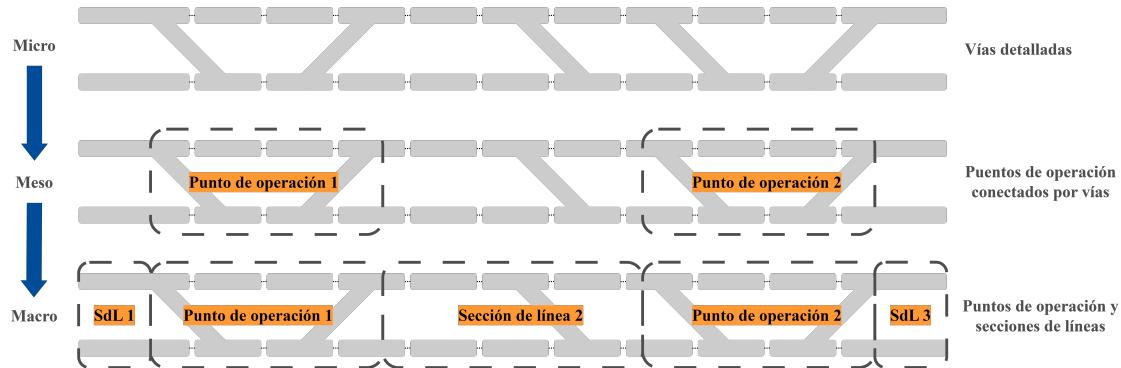


Figura 1.14: Niveles microscópico, mesoscópico y macroscópico.

Las instalaciones y sus propiedades constituyen todos los elementos ferroviarios asociados a un nodo. Estos representan elementos físicos del mundo real, que pueden ser estáticos o dinámicos. Los elementos estáticos como los puentes, curvas y estaciones no alteran sus propiedades en ningún momento. Los elementos dinámicos como los pasos a nivel, cambios de vías o señales tienen algunas propiedades fijas, como la posición física del elemento, pero otras variables, como la posición mecánica de alguna de sus piezas o el estado eléctrico de sus circuitos [63, 131].

Un sistema de enclavamiento relaciona todos los módulos previamente mencionados. El sistema de enclavamientos modificará el estado de los elementos dinámicos, basados en el estado actual de los mismos, sometido a las restricciones impuestas por los elementos estáticos, buscando habilitar los caminos lógicos más cortos y seguros entre dos puntos A y B.

Finalmente, las rutas permitidas se obtienen a partir del estado de los elementos dinámicos decidido por el sistema y de definir el camino óptimo entre A y B que no comprometa la infraestructura del sistema. Todas las restricciones impuestas por las capas inferiores (caminos lógicos posibles, limitaciones de la infraestructura o estados previos que sean incompatibles con lo pedido) terminan emergiendo como un conjunto de rutas posibles de ser utilizadas, en detrimento de otras que, en ese instante de tiempo, no podrán ser habilitadas hasta que el estado del sistema se modifique.

Como se puede apreciar, en este modelo, las rutas son una consecuencia de la infraestructura que se tiene y de los estados anteriores del sistema, producto de las rutas previamente pedidas. Un análisis completo de la topología e infraestructura permitiría obtener todo el conjunto de rutas posibles, para cualquier estado alcanzable por el sistema [131].

1.5.1.4. Posicionamiento

RailTopoModel utiliza diferentes sistemas de posicionamiento: intrínseco, geográfico y esquemático [131, 133]. Las coordenadas intrínsecas se encuentran en el rango 0 a 1, relativas a la posición dentro del netElement. Estas coordenadas son obligatorias, junto con el largo asociado al netElement, independientemente de si se definieron o no las demás coordenadas. Las coordenadas geográficas son coordenadas absolutas, por ejemplo de un sistema GPS. Finalmente las coordenadas esquemáticas son relativas a la posición del elemento dentro del archivo que modele ese sistema, muchas veces utilizadas en herramientas de software para posicionar los elementos en una interfaz gráfica. Se explicarán ejemplos de como analizar esta clase en la Sección 2.1.3.

1.5.2. RailML 3.0

railML [131-135] (del inglés, Railway Markup Language) es un estándar abierto de datos basado en XML, para intercomunicar aplicaciones ferroviarias. El estándar railML fue desarrollado por

las principales empresas de la industria ferroviaria a partir del año 2001 [135]. Las primeras dos versiones del estándar se diseñaron en base al enfoque funcional, pero en 2017 se lanzó railML 3.0 [63, 131, 134], que adopta gran parte de los conceptos de RailTopoModel y los expande, al incorporar nuevos elementos que consideran las necesidades de las empresas ferroviarias que lo adoptan. Debido a la incorporación de RailTopoModel, railML 3.0 adopta un enfoque puramente geográfico [131].

El estándar railML 3.0 posee cinco módulos principales:

- Common (CO) [136]: similar al módulo base de RailTopoModel. Contiene datos transversales a todo el sistema, como el autor del archivo, el sistema eléctrico de alimentación, la versión de railML utilizada, etc.
- Infrastructure (IS) [137]: incorpora al módulo de topología de RailTopoModel, con sus netElement y netRelations. Además, incorpora el sistema de coordenadas, la geometría y todos los elementos ferroviarios. En estos últimos solo admite datos estáticos como la posición, tamaño y demás atributos invariantes en el tiempo.
- Interlocking (IL) [138]: incorpora los atributos dinámicos de los elementos ferroviarios mencionados en la infraestructura y agrega el listado de rutas.
- Rollingstock (RS) [139]: incorpora toda la información relativa al material rodante: coches, vagones, locomotoras, formaciones combinadas, etc.
- Timetable and Rostering (TT) [140]: incorpora detalles logísticos de la red ferroviaria.

A lo largo de esta tesis doctoral nos enfocaremos exclusivamente en los tres primeros módulos. Los cuales serán analizados detalladamente a medida que sea necesario introducirlos.

1.5.3. Uso del estándar railML en la industria ferroviaria

El estándar railML es promovido por empresas de gran peso en la industria ferroviaria como Siemens, Thales, Alstom, CAF, ADIF y Toshiba, que concentran la mayoría de la cuota de mercado global [141]. Adicionalmente, diversas instituciones y organismos ferroviarios a nivel estatal y nacional hacen uso del estándar railML en sus desarrollos ferroviarios [141], tales como: Queensland Rail, Transdev Deutschland, Transperth, Saudi Railway Company y Transport for New South Wales, entre otras.

En sus primeros años de vida railML experimentó varios cambios, pero no fue hasta su versión 3.0 con enfoque geográfico que el uso del estándar creció exponencialmente. Entre el 40 y el 60 % de sus usuarios adoptaron el estándar en los últimos siete años [141].

Podemos encontrar las herramientas más diversas basadas en railML: analizadores de infraestructura [142], planificador logístico para material rodante [143], visualizadores de datos [144], planificadores de infraestructura [145] y visualizadores/simuladores de infraestructura y enclavamientos [146]. Muchas de ellas certificadas e intercompatibles entre sí. Aunque la mayoría son herramientas de código cerrado, el estándar railML es abierto y sigue un principio bottom-top: todas las necesidades de la industria son tenidas en cuenta para ser incorporadas en nuevas versiones del estándar, siguiendo el exitoso modelo del estándar USB, Bluetooth y GPRS [147-149].

1.6. Estado del arte

1.6.1. Empresas del sector ferroviario

Al requerir ingenieros y técnicos más especializados, el conocimiento requerido tanto para diseñar como para mantener y operar los sistemas de enclavamientos electrónicos se concentra en

menos actores. La tendencia mundial en las últimas décadas ha sido el depender de soluciones cerradas provistas por alrededor de una docena de empresas, muchas veces incompatibles entre sí. Mas del 80 % del material rodante que circula en el mundo proviene de alguna de estas doce empresas [150]:

- CRRC Railway (China) [121]
- Alstom (Francia) [115]
- Bombardier Transportation (Canada) [118]
- CAF (España) [122]
- Hitachi (Japón) [116]
- Transmashholding (Rusia) [123]
- Hyundai Rotem (Corea del sur) [124]
- Siemens Mobility (Alemania) [114]
- Thales (Reino unido) [117]
- General Electric Transportation (EEUU) [125]
- Caterpillar (EEUU) [126]
- Stadler Rail (Suiza) [127]

Al lado de cada empresa se puede ver su país de origen. Cuatro de esos países (China, EE.UU., Canadá y Rusia) son las naciones con mayor extensión territorial, para lo cual un sistema ferroviario robusto es esencial.

1.6.2. Antecedentes de trabajos académicos en la temática

Dada la variedad de topologías (algunas mencionadas en la Sección 1.1), es deseable automatizar tanto el análisis de la red como el proceso de diseño del señalamiento. De esta manera, se puede reducir el error humano que puede afectar el proceso en cualquiera de sus etapas: análisis, diseño, implementación, verificación y validación.

Varios artículos abordan la automatización de las tablas de enclavamiento [65, 151-154], que son las tablas que indican cuáles elementos ferroviarios utilizan cada ruta que la formación puede solicitar al sistema. También podemos encontrar trabajos respecto de la automatización de otros elementos como el comportamiento de los enclavamientos [62, 90, 155-159], las rutas [160], el señalamiento de los pasos a nivel [161], topologías simples [162, 163], así como sus simulaciones [164, 165].

Existen, además, diversos estudios acerca de la verificación y validación de los sistemas ferroviarios utilizando métodos formales [108, 163, 166-188]. Algunos emplean herramientas que analizan y validan el modelo tales como NuSMV [15, 163, 189, 190], SafeCap [188, 191, 192], o soluciones completas como el B-method [193-196]. No obstante, luego de recopilar mas de 150 artículos [197], no hemos encontrado una herramienta (o conjunto de herramientas) que realice el análisis de una red ferroviaria arbitraria, generando automáticamente su señalamiento completo y la implementación automática de su sistema de enclavamiento asociado. Los pocos casos que aventuran análisis automáticos lo realizan solo para topologías simples de un único elemento [198, 199], mientras que en este trabajo se busca la generalización para cualquier red ferroviaria con cualquier combinación de diversos elementos ferroviarios.

1.6.3. GICSAFe y los trabajos realizados

En 2015 se creó el CONICET-GICSAFe [200], cuyas siglas corresponden al Grupo de Investigación en Calidad y Seguridad de las Aplicaciones Ferroviarias, conformado por docentes e investigadores de una decena de universidades e instituciones públicas argentinas. El grupo desarrolló sistemas electrónicos e informáticos para aplicaciones ferroviarias relacionadas con la seguridad, a partir de la generación de un prototipo funcional y la documentación correspondiente que luego se transfirió en su totalidad a Trenes Argentinos [201], que es la Sociedad del Estado que opera las líneas Roca, Sarmiento, Mitre, San Martín y Belgrano Sur, entre otras. En la Figura 1.15 se ilustran todos los logros e hitos alcanzados por GICSAFe en relación con el desarrollo de un sistema de enclavamientos desde 2018 y los objetivos a futuro hasta 2025.

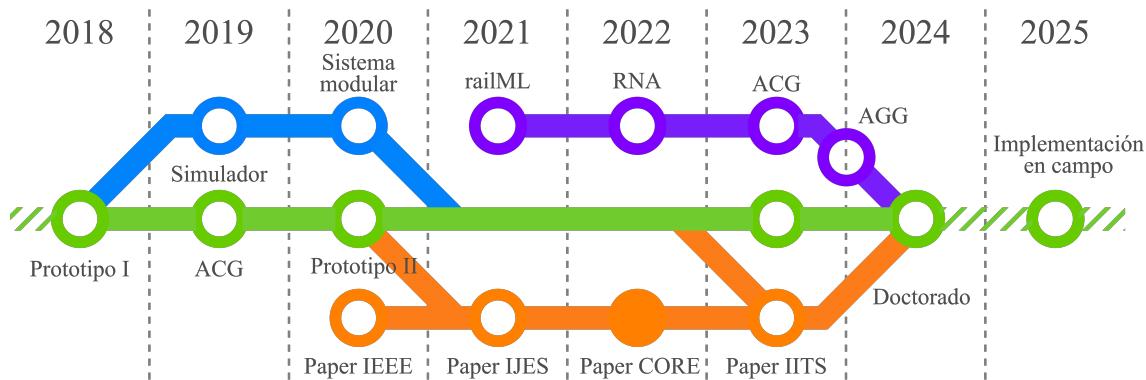


Figura 1.15: Trabajos realizados e hitos del proyecto.

En el año 2018 GICSAFe desarrolló un monitor de barreras ferroviarias instalado en la línea Roca, proyecto que ganó el premio Innnowar 2018 [202, 203] y permitió ganar experiencia en el área ferroviaria. Desde 2018 se tuvieron varias reuniones con diferentes funcionarios y profesionales de Trenes Argentinos. En particular, con la Gerencia de Ingeniería, Gerencia de Seguridad Operacional, Subgerencia de Desarrollo y Normas Técnicas, Subgerencia de Transporte, Gerencia de Señalamiento, entre otros, de los cuales surgió el interés en el desarrollo del presente proyecto. De dichas visitas y otras posteriores se obtuvo la totalidad de las fotografías incluidas en esta memoria.

En el marco de la Maestría de sistemas embebidos, culminada en 2020, se desarrolló un primer prototipo de sistema de enclavamiento con código generado automáticamente en base a un modelo de grafos. Los resultados fueron publicados en IEEE Latin American Transaction en 2020 [44] y en International Journal of Embedded Systems en 2022 [204]. En simultáneo, el ingeniero Lucas Dórdolo, miembro de GICSAFe, presentó una actualización del sistema monitor de barreras: el sistema modular [205], que permitió la lectura y transmisión de datos de la red ferroviaria en tiempo real. Adicionalmente, miembros de GICSAFe pertenecientes a UTN-Haedo comenzaron el desarrollo de un simulador de enclavamientos en tiempo real, que permitió resolver varias cuestiones técnicas de la implementación final del sistema de enclavamiento [56].

Hacia finales de 2019 se iniciaron reuniones con miembros de la Comisión Nacional de Energía Atómica (CNEA), para integrar el proyecto en sus plataformas de hardware ampliamente testeada en el ámbito de los sistemas críticos. Además del intercambio de conocimientos y la puesta en común de estrategias a utilizar, se aprovechó todo lo posible la amplia experiencia que ellos brindaron a GICSAFe.

A mediados de 2020, ya formalmente inscripto en el doctorado, se comenzó el desarrollo de una biblioteca compatible con railML 3.0, lo cual se incorporó al primer analizador de redes ferroviarias en 2022, cuyos resultados se publicaron en IEEE Transactions on Intelligent Transportation

Systems en 2023 [206]. La verificación y validación automática del sistema mediante métodos formales es parte del trabajo de doctorado del ingeniero Santiago Germino [207], iniciado en 2021. La integración de todas estas herramientas se aplicará en un sistema de enclavamientos a ser instalado en una playa de maniobras real en 2025.

Este proyecto no podría llevarse a cabo con las herramientas disponibles actualmente, mencionadas en la Sección 1.6.2. Es necesario ampliar el estado del arte, aplicando nuevos conceptos y desarrollando nuevas herramientas que permitan automatizar el diseño e implementación del sistema de enclavamientos, para cualquier locación, según la descripción de un lenguaje ferroviario estándar.

1.7. Herramienta propuesta

El objetivo de esta tesis es el desarrollo de una herramienta que realice automáticamente tanto el diseño del señalamiento como la implementación del sistema de enclavamiento en una plataforma electrónica y la generación de una interfaz gráfica a medida de cada locación ferroviaria. El flujo de trabajo mostrado en la Figura 1.16 introduce el Analizador de Redes Ferroviarias (RNA, del inglés, Railway Network Analyzer), el Generador Automático de Código (ACG, del inglés, Automatic Code Generator) y el Generador Automático de Interfaz Gráfica (AGG, del inglés, Automatic Graphic User Interface Generator). Cada flecha indica las relaciones entre los diferentes bloques. El RNA se enfoca principalmente en el comportamiento estático del sistema, mientras que el ACG se enfoca en el comportamiento dinámico. El AGG se enfoca en generar una interfaz gráfica acorde al señalamiento generado por el ACG y en establecer la comunicación entre la interfaz gráfica y la plataforma FPGA. Cada una de estas herramientas desarrolladas se explican en profundidad en esta memoria: RNA en el Capítulo 2, ACG en el Capítulo 3 y AGG en el Capítulo 4. Las herramientas se encuentran disponibles en GitHub para su uso [208].

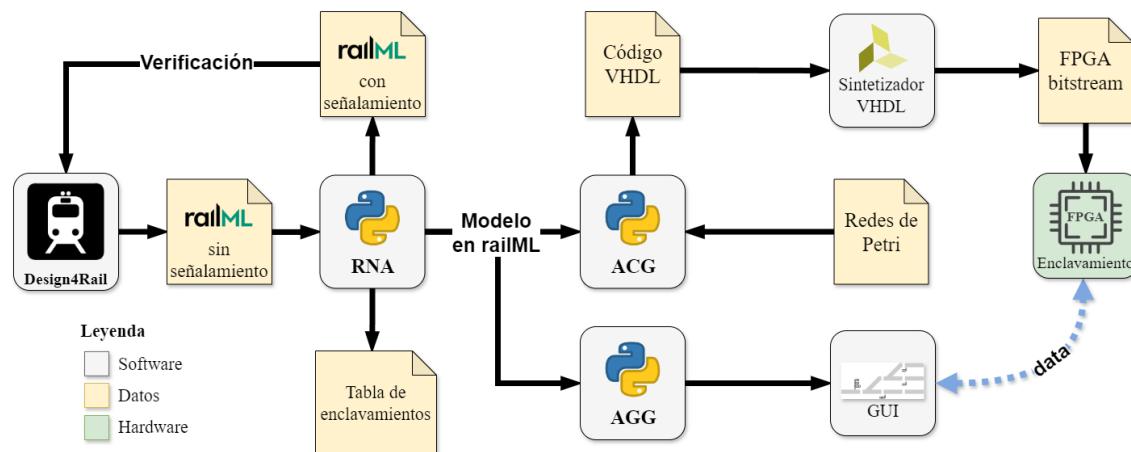


Figura 1.16: Flujo de trabajo de la presente tesis.

El RNA importa un archivo en formato railML que describe el sistema, con o sin señalamiento previo. Luego el RNA analiza la topología de la red, detecta todos los elementos ferroviarios involucrados y genera el señalamiento necesario para que la red sea segura. Finalmente, el RNA exporta un nuevo archivo en formato railML con el nuevo señalamiento, además de la tabla de enclavamientos del sistema, con todas las rutas soportadas por esa red ferroviaria. El nuevo archivo railML es utilizado por el ACG para generar código en VHDL [204] (del inglés, Very High-Speed Integrated Circuit Hardware Description Language) automáticamente para ser sintetizado en una

plataforma FPGA [20, 25, 28, 34, 51] (del inglés, Field Programmable Gate Arrays). A su vez, el modelo en railML generado por el RNA, junto con información referida al código generado, es utilizado por el AGG para generar una interfaz gráfica a medida de la locación ferroviaria, junto con el manejo de la comunicación entre la interfaz y la plataforma electrónica utilizada.

El proceso de validación, que se realiza para saber si las herramientas desarrolladas funcionan correctamente, incluye la validación de la sintaxis del archivo railML generado por el RNA, la validación de la tabla de enclavamiento generada automáticamente por el RNA y, finalmente, la validación del señalamiento generado conforme a los principios de señalamiento (Sección 1.2). Para implementar automáticamente un sistema de enclavamiento, el ACG toma este diseño de señalamiento estático generado automáticamente y un modelo de comportamiento dinámico en redes de Petri, diseñado por el autor de esta tesis de doctorado.

1.7.1. Enfoque aplicado

Durante la Maestría en Sistemas Embebidos se desarrollo un primer prototipo del ACG en base a un rudimentario modelo de redes de grafos [204]. Fue este modelo de grafos el que permitió probar el ACG con una amplia variedad de topologías, debido a la flexibilidad, linealidad y escalabilidad del modelo [128, 130, 131]. En esta etapa temprana del proyecto ya se había adoptado un enfoque geográfico.

La única desventaja de la elección temprana de un enfoque geográfico fue la, aparente, inexistencia de herramientas o soportes formales, para lo cual era necesario desarrollar todo desde cero sin un estándar que lo sostenga. Aún así, una vez desarrollada la herramienta se podía reutilizar innumerables veces, por lo que las ventajas a largo plazo eran mayores que realizar un diseño a mano, a medida de cada locación. Al descubrir la existencia de railML, rápidamente se comenzó la migración del ACG para ser compatible con el estándar.

El desarrollo del RNA fue posterior al desarrollo del ACG, y fue completamente en línea con el estándar railML desde un inicio. Al ser compatibles con railML, tanto el RNA como el ACG deben ser compatibles también con el modelo planteado por RailTopomodel. Debido a esto, el desarrollo de la herramienta siguió indefectiblemente los lineamientos de un enfoque geográfico.

El AGG se desarrolló con el objetivo de obtener una interfaz que simplifique tanto la transmisión de los comandos, como la recepción y la representación de los estados del señalamiento y el enclavamiento.

1.7.2. Arquitectura del sistema

En el flujo de trabajo de la presente tesis, ilustrado en la Figura 1.16, se destacan las tres herramientas interconectadas como parte central de la solución propuesta: el RNA, el ACG y el AGG. Como se ilustra en la Figura 1.17, existen diferentes módulos a considerar en cada una de las tres herramientas. Los módulos en amarillo corresponden a las clases implementadas en base al estándar railML, los módulos en verde son aquellos algoritmos originales necesarios para resolver el problema, y finalmente los módulos en violeta constituyen todas las validaciones realizadas.

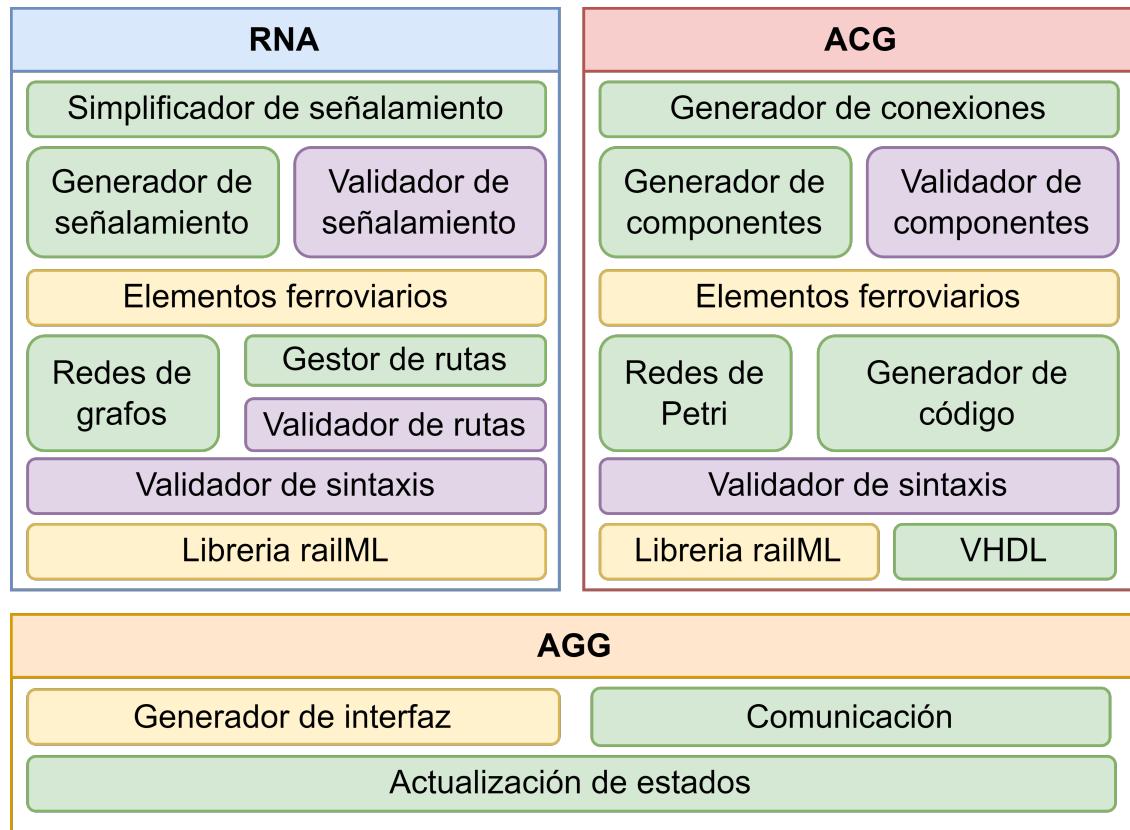


Figura 1.17: Arquitectura del sistema

Las clases implementadas se corresponden una a una con las definidas en el estándar railML. De esta manera, cualquier elemento definido en un archivo railML tendrá su equivalente en el modelo de datos utilizado. La biblioteca a implementar debe ser capaz de importar, modificar y exportar archivos en formato railML. Además, la librería debe contemplar todos los atributos que railML defina para cada elemento ferroviario.

Respecto al RNA, el análisis de redes de grafos es explicado en la Sección 2.1.3, la generación de señalamiento en la Sección 2.2, la simplificación del señalamiento en la Sección 2.3 y, finalmente, la generación de rutas ferroviarias y la tabla de enclavamientos es explicado en la Sección 2.4. En tanto que para el ACG, la descripción de cada bloque implementado se encuentra explicada en la Sección 3.2, la implementación de la redundancia en la Sección 3.2.7 y la plataforma utilizada se explica en la Sección 3.3. Finalmente, el AGG es explicado en el Capítulo 4 y los resultados de la integración de las tres herramientas es ilustrada en el ejemplo del Capítulo 5.

1.7.3. Amenazas a la validez del sistema

Para asegurar la validez del enfoque aplicado al conjunto de las herramientas definidas en la Figura 1.16, analizamos tanto la validez interna como la externa [15, 209, 210]. De las tres herramientas diseñadas (RNA, ACG y AGG), el RNA requiere un mayor esfuerzo para comprobar su validez, ya que del RNA depende la localización, orientación y cantidad de las señales a utilizar para que el sistema sea seguro. El ACG, en cambio, siempre generará código VHDL, cuya sintaxis puede ser validada con herramientas externas, tanto libres como privadas. A su vez, el AGG es una herramienta de visualización, cuya efectividad es comprobada con su uso. Por lo tanto, el análisis

de la validez del sistema se enfocará exclusivamente en las estrategias adoptadas para asegurar la validez del señalamiento y enclavamiento generado por el RNA.

En cuanto a la validez interna, es importante garantizar una relación causal entre el diseño proporcionado y la señalización generada sin que ningún otro factor externo afecte el resultado. Podemos aprovechar el hecho de que el modelo ferroviario que el RNA utiliza es un sistema lineal debido a que el RNA se basa en redes de grafos [128, 130, 131, 133, 211] y las redes de grafos son sistemas lineales [59, 60, 63, 64, 108, 153, 160, 161, 173, 176, 180, 189, 190, 212-217]. De esta manera, las señales generadas para dos elementos ferroviarios A y B serían las mismas que las señales generadas para el elemento ferroviario A más las señales generadas para el elemento ferroviario B. Este análisis se puede extender a cualquier número de elementos ferroviarios diferentes. Esto puede provocar solapamientos de señales, por lo tanto, se añade la posibilidad de que los usuarios de la herramienta habiliten o deshabiliten la simplificación de las mismas, así como establecer la distancia mínima entre elementos para considerar si se superponen o no.

Los usuarios pueden seleccionar qué elementos ferroviarios se analizarán. La elección de los elementos a analizar es extremadamente poderosa porque nos permite probar la generación de señales para cada elemento ferroviario individualmente para validar que se estén analizando correctamente. Una vez que esta validación se realiza para cada elemento y se confirma que no hay factores externos que afecten la señalización generada, podemos seleccionarlos simultáneamente, sin simplificación. De esta manera, la linealidad del sistema se manifestará por sí misma y, en algunos casos, también la necesidad de simplificación de la señalización (ver Sección 2.3.3). Debido a la linealidad, los elementos ferroviarios que están muy cerca uno del otro se pueden considerar como un solo elemento, lo que resulta en una nueva señalización que tendría menos señales que la suma de sus señales anteriores debido a la simplificación de señales redundantes.

Respecto a la demostración formal de los resultados, tal como se mencionó en la Sección 1.6.2, los estudios académicos suelen depender en su mayoría de métodos formales para verificar y validar sus diseños. Sin embargo, el RNA se basa en redes de grafos y, según la norma IEC 61508 [67-73, 218], las redes de grafos son un método semi-formal. Además, casi la mitad de los estudios respaldados por las empresas más importantes de la industria ferroviaria utilizan técnicas semi-formales [219-230] para reducir la brecha entre la formalidad académica y las necesidades de la industria. Con el fin de realizar pruebas en sistemas ferroviarios reales, damos mayor énfasis a la validación de un enfoque más práctico y menos formal, de acuerdo con los requisitos y tendencias de la industria ferroviaria [67, 79-85, 88, 231-241].

Adicionalmente a la validación del resultado, es importante validar que el archivo railML generado sea sintácticamente correcto según los estándares de railML. El RNA realiza validaciones de sintaxis tanto al importar el archivo en formato railML como al generar uno nuevo. Esto se puede confirmar fácilmente importando el archivo railML en Design4Rail [146], una herramienta certificada por railML.org. Esta herramienta realiza una validación de sintaxis de nuestros archivos railML generados y también se utiliza para visualizar los diseños ferroviarios generados automáticamente.

En cuanto a la validez externa, la inclusión de nueve casos de estudio ferroviarios cuidadosamente seleccionados presentados en el Capítulo 5 tiene como objetivo cubrir una amplia gama de topologías y un uso extensivo de los elementos ferroviarios más comunes. Cuatro de estos ejemplos son diseños reales de ferrocarriles y los otros cinco se crearon para introducir topologías que se utilizan ampliamente en muchos países. Por lo tanto, cualquier otro diseño ferroviario compartiría la mayoría de las características y elementos modelados en nuestros ejemplos. Si se detecta un nuevo elemento en el diseño, se consideraría como un elemento a proteger y RNA generará la señalización adecuada de acuerdo con los principios P3 y P6 explicados en la Sección 1.2.

En definitiva, nuestro proceso de validación implica una comparación automática entre las tablas de enclavamiento aprobadas por las autoridades ferroviarias y las tablas generadas por RNA. La ruta definida por RNA (o conjunto de rutas) debe tener una ruta correspondiente en el diseño original de señalización. Cualquier ruta no definida originalmente debe mejorar la seguridad general al proteger la infraestructura ferroviaria que no se consideró originalmente o mejorar la

logística al agregar nuevas rutas no conflictivas. RNA también realiza una validación de sintaxis del archivo railML, indicando si alguna parte de la estructura XML está ausente o dañada.

Finalmente, validamos que todos los principios de señalización introducidos en este artículo sean cumplidos por el señalamiento generado por el RNA mediante un proceso de análisis posterior del diseño y la nueva señalización, asegurando que se cumpla cada principio de diseño ferroviario.

Capítulo 2

Railway Network Analyzer (RNA)

El sistema ferroviario consta de diversos elementos que incluyen la infraestructura, sensores, actuadores e interfaces visuales con los conductores. Todos estos elementos se interrelacionan y funcionan en conjunto dentro del sistema de señalamiento y el sistema de enclavamiento. Cada uno de estos elementos y cómo se relacionan se encuentra definido en el formato railML [128, 131-135].

El RNA deberá procesar cualquier archivo compatible con railML, detectar cada elemento junto a sus propiedades y cómo están conectados dentro de la red ferroviaria. En base a esta información, que define la infraestructura, es decir, las características estáticas de la red, el RNA deberá detectar los puntos críticos, o sea, las zonas en las cuales es mas probable que ocurran colisiones entre formaciones, ya sea de frente como lateralmente, así como también los descarrillamientos. Cada elemento ferroviario, según corresponda a cada elemento, será protegido por una serie de semáforos. La conjunción de todos estos semáforos probablemente dará lugar a superposiciones o contradicciones que luego serán simplificadas por el RNA antes de dar su resultado final.

En base al señalamiento generado, el RNA debe detectar todas las rutas posibles y generar una nueva tabla de enclavamientos. De existir un señalamiento previo, deberá compararlos y verificar que todas las rutas originales son equivalentes a alguna de las rutas nuevas. De lo contrario, deberá buscar combinaciones entre dos o mas rutas nueva que sean equivalentes a las rutas originales. Adicionalmente, el RNA validará que el señalamiento cumple los principios de señalamiento ferroviario establecidos en la Sección 1.2 y que la sintaxis del archivo railML obtenido es correcta.

2.1. Biblioteca RailML

El primer paso en el desarrollo del RNA es contar con una biblioteca que permita generar un objeto equivalente uno a uno con el estándar railML y luego exportar esa información en un nuevo archivo railML. Como ya se mencionó en la Sección 1.5, el estándar railML define cinco clases de objetos principales: *Common*, *Infrastructure*, *Interlocking*, *RollingStock* y *Timetable*.

La clase *Common* contiene 109 clases, todas ellas utilizadas para definir características generales e invariantes para la red. Por ejemplo, podemos encontrar la clase *Concessionaire* que define quien tiene la concesión de la red, la clase *tBrakeType* que define el tipo de frenos aceptados en esa red, la clase *tVoltage* que define la tensión de la red o la clase *PublicHolidayPeriodRule* que define el período de vacaciones de los operarios de la red, entre otros factores. Esta clase es obligatoria para todos los archivos en formato railML, por lo tanto es necesaria para el funcionamiento del RNA, aunque no se extraigan datos de la misma.

La clase *Infrastructure* incluye 231 clases, todas ellas enfocadas en definir las características estáticas de cada elemento ferroviario, como su posición, dimensiones y demás parámetros invariantes en el tiempo. Entre ellas podemos encontrar la clase *Tracks* (ver Sección 2.1.4), *Borders*

(ver Sección 2.1.5), *BufferStops* (ver Sección 2.1.5), *LevelCrossingsIS* (ver Sección 2.1.8), *TrackDetectionElement* (ver Sección 2.1.6), *Platforms* (ver Sección 2.1.7), *SwitchesIS* (ver Sección 2.1.9) y *SignalsIS* (ver Sección 2.1.10), entre otras. Adicionalmente incluye dos clases fundamentales para el análisis de redes de grafos: *netElement* y *netRelation*, ambas discutidas en la Sección 2.1.3. En el caso de hacer análisis a nivel "mesoscópico" "macroscópico" se tienen, además, las clases *Line*, *OperationalPoint* y *Network*, no cubiertas en este trabajo, ya que la información obtenida en estos niveles es redundante con la obtenida a nivel "microscópico".

La clase *Interlocking* incluye 156 clases, todas ellas enfocadas en definir las características dinámicas de los elementos ferroviarios que las posean. Entre ellas podemos encontrar *LevelCrossingsIL* (ver Sección 2.1.8) y *SwitchesIL* (ver Sección 2.1.9), necesarias tanto para el RNA como para el ACG. Adicionalmente, se encuentran las clases relacionadas a la tabla de enclavamientos y las rutas, como *Routes*, *CombinedRoutes*, *ConflictingRoutes*, *RoutesRelations*, y muchas otras referidas explícitamente a rutas, como *SignalsIL*, donde se definen perfiles de velocidad para las señales.

La clase *RollingStocks* incluye 30 clases, todas ellas enfocadas en definir las características de cualquier tipo de material rodante. Esta clase se divide en dos grandes clases: *Vehicle* y *Formations*. La primer clase contiene la información relacionada a vehículos unitarios tales como: vagón de carga, coche de pasajeros o una locomotora. La segunda clase combina los elementos de la clase *Vehicle* para definir las formaciones en toda su extensión.

La clase *TimeTables* incluye 148 clases, todas ellas enfocadas a la logística ferroviaria. Entre sus clases podemos encontrar información respecto al tipo de formaciones que circulan en la red (clases *CommercialTrains*, *OperationalTrains*, *TransportServices* y *Categories*), itinerarios (clases *ItinerariesTT*, *ConnectionTransferTimes*, *CommercialSchedulings*, *BaseItineraries* y *TimetableScenarios*) y los anuncios a los usuarios (clases *PassengerTextInfos* y *Announcements*).

El RNA solamente necesita de las clases *Common*, *Infraestructure* e *Interlocking* para funcionar, por lo que no fue necesario implementar las clases *RollingStock* ni *Timetable*. En total se han implementado 524 clases [242], considerando 28 clases nativas de RailTopoModel necesarias para que railML pueda interpretar los tipos de datos definidos. Todas las clases y clases mencionadas son opcionales en el estándar, salvo que se indique lo contrario, es decir, no son obligatorias para que el archivo railML se considere válido.

En las siguientes secciones se detallarán las clases mas importantes implementadas, tal que se pueda comprender qué atributos son procesados para poder generar el señalamiento. Se comenzará con las clases relativas a la topología de la red, eje central del análisis del RNA y se proseguirá con las clases asociadas a elementos ferroviarios materiales. Simultáneamente, se profundizará en los conceptos mas destacados de cada elemento ferroviario correspondiente a esa clase, destacando cuál es el señalamiento asociado al mismo para protegerlo en base a los principios ferroviarios expuestos.

2.1.1. Clase *Metadata*

Aunque no es una clase de railML, la clase *Metadata* es fundamental para que el archivo en formato railML sea válido. Se presenta el Código 2.1 para ilustrar los elementos presentes en la clase metadata.

Código 2.1: Clase *Metadata*

```

1 <metadata>
2   <dc:title>Example_9.railml</dc:title>
3   <dc:date>2023-10-04T10:51:21Z</dc:date>
4   <dc:creator>Trenes_Argentinos</dc:creator>
5   <dc:source>RaIL-AiD</dc:source>
6   <dc:identifier>1</dc:identifier>
```

```

7   <dc:subject>railML.org</dc:subject>
8   <dc:format>0.9.5</dc:format>
9   <dc:description>Ejemplo_real</dc:description>
10  <dc:publisher>RAIL-AiD framework</dc:publisher>
11  </metadata>

```

Ninguno de estos campos es esencial para el análisis de la red ferroviaria, por lo que son copiados sin cambios al nuevo archivo generado. No obstante, la ausencia de alguno de estos campos o que el campo sea nulo provoca que tanto el RNA como cualquier herramienta compatible con railML considere al archivo como incompleto o corrupto.

2.1.2. Clase *Common*

La clase *Common* define todos los parámetros que son invariantes a toda la red. Esta clase puede ser definida solo una vez o no definirse. Sus clases son:

- *ElectrificationSystems*: define la tensión y frecuencia de la red eléctrica.
- *OrganizationalUnits*: define quién administra la infraestructura, quién fabrica y opera el material rodante, quién es el cliente final, quién es el contratista y quién posee la concesión del servicio.
- *SpeedProfiles*: define el perfil de aceleración, velocidades y frenado.
- *Positioning*: define los sistemas de posicionamiento geométrico, lineal y referido a la pantalla del editor.

Cada uno de estos campos internos es único, pero también son opcionales. A modo de ejemplo se muestra el Código 2.2, donde se ilustra como no todas las clases han sido definidas.

Código 2.2: Clase *Common*

```

1  <common id="co_01">
2      <organizationalUnits>
3          <infrastructureManager id="im_01"/>
4      </organizationalUnits>
5      <positioning>
6          <geometricPositioningSystems>
7              <geometricPositioningSystem id="gps01">
8                  <isValid from="2023-07-26" to="2024-07-26"/>
9                  <name name="Example_9.railml" language="en"/>
10             </geometricPositioningSystem>
11         </geometricPositioningSystems>
12         <linearPositioningSystems>
13             <linearPositioningSystem linearReferencingMethod="absolute"
14                 startMeasure="0" endMeasure="0" units="Km" id="loc-1">
15                 <isValid from="2023-07-26" to="2024-07-26"/>
16                 <name name="Loc-1" language="en"/>
17             </linearPositioningSystem>
18         </linearPositioningSystems>
19     </positioning>
20 </common>

```

Solamente las clases *OrganizationalUnits* y *Positioning* fueron definidas, pero tanto el RNA como el estándar railML en el que el RNA se basa consideran válido a este fragmento de código. Los vectores son definidos en plural, como en el caso de *geometricPositioningSystems* cuyo primer, y único elemento en este caso, es *geometricPositioningSystem* con id="gps01". Es habitual ver estos vectores a lo largo de todo el archivo y será esencial poder determinar su dimensión para procesar correctamente los datos y contar la cantidad de elementos.

2.1.3. Clase *Infraestructure* y redes de grafos

La clase *Infraestructure* define todos los elementos ferroviarios con características físicas, materiales y estáticas. Las clases que contiene son:

- *Topology*: define la topología de la red mediante las clases *netElements* y *netRelationships*. Incluye también la clase *Network* para cumplir con el estándar de RailTopoModel.
- *Geometry*: define el sistema geométrico utilizado entre las clases *HorizontalCurve* (en base al largo y el ángulo formado), *GradientCurves* (en base al largo y al gradiente de la curva) y *GeometryPoints* (en base a una combinación de las dos clases anteriores).
- *FunctionalInfrastructure*: define todos los elementos ferroviarios que el RNA analizará.
- *PhysicalFacilities*: actualmente el estándar lo define vacío, sin ninguna clase interna salvo la clase *Any* que puede ser utilizada como comodín.
- *InfrastructureVisualizations*: define las coordenadas y estructura del elemento ferroviario en base a sus clases *tRef* (para indicar a qué elemento afecta), *SpotProjection* (coordenada del elemento), *LinearProjection* (en caso de ser un elemento lineal) y *AreaProjection* (en caso de ser un elemento bidimensional).
- *InfrastructureStates*: define la validez de los datos referidos a cada elemento ferroviario.

Para realizar el análisis de la red, el RNA debe centrarse en tres de estas clases: *Topology* (para conocer cómo es la red), *FunctionalInfrastructure* (para conocer qué elementos tiene la red) y *InfrastructureVisualizations* (para conocer dónde está cada elemento ferroviario).

Empezando por la clase *Topology*, existen dos clases esenciales para este análisis: la clase *netElements* y la clase *netRelationships*. Ambas son clases vectores, constituidas por clases más pequeñas: *netElement* y *netRelationship*. Un ejemplo de la clase *netElement* se puede ver en el Código 2.3.

Código 2.3: Clase *netElement*

```

1 <netElement id="ne3">
2   <associatedPositioningSystem id="ne3_aps01">
3     <intrinsicCoordinate intrinsicCoord="0" id="ne3_aps01_ic01">
4       <geometricCoordinate x="9384.050" y="0.000" positioningSystemRef="gps01"/>
5     </intrinsicCoordinate>
6     <intrinsicCoordinate intrinsicCoord="1" id="ne3_aps01_ic02">
7       <geometricCoordinate x="7584.770" y="0.000" positioningSystemRef="gps01"/>
8     </intrinsicCoordinate>
9   </associatedPositioningSystem>
10  <relation ref="nr_ne3ne46_swi77"/>
11  <relation ref="nr_ne3ne53_swi77"/>
12 </netElement>

```

Los elementos mas importantes a destacar en el Código 2.3 son el *id*, el *geometricCoordinate* y el *relation*. De estos parámetros podemos saber que el *netElement* es referido como "ne3", comienza en la coordenada (9384.050 ; 0.000) y termina en la coordenada (7584.770 ; 0.000). Además, ne3 se encuentra relacionado a los *netElement* ne46 y ne53 mediante un elemento referido como swi77, que más adelante veremos que se trata de un cambio de vías.

Los *netElement* son los nodos de la red de grafos, pero estos no son puntuales, sino que son bidimensionales. Debido a que la componente x de la coordenada de inicio de ne3 es mayor que la componente x de la coordenada final de ne3, podemos deducir que ne3 se encuentra definido de derecha a izquierda. Conocer la orientación del *netElement* será importante a la hora de definir la circulación, información necesaria para generar las rutas.

La clase *netRelation* son las aristas de la red de grafos que relacionan dos *netElements* entre sí. En el Código 2.4 se muestra un ejemplo de los *netRelation* que vinculan a los *netElement* ne3, ne46 y ne53.

Código 2.4: Clase *netRelation*

```

1 <netRelation navigability="Both" positionOnA="1" positionOnB="1" id="nr_ne3ne46_swi77">
2   <elementA ref="ne3"/>
3   <elementB ref="ne46"/>
4 </netRelation>
5 <netRelation navigability="Both" positionOnA="1" positionOnB="1" id="nr_ne3ne53_swi77">
6   <elementA ref="ne3"/>
7   <elementB ref="ne53"/>
8 </netRelation>
9 <netRelation navigability="None" positionOnA="1" positionOnB="1" id="nr_ne46ne53_swi77">
10  <elementA ref="ne46"/>
11  <elementB ref="ne53"/>
12 </netRelation>
```

La primer *netRelation* es entre el *netElement* ne3 y el ne46, la segunda *netRelation* es entre el *netElement* ne3 y el ne53. Esto es consistente con los parámetros de relation que tenía el *netElement* ne3 en el Código 2.3. Sin embargo, en el tercer *netRelation* vemos que existe una relación entre los *netElement* ne46 y ne53 pero, en este caso, el parámetro *navigability* es "None", a diferencia de los primeros dos que era "both". La navegabilidad es el parámetro que hace que una red de grafos tenga sentido como red ferroviaria: que exista una conexión no implica que sea físicamente utilizable por un tren, tal como se explicó en la Sección 1.5.1.2.

La secuencia de análisis de la red de grafos se describe en el Algoritmo 1. Tanto el Algoritmo 1 como todos los algoritmos pertenecientes al RNA y el ACG fueron diseñados e implementados durante el transcurso del presente doctorado. Estos algoritmos no son parte de ningún estándar ni trabajo previo ajeno a este desarrollo, por lo que son una pieza fundamental y original de esta tesis.

Algoritmo 1: Análisis de la red de grafos

```

{nodes} ← get_nodes(netElements)
order_nodes({nodes})
{netPaths} ← get_relations({nodes},netRelations)
{neighbours} ← get_neighbours({netPaths})
{switches} ← get_switches({nodes},{neighbours})
{limits} ← get_limits({nodes})
analyze_connectedness({netPaths})
```

El primer paso es procesar la clase *netElements* para obtener un diccionario de todos los nodos de la red. Ordenar este diccionario es importante para agilizar la búsqueda de rutas más adelante.

El criterio de ordenamiento fue por coordenadas, de menor a mayor, priorizando la coordenada x por sobre la y, pero cualquier otro criterio sería válido. Con el diccionario de nodos y analizando la clase *netRelations* es posible construir un diccionario de *netPaths*. Este diccionario utiliza cada nodo del grafo como índice y contiene un diccionario con todos los nodos que son vecinos anteriores y posteriores (considerando el criterio de ordenamiento, algunos nodos estarán antes o después).

La cantidad de vecinos de cada nodo es fundamental para poder clasificarlos. Los nodos que poseen un solo vecino serán nodos que se encuentren en el límite de la red (límite relativo o absoluto). Aquellos con dos vecinos, uno anterior y otro posterior, son nodos normales. En cambio, si tienen dos vecinos y ambos son anteriores o ambos son posteriores entonces son nodos que con toda seguridad tienen un cambio de vías. Por ejemplo, el nodo ne3 del Código 2.4 posee un cambio de vías ya que los nodos ne46 y ne53 son anteriores a ne3.

A continuación, es necesario determinar la conexidad de la red. Una red de grafos puede ser como alguna de las ilustradas en la Figura 2.1. Las redes de grafos que tengan nodos aislados o una cantidad de vecinos tales que ese nodo no represente a ningún cambio de vías existente no podrán ser consideradas una red ferroviaria. La red no tiene que ser totalmente conexa, se admiten redes ferroviarias disjuntas, siempre que cada red funcione de manera independiente, con una cantidad mínima de dos nodos en cada una.

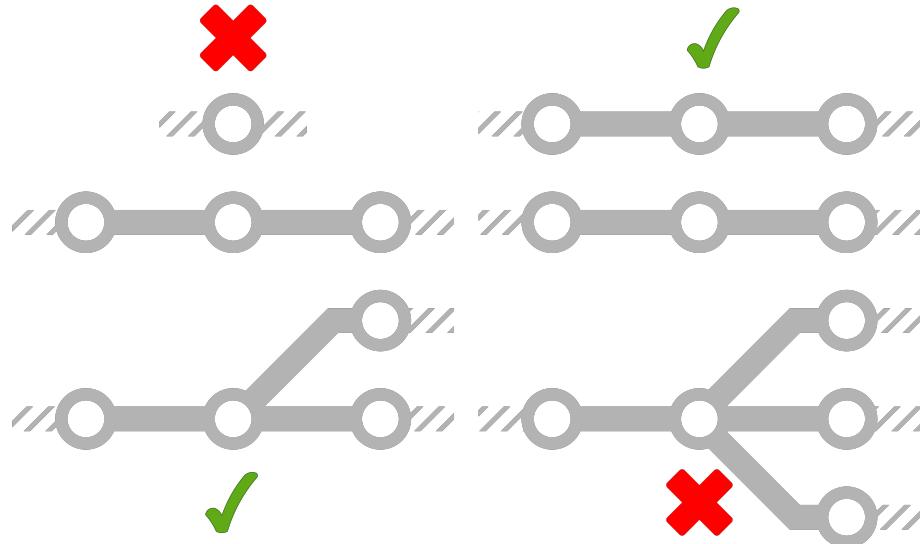


Figura 2.1: Distintos tipos de redes de grafos.

Para determinar si la red es conexa, se siguen los pasos del Algoritmo 2, y así se añaden nodos a una lista de zonas siempre que el nodo tenga un vecino en esa lista. Si un nodo posee un vecino en ambas listas, las listas se combinan, creando una nueva zona. Si la cantidad de zonas es uno entonces la red es fuertemente conexa. Una red ferroviaria desconexa puede resolverse mas rápido que una fuertemente conexa ya que no haría falta iterar entre todos los elementos para analizarlos sino solo los pertenecientes a dicho subgrafo.

Algoritmo 2: Algoritmo de conexidad

```

{zones} ← first node
for node in {nodes} do
    for zone in {zones} do
        if node not in zones[zone] then
            if neighbours(node) in zones[zone] then
                zones[zone] ADD node
            else
                Define new_zone
                zones[new_zone] ADD node
            end if
        end if
    end for
end for
Return {zones}

```

En las siguientes subsecciones se analizaran los elementos ferroviario descriptos en las clases *FunctionalInfrastructure* y *InfrastructureVisualizations*.

2.1.4. Vías

Las vías férreas son el elemento ferroviario mas esencial, son la columna vertebral de la infraestructura ferroviaria. Estas constituyen el sitio por el cual se desplazan los trenes, definiendo no solo la dirección del desplazamiento, sino también restringiendo el dominio del tren. Esto lo diferencia de otros medios de transporte como el automóvil que, aún teniendo una carretera, puede moverse por fuera de esta.

Las vías se encuentran separadas por una distancia fija que se mide desde sus caras internas, denominada trocha (Figura 2.2). Solamente las formaciones compatibles con ese parámetro de trocha pueden circular por el tendido ferroviario. El valor de la trocha puede variar entre las denominadas trocha angosta (600 a 1372 mm, estándar imperial británico) y trocha ancha (1520 a 2140 mm, estándar ruso, indio, ibérico, irlandés). Se estableció el valor intermedio de 1435 mm como valor de trocha internacional, usado ampliamente en Europa, Norteamérica y Oceanía.

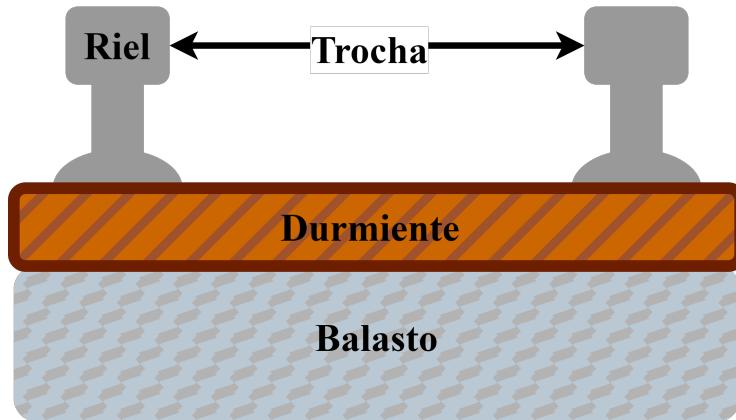


Figura 2.2: Vías ferroviarias y trocha.

Existen limitaciones logísticas y físicas por las cuales el tendido ferroviario no puede ser un continuo rígido. En primer lugar, las vías deben ser de un tamaño acotado, tal que puedan trans-

portarse a la locación donde serán instaladas en tramos rectos o curvos. En segundo lugar, la dilatación y contracción de las vías debido a los cambios de temperatura añaden una restricción respecto a la distancia mínima que deben tener entre las mismas. De lo contrario, la dilatación del material puede provocar daños irreparables a la infraestructura y estos, a su vez, ser motivo de descarrilamientos, como ya ha ocurrido en los comienzos de la industria ferroviaria [243].

Cada vía puede ser clasificada en dos grupos: vías ascendentes o vías descendentes (ver Figura 2.3). Las ascendentes son aquellas por las cuales los trenes circulan únicamente en la dirección del kilometraje en sentido creciente. Las descendentes son aquellas por las cuales los trenes circulan únicamente en la dirección del kilometraje en sentido decreciente [10].

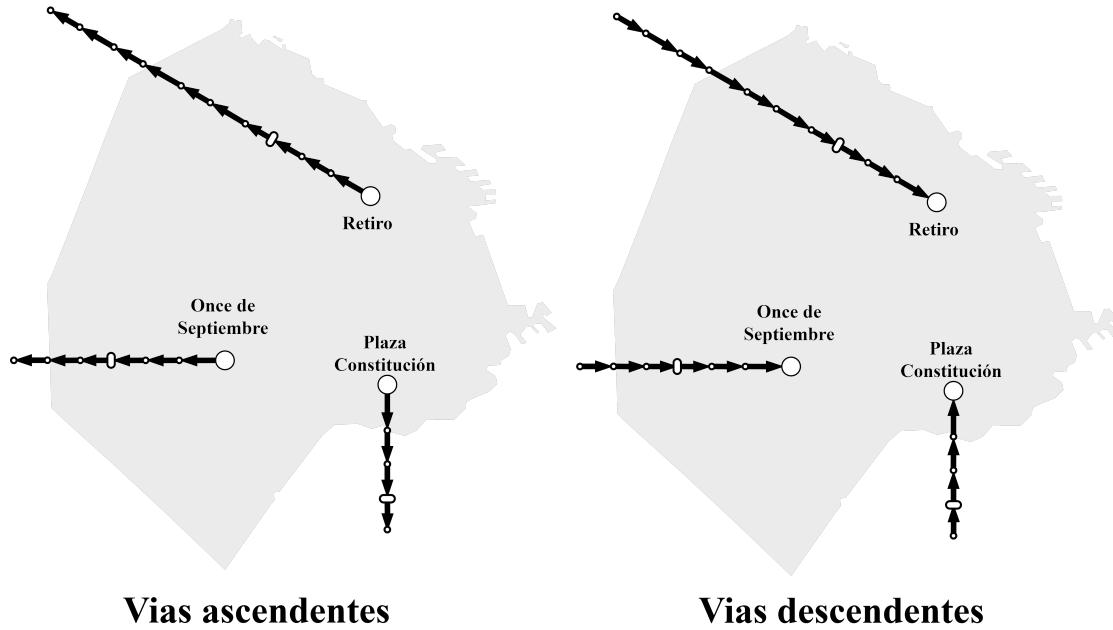


Figura 2.3: Vías ascendentes y descendentes.

El kilómetro cero es la estación principal de la línea ferroviaria, como pueden ser las terminales de Plaza Constitución (para la línea Roca), Once de septiembre (para la línea Sarmiento) y Retiro (para las líneas Mitre y San Martín). Existen vías de maniobra que pueden ser tanto ascendentes como descendentes. Estas vinculan, mediante un cambio de vías, una sección ascendente con otra descendente, en la cual los trenes deben circular a una velocidad reducida.

Las vías se agrupan en secciones que, por cuestiones de seguridad y logística, se establece que solo pueden ser utilizadas por un tren a la vez. Estas secciones pueden ser de varios kilómetros en zonas rurales o unos pocos cientos de metros en zonas urbanas, donde la red necesita una mayor granularidad debido a la densidad del tráfico ferroviario en las grandes urbes.

En railML las vías son elementos ferroviarios físicos, representados por la clase *track*, ilustrada en el Código 2.5. Esta clase se encuentra definida dentro del vector de clases *tracks*, dentro de la clase *functionalInfrastructure*, dentro de la clase *infrastructure*.

Código 2.5: Clase *Track*

```

1  <track type="mainTrack" infrastructureManagerRef="im_01" mainDirection="both" id="trk2"
2   ↵ ">
3    <trackBegin ref="bus5"/>
4    <trackEnd ref="swi77"/>

```

```

4   <length value="1799.28" type="physical"/>
5   <designator register="Example" entry="TRACK_track2"/>
6   <linearLocation applicationDirection="both" id="trk2_lloc01">
7     <associatedNetElement netElementRef="ne3" keepsOrientation="true"/>
8   </linearLocation>
9   <name name="track2" language="en"/>
10  </track>

```

Las vías en railML se definen entre dos elementos ferroviarios físicos. En este caso, la vía indicada como trk2 se encuentra definida entre el *BufferStop* bus5 (ver Sección 2.1.5) y el cambio de vías swi77 (ver Sección 2.1.9). Esta clase define, además, el largo de la vía y el *netElement* al cual están asociadas, en este caso, el *netElement* ne3. Es natural confundirse *tracks* y *netElements*, porque son términos casi equivalentes, pero un *track* representa un elemento físico y un *netElement* engloba de manera abstracta una porción del trazado de vías. Es decir, una vía puede dividirse en varios *netElements*, pero un *netElement* solo se asocia a una vía.

2.1.5. Fin de vía y transiciones

El tendido ferroviario no puede continuar de forma indefinida, ni tampoco interrumpirse de forma abrupta. Como se puede visualizar en la Figura 2.4, existen dos formas de definir el fin de vía: de forma relativa y de forma absoluta.

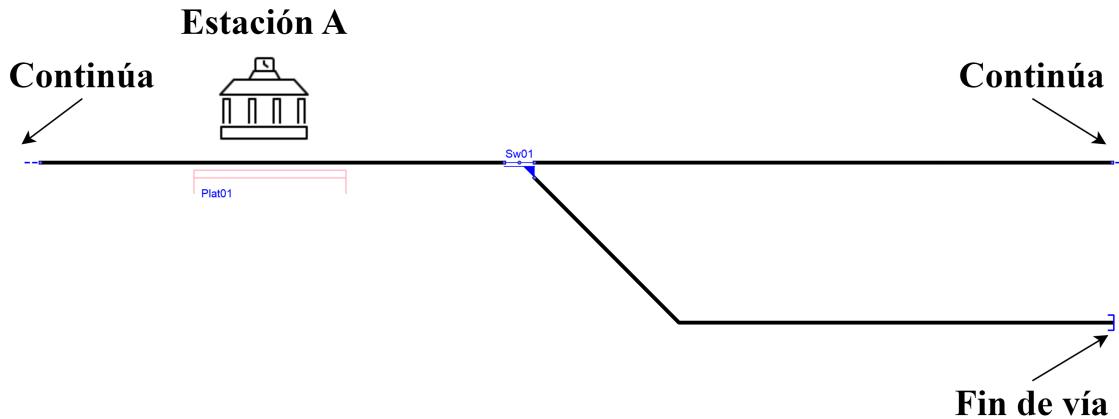


Figura 2.4: Topología de ejemplo con finales de vía relativos y absolutos.

Un ejemplo de fin de vía relativo sería las fronteras entre la estación A y la continuación de la vía principal. Las vías continúan a la izquierda y derecha de A, pero no son parte del alcance del sistema que controla los elementos ferroviarios en las inmediaciones de A. En tanto que un fin de vía absoluto sería todo final literal de la red ferroviaria, tales como terminales, talleres y vías secundarias sin retorno, como la ramificación saliente de la vía principal.

Un fin de vía relativo es todo aquel límite que define el alcance del sistema de señalamiento, pero no necesariamente es el final de la red. Es decir, el sistema podrá recibir información de cualquier sensor dentro de estos límites, o incluso de algunos sensores en la frontera exterior, pero solo podrá comandar los actuadores dentro de la zona. Esto es de vital importancia a la hora de reducir la complejidad de la red, al realizar el procesamiento de forma distribuida, sin depender de un decisión centralizada.

Este elemento ferroviario es modelo por la clase *border*, cuyo ejemplo se visualiza en el Código 2.6. Siempre se definen referido a un único *netElement*, en este caso el *netElement* ne114 y a una

coordenada intrínseca que puede ser 0 si se encuentra al principio del *netElement*, o de 1 si se encuentra al final.

Código 2.6: Clase *Border*

```

1 <border isOpenEnd="false" externalRef="" type="station" id="sb540">
2   <designator register="Example" entry="BORDER_SB05"/>
3   <spotLocation netElementRef="ne114" intrinsicCoord="0.0000" applicationDirection="
4     ↵ reverse" id="sb540_sloc01"/>
5   <name name="SB05" language="en"/>
</border>
```

Un fin de vía absoluto es todo aquel límite que define el final físico del tendido ferroviario, luego del cual ya no se tiene infraestructura. Podemos encontrar estos límites en los talleres ferroviarios, en las terminales principales de cada red o en vías utilizadas para estacionar los trenes por fuera de la rama principal en uso. Estos límites deben estar adecuadamente protegidos y señalizados.

Este elemento ferroviario es modelo por la clase *bufferStop*, cuyo ejemplo se visualiza en el Código 2.7. Al igual que la clase *border*, se definen referido a un único *netElement*, en este caso el *netElement* ne3 y a una coordenada intrínseca que puede ser 0 si se encuentra al principio del *netElement*, o de 1 si se encuentra al final.

Código 2.7: Clase *BufferStop*

```

1 <bufferStop type="fixedBufferStop" id="bus5">
2   <designator register="Example" entry="BUFFERSTOP_Buf05"/>
3   <spotLocation netElementRef="ne3" intrinsicCoord="0.0000" applicationDirection="
4     ↵ reverse" id="bus5_sloc01"/>
5   <name name="Buf05" language="en"/>
</bufferStop>
```

2.1.6. Sistemas de detección de formaciones ferroviarias

Es de vital importancia que el sistema pueda determinar la posición de un tren dentro del tendido ferroviario. De esta manera, poder habilitar la circulación en secciones donde no exista peligro de colisión con otros formaciones o, por el contrario, detener la marcha de las formaciones anteriores para evitar accidentes. Existen diversas maneras de detectar la posición de un tren, entre ellas el uso de circuitos de vía y contadores de ejes (Figura 2.5).



Figura 2.5: Circuito de vía (01) y contador de ejes (AxC01).

Los circuitos de vía (Figura 2.7) son dispositivos eléctricos que aplican una diferencia de potencial entre los rieles. Cuando una formación ingresa a la sección, sus ruedas metálicas cortocircuitan ambos rieles. El cortocircuito es detectado por el relé, que a su vez, reporta el estado al resto del sistema.

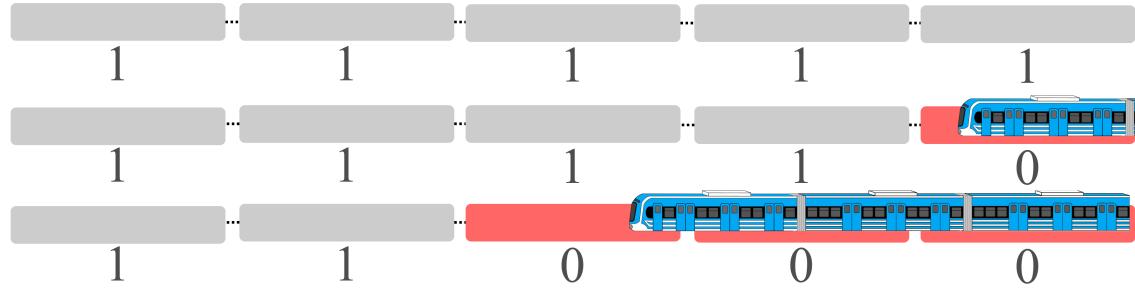


Figura 2.6: Circuito de vía libre y ocupado.

En caso de que la alimentación se interrumpa, el cableado sufra alguna falla, vandalismo, inundación, o que efectivamente una formación ocupe la sección, el circuito de vía reportará que la sección se encuentra ocupada. De esta manera, solo es posible recibir un reporte de sección desocupada cuando la sección efectivamente se encuentre desocupada. A este principio se le denomina fail-safe [223, 224, 244, 245]. Es decir, si por alguna razón algo falla, el sistema adopta la condición más restrictiva, mitigando la posibilidad de una situación peligrosa.

Existe una discontinuidad entre los rieles denominado juntura, que permite la expansión de los mismos al ser sometidos a altas temperaturas sin que los rieles se doblen y provoquen daños a la infraestructura. Los circuitos de vía, se relacionan directamente a las junturas entre las vías, modelados por la clase *railJoint* en railML. Esta discontinuidad eléctrica es lo que limita la acción del circuito de vía a la región entre dos junturas.

En el código 2.8 podemos ver un ejemplo de la clase *tvdSection* dentro de la clase *interlocking*, que incluye a la clase *assetsForIL* y estos, a su vez, a la clase vector de *tvdSections*. Esta clase posee un id (*tvd7*), la tecnología utilizada (en este caso *trackCircuit*, circuito de vía) y los límites donde el circuito de vía es válido: los *bufferStop* bus1 y bus2.

Código 2.8: Clase *TrackCircuit*

```

1  <tvdSection id="tvd7" partialRouteReleaseDelay="PT4S" residualRouteCancellationDelay=
2   ↳ PT90S" technology="trackCircuit" isBerthingTrack="false">
3   <designator register="Example" entry="01"/>
4   <hasDemarcatingBufferstop ref="bus2"/>
5   <hasDemarcatingBufferstop ref="bus1"/>
</tvdSection>
```

Los sistemas contadores de ejes (Figura 2.7) consisten en sensores pasivos instalados en la cara interna de unos de los rieles y un sistema externo de procesamiento de datos. Estos sistemas no dependen de la aplicación de tensiones en la vía. Además, no solo permiten detectar la presencia de una formación, sino que también pueden usarse para medir la integridad de la formación, si se conoce a priori la cantidad de ejes de la misma.

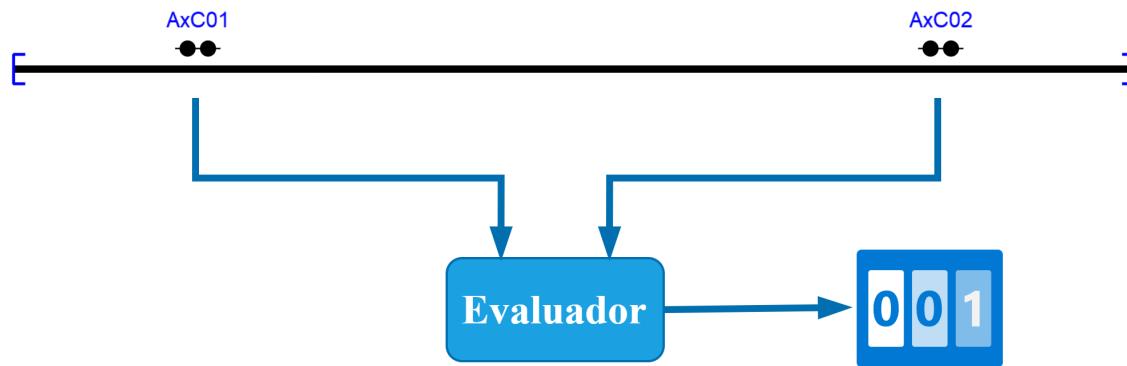


Figura 2.7: Contadores de ejes.

Al igual que los circuitos de vía, los sistemas contadores de eje siguen el principio de fail-safe, adoptando la condición mas restrictiva en caso de falla. Ambos sistemas pueden utilizarse en simultáneo, de ser requerido. En el código 2.9 podemos ver un ejemplo de la clase *trainDetectionElement*, dentro de la clase *functionalInfrastructure*, dentro de la clase *infrastructure*. En este ejemplo la bclase fue definida como tipo *axleCounter* (contador de eje) y se le asigna el nombre AxC01 que vemos en la Figura 2.5, referido al *netElement* ne1. También podemos ver que este contador de ejes se activa en ambos sentidos (*applicationDirection* = both) y su coordenada intrínseca dentro del *netElement* ne1, dentro de los dos tercios de la sección.

Código 2.9: Clase *TrainDetectionElement*

```

1 <trainDetectionElement id="ac6" type="axleCounter">
2   <name name="AxC01" language="en"/>
3   <spotLocation id="ac6_sloc01" netElementRef="ne1" applicationDirection="both"
4     ↪ intrinsicCoord="0.6710"/>
5   <designator register="Example" entry="TRAIN_DETECTION_ELEMENT_AxC01"/>
</trainDetectionElement>
```

2.1.7. Estaciones ferroviarias

Las estaciones ferroviarias son las zonas donde las formaciones pueden detenerse para que los pasajeros puedan descender y nuevos pasajeros puedan abordar. En función del tamaño de las formaciones y la geografía del lugar, las plataformas desde donde ascienden y descienden los pasajeros pueden estar elevadas con respecto al suelo o a ras del mismo. El largo de las plataformas también depende de la cantidad de coches de las formaciones.

Como puede verse en la Figura 2.8, las estaciones ferroviarias incluyen no solo a las plataformas, sino que también pueden centralizar el control de varias operaciones logísticas como la asignación de rutas. No obstante, en este trabajo nos referiremos a las estaciones como plataformas indistintamente.

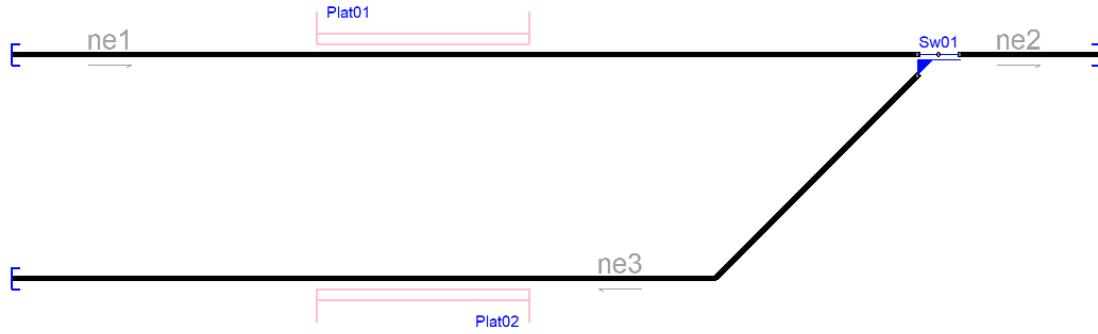


Figura 2.8: Estación de doble plataforma.

Las estaciones de mayor complejidad o de mayor convergencia de ramales suelen concentrar el control de la estación donde se encuentran y varias estaciones vecinas. Las estaciones terminales, a menudo, pueden incluso tener control total de varios ramales completos.

En el Código 2.10 se puede ver la implementación de la clase *platform* de las plataformas ilustradas en la Figura 2.8. Esta clase se encuentra dentro de la clase *infrastructure*, que a su vez contiene a la clase *functionalInfrastructure*. La misma incluye atributos como la altura, el nombre asignado que se visualiza en la Figura 2.8 y el *netElement* al que se encuentran asociadas cada una de las plataformas.

Código 2.10: Clase *Platform*

```

1 <platforms>
2   <platform id="plf3" height="0">
3     <name name="Plat01" language="en"/>
4     <linearLocation id="plf3_lloc01" applicationDirection="both">
5       <associatedNetElement keepsOrientation="true" netElementRef="ne1"/>
6     </linearLocation>
7     <designator register="_Example" entry="PLATFORM_Plat01"/>
8     <length type="physical" value="0" validForDirection="both"/>
9   </platform>
10  <platform id="plf6" height="0">
11    <name name="Plat02" language="en"/>
12    <linearLocation id="plf6_lloc01" applicationDirection="both">
13      <associatedNetElement keepsOrientation="true" netElementRef="ne3"/>
14    </linearLocation>
15    <designator register="_Example" entry="PLATFORM_Plat02"/>
16    <length type="physical" value="0" validForDirection="both"/>
17  </platform>
18 </platforms>

```

Los datos relativos a la características físicas como el largo y el ancho la encontramos dentro de la clase *visualization*, dentro de la clase *infrastructureVisualizations*, como se puede ver en el Código 2.11.

Código 2.11: Clase *Visualization*

```

1 <spotElementProjection refersToElement="plf3" id="vis01_sep4">
2   <name name="Plat01" language="en"/>
3   <coordinate x="-125.455" y="-240.000"/>

```

```

4   </spotElementProjection>
5   <spotElementProjection refersToElement="plf6" id="vis01_sep5">
6     <name name="Plat02" language="en"/>
7     <coordinate x="-125.454" y="-30.000"/>
8   </spotElementProjection>

```

Conocer las dimensiones del elemento físico que representa esta clase es fundamental a la hora de analizar el impacto de este elemento en la red y donde se deberían asignar las señales ferroviarias.

2.1.8. Cruces ferroviarios

Los cruces ferroviarios son la intersección entre la vía ferroviaria y una ruta vehicular o peatonal. Estos cruces pueden ser bajo nivel (túnel por debajo de la vía), sobre nivel (puente vehicular por sobre la vía) o a nivel. Un paso a nivel es una zona muy crítica del sistema ferroviario, ya que, a diferencia de un paso sobre nivel o bajo nivel, conviven simultáneamente la formación y el tránsito vehicular y peatonal. En la Figura 2.9 se ilustra la intersección entre el tendido ferroviario, un cruce vehicular y un cruce peatonal.

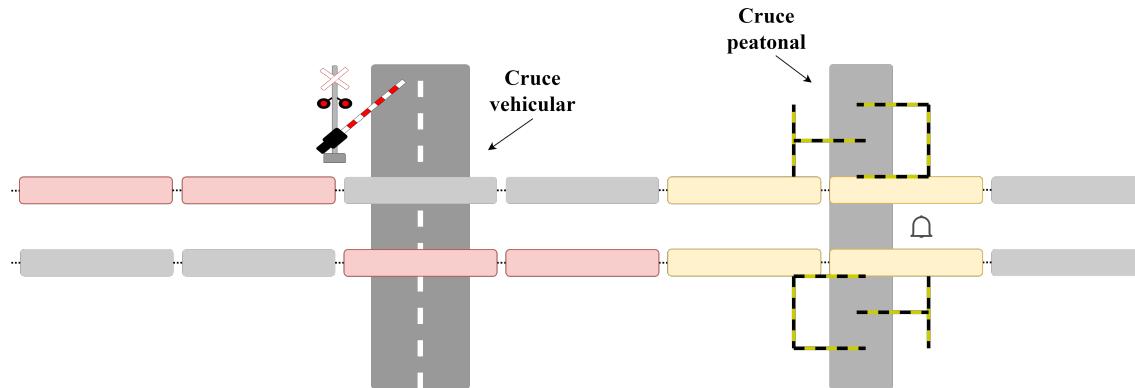


Figura 2.9: Cruces de vías vehiculares y peatonales.

Los pasos a nivel peatonales incluyen un pequeño laberinto zigzagueante para forzar al peatón a aminorar su marcha y ver a ambos lados antes de cruzar las vías. A menudo suelen estar acompañados de indicaciones lumínicas y sonoras que se accionan tan pronto el tren se encuentre dentro de un rango de varios metros cercano al paso a nivel, representados por las secciones de vía coloreadas en amarillo.

Los pasos a nivel vehiculares añaden barreras ferroviarias para detener el tráfico vehicular cuando un tren se encuentra dentro de un rango de seguridad definido, representados por las secciones de vía coloreadas en rojo. El sistema de control de la barrera mantiene el brazo de esta en alto para permitir la circulación vehicular. Si un tren es detectado cerca del paso a nivel, se desenergiza la barrera y comienza a descender el brazo por efecto de la gravedad. Solo cuando la barrera baja, el tren tiene permitido avanzar sobre el cruce, siendo el paso a nivel un sector de altísimo riesgo. Al desocuparse las secciones próximas al paso a nivel, la barrera vuelve a energizarse y se sitúa en estado alto nuevamente, a la espera de otro tren para reiniciar el proceso.

Se debe destacar que el mismo proceso de descenso de la barrera ocurrirá si esta se desenergiza por una falla electromecánica y/o pérdida de alimentación. Es decir, el sistema asumirá el estado más seguro ante cualquiera de los mencionados fallos, siguiendo el principio de falla segura.

En el Código 2.12 se puede ver la implementación de la clase *levelCrossingsIS* que modela los cruces ferroviarios. Esta clase se encuentra dentro de la clase *infrastructure*, que a su vez contiene

a la clase *functionalInfrastructure*. La misma incluye atributos como el nombre asignado, si posee o no indicación lumínica o sonora, la dirección de activación y el *netElement* al que se encuentran asociado, además de su coordenada relativa dentro del *netElement*.

Código 2.12: Clase *LevelCrossingsIS*

```

1 <levelCrossingsIS>
2   <levelCrossingIS id="lcr7" activation="none">
3     <name name="Lc01" language="en"/>
4     <spotLocation id="lcr7_sloc01" netElementRef="ne1" applicationDirection="both"
5       ↪ intrinsicCoord="0.3145"/>
6     <designator register="_Example" entry="LEVEL_CROSSING_Lc01"/>
7     <protection barriers="none" lights="none" acoustic="none" hasActiveProtection="
8       ↪ true"/>
9   </levelCrossingIS>
10 </levelCrossingsIS>

```

Los datos relativos a la características físicas como el largo y el ancho la encontramos dentro de la clase *visualization*, dentro de la clase *infrastructureVisualizations*, como se puede ver en el Código 2.13. Conocer las dimensiones del elemento físico que representa esta clase es fundamental a la hora de analizar el impacto de este elemento en la red y donde se deberían asignar las señales ferroviarias.

Código 2.13: Clase *Visualization*

```

1 <spotElementProjection refersToElement="lcr7" id="vis01_sep4">
2   <name name="Lc01" language="en"/>
3   <coordinate x="-236.364" y="-240.000"/>
4 </spotElementProjection>

```

La clase *levelCrossingIL*, definida dentro del vector de clases *LevelCrossingsIL*, se encuentra dentro de la clase *assetsForIL*, en la clase *interlocking*. Contiene datos extra sobre el comportamiento dinámico de las barreras de los pasos a nivel y define los estados por defecto de la barrera. El RNA no hace uso de esta información, pero si el ACG.

Código 2.14: Clase *LevelCrossingIL*

```

1 <levelCrossingIL preferredPosition="closing" typicalTimeToClose="PT10S" id="
2   ↪ il_lcr176">
3   <isLevelCrossingType ref="lcx_aut"/>
4   <refersTo ref="lcr176"/>
5 </levelCrossingIL>

```

2.1.9. Cambios de vías

Un cambio de vías es un elemento ferroviario dinámico, que puede adoptar diferentes posiciones que modifican la topología de la red. Una formación por si sola no puede hacer mas que avanzar o retroceder, pero utilizando un cambio de vías es posible trazar nuevos caminos en el tendido ferroviario, modificando la posición de los cambios de vías.

Los cambios de vías pueden ser simples, dobles o en tijeras. Las posiciones que pueden adoptar se visualizan en la Figura 2.10. Un cambio de vías simple permite dos circulaciones posibles, una por vía principal y otra por vía secundaria. Un cambio de vías dobles permite cuatro circulaciones

posibles, todas de igual prioridad. Un cambio de vías en tijeras permite dos circulaciones posibles, ambas principales.

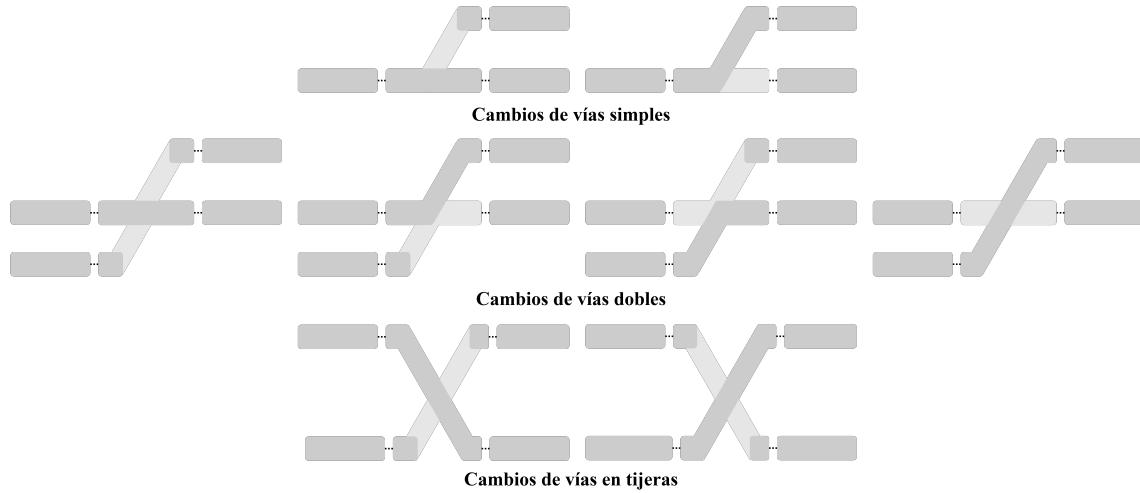


Figura 2.10: Circulaciones posibles en cambios de vías.

El sistema de enclavamientos modifica la posición de los cambios de vías por medio de una máquina de cambios. Una máquina de cambios (Figura 2.11) es un mecanismo utilizado para permitir el paso de las formaciones de una vía a una ramificación del recorrido principal. Esto se realiza mediante el movimiento de la aguja del cambio (riel móvil) hacia su respectiva contraaguja (riel fijo) hasta obtener un adecuado acoplamiento que permita la circulación de la formación.



Figura 2.11: Máquina de cambios.

En la Figura 2.12 se muestra el cambio de vía de la estación Matheu de la Línea Mitre. Se observa que según sea la posición de la máquina de cambios, el tren puede continuar en la misma vía o hacer el cambio a la otra vía.



Figura 2.12: Cambio de vías de estación Matheu, Línea Mitre.

Al ser mecanismos que necesitan tiempo para cambiar de un estado al otro, no puede asumirse que el comando es obedecido al instante. Incluso podría darse el caso que jamás llegue a cumplirse la orden debido a desperfectos mecánicos o eléctricos. Es por eso que introducimos los conceptos de comando, indicación y correspondencia, tal como se ilustran en la Figura 2.13.



Figura 2.13: Comando, indicación y correspondencia en un cambio de vías.

El comando es la instrucción que el sistema de enclavamientos envía a la máquina de cambios. Esta instrucción puede ser modificar la posición de normal a reverso o de reverso a normal. La indicación es el estado que la máquina de cambios informa al sistema de enclavamientos. El sistema solo asume que el comando fue obedecido cuando tanto el comando como la indicación muestran una correspondencia. En caso contrario, el sistema de enclavamiento no puede asumir cuál es el estado real del sistema, si el comando enviado o el estado reportado por la máquina de cambios. El mismo concepto puede ser aplicado en cualquier otro elemento mecánico, como por ejemplo las barreras ferroviarias.

El RNA debe analizar diversos atributos distribuidos entre la clase *switchIS* (Código 2.15 y Código 2.18), la clase *crossings* (Código 2.21), la clase *spotElementProjection* (Código 2.16, Código 2.19), la clase *switchIL* (Código 2.17 y Código 2.20) y la clase *movableCrossings* (Código 2.22).

La clase *switchIS*, que define a los cambios de vías simples y dobles, se encuentra dentro del vector de clases *switchesIS*, dentro de la clase *functionalInfrastructure*, que a su vez es parte de la clase *infrastructure*. La clase *switchIS* define el id del cambio de vías, el tipo (*ordinarySwitch* para cambio de vías simple o *doubleSwitchCrossing* para cambios de vías dobles), el *netElement* al cual pertenece la entrada del cambio y hacia que lado se encuentra la vía de continuación y ramificación si transitamos desde el *netElement* del cambio hacia el cambio mismo.

En el caso del cambio de vías simple (Código 2.15), si transitamos por el *netElement* ne16 el tren tendrá la vía de continuación en la mano derecha y la ramificación en la mano izquierda. Los cambios de vías simples (*ordinarySwitch*) siempre tienen una rama izquierda y una rama derecha definida. Además, dentro de la definición de cada rama tenemos el atributo *netRelationRef*, del cual se puede obtener, procesamiento mediante, los otros *netElement* correspondientes a las ramas: ne15 y ne14.

Código 2.15: Clase *switchIS* (*ordinarySwitch*)

```

1 <switchIS id="swi84" continueCourse="right" branchCourse="left" type="ordinarySwitch">
2   <name name="Sw01" language="en"/>
3   <spotLocation id="swi84_sloc01" netElementRef="ne16" applicationDirection="reverse"
4     ↪  intrinsicCoord="0.0000"/>
5   <designator register="_Example" entry="SWITCH\Sw01"/>
6   <leftBranch netRelationRef="nr_ne15ne16_swi84" branchingSpeed="0" joiningSpeed="0"
7     ↪  radius="-500"/>
8   <rightBranch netRelationRef="nr_ne14ne16_swi84" branchingSpeed="0" joiningSpeed="0"
9     ↪  radius="0"/>
10  </switchIS>
```

La clase *spotElementProjection* define la ubicación en el espacio del elemento ferroviario referido. En este caso, como se puede ver en el Código 2.16, la posición del cambio de vías simple es la coordenada (-561 ; -450).

Código 2.16: Clase *spotElementProjection* (*ordinarySwitch*)

```

1 <spotElementProjection refersToElement="swi84" id="vis01_sep16">
2   <name name="Sw01" language="en"/>
3   <coordinate x="-560.994" y="-450.000"/>
4 </spotElementProjection>
```

La clase *switchIL* (Código 2.17), definida dentro del vector de clases *switchesIL*, se encuentra dentro de la clase *assetsForIL*, en la clase *interlocking*. Contiene datos extra sobre el comportamiento dinámico del cambio de vías y define explícitamente los otros dos nodos, en contraposición a *switchIS* del cual hay que obtenerlos procesando un string. El RNA puede obtener los *netE-*

ment de ambas clase y compararlos, anulando el análisis si los *netElement* definidos en *switchIS* y *switchIL* no son coincidentes.

Código 2.17: Clase *SwitchIL* (ordinarySwitch)

```

1 <switchIL id="il_swi84" maxThrowTime="PT10S" typicalThrowTime="PT6S" isKeyLocked="false"
2   ↪ returnsToPreferredPosition="false">
3     <refersTo ref="swi84"/>
4     <branchLeft ref="ne15"/>
5     <branchRight ref="ne14"/>
6   </switchIL>
```

Los cambios de vías dobles (Código 2.18), a diferencia de los cambios de vías simples, siempre tienen dos ramas derechas (*straightBranch*) y dos ramas de bifurcación (*turningBranch*) definidas. Además, dentro de la definición de cada rama tenemos el atributo *netRelationRef*, del cual se puede obtener, procesamiento mediante, los otros *netElement* correspondientes a las ramas: ne41, ne82, ne84 y ne85. En este caso las posiciones del cambio permitirían circular entre alguna de las cuatro opciones: ne82 y ne84, ne41 y ne85, ne41 y ne82, ne84 y ne85.

Código 2.18: Clase *switchIS* (doubleSwitchCrossing)

```

1 <switchIS type="doubleSwitchCrossing" id="dsw328">
2   <straightBranch netRelationRef="nr_ne82ne84_dsw328" radius="0"/>
3   <straightBranch netRelationRef="nr_ne41ne85_dsw328" radius="0"/>
4   <turningBranch branchingSpeed="60" joiningSpeed="60" netRelationRef="
5     ↪ nr_ne41ne82_dsw328" radius="-500"/>
6   <turningBranch branchingSpeed="60" joiningSpeed="60" netRelationRef="
7     ↪ nr_ne84ne85_dsw328" radius="-500"/>
8   <designator register="_AdvancedExample" entry="SLIP_SWITCH_Sw05"/>
9   <spotLocation netElementRef="ne82" intrinsicCoord="1.0000" applicationDirection="
  ↪ normal" id="dsw328_sloc01"/>
  <name name="Sw05" language="en"/>
</switchIS>
```

La clase *spotElementProjection* define la ubicación en el espacio del elemento ferroviario referido. En este caso, como se puede ver en el Código 2.19, la posición del cambio de vías dobles es la coordenada (-300 ; 1200).

Código 2.19: Clase *spotElementProjection* (doubleSwitchCrossing)

```

1 <spotElementProjection refersToElement="dsw328" id="vis01_sep106">
2   <coordinate x="-300.129" y="1200.000"/>
3   <name name="Sw05" language="en"/>
4 </spotElementProjection>
```

Al igual que con los cambios de vías simples, el análisis de los cambios de vías dobles es complementando con el análisis de la clase *switchIL* (Código 2.20). El RNA puede obtener los *netElement* definidos en las clases *switchIS* y *switchIL*, compararlos y anular el análisis si los *netElement* no son coincidentes.

Código 2.20: Clase *SwitchIL* (doubleSwitchCrossing)

```

1 <switchIL maxThrowTime="PT10S" typicalThrowTime="PT6S" returnsToPreferredPosition="false"
```

```

1   ↳ isKeyLocked="false" id="il_dsw328_ne82_ne85">
2     <branchLeft ref="ne82"/>
3     <branchRight ref="ne85"/>
4     <refersTo ref="dsw328"/>
5     <relatedMovableElement ref="il_dsw328_ne84_ne41"/>
6   </switchIL>

```

Los cambios de vías en tijeras (Código 2.21), a diferencia de los cambios de vías simples o dobles, no posee ramas principales. Ambas ramas, definidas en *external*, pueden considerarse igualmente importantes. Además, dentro de la definición de cada rama es el atributo *Ref* y no *netRelationRef*, el que tiene la información de los *netElement*. En este caso: ne21 y ne104 pertenecen a una rama, mientras que ne52 y ne77 pertenecen a otra. En el caso de los cambios de vías en tijera, la ubicación del elemento se determina en base a la ubicación del *netElement* definido en *spotLocation* ya que su ubicación coincide al tener el parámetro *intrinsicCoord* igualado a uno.

Código 2.21: Clase *Crossing*

```

1 <crossing id="scr314">
2   <designator register="_AdvancedExample" entry="CROSSING_Sw03"/>
3   <external id="scr314_1" ref="nr_ne21ne104_scr314"/>
4   <external id="scr314_2" ref="nr_ne52ne77_scr314"/>
5   <spotLocation netElementRef="ne21" intrinsicCoord="1.0000" applicationDirection
6     ↳ ="normal" id="scr314_sloc01"/>
7   <name name="Sw03" language="en"/>
</crossing>

```

La clase *movableCrossing* (Código 2.22), definida dentro del vector de clases *movableCrossings*, se encuentra dentro de la clase *assetsForIL*, en la clase *interlocking*. Contiene datos extra sobre el comportamiento dinámico del cambio de vías y define explícitamente los otros dos nodos, en contraposición a *crossings* del cual hay que obtenerlos procesando un string. El RNA puede obtener los *netElement* de ambas clase y compararlos, anulando el análisis si los *netElement* definidos en *crossings* y *movableCrossings* no son coincidentes.

Código 2.22: Clase *movableCrossing*

```

1 <movableCrossing preferredPosition="upleft-rightdown" maxThrowTime="PT1OS"
2   ↳ returnsToPreferredPosition="false" isKeyLocked="false" id="il_scr314">
3   <branchUpLeft ref="ne21"/>
4   <branchUpRight ref="ne52"/>
5   <branchDownLeft ref="ne77"/>
6   <branchDownRight ref="ne104"/>
7   <refersTo ref="scr314"/>
</movableCrossing>

```

El RNA utiliza el Algoritmo 3, Algoritmo 4 y Algoritmo 5 para detectar todos estos parámetros y crear un vector de máquinas de cambios (switches) indexado por el id de cada máquina de cambios (sw_id). La existencia y ubicación de las máquinas de cambios ya se habían obtenido mediante el análisis de la red de grafos ferroviaria. Los Algoritmos 3 y 4 analizan la clase *switchIS* y el Algoritmo 5 analizan la clase *crossings* para confirmar la existencia del cambio de vías. Luego se analiza la clase *spotElementProjection* para confirmar la ubicación del cambio de vías. Los datos obtenidos en *LeftBranch*, *RightBranch*, *straightBranch* y/o *turningBranch* permiten obtener los nodos de las ramificaciones que luego se conformarán analizando las clases *switchIL* o *movableCrossing*, según

corresponda, en algoritmos posteriores.

Algoritmo 3: Algoritmo detector de cambios de vías simples.

```

{switches} ← {}
if infrastructure.SwitchesIS != None then
    for i in infrastructure.SwitchesIS[0].SwitchIS do
        if i.Id not in switchesIS.keys() then
            sw_id ← i.Name[0].Name
            j ← i.SpotLocation[0]
            node ← j.NetElementRef
            type ← i.Type
            if type == 'OrdinarySwitch' then
                left_id ← i.LeftBranch[0].NetRelationRef
                right_id ← i.RightBranch[0].NetRelationRef
                switches[sw_id] ← {"Node":node}
                switches[sw_id] ← {"Continue":i.ContinueCourse}
                switches[sw_id] ← {"Branch":i.BranchCourse}
                switches[sw_id] ← {"Dir":j.ApplicationDirection}
                switches[sw_id] ← {"LeftBranch":j.left_id}
                switches[sw_id] ← {"RightBranch":j.right_id}
            end if
        end if
    end for
end if
visual_data ← visualization.Visualization
if visual_data != None then
    for i in visual_data[0].SpotElementProjection do
        sw_id ← i.Name[0].Name
        if 'Sw' in sw_id then
            pos_x ← int(i.Coordinate[0].X)
            pos_y ← int(i.Coordinate[0].Y)
            switches[sw_id] ← {"Position": [pos_x,-pos_y]}
        end if
    end for
end if
Return {switches}

```

Algoritmo 4: Algoritmo detector de cambios de vías dobles.

```

{switches} ← {}
if infrastructure.SwitchesIS != None then
  for i in infrastructure.SwitchesIS[0].SwitchIS do
    if i.Id not in switchesIS.keys() then
      sw_id ← i.Name[0].Name
      j ← i.SpotLocation[0]
      node ← j.NetElementRef
      type ← i.Type
      if type == 'DoubleSwitchCrossing' then
        straightBranch_A_id ← i.StraightBranch[0].NetRelationRef
        straightBranch_B_id ← i.StraightBranch[1].NetRelationRef
        turningBranch_A_id ← i.TurningBranch[0].NetRelationRef
        turningBranch_B_id ← i.TurningBranch[1].NetRelationRef
        for X,Z combination(A,B) do
          switches[sw_id+'XZ'] ← {"Node":node}
          switches[sw_id+'XZ'] ← {"Continue":i.ContinueCourse}
          switches[sw_id+'XZ'] ← {"Branch":i.BranchCourse}
          switches[sw_id+'XZ'] ← {"Dir":j.ApplicationDirection}
          switches[sw_id+'XZ'] ← {"LeftBranch":j.straightBranch_X}
          switches[sw_id+'XZ'] ← {"RightBranch":j.turningBranch_Z}
        end for
      end if
    end if
  end for
end if
visual_data ← visualization.Visualization
if visual_data != None then
  for i in visual_data[0].SpotElementProjection do
    sw_id ← i.Name[0].Name
    if 'dsw' in sw_id then
      pos_x ← int(i.Coordinate[0].X)
      pos_y ← int(i.Coordinate[0].Y)
      switches[sw_id] ← {"Position": [pos_x,-pos_y]}
    end if
  end for
end if
Return {switches}

```

Algoritmo 5: Algoritmo detector de cambios de vías en tijera.

```

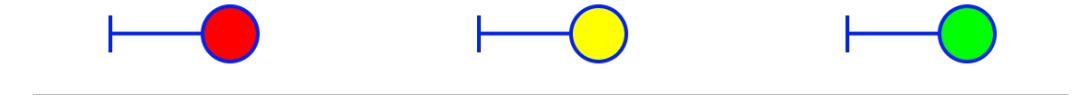
{switches} ← {}
if infrastructure.Crossings != None then
    for i in infrastructure.Crossings[0].SwitchIS do
        if i.Id not in Crossings.keys() then
            sw_id ← i.Name[0].Name
            j ← i.SpotLocation[0]
            node ← j.NetElementRef
            type ← i.Type
            direction ← i.SpotLocation[0].ApplicationDirection
            if type == 'DoubleSwitchCrossing' then
                straightBranch_A_id ← i.External[0].Ref
                straightBranch_B_id ← i.External[1].Ref
                turningBranch_A_id ← i.External[0].Ref
                turningBranch_B_id ← i.External[1].Ref
                for X,Z combination(A,B) do
                    switches[sw_id+'XZ'] ← {"Node":node}
                    switches[sw_id+'XZ'] ← {"Continue":i.ContinueCourse}
                    switches[sw_id+'XZ'] ← {"Branch":i.BranchCourse}
                    switches[sw_id+'XZ'] ← {"Dir":j.ApplicationDirection}
                    switches[sw_id+'XZ'] ← {"LeftBranch":j.straightBranch_X}
                    switches[sw_id+'XZ'] ← {"RightBranch":j.turningBranch_Z}
                end for
            end if
        end if
    end for
end if
visual_data ← visualization.Visualization
if visual_data != None then
    for i in visual_data[0].SpotElementProjection do
        sw_id ← i.Name[0].Name
        if 'scr' in sw_id then
            pos_x ← int(i.Coordinate[0].X)
            pos_y ← int(i.Coordinate[0].Y)
            switches[sw_id] ← {"Position": [pos_x,-pos_y]}
        end if
    end for
end if
Return {switches}

```

2.1.10. Señales ferroviarias

El sistema de señalamiento utiliza las señales ferroviarias para indicarle al conductor del tren si tiene autoridad de tránsito en el próximo tramo de vías y a qué velocidad se le permite circular; esto, por medio del color de las señales, denominado aspecto. A diferencia de los semáforos vehiculares, en los que cada color es alternado por otro de la secuencia rojo-amarillo-verde en función del tiempo, las señales ferroviarios cambian su aspecto en función de los eventos de los tramos siguientes. En la Figura 2.14 se presentan los posibles aspectos que pueden adoptar los semáforos utilizados en la gran mayoría de las líneas ferroviarias.

Peligro: obligación de **Precaución:** próxima señal puede **Vía libre:** continuar la detener la formación. ser roja, velocidad reducida. marcha.



Semáforos de tres aspectos

Peligro: obligación de detener la formación. **Precaución:** velocidad reducida.

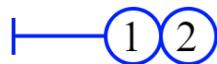


Semáforos de dos aspectos

1 semáforo



2 semáforos



3 semáforos



Múltiples semáforos en un solo poste

Figura 2.14: Aspectos de cada semáforo y múltiples señales en un semáforo.

El tipo mas común de señal presenta tres aspectos, utilizado mayoritariamente en señales de circulación en vías principales. También existen las señales de maniobras, que se utilizan en cambios de vías donde, por su peligrosidad, solo se podrían permitir aspectos rojos (prohibido avanzar) y amarillos (precaución). Algunas líneas, como la Línea Roca, utilizan señales de cuatro aspectos, que poseen un doble amarillo antes del amarillo simple, para permitir así tramos de vías más cortos de forma segura.

Varias señales pueden compartir físicamente un mismo poste, constituyendo un semáforo, como se visualiza en la Figura 2.14. De ahora en adelante, siempre que hablamos de un semáforo nos referimos al objeto físico o a un conjunto de señales que comparten un poste, mientras que hablaremos de señal como concepto abstracto o para referirnos a un solo semáforo del poste.

A la hora de leer las señales de los semáforos de la Figura 2.14, consideramos al primer semáforo como el correspondiente a la rama principal de la red y a continuación todas la ramificaciones de derecha a izquierda, en el sentido de circulación de la formación. Esto permite simplificar el diagrama de señalamiento, concentrando varias señales que comparten una misma posición en un solo símbolo. Físicamente, las señales que comparten posiciones también comparten un poste o semáforo.

En la Figura 2.15 se ilustra la correspondencia de cada señal en el poste indicado como S01. Los colores del diagrama son meramente para indicar la correspondencia y no representan ningún aspecto. La señal S01 A (rosa) permite la circulación por la vía principal hasta la señal S02. La señal

S01 B (verde) permite la circulación por la primer ramificación, hasta la señal S03. Finalmente, la señal S01 C (roja) permite la circulación por la vía secundaria mas a la izquierda de la formación, hasta la señal S04.

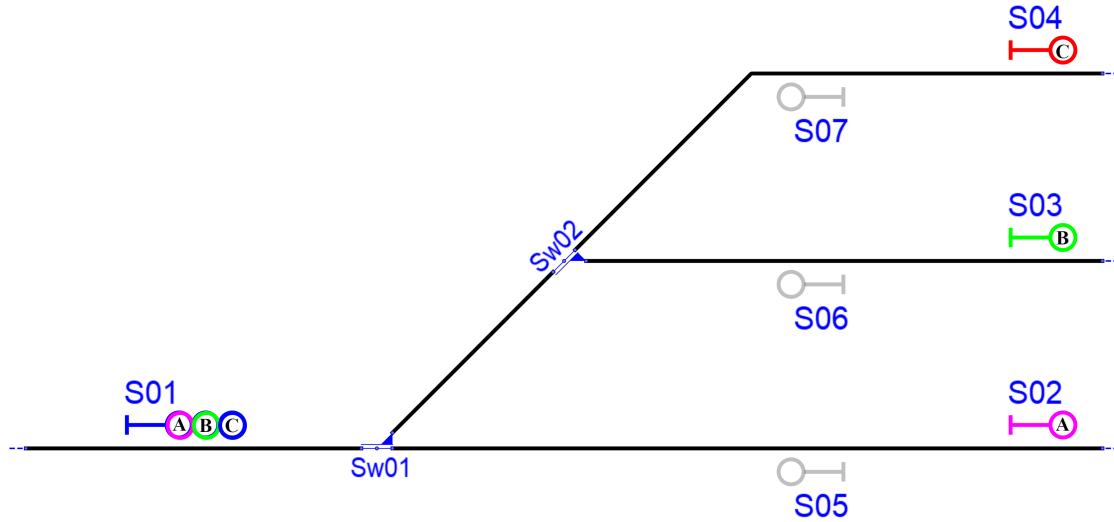


Figura 2.15: Ejemplo de asignación de señalización ramificada.

Los semáforos siempre deben situarse a la izquierda del sentido de circulación. Por ejemplo, los semáforos S01, S02, S03 y S04 de la Figura 2.15 son señales para un tren circulando de izquierda a derecha. Por otro lado, los semáforos S05, S06 y S07 son señales para un tren circulando de derecha a izquierda.

2.2. Algoritmos de generación de señalamiento

En esta Sección se abordará la generación automática de señalamiento que realiza el RNA para cada uno de los elementos ferroviarios básicos y se mostrará como los principios de señalamiento (ver Sección 1.2) se cumplen para cada uno de ellos de forma individual. Se asumirá para el análisis de la red ferroviaria que todas las vías son bidireccionales y que los elementos ferroviarios deben ser protegidos en todas las direcciones. De esta forma, siempre se tendrá un análisis completo de la red ferroviaria, contemplando todos los posibles usos de la red que el operador pueda darle.

Tal como se explico en la Sección 1.7.3, al ser el modelo ferroviario de grafos un sistema lineal, podemos definir un principio de superposición de señales. Las señales generadas para un sistema con elementos ferroviarios A y B serán la superposición de las señales generadas para proteger al elemento A y las señales generadas para proteger al elemento B. No obstante, puede darse el caso de que una señal que originalmente protegía al elemento A también cumpla la función de proteger a B, por lo cual existe un solapamiento de señales. Por lo tanto, el señalamiento final tendrá menos señales que la suma de los señalamientos originales. Podemos generalizar esta conclusión en la Fórmula 2.1 y Fórmula 2.2:

$$\text{señales}(a,b,\dots,z) = \sum_{\text{elemento}=a}^z \text{señales}(\text{elemento}) - \bigcap_{\text{elemento}=a}^z \text{señales}(\text{elemento},\text{elemento}+1) \quad (2.1)$$

$$\text{señales}(a,b,\dots,z) \leq \sum_{\text{elemento}=a}^z \text{señales}(\text{elemento}) \quad (2.2)$$

Es decir, el señalamiento total siempre será menor a la suma del señalamiento generado para cada uno de los elementos ferroviarios, salvo que no existan señales solapadas. Para obtener el señalamiento final, el RNA debe no solo generar el señalamiento para cada elemento y combinarlo, sino también detectar solapamientos, inconsistencias o señales contradictorias que puedan comprometer la seguridad de la red y eliminarlas. La eliminación de señales deberá realizarse con ciertos criterios, para no disminuir el nivel de seguridad de la red ferroviaria. El proceso de simplificación del señalamiento se abordará en detalle en la Sección 2.3.

2.2.1. Señalización en fin de vía y transiciones

Tal como se definió en la Sección 2.1.5, las redes ferroviarias presentan tanto fines de vía absolutos (modelados en railML por la clase *bufferStop*) como fines de vía relativos (modelados en railML por la clase *lineBorder*). El RNA detecta estos elementos y generará el señalamiento correspondiente en base a los principios de señalamiento expuestos en la Sección 1.2.

En el caso de las transiciones para fines de vía relativos, por el principio de infraestructura (P_6), es necesario que existan señales que indiquen que la formación pueda circular por la transición de una región ferroviaria a otra. Esta señal debe otorgar autoridad a la formación de forma unívoca, por el principio de claridad (P_2). Adicionalmente, esa señal debe situarse con suficiente antelación a la transición, por el principio de anticipación (P_3). Aplicando el principio de no bloqueo (P_7) regulamos la circulación entre dos regiones ferroviarias para que puedan circular sin demoras ni atascos. Finalmente, el principio de granularidad (P_4) y autoridad (P_1) nos pide que el derecho de uso de la infraestructura debe ser acotado, pero funcional. Es decir, la autoridad debe aplicarse en una sección con un mínimo de largo como para que tenga sentido.

En el Algoritmo 6 aplicamos todos estos principios al solicitar que la sección donde colocamos la señal tenga un parámetro de largo mínimo. Además, al ser una transición, las señales colocadas son todas de partida, para transitar de una región a la otra, de ser permitido, o detener la formación en la frontera entre ambas regiones, de encontrarse saturada la próxima región.

Algoritmo 6: Algoritmo de generación de señalamiento para Line borders.

```

1 for netElement WITH LineBorder do
2   if netElement.Length > FIXED_LENGTH then
3     if NOT EXIST next netElement then
4       [Signals] ← ADD departure signal >>>
5     if NOT EXIST prev netElement then
6       [Signals] ← ADD departure signal <<<
```

Result: [Signals]

En el caso de los *buffer stops*, por el principio de terminalidad (P_5) es necesaria una señal que indique a las formaciones que deben detenerse antes de llegar al final de la vía. Además, es necesaria una señal de partida en sentido contrario para que las formaciones reanuden su marcha en el otro sentido. Esto fue implementado en el Algoritmo 7. La restricción de tamaño fue removida porque el final de vía y la formación deben ser protegidos sin importar el largo de la sección.

Algoritmo 7: Algoritmo de generación de señalamiento para Buffer stops.

```

1 for netElement WITH BufferStops do
2   if NOT EXIST next netElement then
3     [Signals] ← ADD stop signal >>>
4     [Signals] ← ADD departure signal <<<
5   if NOT EXIST prev netElement then
6     [Signals] ← ADD stop signal <<<
7     [Signals] ← ADD departure signal >>>

```

Result: [Signals]

Aplicando el Algoritmo 6 y el Algoritmo 7 a dos vías paralelas con finales de vías relativos (vía superior) y absolutos (vía inferior) obtenemos un señalamiento como el que se visualiza en la Figura 2.16.

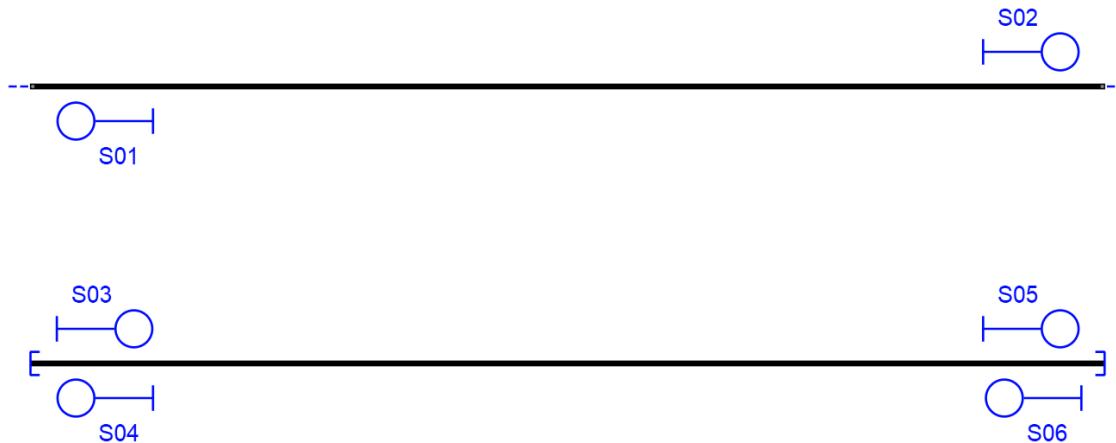


Figura 2.16: Señalamiento generado para finales de vía relativos y absolutos.

El RNA detecta los *line borders* en la vía superior y aplica el Algoritmo 6, generando las señales de partida S01 para las formaciones que se mueven de derecha a izquierda y la señal de partida S02 para las formaciones que se mueven de izquierda a derecha, saliendo de la región mostrada en la Figura 2.16. Además, al detectar los *buffer stops* en la vía inferior, el RNA aplica el Algoritmo 7, generando cuatro nuevas señales. Las señales S04 y S05 son señales de parada para indicar a las formaciones que deben detenerse antes de colisionar con el final de la vía al transitar de derecha a izquierda o viceversa, respectivamente. Las señales S03 y S06 permiten a las formaciones reanudar su marcha en sentido contrario al que venían circulando, retomando su lugar en la red ferroviaria.

2.2.2. Detectores de posición y velocidad.

En la Sección 2.1.6 definimos dos elementos ferroviarios utilizados para detectar la posición de una formación: los contadores de ejes y los circuitos de vía. Adicionalmente, los contadores de ejes se utilizan para calcular la velocidad de la formación. Es claro que, para no alterar la medición de velocidad, no tiene sentido detener la marcha de la formación próximo a un contador de ejes y por lo tanto el principio de anticipación (P_3) no se aplica. Adicionalmente, los contadores de ejes no representan un peligro para la formación, al encontrarse en la cara interna de la vía no es posible para una formación colisionar con ellos, por lo que cubrimos el principio de infraestructura (P_6)

sin utilizar ninguna señal. En conclusión, el RNA no requiere agregar ninguna señal asociada a los contadores de ejes.

Utilizamos a las junturas como los elementos divisorios entre los circuitos de vía a los cuales aplicaremos el principio de antelación y autoridad (P_1). Por el principio de antelación, las señales deben colocarse antes de cada juntura para indicar con suficiente tiempo si se puede proseguir la marcha o no hacia una nueva sección. Además, como solo una formación a la vez puede ocupar cada circuito de vía, el principio de autoridad (P_1) se aplica para restringir el acceso a las próximas secciones de encontrarse ocupadas. Finalmente, por el principio de no bloqueo (P_7), podemos asumir que no tiene sentido detener la marcha de las formaciones en secciones muy pequeñas, incluso mas pequeñas que una formación, por lo que solo se aplicaran señales en secciones mayores a un tamaño determinado.

En el Algoritmo 8 se define la asignación de señalamientos para los contadores de ejes y circuitos de vía limitados por las junturas. El parámetro de largo mínimo para la sección puede ser modificado por el operador, pero es único para toda la red. De esta forma nos aseguramos, además, que redes ferroviarias de gran tamaño pero sin demasiados elementos ferroviarios pueda tener señalamiento cada cierta cantidad de metros o kilómetros. Ya que toda red ferroviaria esta constituida por rieles que presentan junturas cada ciertas distancias para evitar que la expansión térmica provoque descarrilamientos.

Algoritmo 8: Algoritmo de generación de señalamiento para *Axle Counters y Rail Joints*

```

1 if netElement WITH AxleCounters then
2   // Do nothing
3 for netElement WITH RailJoints do
4   Track.Length = Length ( between RailJoints )
5   if Track.Length > FIXED_LENGTH then
6     [Signals] ← ADD circulation signal >>>
7     [Signals] ← ADD circulation signal <<<
```

Result: [Signals]

Aplicando el Algoritmo 8 a un sistema de tres vías paralelas se obtiene un resultado como el ilustrado en la Figura 2.17. La vía superior presenta un contador de ejes, la vía intermedia dos circuitos de vía, uno corto y uno largo. La vía inferior presenta dos circuitos de vía, ambos de larga longitud.

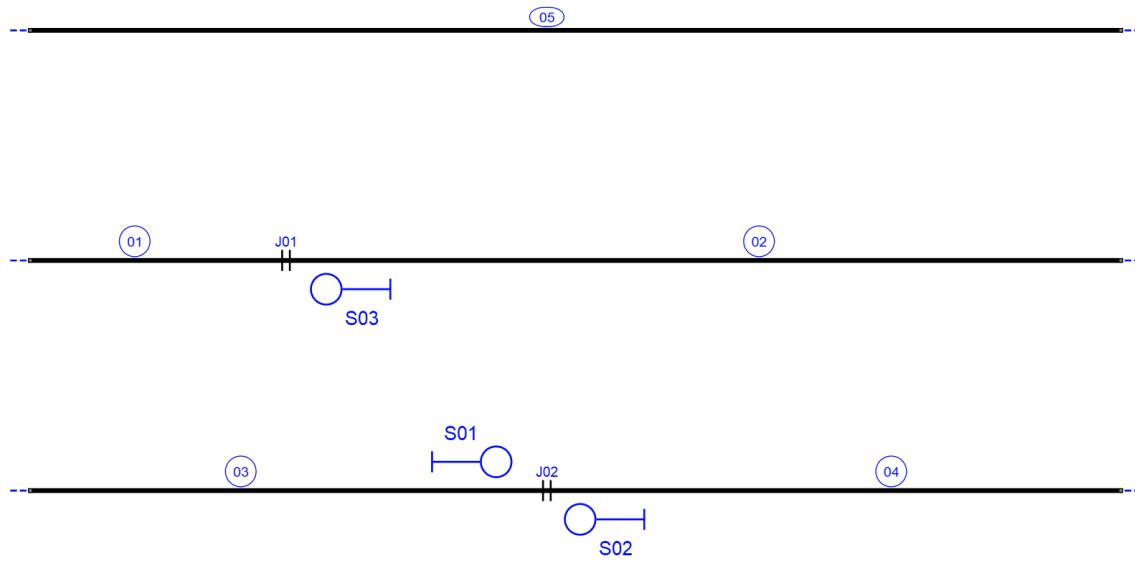


Figura 2.17: Señalamiento generado para contadores de ejes y circuitos de vías.

La vía superior incluye al contador de ejes 05 y no se le asigna ninguna señal. La vía intermedia tiene dos secciones, la primera es la correspondiente al circuito de vía 01 y no se le asigna una señal al ser muy corta, la segunda es la correspondiente al circuito de vía 02 y se le asigna la señal S03 antes de la juntura J01. La señal S03 se utiliza para detener la formación que transita de derecha a izquierda antes de ingresar a la sección del circuito de vía 01 y reiniciar la marcha si esta última se encuentra desocupada. Finalmente, las señales S01 y S02 se asignan antes de la juntura J02 para poder transitar desde la sección del circuito de vía 03 a la sección del circuito de vía 04 y viceversa.

2.2.3. Plataformas ferroviarias

En la Sección 2.1.7 definimos la clase *platform* que modela a las plataformas ferroviarias. Las plataformas ferroviarias son un punto del recorrido donde las formaciones pueden detenerse, algunas veces de forma opcional dependiendo el itinerario, para que los pasajeros desciendan y nuevos pasajeros puedan ascender. Claramente existe una limitación de autoridad: las formaciones necesitan un nuevo permiso para continuar circulando una vez alcanzada la plataforma. Permiso que será otorgado o negado según el estado del sistema a continuación del recorrido. Las plataformas ferroviarias suelen encontrarse en zonas pobladas, cerca de otras infraestructuras, zonas comerciales o residenciales, por lo que avisar con antelación al maquinista que debe disminuir la marcha y/o detenerse es esencial.

Además, es posible que las formaciones convivan con otras formaciones que también hacen uso de la estación, por lo que las señales deben ser únicas y claras. Algunas estaciones pueden contener fines de vías o ramificaciones hacia talleres u otros ramales, por lo que también se aplica el principio de terminalidad (P_5) y granularidad (P_4). Finalmente, es importante el mantener una circulación fluida de las formaciones, de modo de no retrasar el itinerario de las formaciones que vienen detrás, por lo que se deberá aplicar el principio de no bloqueo (P_7).

En el Algoritmo 9 definimos a la señal de partida como la única señal necesaria para operar una plataforma, asumiendo que la señal de ingreso de la misma será dada por otra instancia previa. De no existir otro elemento cercano por el cual se genere una señal, se puede asumir que la distancia a la plataforma es muy larga y, por lo tanto, se aplicaría el Algoritmo 8, protegiendo a la plataforma.

En el caso de que la vía sea bidireccional se añadirán señales de partida para ambos sentidos.

Algoritmo 9: Algoritmo de generación de señalamiento para *platforms*.

```

1 for netElement WITH Platform do
    /* Before leaving platform from left */
    [Signals] ← ADD departure signal >>>
    /* After leaving platform from right */
    [Signals] ← ADD departure signal <<<

```

Result: [Signals]

Aplicando el Algoritmo 9 a un sistema de dos vías paralelas con plataformas pertenecientes a la misma estación obtenemos el resultado ilustrado en la Figura 2.18. Se asumieron que ambas vías son bidireccionales, en caso contrario solo se generarían las señales S01 y S02.

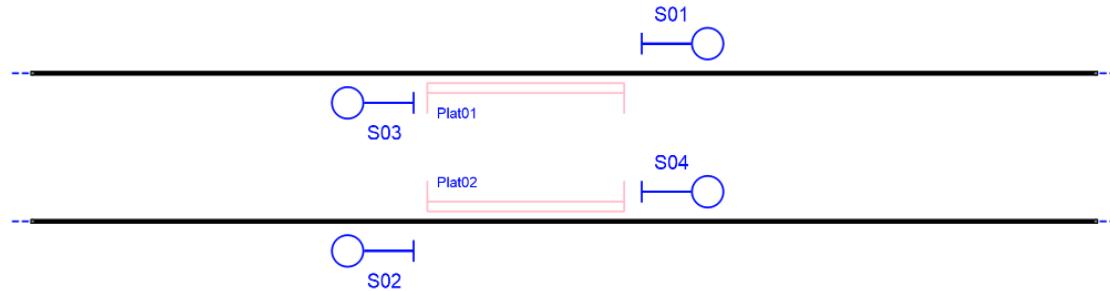


Figura 2.18: Señalamiento generado para estaciones ferroviarias.

Una formación que circule de izquierda a derecha deberá detenerse antes de la señal S01, en caso de utilizar la vía superior, o antes de la señal S04, en caso de utilizar la vía inferior. Análogamente, las formaciones deberán detenerse antes de las señales S03 y S02 en el caso de transitar de derecha a izquierda por la vía superior o inferior respectivamente. Sólo cuando estas señales otorguen a la formación autoridad para circular podrán reanudar su marcha hasta la próxima señal disponible, fuera del alcance de lo ilustrado en la Figura 2.18.

2.2.4. Cruces ferroviarios

En la Sección 2.1.8 definimos la clase *levelCrossingIs* que modela a los cruces ferroviarios a nivel. Los cruces ferroviarios son un sector crítico de los sistemas ferroviarios ya que conviven tanto las formaciones como los vehículos y peatones. El cruce ferroviario impone un límite a la autoridad ya que es necesario confirmar que la barrera ferroviaria se encuentre baja antes de habilitar a una formación. Además, podemos utilizar al cruce ferroviario como frontera entre dos rutas, aplicando el principio de granularidad (P_4). Esto se refuerza con el principio de infraestructura (P_6) ya que, aún cuando la formación no puede dañar la barrera ferroviaria al transitar el paso a nivel sin autoridad, puede dañar severamente a los conductores de vehículos o peatones.

Por el principio de anticipación (P_3), las señales se colocan a varios metros de distancia del cruce ferroviario. Las barreras ferroviarias comienzan su descenso al detectar la presencia de una formación bastantes metros antes de estas señales. De esta manera la formación llegará al cruce ferroviario cuando las barreras ya hayan descendido. De igual forma, las barreras ferroviarias suelen complementarse con indicaciones lumínicas y sonoras que se activan al comienzo del descenso. Para asegurar una circulación fluida, por el principio de granularidad (P_4), las formaciones deberán tener una mayor prioridad que los vehículos y peatones, haciendo descender la barrera siempre que una formación se aproxime, sin excepciones.

En el Algoritmo 10 definimos a la señal de circulación como la única señal necesaria para operar un cruce ferroviario, protegiendo a todos los vehículos, peatones y formaciones que quieran hacer uso de la intersección. En el caso de que la vía sea bidireccional se añadirán señales de circulación para proteger el cruce en ambos sentidos.

Algoritmo 10: Algoritmo de generación de señalamiento para *levelCrossingIs*.

```

1 for netElement WITH LevelCrossing do
    /* Before reaching level crossing */
    [Signals] ← ADD circulation signal >>>
    /* After leaving level crossing */
    [Signals] ← ADD circulation signal <<<

```

Result: [Signals]

Aplicando el Algoritmo 10 a un sistema de dos vías paralelas con un cruce de ferroviario que atravesie perpendicularmente ambas vías obtenemos el resultado ilustrado en la Figura 2.19. Se asumieron que ambas vías son bidireccionales, en caso contrario solo se generarían las señales S01 y S02.

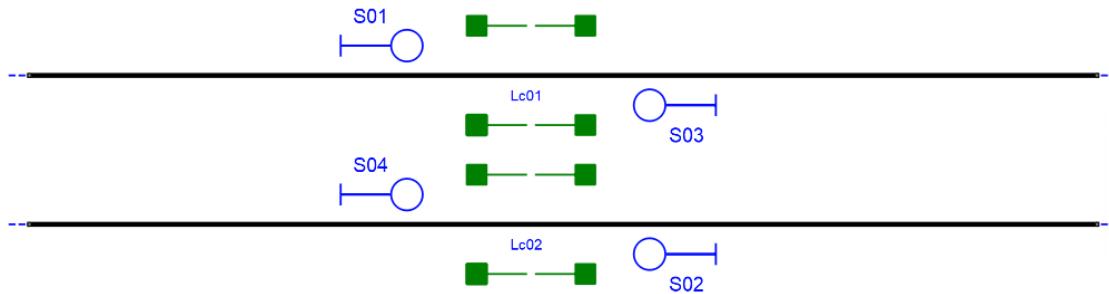


Figura 2.19: Señalamiento generado para cruces ferroviarios.

Una formación que circule de izquierda a derecha deberá detenerse antes de la señal S01, en caso de utilizar la vía superior, o antes de la señal S04, en caso de utilizar la vía inferior. Las señales presentarán un aspecto rojo si las barreras se encuentren altas o en proceso de descender. Análogamente, las formaciones deberán detenerse antes de las señales S03 y S02 en el caso de transitar de derecha a izquierda por la vía superior o inferior respectivamente. Cuando las barreras se encuentren bajas, los aspectos de las señales cambiarán a verde para habilitar la circulación de la formación por sobre el paso a nivel, continuando su marcha hasta la próxima señal disponible, fuera del alcance de lo ilustrado en la Figura 2.19.

2.2.5. Cambios de vías

En la Sección 2.1.9 definimos la clase *switchIs* que modela a los cambios de vías. Los cambios de vías son de los elementos ferroviarios más críticos de la red. Por lo tanto, se deberá aplicar al principio de infraestructura (P_6) a cada una de sus entradas. Además, las máquinas de cambios actúan como una frontera entre las ramas principales de la red, donde se circula a mayor velocidad, y las ramas secundarias, donde se circula a una velocidad menor. Esto divide las rutas en dos o más rutas, aplicando el principio de autoridad (P_1) y granularidad (P_4). Finalmente, por el principio de no bloqueo (P_7), será necesario generar señales de diferente tipo para las ramas principales y las secundarias, priorizando las primeras. Esto puede cumplirse si otorgamos señales de circulación de tres o más aspectos a la rama principal y señales de maniobra para utilizar una rama secundaria como salida o entrada de la red.

En el Algoritmo 11 definimos al punto de acceso de inicio como la vía desde la cual la trayectoria de la formación se bifurca, para lo cual se genera una señal de circulación para continuar por la rama principal y una señal de maniobra para acceder a la rama secundaria. Además, se añade una señal de circulación en la rama principal y una señal de maniobra en la rama secundaria, ambas en sentido contrario, para poder retornar al punto de inicio.

Algoritmo 11: Algoritmo de generación de señalamiento para *Switches*

```

1 for Switch in Switches do
    /* All signals must point to switch */
    switch Switch.Type do
        case Start do
            [Signals] ← ADD circulation signal
            [Signals] ← ADD maneuver signal
        case Continue branch do
            [Signals] ← ADD circulation signal
        case Detour branch do
            [Signals] ← ADD maneuver signal

```

Result: [Signals]

Aplicando el Algoritmo 11 a un sistema de vías que se bifurcan obtenemos el resultado ilustrado en la Figura 2.20. Se asumieron que ambas vías son bidireccionales. En caso contrario, si el sentido de circulación es únicamente de bifurcación, las señales de retorno S02 y S03 no son necesarias. Si el sentido de circulación fuese de derecha a izquierda, las señales de inicio S01 no son necesarias.

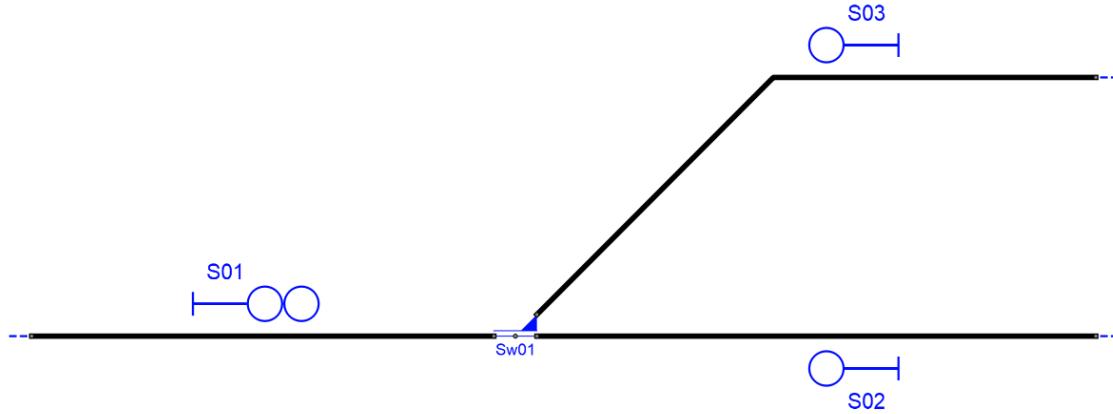


Figura 2.20: Señalamiento generado para cambios de vías.

Una formación que circule de izquierda a derecha deberá detenerse antes de la señal S01. El aspecto mas cercano al poste de la señal S01 indicará si la formación puede circular por la vía principal, como se explicó en la Sección 2.1.10, previa confirmación por parte del sistema de enclavamiento de que el cambio Sw01 se encuentra en posición normal. De la misma forma, el sistema de enclavamiento confirmará que el cambio Sw01 se encuentra en posición reverso previo a habilitar la circulación por la vía secundaria mediante el aspecto mas alejado al poste de la señal S01.

Una formación circulando de derecha a izquierda hará uso de las señales S02 y S03 si se encuentran en las vías principal o secundaria respectivamente. Las señales se habilitarán si el sistema de enclavamientos confirma que el cambio Sw01 se encuentra en la posición normal o reverso res-

pectivamente y si no hay formaciones ocupando la vía de inicio donde se encuentra la señal S01, continuando su marcha hasta la próxima señal disponible, fuera del alcance de lo ilustrado en la Figura 2.20.

2.3. Algoritmos de simplificación de señalamiento

Una vez finalizada la generación de señalamiento para cada elemento ferroviario, es necesario abordar el segundo miembro de la Fórmula 2.1 explicada al comienzo de la Sección 2.2. El señalamiento total para un sistema de N elementos ferroviarios será la suma de las señales necesarias para proteger a esos N elementos ferroviarios. Es inevitable que algunas señales se solapen con otras espacial o funcionalmente. Incluso algunas señales podrían contradecir a otras, oponiéndose al principio de claridad. La abundancia de señales puede hacer las rutas tan cortas que la autoridad estaría limitada a pequeñas porciones de la red, haciendo inviable una circulación fluida sobre la red.

La simplificación del señalamiento se sustenta en dos algoritmos básicos: simplificación por herencia vertical y simplificación por herencia horizontal. Los dos algoritmos pueden aplicarse en cualquier orden, aunque los algoritmos de herencia vertical solamente se pueden aplicar en redes ramificadas que tengan máquinas de cambios.

El proceso de simplificación finaliza con el algoritmo de limpieza, que elimina todas las señales redundantes en base a un nivel de prioridades. Estas prioridades se relacionan directamente con qué elemento ferroviario el RNA intentaba proteger con esta señal, reteniendo la señal más importante y eliminando el resto. También se combinan señales muy próximas en una vecindad y se borran señales contradictorias o redundantes, para obtener el señalamiento definitivo.

2.3.1. Algoritmo de simplificación por herencia vertical

Como se explicó en la Sección 2.1.9, un cambio de vías bifurca la vía principal en dos: una vía que continúa la rama principal y otra vía que se convierte en una rama secundaria. Tanto la vía de continuación como la vía ramificada pueden tener otra máquina de cambios que, a su vez, vuelve a dividir el trazado ferroviario en dos. Esto incrementa más y más el nivel de complejidad de la red, añadiendo caminos divergentes al principal que luego, mas adelante, podrían, o no, volver a converger utilizando mas máquinas de cambios. Cada divergencia aporta un nivel de profundidad a la red, mientras que cada convergencia reduce en uno el nivel de profundidad.

Un cambio de vías que tiene en cualquiera de sus ramas divergentes el nodo de inicio de otro cambio de vías a una distancia pequeña es un cambio compuesto. Los cambios compuestos requieren considerar a ambas máquinas de cambios como una sola, ya que es necesario posicionar ambos mecanismos para completar un movimiento. El ejemplo de La Figura 2.21 ayudará a clarificar el concepto de cambios compuestos e introducir el Algoritmo de simplificación por herencia vertical.

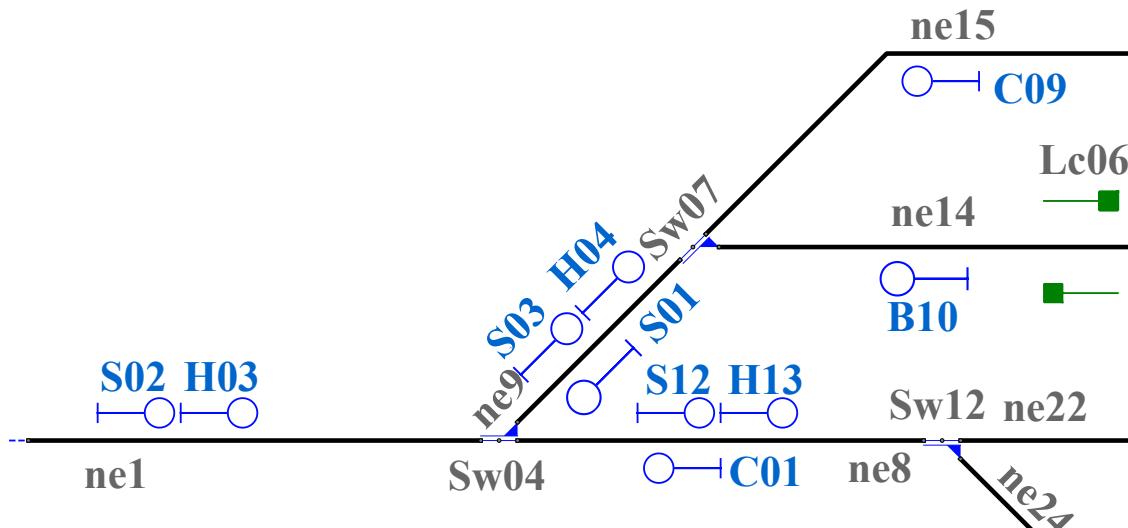


Figura 2.21: Señalamiento generado, simplificado por algoritmo de herencia vertical.

En la Sección H.3 se introdujo el Algoritmo 11 que define la asignación de señalamiento para los cambios de vías: una señal de circulación (S) y de maniobra (H) para el nodo de inicio (S), una señal de circulación para el nodo de continuación (C) y una señal de maniobras para el nodo de desvío (B). El Algoritmo 11 se aplicó de forma independiente a las máquinas de cambios Sw04, Sw07 y Sw12 y se obtuvo el señalamiento de la Figura 2.21. No obstante, el señalamiento generado no cumple con el principio de no bloqueo, al situar las señales S03, H04, B01, S12, H13 y C01 en las secciones correspondientes a los netElements ne9 y ne8. De esa manera, las formaciones podrían detenerse en esas secciones si las mencionadas señales presentasen un aspecto rojo.

Una formación detenida en la sección correspondiente al netElement ne9 no permitiría mover el cambio de vía Sw04, al tener parte de la formación aún en ne1. Tampoco permitiría accionar el cambio de vías Sw07 al no haber finalizado el movimiento. Análogamente, lo mismo ocurriría para una formación detenida en la sección correspondiente al netElement ne8. Es necesario que el movimiento finalice, despejando las secciones y permitiendo que otras formaciones utilicen los cambios de vías Sw04 y Sw07, o cualquier combinación de más de un cambio de vías.

Para solucionar el problema expuesto, el RNA aplica el Algoritmo 15 de simplificación por herencia vertical para reposicionar las señales situadas en zonas conflictivas. A diferencia del señalamiento explicado en la Sección 2.2, las señales que protegen a un cambio de vías B situado en una rama más profunda de la red no se encuentran inmediatamente precediendo al cambio de vías B. Estas señales son movidas a ramas de menor profundidad con suficiente espacio físico para contenerlas, situándose precediendo a otro cambio de vías A que decimos que ha *heredado* el señalamiento del cambio de vía B.

Algoritmo 12: Algoritmo de simplificación por herencia vertical

```

1 for each Signal protecting a Sw_A do
2   for each Sw_B != Sw_A do
    /* Criteria #0 */
    if distance(Sw_A,Sw_B) > MIN_DISTANCE then
      Continue
    if S in Sw_A.Branch also in Sw_B.Start then
      /* Criteria #1 */
      if S points to Sw_B.Start then
        Move S to Sw_A.Start
      /* Criteria #2 */
      if S points to Sw_A.Branch then
        Move S to Sw_B.Continue
        Move S to Sw_B.Branch
    if S in Sw_A.Continue also in Sw_B.Start then
      /* Criteria #3 */
      if S points to Sw_B.Start then
        Move S to Sw_A.Start
      /* Criteria #4 */
      if S points to Sw_A.Continue then
        Move S to Sw_B.Continue
        Move S to Sw_B.Branch
  
```

Result: [Signals]

Como puede apreciarse en el Algoritmo 15, existen cinco criterios a considerar para aplicar la herencia vertical. El primer criterio es excluyente, si la distancia entre ambas máquinas de cambios supera un parámetro determinado entonces el algoritmo no se aplica, al existir suficiente distancia para situar el señalamiento sin generar obstrucciones debido a formaciones detenidas entre ambos. Cuando la distancia entre las máquinas de cambios es menor a lo esperado, se aplican los otros cuatro criterios, en función de que nodos conectan entre sí la vía que comparten.

Definiendo al cambio de vías A como el cambio principal y el cambio de vías B como el cambio secundario situado en alguna de las ramificaciones del cambio de vías A, podemos diferenciar dos casos: que el señalamiento se encuentre en la rama de continuación del cambio de vías A o se encuentre en la rama de desvío. Además, este señalamiento puede estar apuntando al cambio de vías A o al cambio de vías B, protegiéndolo respectivamente.

El criterio para el desplazamiento del señalamiento busca cumplir el principio de Anticipación, el principio de Infraestructura y el principio de no bloqueo. Para eso, las señales son adelantadas, desplazándolas en sentido opuesto al que apuntan. Si el señalamiento se encuentra en la rama de desvío o continuación del cambio de vías A es indistinto, lo importante es a donde apuntan las señales. Si estas apuntan hacia el nodo de inicio del cambio de vías B, deben ser desplazadas, sin alterar su cantidad, hacia el nodo de inicio del cambio de vías A.

En el caso particular de que las señales en la zona conflictiva apunten hacia el cambio de vías A, tanto a su nodo de desvío como al nodo de continuidad, las mismas deberían moverse en sentido contrario al que apuntan. Sin embargo, en esa dirección la red se ramifica en dos debido al cambio de vías B. En este caso, las señales mueven duplicadas, a la rama de continuación y a la rama de desvío del cambio de vías B, en su totalidad.

Aplicando el Algoritmo 15 de herencia vertical al ejemplo de la Figura 2.21 obtenemos el señalamiento de la Figura 2.22. Las señales S03, H04, B01, S12, S13 y C01 serán adelantadas

para despejar las secciones correspondientes a los netElements ne9 y ne8. Debido a esto, los tres cambios de vías se usarán de forma complementaria, creando los siguientes cambios compuestos: $Sw_{04}^R + Sw_{07}^N$, $Sw_{04}^R + Sw_{07}^R$, $Sw_{04}^N + Sw_{12}^N$ y $Sw_{04}^N + Sw_{12}^R$. Los cuales se leen, considerando el ejemplo del cambio compuesto $Sw_{04}^R + Sw_{07}^N$, de la siguiente manera: el cambio de vías Sw_{04} en posición normal y el cambio de vías Sw_{07} en posición reversa.

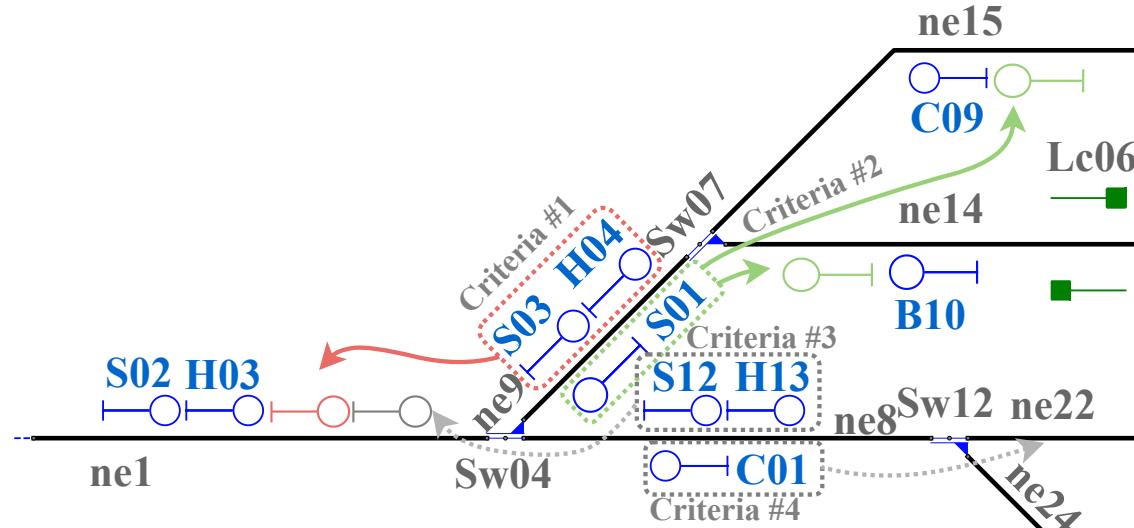


Figura 2.22: Señalamiento generado, simplificado por algoritmo de herencia vertical.

En el caso de las señales S03 y H04 que apuntan al nodo de inicio del cambio de vías Sw07, son desplazadas en sentido contrario al que apuntan, aplicando el criterio #1. Estas señales son movidas hasta el nodo de continuación del cambio de vías Sw04, correspondiente al netElement ne1, protegiendo el inicio del cambio compuesto $Sw_{04}^R + Sw_{07}^N$ y $Sw_{04}^R + Sw_{07}^R$. A estas señales se le suman las señales S12 y H13 situadas en la sección correspondiente al netElement ne8 que, aplicando el criterio #3, son desplazadas al nodo de inicio del cambio de vías Sw04, protegiendo el inicio del cambio compuesto $Sw_{04}^N + Sw_{12}^N$ y $Sw_{04}^N + Sw_{12}^R$.

La señal B01 apunta al nodo de desvío del cambio de vías Sw04 y, por el criterio #2, debe ser duplicada y movida. Una señal se posiciona en la sección correspondiente al netElement ne15 y la otra a la sección asociada al netElement ne14. De esta manera, la señal S01a y S01b seguirán protegiendo el nodo de desvío del cambio de vías Sw04, pero previamente tendrán que hacer uso del cambio de vías Sw07 en cualquiera de sus dos posiciones, protegiendo los nodos de cambio y continuación del cambio compuesto $Sw_{04}^R + Sw_{07}^N$ y $Sw_{04}^R + Sw_{07}^R$. De igual manera, la señal C01 es movida y duplicada a las secciones correspondientes a los netElements ne22 y ne24, debido al criterio #4. Estas nuevas señales C01a y C01b continúan protegiendo el nodo de continuación del cambio de vías Sw04, pero ahora deberán, adicionalmente, hacer uso del cambio de vías Sw12, protegiendo los nodos de continuación y desvío del cambio compuesto $Sw_{04}^N + Sw_{12}^N$ y $Sw_{04}^N + Sw_{12}^R$.

El Algoritmo 15 de herencia vertical es exitoso a la hora de despejar las zonas críticas entre cambios de vías muy cercanos. No obstante, también incrementa la cantidad de señales, como en el caso de las señales S01 y C01 al ser desplazadas en sentido divergente por los cambios de vías Sw07 y Sw12. Además, el Algoritmo 15 de herencia vertical no es aplicable solo a una dupla de cambios de vías, sino que puede ser aplicado para cualquier conjunto de cambios de vías. Esto provoca que las señales se hereden de forma iterativa hasta encontrar un cambio de vías con suficiente espacio para albergar las señales. Debido a esto, la cantidad de señales al comienzo de un cambio de vías previo a una ramificación profunda de la red tendrá una gran cantidad de señales.

En el caso del ejemplo de las Figuras 2.21 y 2.22, el algoritmo concluye con seis señales en el nodo de inicio de los cuatro cambios compuestos. Estas seis señales deberán habilitar cuatro caminos a transitar desde ne1: hacia ne15, hacia ne14, hacia ne22 y hacia ne24. Es claro que, teniendo mas señales que caminos a habilitar, será necesario un algoritmo de limpieza de señales duplicadas y/o que ya no tengan una utilidad en el señalamiento. El proceso de simplificación es explicado en profundidad en la Sección 2.3.3.

2.3.2. Algoritmo de simplificación por herencia horizontal

Todos los algoritmos de generación de señalamiento explicados en la Sección 2.2 colocan el señalamiento a una distancia fija, que llamaremos X, del elemento que buscan proteger. Existe, por lo tanto, una región espacial del tendido ferroviario anterior y posterior al elemento ferroviario donde se situarán las señales, que denominaremos región de señalamiento.

Si la distancia entre dos elementos ferroviarios es menor a $2X$ pero mayor a X, las señales generadas para proteger la región de señalamiento que comparten ocupará el mismo espacio físico. En este caso, el principio anticipación no se cumple porque las señales correspondientes se entremezclan, no dando suficiente tiempo para informar al conductor que un nuevo elemento ferroviario se encuentra delante. Incluso las señales podrían alterar su orden en esta región, avisando primero del próximo elemento antes de anunciar la partida del elemento que se está transitando en ese momento.

Si la distancia entre dos elementos ferroviarios es menor a X, las señales generadas para proteger la región de señalamiento que comparten ocupará el espacio físico correspondiente al otro elemento. Esto repercute negativamente en la claridad de las autoridades otorgadas a los conductores, impidiendo que se cumpla el principio de claridad. Tampoco se cumpliría el principio de anticipación y de no bloqueo, al no avisar con antelación la existencia de los peligros ni permitiría una circulación fluida al detener la marcha en el medio de otro elemento.

El RNA aplica el Algoritmo 15 de herencia horizontal para solucionar este inconveniente, analizando los objetos cercanos de a pares. Cuando la distancia entre dos objetos es menor a un parámetro dado, las señales son movidas y "heredadas" por los elementos anteriores o posteriores. Las señales de advertencia, previas a un elemento ferroviario, son anticipadas, salteando el elemento que provoca el solapamiento de señales. Las señales de partida son retrasadas, mas allá del elemento que provoca el solapamiento de señales. El resultado obtenido es que ambos elementos ferroviarios, al situarse tan próximo uno del otro, se consideran prácticamente como un solo elemento ferroviario a proteger.

Algoritmo 13: Algoritmo de simplificación por herencia horizontal

```
1 Given {Signals}, {objects}
2 for object_A in objects do
3   for object_B in objects do
4     if object_A != object_B then
5       if dist(object_A, object_B) < MIN_DISTANCE then
6         move_signals_between({Signals}, object_A, object_B)
```

Result: {Signals}

La Figura 2.23 ilustra un sistema de vía simple con un paso a nivel (Lc01) y una plataforma (Plat01) para tres casos: suficiente separación entre elementos (vía superior), poca distancia entre los elementos sin aplicar el Algoritmo 15 (vía intermedia) y poca distancia entre elementos pero aplicando el Algoritmo 15 (vía inferior).

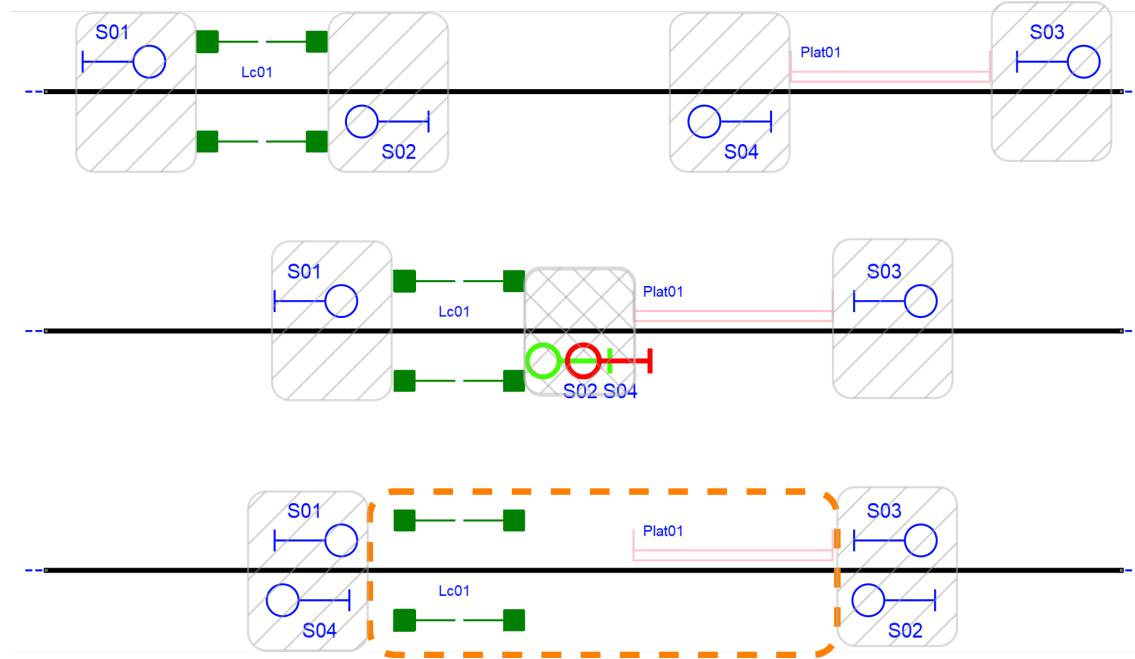


Figura 2.23: Señalamiento generado, simplificado por algoritmo de herencia horizontal.

En la vía superior se presenta el caso de un paso a nivel y una plataforma separados una distancia suficiente. Esta distancia es tal que sus regiones de señalamiento (indicadas mediante rayas grises oblicuas) no se solapan. Por lo tanto, las señales S01 y S02 que protegen el paso a nivel y las señales de partida de la plataforma S03 y S04 no interfieren entre sí.

En la vía intermedia, la distancia entre ambos elementos ferroviarios fue reducida. Las regiones de señalamiento entre el paso a nivel y la plataforma se solapan. En función de los parámetros de distancia al paso a nivel y la plataforma elegidos para el señalamiento, las señales S02 y S04 pueden estar en distinto orden. Es decir, una formación que circula de derecha a izquierda podría ver primero la señal S02 y luego la señal S04, o viceversa, en base a los parámetros de configuración elegidos. Incluso la señal S02 podría situarse sobre la plataforma y la señal S04 dentro del paso a nivel. Estos son todos casos no deseados, que alteran el funcionamiento normal de la red y van en contra de los principios de señalamiento.

En la vía inferior tenemos la misma infraestructura que en la vía intermedia, pero se aplicó el Algoritmo 15 de herencia horizontal. La señal S02 que se utilizaba para detener la formación previo a un paso a nivel en caso de que la barrera aún no estuviese baja es adelantada al comienzo de la plataforma. De esta manera, el conductor se detendrá algunos metros antes del paso a nivel. La señal S04 que se utilizaba como señal de partida de la plataforma es retrasada hasta después del paso a nivel. De esta manera, la formación partida de la plataforma cuando el aspecto de la señal S04 sea verde, pero eso no sucederá en tanto y en cuanto la barrera del paso a nivel no se encuentre baja.

La aplicación del Algoritmo 15 de herencia horizontal despeja las señales que quedaron atrapadas en el poco espacio físico entre ambos elementos ferroviarios. El resultado final es la anulación de la región de señalamiento intermedia, considerando a la entidad Lc01-Plat01 como un mismo elemento ferroviario, resaltado en el recuadro naranja de la Figura 2.23. Este nuevo elemento adopta las funcionalidades de ambos elementos individuales simultáneamente: la formación debe detenerse en la plataforma hasta que la señal de partida habilite su salida y solo se podrá atravesar el paso a nivel si la señal de circulación lo habilita previa confirmación de que la barrera se encuentra baja.

El Algoritmo 15 de herencia horizontal puede aplicarse a mas elementos, combinándolos en entidades mas grandes de ser necesario. El señalamiento resultante protegerá ambos extremos del nuevo elemento, sin sacrificar ninguna de las funcionalidades de sus miembros.

2.3.3. Limpieza de señales

El Algoritmo 15 de simplificación por herencia vertical y el Algoritmo 15 de simplificación por herencia horizontal tienen diferentes efectos en la cantidad de señales totales. El Algoritmo de herencia horizontal mueve las señales entre elementos cuando no existe suficiente espacio entre ellos. Sin embargo, el Algoritmo de herencia vertical duplica la cantidad de señales si se aplica el criterio #2 o el #4. Todos los algoritmos que utiliza el RNA pueden aplicarse de forma iterativa si las condiciones lo permiten, pero particularmente el Algoritmo 15 duplicará las señales por cada nivel de profundidad de la red ferroviaria. Esto llevará a tener mas señales que las necesarias en algunos netElements. Este exceso de señales deben eliminarse para mantener una proporción uno a uno entre una señal y una funcionalidad específica. El Algoritmo 14 se ocupa de la limpieza de las señales que se encuentran muy próximas entre sí, eliminando siempre las que tengan menor prioridad.

Algoritmo 14: Algoritmo de reducción de señales

```

1 Sources = { T,L,S,B,P,C,J,X }
2 for Sig_A & Sig_B in [Signals] do
3   if A != B & Sig_A.From == Sig_B.From then
4     Signalling_zones.Pos = detect_next_dangers( Sig_A )
5     A.Pos,B.Pos = Sig_A.Pos,Sig_B
6     Safe = zone_between(Signalling_zones.Pos,A.Pos,B.Pos)
7     if NOT safe then
8       if |A.Pos,B.Pos| < MIN_DISTANCE then
9         if Sig_A & Sig_B same orientation then
10           if Sig_A & Sig_B same direction then
11             if Sig_A & Sig_B type "Circ" then
12               if Sig_A.Idx < Sig_B.Idx then
13                 delete Sig_B else Sig_A
14
15       if Sig_A & Sig_B different source then
16         delete_lowest_priority( Sig_A,Sig_B )

```

Result: [Signals]

La prioridad es definida según el origen de cada señal. Como se explicó en la Sección 2.2, las señales pueden tener diferentes etiquetas en función de que elemento ferroviario están protegiendo. Las señales S C B y H protegen los cambios de vías, las señales P a las plataformas, las señales J a las junturas, las señales X a los cruces de vías. Todas ellas son señales de circulación, salvo las señales B y H que son de maniobras. La prioridad mas alta fue asignada a las señales que protegen los finales de vía absolutos (T) y relativos (L) porque son las únicas señales de parada que no pueden ser reemplazadas por señales menos restrictivas.

Esto no significa que todas las señales que protegen los finales de vía (T) eliminarán todas las señales de los pasos a nivel (X), sino que de tener otra señal cercana del mismo tipo que apunte en la misma dirección y sentido, pero de mayor prioridad, será ésta quien cumpla la función de proteger al paso a nivel. Las señales pueden tener diferentes roles, como ser señales de parada, de circulación, de partida o maniobra. Las señales de parada son absolutas y se utilizan en finales de vía, mientras que las señales de partida se utilizan para reiniciar la marcha de la formación.

Las primeras poseen un aspecto rojo, mientras que las segundas pueden tener hasta tres aspectos. Las señales de circulación poseen tres aspectos y permiten velocidades mas altas en las ramas principales de la red. Las señales de maniobra poseen solamente dos aspectos y son utilizadas en los desvíos, tanto en ramas divergentes como en convergentes.

En el caso de que dos señales que tengan igual dirección, sentido y origen, pero no tengan una región de señalamiento entre ellas, deban ser simplificadas. En este caso, se decidió eliminar la señal con índice mas alto. Esto se debe a que, una vez generado el señalamiento para cada elemento, las señales de mayor índice serán las producidas por los algoritmos de herencia horizontal (Algoritmo) y vertical (Algoritmo), que tiendan a añadir señales que con mucha probabilidad deben ser eliminadas a posteriori.

Es importante resaltar que la asignación de prioridades es de vital importancia para la seguridad. Por ejemplo, que las señales B tengan mayor prioridad que las señales P. Si la plataforma se encuentra lo suficientemente alejada de un cambio de vías, una señal de maniobra que protege el cambio de vías no puede reemplazar una señal de circulación que protege a una plataforma porque siempre habrá una plataforma entre ambos y, por lo tanto, una región de señalamiento. Sin embargo, si la plataforma se encuentra lo suficientemente cerca del cambio de vías, la señal de maniobras B se movería hacia la región de señalamiento donde se encuentra la señal de circulación P, debido al Algoritmo 15 de herencia horizontal por el cual dos elementos ferroviarios muy próximos combinan sus regiones de señalamiento. Por lo tanto, la señal B de dos aspectos reemplazara a la señal P de tres aspectos, reduciendo la velocidad máxima permitida en esa zona de la red ferroviaria, incrementando la seguridad de la red.

2.4. Generación de las tablas de enclavamiento

Una vez que se genera un señalamiento óptimo y simplificado, es necesario establecer las rutas ferroviarias para crear la tabla de enclavamientos. Una ruta ferroviaria es el camino mas corto entre dos señales consecutivas que apuntan en la misma dirección, usando las vías en el sentido definido. Es decir, si el único camino entre dos señales A y B es una vía que solo puede circularse de B hacia A, no existe ruta posible entre ambas señales. Una ruta puede contener máquinas de cambios, pasos a nivel, plataformas o cualquiera de los elementos ferroviarios definidos en la Sección 2.1.

Toda ruta ferroviaria se define con una señal de inicio y una señal de llegada, indicando el estado mas seguro correspondiente a cada elemento ferroviario que involucra. Por ejemplo, por el principio de infraestructura, si la ruta atraviesa un paso a nivel, debe indicarse que ese paso a nivel debe tener su barrera baja. Además, si la ruta atraviesa un cambio de vías, por el principio de no bloqueo, debe indicarse la posición del cambio para que la ruta sea segura. Incluso es fundamental establecer que secciones de vías atraviesa la ruta, por el principio de autoridad y granularidad.

El mecanismo por el cual el RNA detecta y asigna las rutas ferroviarias es el Algoritmo 15. Este algoritmo itera entre todas las señales asumiendo que son la señal de inicio de alguna ruta. Las señales de parada absolutas como las utilizadas para proteger los finales de vía absolutos (*bufferStops*) no pueden ser una señal de inicio y, por lo tanto, son ignoradas por el Algoritmo 15. Solamente las señales de partida, de circulación y de maniobra son consideradas como señales de inicio de potenciales rutas ferroviarias.

Algoritmo 15: Algoritmo de detección y registro de rutas ferroviarias.

```

1 Routes = []
2 route = 0
3 for start in [Signals] do
    /* Find manoeuvre and circulation signals */
    if start != "Stop" then
        dir = start.sig.Direction
        /* Find next signal w/ same direction */
        end = find_next_signal(start,[Signals])
        [paths] = find(start.node,end.node,graph)
        for node in [paths] do
            /* Find rail objects within path */
            sws = find(graph[node],switches)
            lc = find(graph[node],levelCrossings)
            ptf = find(graph[node],platforms)
            Routes[route++] = {start,end,dir,node,sws,lc,ptf}

```

Result: [Routes]

El RNA encuentra los caminos posibles a partir de la señal de inicio, recorriendo el grafo ferroviario en el mismo sentido que la señal de entrada. Cada tramo de vía plausible de ser recorrido es intentado, si se encuentra una señal de igual dirección y sentido que la inicial, se la asigna como señal de llegada y se computa la ruta, incrementando el contador de ruta. Si se llega al final de la vía sin haber encontrado una señal compatible, el camino no es considerado una ruta válida y es descartado. Una vez que se probaron todos los caminos posibles con la señal de inicio analizada, incluyendo todas las ramificaciones, entonces se procede con la siguiente señal, hasta analizarlas todas.

Por ejemplo, en la Figura 2.24 se destacan tres rutas sobre un señalamiento generado por el RNA, con la señal S22 como señal de inicio. Podemos identificar tres rutas ferroviarias: desde S22 hasta S32, desde S22 hasta X15 y desde S22 hasta T05. Una misma señal de inicio puede definir mas de una ruta ferroviaria.

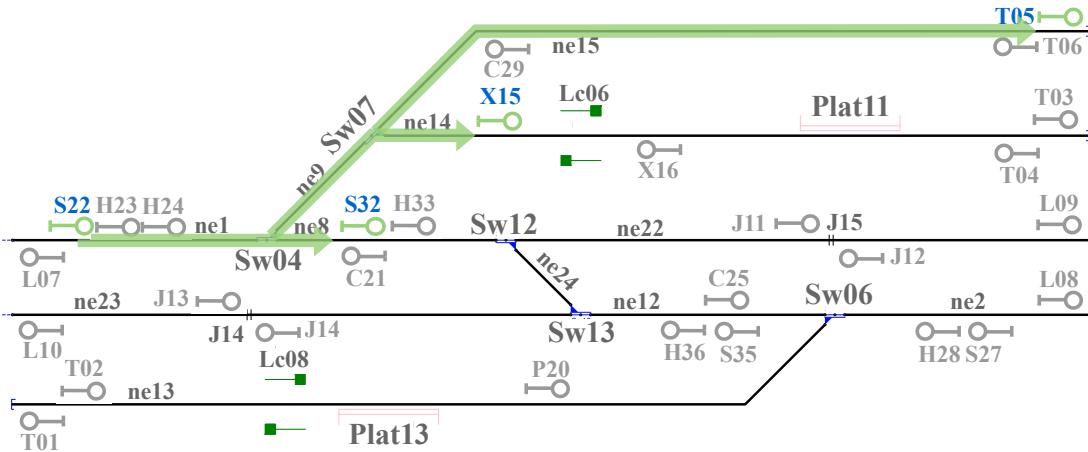


Figura 2.24: Signalling simplified in Example 1 with three routes indicated.

En paralelo a la detección de las rutas, que parte desde una señal de inicio y encuentra la señal

de llegada, se va llevando un registro de los elementos ferroviarios atravesados por estas rutas. Entre estos elementos podemos encontrar las máquinas de cambios (indicando si deben estar en posición normal o reversa), los pasos a nivel (que deben estar cerrados), plataformas y los tramos de vías utilizados. En el caso de la Figura 2.24, una ruta definida por las señales S22 y T05 recorrer los tramos de vías asociados a los *netElements* ne1, ne9 y ne15, usando el cambio de vías Sw04 en posición reversa y el cambio de vías Sw07 en posición normal, sin atravesar ningún paso a nivel.

Si dos rutas comparten las mismas señales de inicio o de llegada, estas son rutas conflictivas. De igual manera serán rutas conflictivas si comparten un tramo de vías, un cambio de vías o un paso a nivel. Esto significa que el sistema de enclavamientos no puede aprobar la solicitud de habilitación de ambas rutas simultáneamente. La aprobación de una ruta implica que la otra debe bloquearse hasta que la primera sea completada o cancelada.

Dos rutas pueden tener la misma señal de inicio y de llegada, pero haciendo uso de diferentes tramos de vías. Sin embargo, no pueden habilitarse al mismo tiempo porque, con toda seguridad, ambas rutas compartirán un cambio de vías, con posiciones habilitantes contrarias. Tal es el caso de las rutas S22-S32 y S22-X15 que ambas deben hacer uso del cambio de vías Sw04, pero mientras la primer ruta lo necesita en posición normal, la segunda lo necesita en posición reversa.

Las rutas conflictivas son detectadas por el RNA e indicadas en la tabla de enclavamientos generada automáticamente. Cada ruta es creada basada en la red de grafos ferroviaria utilizando el algoritmo de camino óptimo para grafos dirigidos. Otros artículos [65, 153, 154, 160] exploran otras estrategias para encontrar las rutas basándose en tablas de enclavamientos.

En [160] abordan la generación automática de una tabla de enclavamientos a partir de un señalamiento previamente diseñado y en sus conclusiones destacan que sería deseable a futuro hacer su sistema compatible con railML para poder realizar un análisis mas profundo y, por lo tanto, generar una tabla de enclavamientos mas precisa. En [153] generan la tabla de enclavamientos utilizando la topología pero, nuevamente, no es compatible con railML y presenta muchas restricciones para aplicar su método: el señalamiento tiene que ser dado previamente, solo se admiten señales principales, solo se admiten máquinas de cambios simples y no se admiten pasos a nivel. En [154] se valida la tabla de enclavamientos junto con el trazado de vías, pero deben ser dadas previamente por el usuario. Finalmente, en [65] se genera la tabla de enclavamientos en base a la topología, pero solo considera como únicos elementos ferroviarios a las vías y las máquinas de cambios.

El RNA, en cambio, puede generar la tabla de enclavamientos sin restringir ni el número ni el tipo de elementos ferroviarios usados. Además, valida su propia tabla de enclavamientos contra la tabla de enclavamientos original, si hubiese. También es destacable que al ser compatible con railML es posible utilizarlo en conjunto con otras herramientas compatibles con el estándar, aumentando su escalabilidad y usabilidad.

2.5. Validación del señalamiento y las tablas de enclavamiento

La validación a nivel general del señalamiento generado por el RNA se realiza comparándolo con el señalamiento original. Esta comparación se realiza mediante sus tablas de enclavamientos, que representan de forma objetiva y detallada el listado de rutas y como se relacionan con la infraestructura ferroviaria. Si no existiese señalamiento previo y, por lo tanto, no existe una tabla de enclavamientos original contra la cual comparar, entonces la validación es exitosa por defecto. Los detalles particulares respecto a la validez del señalamiento y la seguridad que aportan al sistema son discutidos en la Sección 2.6.

En el caso de que exista un señalamiento previo, el RNA utiliza el Algoritmo 16 para validar el señalamiento generado. Para lo cual, en primer lugar, se genera una red de digrafos en base a la tabla de enclavamientos original. Este digrafo tendrá como nodos iniciales y finales los *netElement*

iniciales y finales de cada ruta respectivamente. Las rutas, a su vez, serán las aristas que conecten los nodos. Análogamente se crea un digrafo que represente al nuevo señalamiento generado por el RNA.

Algoritmo 16: Algoritmo de validación de tablas de enclavamiento ferroviarias.

```

1 old_graph = create_Digraph()
2 new_graph = create_Digraph()
/* Create digraphs for both interlocking tables */
for start_net,end_net,old_route in old_table do
    old_graph ⇐ start_net,end_net,old_route
for start_net,end_net,new_route in new_table do
    new_graph ⇐ start_net,end_net,new_route
/* Detect coincidences between both digraphs */
routes_found = 0
for start_net,end_net,old_route in old_table do
    if start_net != end_net then
        routes_found += find_shortest_paths(start_net , end_net)
    else
        if start_net in new_graph then
            routes_found += 1
        else
            if end_net in new_graph then
                begin_nodes = List(neighbours of end_net in new_graph)
                if begin_nodes != [] then
                    routes_found += find_shortest_paths(begin_nodes[0] , end_net)

```

Result: routes_found

A continuación, el Algoritmo 16 recorre la lista de rutas originales. Si es posible encontrar la ruta original en el nuevo digrafo, con el mismo sentido de circulación y mismos netElements de inicio y destino, entonces se computa que ambas rutas son equivalentes. Es de esperar que, por el principio de granularidad que subdivide las rutas largas en rutas mas pequeñas y funcionales, la cantidad de rutas generadas por el RNA sea igual o mayor que la cantidad de rutas originales.

Este es el caso de una ruta original que se encuentra definida entre los netElement A y D, pero no es posible encontrar rutas en el digrafo generado que cubran el trayecto A-D. Entonces se procede a calcular todas las sucesiones de rutas que, comenzando por A, puedan concatenarse, sin solaparse, hasta llegar a D. Por ejemplo, las rutas que recorran A-B, B-C y C-D serán tres rutas que, en conjunto, serán equivalentes a la ruta original A-D. Por el principio de autoridad, podemos afirmar que la combinación de rutas mas pequeñas serán equivalentes a rutas mas largas del señalamiento original y, a su vez, la combinación de todas las rutas permitirán recorrer toda la locación. Cada ruta particionada encontrada se computa como una nueva ruta encontrada. Por lo que una ruta compuesta de N rutas simples que, en conjunto, equivalen a una de las rutas originales, será computada como N rutas.

Adicionalmente, es probable que el señalamiento generado por el RNA proteja elementos ferroviarios no contemplados en el señalamiento original, añadiendo mas rutas a la tabla de enclavamientos. Estas rutas no tendrán un equivalente en el señalamiento original, pero son computadas igualmente ya que amplían la logística y seguridad de la red ferroviaria.

El grado de cobertura del señalamiento generado por el RNA será una proporción entre la cantidad de rutas generadas y las originales. Si alguna de las rutas originales no tiene un equivalente directo o compuesto con las rutas generadas por el RNA, la cobertura será menor al 100 %. Si

la cantidad de rutas es la misma y no existe ninguna ruta original sin equivalente en el nuevo señalamiento entonces la cobertura es del 100 %. Si, adicionalmente a la equivalencia total de rutas originales y generadas, el señalamiento generado incorpora nuevas rutas que incrementan la seguridad y la logística de la red, la cobertura es mayor al 100 %. La validación del señalamiento es exitosa si la cobertura iguala o supera al 100 %.

2.6. Comprobación de principios de señalamiento ferroviario

En esta sección se abordará el proceso de validación de cada uno de los principios ferroviarios establecidos en la Sección 1.2, como parte del proceso expuesto en la Sección 1.7.3. Para ello, serán abordados de manera genérica cada uno de los principios de señalamiento junto con el algoritmo que el RNA utiliza para validarlos, previo a exportar el señalamiento generado.

2.6.1. Comprobación del principio de autoridad

El principio de autoridad radica en que las rutas otorgan a las formaciones un permiso de uso limitado para circular por las vías. No obstante, la combinación de todas las autoridades disponibles de ser otorgadas deben cubrir la totalidad de la traza ferroviaria. Es decir, no debe existir ninguna sección de vía que se encuentre fuera del alcance de las rutas y, por lo tanto, aislada de la red. Puede darse el caso de que una sección de vía tenga una ruta de entrada o de salida, pero no ambas. También puede darse el caso de que la sección de vía sea transitada, pero no sea ni inicio ni final de ninguna ruta.

El RNA utiliza el Algoritmo 17 para validar el principio de autoridad comparando los netElements alcanzados por las rutas disponibles, con la lista de netElements potenciales de ser alcanzados. Esta última salvedad deja fuera las secciones de vías que preceden a una señal de circulación posterior a un final de vía relativo (lineBuffer). Esto se realiza ya que estas secciones de vía son transitadas por rutas fuera de la locación bajo análisis, rutas que terminan en la señal de circulación mencionada.

Algoritmo 17: Algoritmo de validación del principio de autoridad.

```
1 Validated = False
2 {Routes}, {netElements} without netElements with lineBuffer
/* Validate that every route covers all the railway tracks. */
for route in {Routes} do
    if route[begin] in {netElements} then
        Remove route[begin] from {netElements}
    if route[end] in {netElements} then
        Remove route[end] from {netElements}
    for track in route[paths] do
        if track in {netElements} then
            Remove track from {netElements}
if {netElements} is Empty then
    Validated = True
```

Result: Validated

Se asume inicialmente que la validación es fallida por defecto. Si al finalizar el Algoritmo 17 no existe ningún netElement remanente en la lista, se considera que la validación es exitosa.

2.6.2. Comprobación del principio de claridad

El principio de claridad radica en que el señalamiento no posee señales ambiguas. Es decir, no existen dos rutas distintas que otorguen autoridad sobre las mismas secciones de vía, en el mismo sentido, utilizando la misma infraestructura. En otras palabras, las rutas en una misma dirección y sentido no se solapan, cada una comienza donde otra ha terminado.

El RNA utiliza el Algoritmo 18 para validar el principio de claridad, generando una red de grafos dirigidos. La misma se constituye utilizando todas las rutas definidas por el RNA como aristas, y a los netElements que conectan como nodos de la red. Si se detecta que existen dos rutas R' y R'' que conectan dos nodos A y B en el mismo sentido, utilizando la misma infraestructura, entonces se dice que las rutas son ambiguas y el principio de claridad no se cumple.

Algoritmo 18: Algoritmo de validación del principio de claridad.

```
1 Validated = False
2 {Routes}
/* Validate that every netElement is reached by one route only. */
for route in {Routes} do
    begin = route[begin]
    end = route[end]
    index = route[index]
    direction = route[direction]
    digraph = create_digraph(begin,end,index,direction)
if digraph has no redundant routes then
    Validated = True
```

Result: Validated

Aunque el orden de validación de los principios de señalamiento es indistinto, la confirmación de que las señales son suficientes para alcanzar toda la red (Principio de autoridad) y de que no existen señales ambiguas (Principio de claridad) facilita las siguientes validaciones. Esto se debe a que, con estas dos comprobaciones, ya sabemos que contamos con la mínima cantidad de señales para recorrer la red de forma única, garantizando la correcta logística de la red. Los siguientes principios son necesarios para validar la seguridad del señalamiento generado por el RNA.

2.6.3. Comprobación del principio de anticipación

El principio de anticipación radica en que existe una señal previo a cada peligro, situada en la zona de señalamiento. Una zona señalamiento puede estar próxima a una curva, al final de la traza ferroviaria o en las inmediaciones de un paso a nivel, una estación, un cambio de vías o cualquier infraestructura ferroviaria a ser protegida. En otras palabras, el señalamiento debe estar distribuido de tal manera que entre dos señales que constituyen una ruta exista un único peligro o situación que quiera la atención del conductor.

El RNA utiliza el Algoritmo 19 para validar el principio de anticipación, detectando las regiones de señalamiento como zonas peligro peligrosas, producto del trazado ferroviario (curvas, finales de vía) o de la infraestructura ferroviaria (plataformas, pasos a nivel, etc.).

Algoritmo 19: Algoritmo de validación del principio de anticipación.

```
1 Validated = True, {Dangers} = None
2 {Routes}, {Track}
/* Validate that each danger is protected by the signalling. */
for curve in {Tracks} do
    {Dangers} ← ADD curve
for element in {Infraestructure} do
    {Dangers} ← ADD element
for danger in {Dangers} do
    for track going into danger do
        if track has signal AND signal points to danger then
            Continue
        else
            Validated = False
            Stop iterations
```

Result: Validated

A continuación, el Algoritmo 19 comprueba que existe una señal para cada dirección del peligro, apuntando en el sentido del mismo. Garantizando de esta forma, que previo a cada peligro inicie o finalice una ruta, en caso de que la ruta sea segura de ser transitada o no, respectivamente.

Una sola región de señalamiento que tenga una de sus entradas sin proteger por una señal es suficiente para que el Algoritmo 19 devuelva un resultado negativo. Si todas las entradas de cada región de señalamiento están protegidas por una señal, entonces el principio de anticipación se encuentra cumplido. En el caso de que los elementos ferroviarios se encuentren muy próximos, por herencia horizontal, se consideran un único elemento y sus regiones de señalamiento se simplifican como se explicó en la Sección 2.3.2.

2.6.4. Comprobación del principio de granularidad

El principio de granularidad radica en que las rutas deben ser lo suficientemente cortas como para permitir una logística flexible, pero no tan cortas como para no tener ninguna funcionalidad real. Consideramos, por lo tanto, que el señalamiento debe estar distribuido de tal forma que las rutas tengan una funcionalidad básica. Entre éstas funciones tenemos el uso de un elemento ferroviario específico (o conjunto de elementos ferroviarios, si están muy próximos) o la subdivisión de rutas cuyos tramos originales eran demasiado extensos.

El RNA utiliza el Algoritmo 20 para validar el principio de granularidad, analizando que elementos ferroviarios se encuentran contenidos en cada ruta y la distancia entre las señales que conforman la misma. Se recorre el listado de rutas generadas por el RNA, que ya establece los elementos contenidos en las rutas, las señales que las definen y la posición de las mismas. En cada ruta se analiza si existen elementos ferroviarios que justifiquen la existencia de la ruta y si el largo de la misma se encuentra entre un rango mínimo y máximo estipulado. Si alguna de estas condiciones se cumple, entonces se procede a analizar la siguiente ruta. En caso contrario, el Algoritmo 20 finaliza de forma negativa. Si todas las rutas analizadas superan el proceso, entonces el principio de granularidad ha sido validado exitosamente.

Algoritmo 20: Algoritmo de validación del principio de granularidad.

```
1 Validated = True
2 {Routes}
/* Validate that each route has a purpose and a min/max length. */
for route in {Routes} do
    if MIN > route[length] > MAX OR route[elements] == None then
        Validated = False
        Stop iterations
```

Result: Validated

Si la ruta es demasiado pequeña o demasiado larga, la validación finaliza de forma negativa. Si la ruta tiene un tamaño adecuado pero no contiene ningún elemento relevante de ser protegido, también se rechaza la validación. En caso contrario, si todas las rutas cumplen el criterio entonces se da por validado el principio de granularidad.

2.6.5. Comprobación del principio de terminalidad

El principio de terminalidad radica en que el señalamiento debe indicar, sin excepciones, el final de cada rama del trazado ferroviario, sin importar si es un final relativo u absoluto. Como se explicó en la Sección 2.1.5, tanto los finales de vía relativos como los absolutos necesitan una señal de parada que permita habilitar la salida de la formación de la locación bajo estudio. Además, los finales de vía absolutos requieren de una señal de partida para reiniciar la marcha de la formación en la dirección contraria, retomando el recorrido dentro de la traza ferroviaria.

El RNA utiliza el Algoritmo 21 para validar el principio de terminalidad, recorriendo cada una de las rutas generadas y analizando aquellas que culminan o empiezan en un final de vía. Una vez detectadas las rutas que posean lineBorders o bufferStops, se procede a analizar qué clase de señales poseen. Si son compatibles con las condiciones indicadas en la Sección 2.1.5, entonces se continúa analizando con la siguiente ruta. Caso contrario, la validación termina de forma negativa. Si todas las rutas analizadas superan el proceso, entonces el principio de terminalidad ha sido validado exitosamente.

Algoritmo 21: Algoritmo de validación del principio de terminalidad.

```
1 Validated = True
2 {Routes}
/* Validate that each lineBorder and BufferStop have protective signals */
for route in {Routes} do
    if lineBorder in route[element] and route goes to lineBorder then
        if signal is not route[end] then
            Validated = False
    if bufferStop in route[element] then
        if route goes to bufferStop and signal is not route[end] then
            Validated = False
        if route start from bufferStop and signal is not route[begin] then
            Validated = False
```

Result: Validated

Este principio es el más sencillo de validar positivamente ya que, por como fue diseñado el RNA, tanto los *lineBorder* y los *bufferStop* siempre tendrán señalamiento y dichas señales tienen la máxima prioridad, por lo que no pueden simplificarse con otras señales. No obstante, si el usuario elige de forma explícita no generar señales para estos elementos ferroviarios, entonces este principio

de señalamiento podría no cumplirse.

2.6.6. Comprobación del principio de infraestructura

El principio de infraestructura radica en que el señalamiento debe proteger, sin excepciones, toda infraestructura ferroviaria crítica, tales como las plataformas y los pasos a nivel. Con excepción de los cambios de vías, que son cubiertos por el principio de no bloqueo. La infraestructura deberá estar protegida por el señalamiento tal como se explicó en la Sección 2.1.7 y la Sección 2.1.8, permitiendo a las formaciones detenerse en las plataformas y antes de los pasos a nivel, respectivamente.

El RNA utiliza el Algoritmo 22 para validar el principio de infraestructura, recorriendo cada una de las rutas generadas y analizando aquellas que atraviesan paso a nivel o que inician o finalizan en una plataforma.

Algoritmo 22: Algoritmo de validación del principio de infraestructura.

```
1 Validated = True
2 {Routes}
  /* Validate that each platform and crossing have protective signals */
  for route in {Routes} do
    if platform in route[element] then
      if route goes across platform and signal is not route[end] then
        Validated = False
      if route start from platform and signal is not route[begin] then
        Validated = False
    if levelCrossing in route[element] then
      if route goes to levelCrossing and signal is not route[end] then
        Validated = False
      if route start before levelCrossing and signal is not route[begin] then
        Validated = False
  Result: Validated
```

Una vez detectadas las rutas, se procede a analizar que clase de señales poseen. Si son compatibles con las condiciones indicadas en la Sección 2.1.7 y la Sección 2.1.8, entonces se continúa analizando con la siguiente ruta. Caso contrario, la validación termina de forma negativa. Si todas las rutas analizadas superan el proceso, entonces el principio de infraestructura ha sido validado exitosamente.

En el caso de que las plataformas y los pasos a nivel se encuentren muy próximos, por la simplificación de señalamiento por herencia horizontal explicada en la Sección 2.3.2, igualmente el Algoritmo 22 buscará las señales mas próximas al nuevo elemento ferroviario compuesto. De esta manera, al analizar todas las rutas exitosamente, es posible validar el señalamiento que protege a los elementos ferroviarios críticos, cumpliendo el principio de infraestructura.

2.6.7. Comprobación del principio de no bloqueo

El principio de no bloqueo radica en que el señalamiento debe proteger los cambios de vías en sus tres direcciones: inicio, normal y desvío, como se explica en la Sección 2.1.9. A su vez, debe garantizarse que los cambios compuestos no tengan señales intermedias, para evitar que las formaciones se detengan en zonas críticas, bloqueando los cambios de vías para otras formaciones que las requieran, como se explica en la Sección 2.3.1.

El RNA utiliza el Algoritmo 23 para validar el principio de no bloqueo, recorriendo la lista de máquinas de cambios. El primer paso es agrupar en tres listas distintas todos los netElements de cada cambio de vía según su dirección: inicio, normal y desvío. Luego, son removidas de las listas de inicio y normal todos los netElements que también pertenezcan a la lista de desvío. De esta manera, el algoritmo contempla a los cambios compuestos productos de la simplificación por herencia vertical (ver Sección 2.3.1).

Algoritmo 23: Algoritmo de validación del principio de no bloqueo.

```
1 Validated = False
2 {Switches}
3 switch_start = [], switch_normal = [], switch_branch = [], critical = []
/* Validate that each switch have protective signals */
/* List netElements for each side of each switch */
for sw in {Switches} do
    switch_start ← ADD sw[netElement] for 'Start'
    switch_normal ← ADD sw[netElement] for 'Normal'
    switch_branch ← ADD sw[netElement] for 'Branch'

/* Remove netElements that also belongs to a branch */
for sw in {Switches} do
    switch_start ← REMOVE netElement if in switch_branch
    switch_normal ← REMOVE netElement if in switch_branch
    critical ← ADD netElement in switch_branch AND (switch_start OR switch_normal)

/* Remove the netElements that have signals */
for netElement that has a signal do
    if netElement in unprotected_switch_start then
        switch_start ← REMOVE netElement
    if netElement in unprotected_switch_normal then
        switch_normal ← REMOVE netElement

/* Final condition */
if switch_start == [] AND switch_normal == [] AND critical has no signals then
    Validated = True
```

Result: Validated

A continuación, se remueven de las listas de inicio y normal todos los netElements que tienen una señal apuntando hacia el cambio de vías. Finalmente, si ambas listas se encuentran vacías y los netElements de la lista de cambios que también pertenezcan a las listas de inicio y normal originales no tienen señales, entonces el principio de no bloqueo ha sido validado exitosamente.

Una vez que todos los principios de señalamiento ferroviario han sido validados podemos afirmar que el señalamiento generado por el RNA es seguro y cumple con todos los requisitos planteados en la Sección 1.2. Dicho señalamiento deberá ser implementado por el Generador Automático de Códigos en VHDL (ACG), explicado en profundidad en la Sección 3.

Capítulo 3

Automatic Code Generator (ACG)

Una vez que el RNA finaliza el procesamiento de los elementos estáticos y dinámicos de la locación ferroviaria, se obtiene una representación de la misma tanto en formato railML como en redes de grafos. El Automatic Code Generator (ACG) utiliza la red de grafos para implementar el sistema de enclavamiento en formato VHDL, compatible con la tecnología FPGA (del inglés, Field Programmable Gate Arrays). En esta sección se abordarán las funcionalidades del sistema de enclavamientos implementadas por el ACG (Sección 3.1) y la arquitectura general del sistema generado (Sección 3.2).

Finalmente, se profundizará en la arquitectura y modelado dinámico de los módulos de comunicación, detección de tramas, decodificación de tramas, codificación de tramas, impresión de resultados, selección de modos de funcionamiento y red ferroviaria. Dentro del módulo de red ferroviaria se hará especial énfasis en la arquitectura y las redes de Petri que modelan el comportamiento dinámico de los cruces de vías, cambios de vía simples, cambios de vía dobles, cambios de vía en tijeras, trazado ferroviario, señales y las rutas de la red.

3.1. Sistemas de enclavamiento

Tal cómo fue definido en la Sección 1.1, un sistema de enclavamientos debe gestionar las rutas ferroviarias, utilizando el señalamiento para otorgarle al conductor ferroviario autoridad o no sobre ciertas secciones de la red ferroviaria. Las decisiones se toman en base al estado actual de los elementos ferroviarios que componen la red y considerando qué estado garantiza una mayor seguridad, al impedir descarrilamientos y colisiones.

Existen diversas funcionalidades que complementan al sistema de enclavamientos. Algunas centradas en incrementar la seguridad general del sistema y otras en flexibilizar la logística de la asignación de rutas. En esta sección se describirán seis de las funcionalidades principales del sistema de enclavamientos implementadas por el ACG.

3.1.1. Bloqueo de máquina de cambios por ocupación

Evitar el descarrilamiento de las formaciones es una de las funciones del sistema de enclavamientos. Esto puede ocurrir principalmente en dos situaciones: formaciones circulando a alta velocidad en las curvas o commutaciones en la máquina de cambios mientras una formación circula sobre el cambio de vías. Para evitar este último escenario, el sistema de enclavamientos implementa un bloqueo de la máquina de cambios por ocupación, tal como se ilustra en la Figura 3.1.

La funcionalidad implementada radica en inhibir la commutación de la máquina de cambios si alguna de las secciones de vías próximas al cambio de vías se encuentra ocupada. De esta manera, se

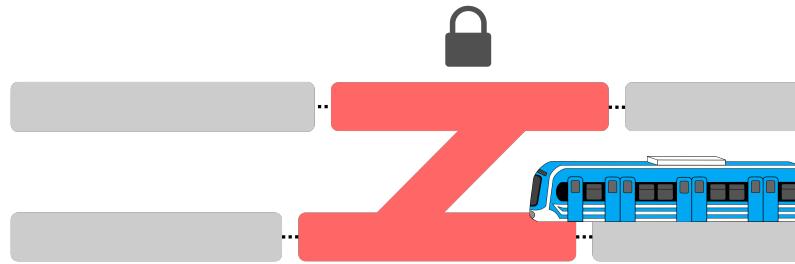


Figura 3.1: Bloqueo de máquina de cambios por ocupación de secciones adyacentes.

garantiza que la posición del cambio de vías se mantendrá al detectar una formación aproximándose y no se permitirá su conmutación hasta que la formación se encuentre completamente alejada una distancia de seguridad.

3.1.2. Requerimiento de rutas y bloqueo de cambios en ruta

Para evitar colisiones entre formaciones que circulan en sentido contrario, es necesario asegurarse que las rutas habilitadas no comparten secciones de vías o elementos ferroviarios entre sí. Para lograr esto, el sistema de enclavamientos bloquea la activación de rutas conflictivas, tal como se ilustra en la Figura 3.2.

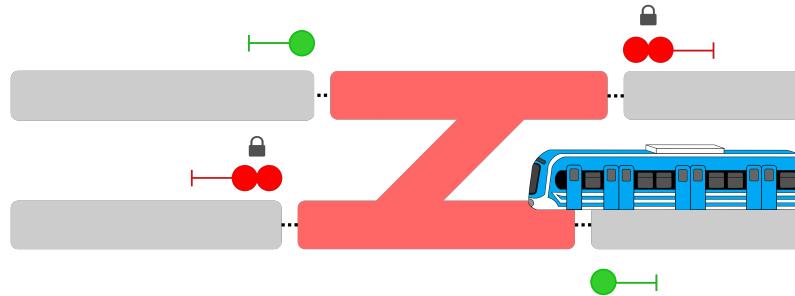


Figura 3.2: Bloqueo de rutas conflictivas.

En el ejemplo de la Figura 3.2 se puede ver una formación que circula de derecha a izquierda por la vía inferior, al tener una señal verde que la habilita. El bloqueo de rutas conflictivas se manifiesta al forzar el aspecto rojo de las señales que habilitan dichas rutas, y al inhibir cualquier cambio de aspecto posible. Las rutas conflictivas pueden compartir todo el trayecto con la ruta principal, como la señal roja de la vía inferior; pero también pueden ser señales de rutas convergentes como la señal roja de la vía superior. De esta manera, se disminuyen las chances de colisiones frontales o laterales, respectivamente.

3.1.3. Protección por aproximación en cancelación de ruta

La distancia de frenado es un aspecto esencial a considerar cuando una ruta en curso es cancelada. La ruta en cuestión debe seguir protegida durante un tiempo de seguridad.

La Figura 3.3 introduce el caso de una formación que tenía una ruta aprobada (aspecto verde) que comenzaba en la sección violeta y abarcaba toda la sección naranja. Por seguridad, ambos cambios de vías fueron bloqueados y sus respectivas señales contrarias fueron forzadas a aspecto rojo y bloqueadas.

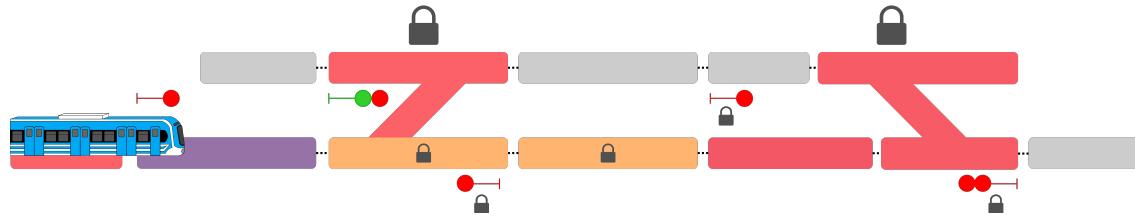


Figura 3.3: Formación aproximándose al inicio de la ruta.

Mientras la formación se encuentra en movimiento, el operador solicitó la cancelación de la ruta, cambiando el aspecto de la señal a rojo, tal como se visualiza en la Figura 3.4. La formación quizás no tenga el tiempo ni la distancia suficiente para detenerse antes de la señal, por lo que se presentan dos escenarios.

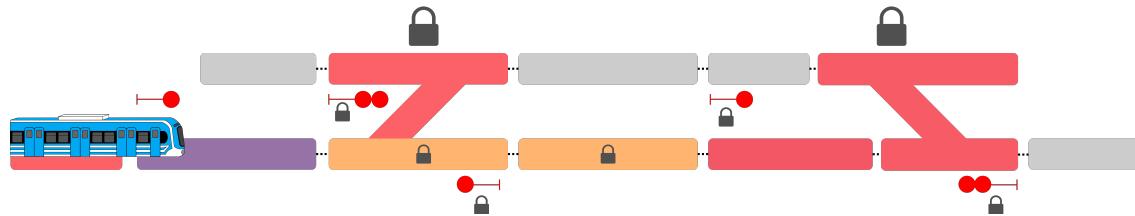


Figura 3.4: La ruta es cancelada mientras la formación se aproxima.

El primer escenario es el mas favorable: la formación se detiene previo a la señal de peligro y se inicia un contador. Al cumplirse el tiempo de seguridad, las secciones asociadas a la ruta cancelada son liberadas. Lo mismo sucede con los cambios de vías y las señales conflictivas. Este tiempo otorgado permite comprobar que la formación efectivamente se detuvo antes de proceder con la liberación de los elementos ferroviarios para que puedan ser utilizados por otra ruta.

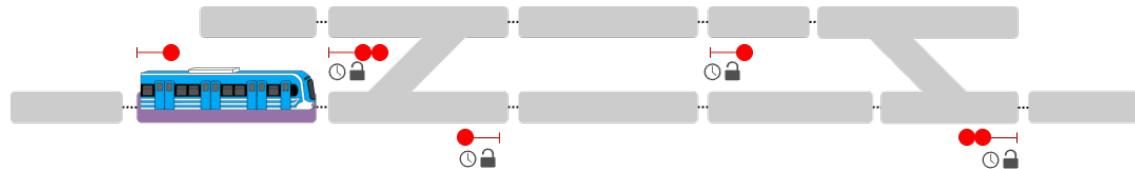


Figura 3.5: La formación se detiene exitosamente previo a la señal de peligro.

En el segundo escenario, la formación no logra detenerse previo a la señal de peligro, tal como se ilustra en la Figura 3.6. Entonces, el sistema de enclavamiento no solamente no libera las secciones pertenecientes a la ruta cancelada, sino que también bloquea las próximas secciones, al no poder estimar cual será la distancia final de frenado de la formación.

Las secciones y elementos ferroviarios próximos se mantienen protegidos y enclavados hasta que la ruta se concluya, aún habiendo sido cancelada. Al finalizar la ruta, el sistema de enclavamiento liberará las secciones y elementos ferroviarios próximos al comprobarse que la formación se detuvo previo a la señal de finalización de la ruta.

3.1.4. Protección por solape

Si una formación no detiene su marcha antes de una señal de peligro, el sistema de enclavamiento debe bloquear las secciones pertenecientes a esa ruta y la próxima, junto con la infraestructura

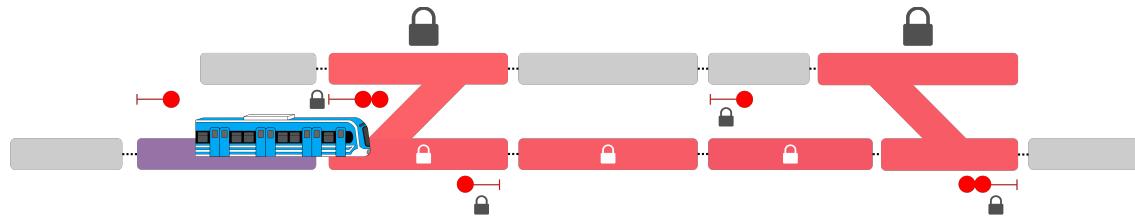


Figura 3.6: La formación no se detiene previo a la señal de peligro.

asociado. La Figura 3.7 ilustra esta situación, donde una formación ingresa a la sección violeta pasando una señal a peligro, sin tener la autorización requerida. A diferencia de la protección por aproximación, donde una formación no logra detenerse antes de ingresar a una ruta cancelada con poca anticipación, la protección por solape se ocupa de proteger la infraestructura en el caso de que la formación ingrese a una ruta que jamás fue habilitada.

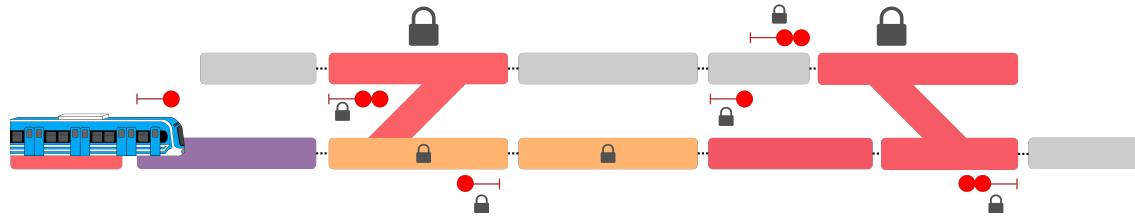


Figura 3.7: Formación ignora señal a peligro y se activa la protección por solape.

Automáticamente, las secciones de la próxima ruta (coloreadas en naranja) son bloqueadas, a la vez que los cambios de vías cercanos y todas las señales tanto consecutivas como contrarias o convergentes. El bloqueo se removerá una vez que la formación se detenga en la próxima señal a peligro, luego de un tiempo de seguridad.

3.1.5. Doble recubrimiento

Para evitar que una formación colisione con otra formación que se encuentre detenida más adelante en la misma vía o circulando a menor velocidad, el sistema de enclavamiento deberá controlar las señales entre ambas para regular la velocidad y distancia entre ellas. Tal como se explicó en la Sección 2.1.10, las señales pueden presentar diferentes aspectos. Cada aspecto determinará un rango de velocidad permitido, siendo rojo el más restrictivo. La Figura 3.8 ilustra el comportamiento del señalamiento cuando dos formaciones circulan en el mismo sentido, separadas por una distancia de seguridad.

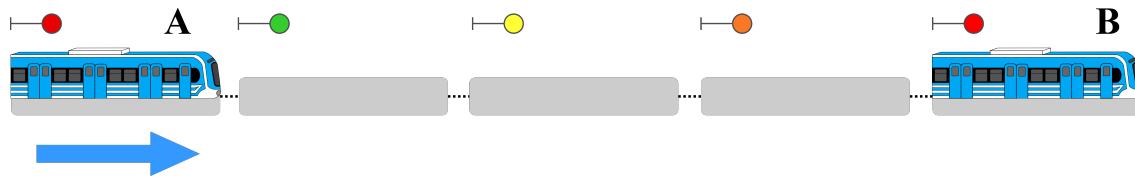


Figura 3.8: Protección por doble recubrimiento.

La formación que circula por detrás (formación A en la Figura 3.8) se encuentra frente a una señal de aspecto verde, por lo que puede continuar su marcha sin restricciones, siempre y cuando

su velocidad sea menor a la velocidad máxima permitida en la red ferroviaria. Si la formación A reduce la distancia a la formación B, pasará a estar regida por una señal de aspecto amarillo. Si esto sucediera, la formación A deberá disminuir su velocidad para volver a situarse dentro de una sección verde. Lo mismo ocurriría si la formación A alcanzara una señal de aspecto doble amarillo, indicada mediante la señal naranja en la Figura 3.8. En este caso dado que la distancia entre formaciones es aún menor, deberá reducirse aún más la velocidad.

Si la formación A continúa con una mayor velocidad que la formación B, la distancia entre ambas se reducirá y el señalamiento que la formación A tiene en su camino le impondrá velocidades más y más reducidas, hasta que la distancia entre ambas formaciones se incremente a un valor seguro.

Debido al bloqueo por ocupación, todas las secciones ocupadas por una formación presentan una señal a peligro (roja). Inmediatamente detrás de cada formación se genera una secuencia de señales denominada doble recubrimiento. Si la formación avanza y cambia de sección, las señales de protección cambiarán su aspecto acorde al movimiento de la formación, de forma tal que siempre la sección donde está la formación tenga su señal de protección en rojo, la sección anterior en amarillo, la sección anterior en doble amarillo y la sección anterior en verde. Si no hay ninguna formación en la sección anterior a la que tiene su señal en verde, entonces esa sección también tendrá su señal en verde, lo mismo que todas las secciones anteriores, hasta que haya una formación que ocupe una sección, en cuyo caso esa sección estará en rojo y la secuencia de doble recubrimiento se repetirá también detrás de esa formación.

La cantidad de señales y la secuencia de aspectos variará según el operador de la red, las normas locales o nacionales. Algunos países como el Reino Unido [246] utilizan la secuencia rojo-doble amarillo-amarillo-verde (Figura 3.9) y esta es la secuencia de aspectos que implementa el ACG en este trabajo, aunque cabe aclarar que el ACG puede modificarse para implementar otras secuencias.

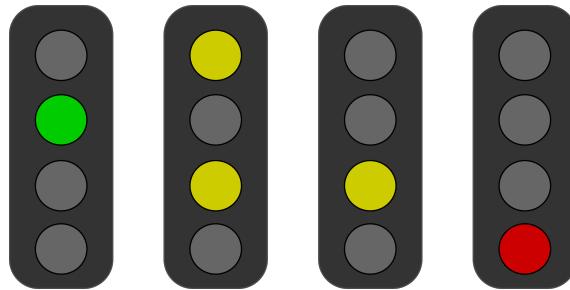


Figura 3.9: Protección por doble recubrimiento.

En las etapas iniciales del proyecto la única herramienta de visualización era Design4Rail [146]. Esta herramienta solamente puede representar señales de un aspecto y, al no tener todavía implementado el AGG, no era posible representar señales de doble aspecto amarillo. Es por esa razón que el RNA reemplazó la señal doble amarilla por una señal naranja. Este reemplazo también es realizado por el ACG al implementar las señales en VHDL. El proyecto se encontraba en estado muy avanzado cuando se diseñó el AGG, por lo que se mantuvo que todas las señales son de un único aspecto. En este trabajo, por lo tanto, siempre se representará mediante una señal naranja a una señal doble amarilla.

3.1.6. Liberación secuencial

Las rutas conflictivas no pueden ser habilitadas a la vez, pero existen algunas rutas que son solo parcialmente conflictivas, porque comparten una parte de la infraestructura y no toda. La implementación de la liberación secuencial aumenta la flexibilidad en la asignación y habilitación

de rutas, mejorando la logística permitida por el sistema de enclavamientos. En la Figura 3.10 se ilustra una formación que iniciará una ruta ya habilitada, para lo cual ya han sido bloqueadas las secciones (coloreadas en naranja) y la infraestructura (coloreadas en rojo).

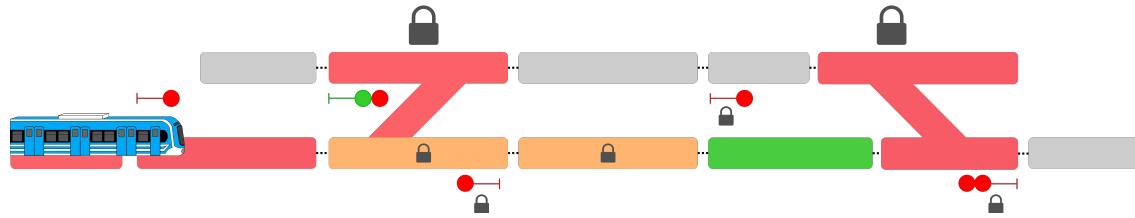


Figura 3.10: Formación iniciando una ruta ferroviaria.

Al ocupar las secciones de vías, debido al bloqueo por ocupación, la señal de inicio de la ruta pasa a peligro y se bloquea la sección consecutiva a la ruta (coloreada en naranja), debido a la protección por solape. Esto se ilustra en la Figura 3.11.

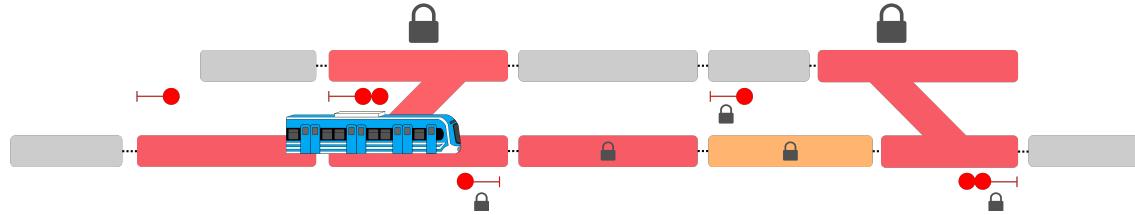


Figura 3.11: Formación activando el bloqueo por ocupación y el bloqueo por solape.

Una vez que la formación desocupa las secciones de vías asociadas al cambio de vías anterior, el sistema de enclavamientos libera inmediatamente toda la infraestructura asociada, como se ilustra en la Figura 3.12. A la vez, el sistema de enclavamientos debe esperar a que se cumpla el plazo de seguridad antes de liberar la infraestructura posterior al fin de la ruta. Solamente son liberadas las secciones y señales que ya no son conflictivas.

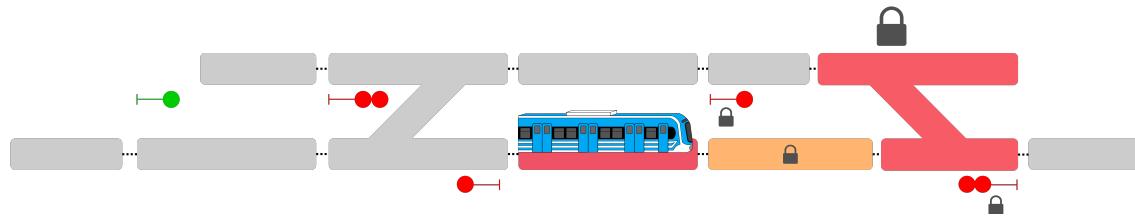


Figura 3.12: Liberación secuencial de la infraestructura por detrás de la formación.

Transcurrido el tiempo de seguridad, el sistema de enclavamientos libera las secciones, cambios de vías, señales y toda infraestructura posterior al fin de la ruta, tal como se ilustra en la Figura 3.13.

Para cada sistema de enclavamientos generado, dependiendo de la infraestructura disponible, el ACG implementa las funciones de seguridad presentadas en la Sección 3.1.1, Sección 3.1.2, Sección 3.1.3, Sección 3.1.4, Sección 3.1.5 y Sección 3.1.6.

En las siguientes secciones se profundizará en la implementación de cada uno de los módulos del sistema y su comportamiento dinámico.

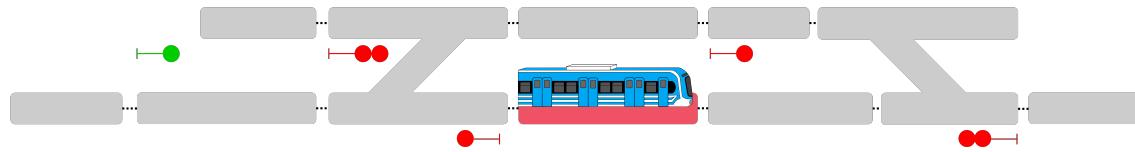


Figura 3.13: Liberación secuencial de la infraestructura por delante de la formación.

3.2. Arquitectura del sistema

Para la implementación del sistema se consideró el uso de máquinas de estado finitas (FSM, del inglés Finite State Machine) o máquinas de estado finitas con camino de datos (FSMD, del inglés Finite State Machine with Data path), que son máquinas de estado finitas y circuitos secuenciales y combinacionales que constituyen el camino de datos. Se optó por utilizar FSMD en lugar de una FSM porque una FSMD aporta un mayor control del diseño a bajo nivel, una mayor portabilidad y un uso más eficiente de los recursos de la plataforma electrónica. La contra de usar FSMD es que su complejidad es mayor y, por lo tanto, el tamaño del sistema se incrementa.

Una FSMD, como la ilustrada en la Figura 3.14, posee dos partes diferenciadas: el camino de control y el camino de datos. El camino de control se compone de una FSM que, según las entradas de control y el estado interno que posee, genera señales internas que controlan los circuitos secuenciales del camino de datos. Estos, a su vez, contienen los bloques que procesan las entradas y actúan sobre las salidas.

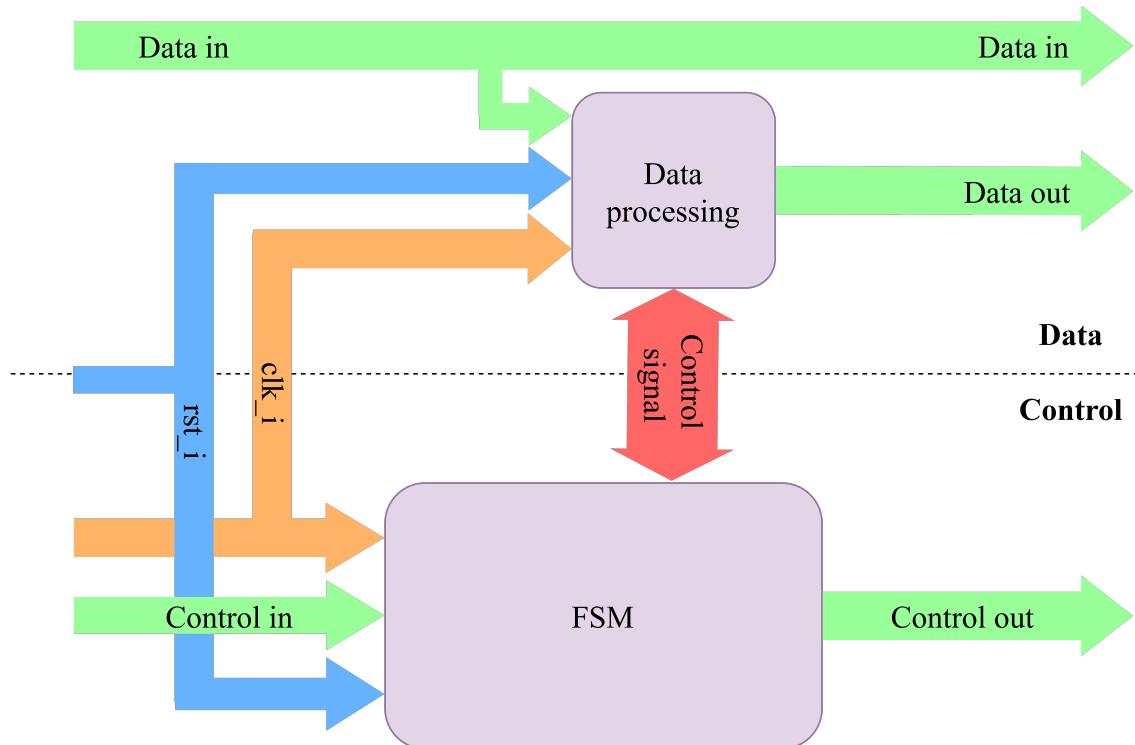


Figura 3.14: Diagrama en bloques de una FSMD genérica.

El ACG generará automáticamente cada FSMD en función de los elementos detectados en la red de grafos. Es decir, el modelado de cada elemento será una plantilla que contemplará todos los casos

posibles, con todas las entradas y salidas posibles, pero solo se implementarán las funcionalidades que cada elemento particular requiera. De esta manera, será posible optimizar los recursos a la vez que para hacer la validación del sistema alcanzará con validar cada elemento una única vez, como un objeto genérico.

Los elementos ferroviarios a ser modelados por el ACG son los que denominaremos elementos dinámicos. Es decir, todo elemento ferroviario que posea algún estado susceptible de modificarse en función de algún evento o del tiempo. Los elementos dinámicos a implementar, con sus respectivos estados, son los siguientes:

- Circuitos de vía: ocupados, desocupados.
- Rutas: no solicitadas, solicitadas, reservadas, enclavandas, activadas, canceladas, expiradas.
- Señales: rojo, doble amarillo, amarillo, verde
- Pasos a nivel: brazo de la barrera bajo, brazo de la barrera alto.
- Cambios de vías simples: posición normal, posición reversa.
- Cambios de vías dobles: posición doble normal, posición doble reversa, posición normal reversa, posición reversa normal.
- Cambios de vías en tijeras: posición normal, posición reversa.

Internamente, el sistema contemplará que algunos elementos pueden admitir estados de transición. Estos estados son producto del tiempo que requiere un actuador para completar las comandos que la FPGA envía. No obstante, los estados de transición solo serán tolerados un tiempo determinado, pasado el cuál se asumirá que la orden no fue completada y se abortará la ejecución de la ruta solicitada.

La arquitectura general del sistema generado por el ACG se ilustra en la Figura 3.15. El módulo *Detector* recibe las tramas en formato serie, comprueba su integridad y en caso de que los datos contengan solamente caracteres válidos los entrega al módulo *Decoder*. El módulo *Decoder* toma esos datos y los paralleliza para entregarlos al módulo *Network* en la entrada que corresponda a cada dato. El módulo *Network* es la implementación de la red de grafos generada por el RNA.

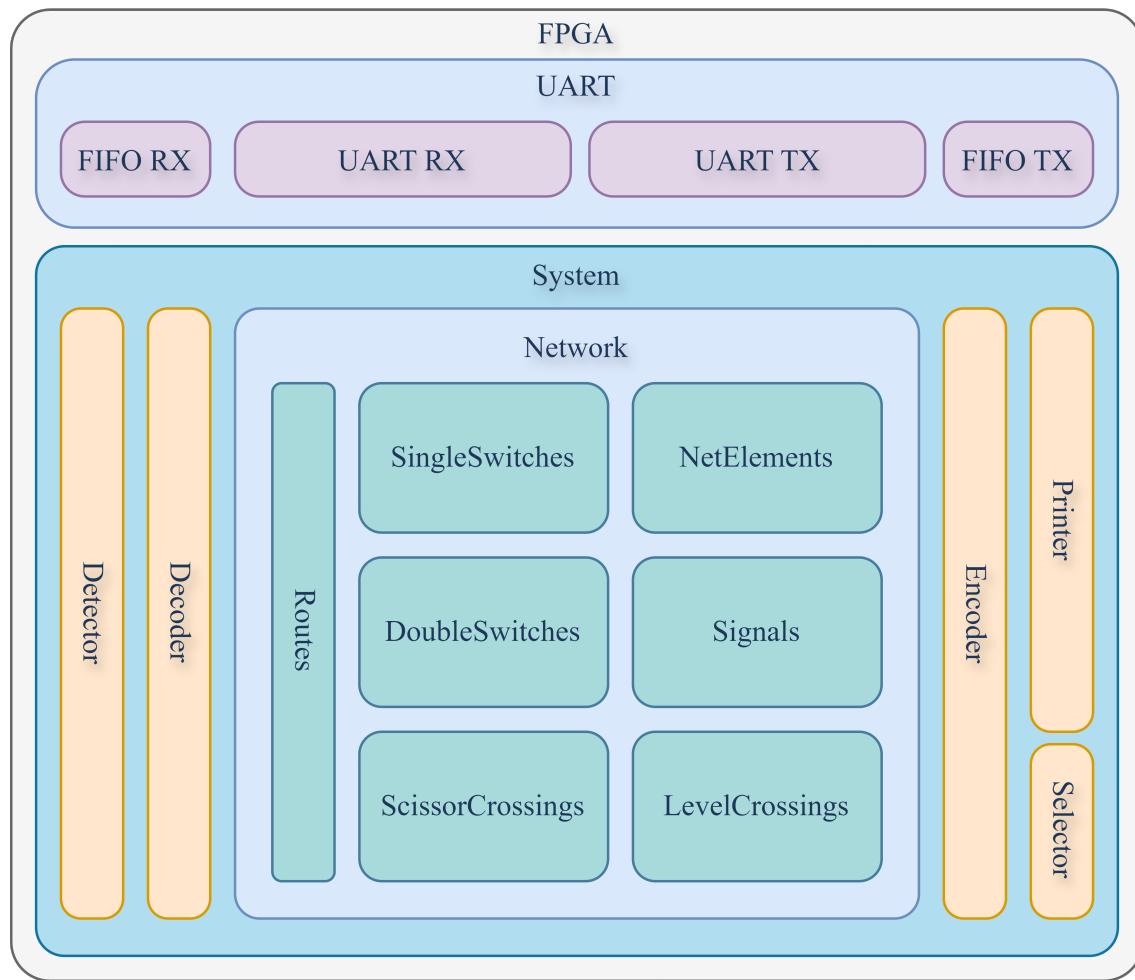


Figura 3.15: Arquitectura general del sistema generado por el ACG.

El módulo *Encoder* toma las salidas generadas por el módulo *Network*, las agrupa apropiadamente y se las suministra al módulo *Printer*. El módulo *Printer* transforma cada elemento de la señal en un carácter imprimible para enviar a la UART. Finalmente, el módulo *Selector* se usa exclusivamente a los fines de comprobar el correcto funcionamiento de la comunicación serie, puenteando a todos los otros módulos.

La descripción del sistema se realizará desde sus módulos mas externos, que implementan la comunicación del sistema: los módulos de UART, Detector, Decoder, Encoder y Printer. De forma tal de entender en alto nivel como es el proceso de comunicación hacia y desde la FPGA, para luego abordar el núcleo del sistema de enclavamiento. cuya complejidad es mucho mayor.

3.2.1. Modulo UART

Si consideramos la lista de elementos dinámicos y cada estado que pueden admitir, es claro que la cantidad de señales sobrepasaría por mucho la limitada cantidad de puertos que una FPGA pueda proveer. Por ejemplo, si se considera un sistema ferroviario como el presentado en la Figura 1.1, que por comodidad para el lector se copia en la Figura 3.16, sería necesario mas de 25 pines de la FPGA entre entradas y salidas, lo que implicaría que para ese sistema tan simple se requeriría utilizar una

FPGA de tamaño medio o grande. Esto implica que ese enfoque dificultaría la implementación del sistema de enclavamiento de redes ferroviarias de mayor tamaño.

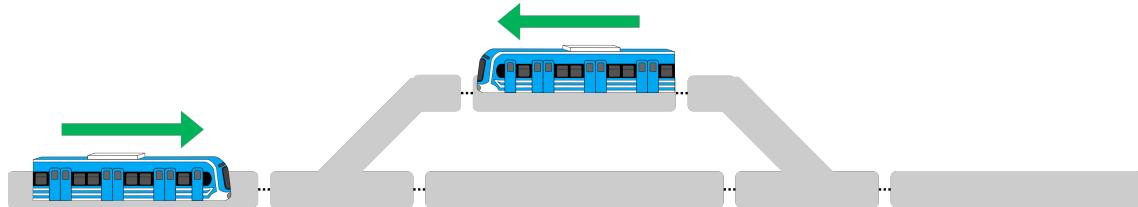


Figura 3.16: Topología de derivación ferroviaria.

Es por eso que se decidió que la FPGA mediante la cual se implemente el sistema de enclavamiento debe recibir y transmitir la información a la cabina de señalamiento en formato serie. El uso de comunicación serie para la implementación del sistema es apropiado, ya que otros sistemas ferroviarios utilizan comunicación serie, como por ejemplo RS-485 o MVB en las redes de comunicación de trenes (TCN, del inglés *Train Communication Network*) [247]. La comunicación a implementar entre el sistema de enclavamiento y la cabina de señalamiento deberá ser flexible para ser utilizada en diferentes implementaciones con menor o mayor cantidad de elementos ferroviarios.

En la Figura 3.17 se presenta la propuesta de conexión de la FPGA con una computadora externa, que para el desarrollo y prueba de la solución hará las veces de la cabina de señalamiento. En la Figura 3.17 también se representan los módulos internos de comunicación. La UART (del inglés *Universal Asynchronous Receiver-Transmitter*), junto con las memorias FIFO (del inglés *First-In First-Out*), se utilizan para implementar el intercambio de las tramas de datos entre la FPGA y la computadora.

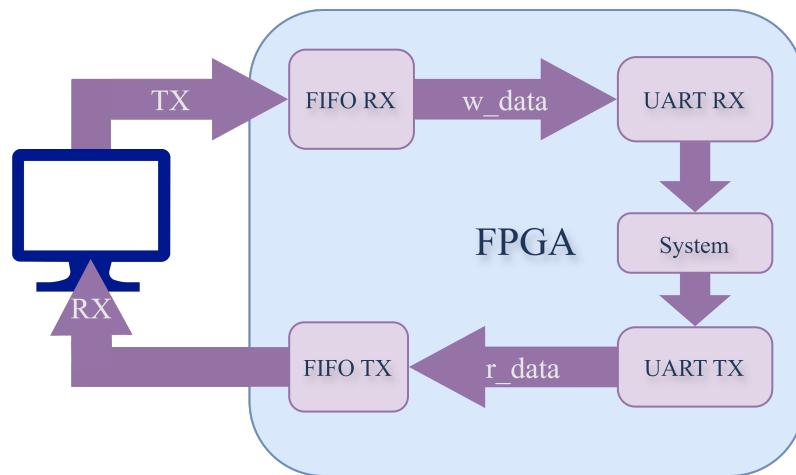


Figura 3.17: Conexión entre la FPGA y una computadora externa.

El módulo de recepción (UART RX), que se ilustra en la Figura 3.17, es el encargado de procesar cada bit recibido con un baudrate preestablecido y almacenar cada bit en la FIFO RX. Al completarse un byte de datos, será enviado al sistema de enclavamientos, junto con una serie de pulsos para indicar cuándo deben ser leídos. El sistema de enclavamientos esperará a tener la cantidad de bytes necesarios (definidos por el ACG) para empezar a procesar la trama. Luego, el sistema de enclavamientos devolverá una nueva trama de bytes a la FIFO TX. Finalmente la nueva

trama será enviada al módulo de transmisión (UART TX) que enviará la información bit a bit, con el mismo baudrate que fue recibido.

La implementación de los módulos de transmisión y recepción de la UART es invariante para cada locación, es decir, los recursos asignados serán los mismos, cualquiera sea el tamaño del sistema a implementar. Los módulos de memorias FIFO, en cambio, dependen de las características y del tamaño del sistema. Locaciones mas complejas tendrán valores de N y M mayores y, por lo tanto, requerirán FIFOs mas grandes.

En la Figura 3.18 se ilustra el formato definido para las tramas de entrada y salida. La trama tendrá un tamaño de entrada N y de salida M, con N igual que M. La cantidad de cada elemento ferroviario es definida por el RNA y el orden de los elementos es fijo y definido en el ACG. Los elementos que no existan en la locación analizada tendrán paquetes de datos de largo nulo. Además, la trama tendrá un carácter delimitador de entrada y de salida (< y > respectivamente). Todos los elementos de la trama serán hexadecimales en formato ASCII, para poder ser interpretados fácilmente en una terminal y ser menos susceptibles a errores por alteraciones en algún bit aleatorio.

N_NET: # netElements N_RTS: # routes N_SIG: # signals N_LCB: # levelCrossings
 N_SSW: # singleSwitches N_DSW: # doubleSwitches N_SCR: # scissorCrossings

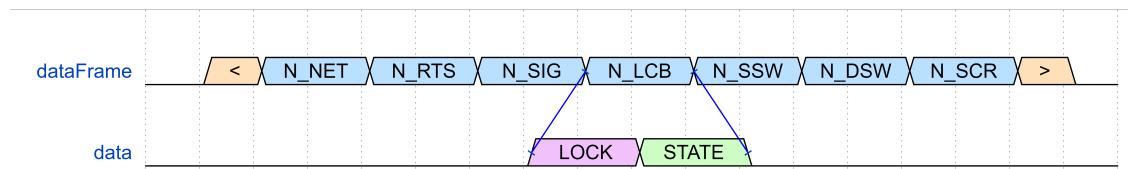


Figura 3.18: Tramas de datos y paquete de datos.

El largo de la trama de entrada y de salida queda definido por la Ecuación 3.1.

$$N = \text{1byte}(N_{NET} + N_{RTS} + N_{LCB} + N_{SSW} + N_{SCR} + N_{SIG} + N_{DSW}) \quad (3.1)$$

Cada elemento dinámico requiere un sólo carácter hexadecimal para definir su estado utilizando sus 4 bits. Los 2 bits menos significativos definen el estado (*STATE* en Figura 3.18). Por ejemplo, la posición de un cambio de vías o el aspecto de una señal. Los 2 bits más significativos definen el enclavamiento del elemento dinámico (*LOCK* en la Figura 3.18). El parámetro *Lock* puede tomar tres valores: '00' para elementos disponibles, '01' para elementos que han sido reservados por una ruta pero aún no han sido enclavados y '10' para elementos enclavados.

En la Figura 3.19 se ilustran dos tramas recibidas en el caso de una topología ferroviaria que será explicada en profundidad en la Sección 5.2, y que a modo de referencia se presenta en la Figura 3.20. La primer trama de datos representa el estado del sistema de enclavamiento cuando no se han solicitado rutas y la segunda ilustra una ruta pedida y habilitada. Ambas tramas corresponden a la misma topología ferroviaria y cuentan con 11 netElements, 21 rutas, 23 señales, 2 pasos a nivel, 5 cambios de vías y los correspondientes tags iniciales y finales.

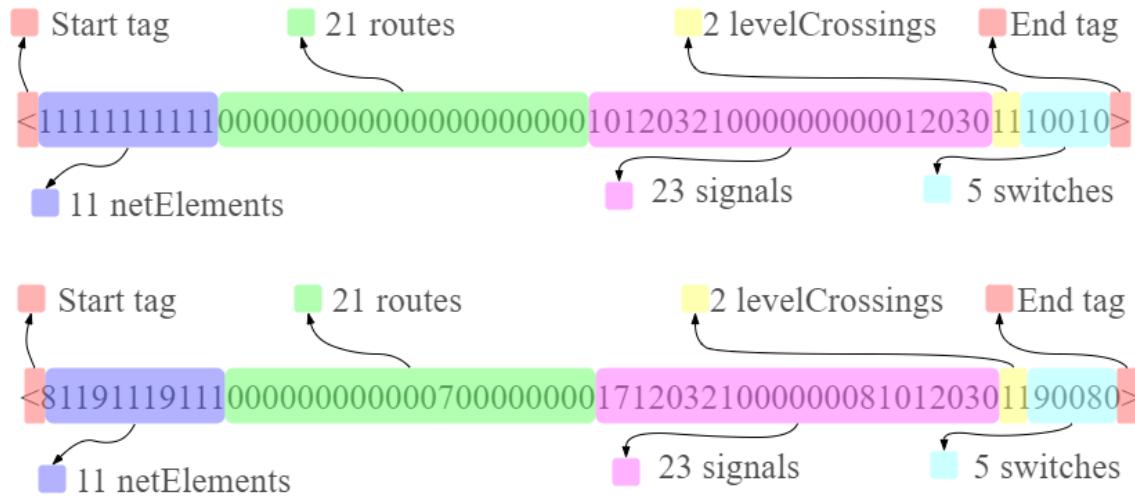


Figura 3.19: Tramas de datos y paquete de datos.

En la primer trama se pueden apreciar: 11 secciones de vías sin ocupar (todos los valores en 1), 21 rutas sin solicitar (todos los valores en 0), 23 señales de las cuales podemos destacar 14 señales rojas (valores en 0), 4 señales naranjas (valores en 1), 3 señales amarillas (valores en 2) y 2 señales verdes (valores en 3). Además, la trama describe dos pasos a nivel con el brazo de barrera en alto (todos los valores en 1) y 5 cambios de vías, 3 de ellos en posición normal (valores en 0) y 2 en posición reversa (valores en 1). Debido que no existen rutas solicitadas ni habilitadas en esta trama (todos los valores en 0), todos los elementos tienen sus valores de LOCK en '00', lo que indica que se encuentran disponibles para ser enclavados por la ruta correspondiente.

En la segunda trama, en cambio, se puede apreciar que el primer netElement (ne1) es representado con un 8 (1000), lo cual significa que se encuentra enclavado (10) y ocupado (00). Los netElements ne9 y ne15 son representados con un 9 (1001), ya que también se encuentran enclavados (10), pero no han sido ocupados (01). Además, la ruta 12 es representada con un 7 (0111), el estado de liberación secuencial (que será explicado en la Sección 3.2.14). Los semáforos que presentan valores superiores a 4 (0100) son aquellos que se encuentran reservados y los que presentan valores superiores a 8 (1000) se encuentran enclavados. En este caso, el semáforo S22 se representa con un 7 (0111, verde y reservado) y el semáforo T05 se representa con un 8 (1000, rojo y enclavado). Finalmente, los cambios de vías pares se encuentran en posición normal y los impares en posición reversa. En el caso del cambio de vías sw04, el valor 9 representa un cambio de vías enclavado en posición reversa y el cambio de vías sw07, el valor 8 representa un cambio de vías enclavado en posición normal.

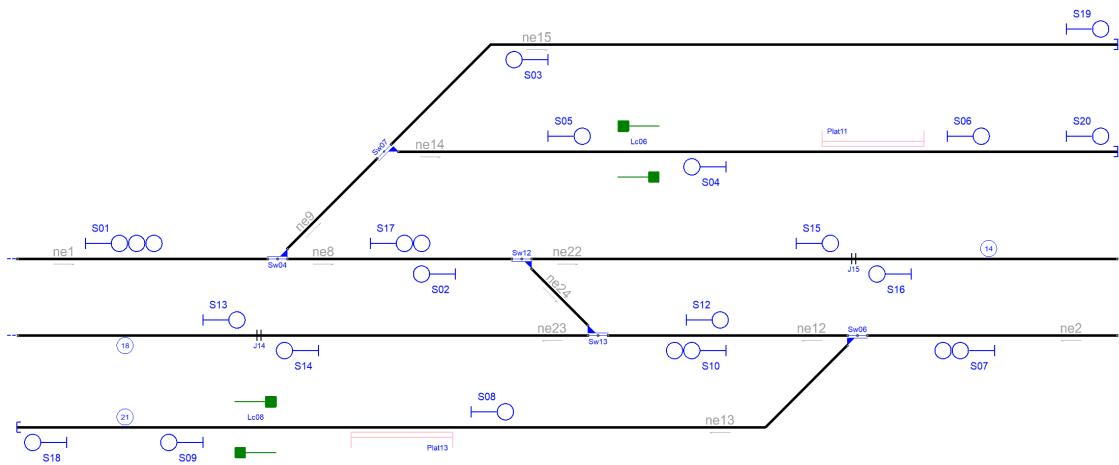


Figura 3.20: Topología ferroviaria del ejemplo 1.

3.2.2. Módulo Detector

El módulo *detector* (ver Figura 3.15) es el encargado de detectar el inicio y final de cada trama. Esto lo hace a partir de validar que el contenido de la misma tenga N caracteres, conforme al formato de trama expuesto en la Sección 3.2.1. A medida que la validación tiene lugar, los caracteres ASCII son convertidos en valores booleanos (*std_logic*) dentro de un vector de elementos booleanos llamado *packet*[N] (*std_logic_vector* de N elementos). El diagrama de bloques de la máquina de estados finitos con camino de datos se muestra en la Figura 3.21.

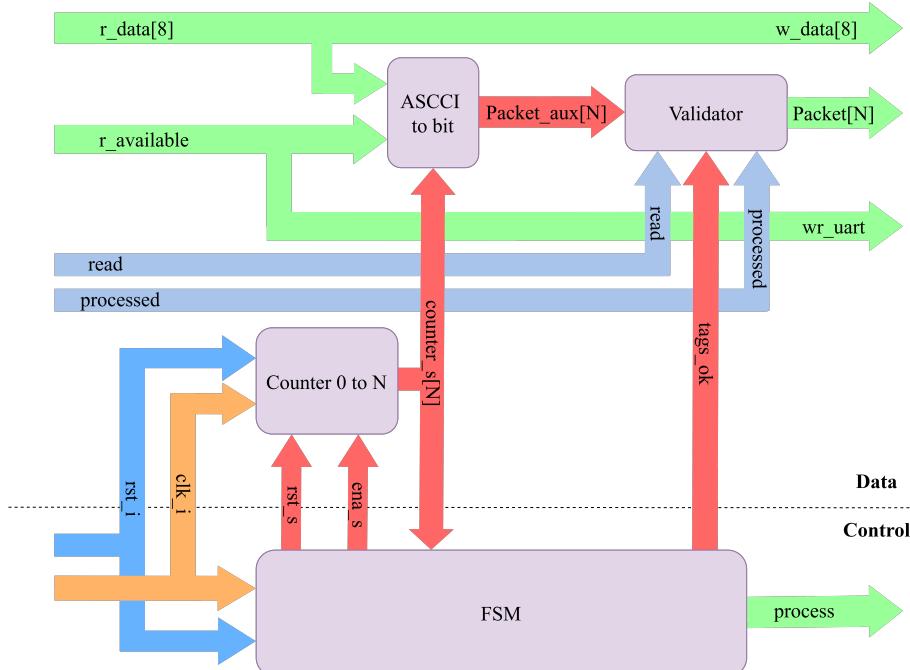


Figura 3.21: FSMD del módulo *Detector*.

En cada pulso de reloj (*clk_i*), el módulo UART, que se ilustra en la Figura 3.15, envía un carácter por medio de la señal *r_data* (8 bytes) y un pulso (*r_available*) para informar que un nuevo dato ha sido enviado. El pulso de reloj es utilizado principalmente en el módulo *Counter_0_to_N*, cuyo parámetro N ya ha sido calculado por el ACG previo a generar el código y es la cantidad de caracteres que serán enviados a continuación del carácter de inicio. El proceso de detección y validación de la trama recibida se describe el diagrama de estados de la Figura 3.22.

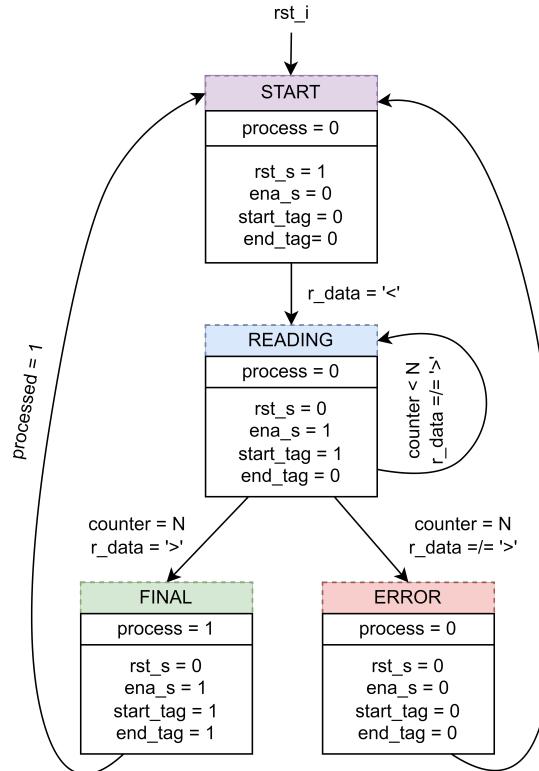


Figura 3.22: Diagrama de estados del módulo *Detector*.

El módulo *Detector* inicia por detecto en el estado *start*, aguardando por el carácter de inicio de trama '*<*'. Al recibir el carácter de inicio de trama, el módulo transiciona al estado *reading*. En el estado *reading* se recibirán solamente los caracteres hexadecimales '0' a 'F'. Si al terminar de recibir N caracteres, el próximo carácter no es el de fin de trama '*>*' entonces se transiciona al estado *error*, se reinician las variables auxiliares, la trama se descarta y se vuelve al estado *start*.

Si el próximo carácter luego de leer N valores hexadecimales '0' a 'F' es el carácter de fin de trama '*>*', entonces el módulo transiciona al estado *final*, donde se da por válida la trama y se habilita su envío al módulo *decoder*, para volver al estado *start* a la espera de un nuevo carácter de inicio de trama, y se reinician todas las variables auxiliares.

Internamente se tienen diversas variables auxiliares para controlar si se han recibido los delimitadores y si la cantidad recibida es correcta. Eso cobra gran importancia al realizar los ensayos, porque se puede determinar rápidamente la fuente de eventuales errores.

3.2.3. Módulo Decoder

El módulo *Decoder* (ver Figura 3.15) es el encargado de demultiplexar la trama *packet[N]* ya validada por el módulo *Detector*. El módulo *Decoder* recibe el vector de elementos booleanos

packet[N] y la señal *process* que indica cuando puede iniciar el proceso de demultiplexación. La salida serán todos los vectores de estado de los elementos ferroviarios. El diagrama de bloques de la máquina de estados finitos con camino de datos se muestra en la Figura 3.23. En este caso particular, no se cuenta con una máquina de estados, ya que la demultiplexación se realiza directamente.

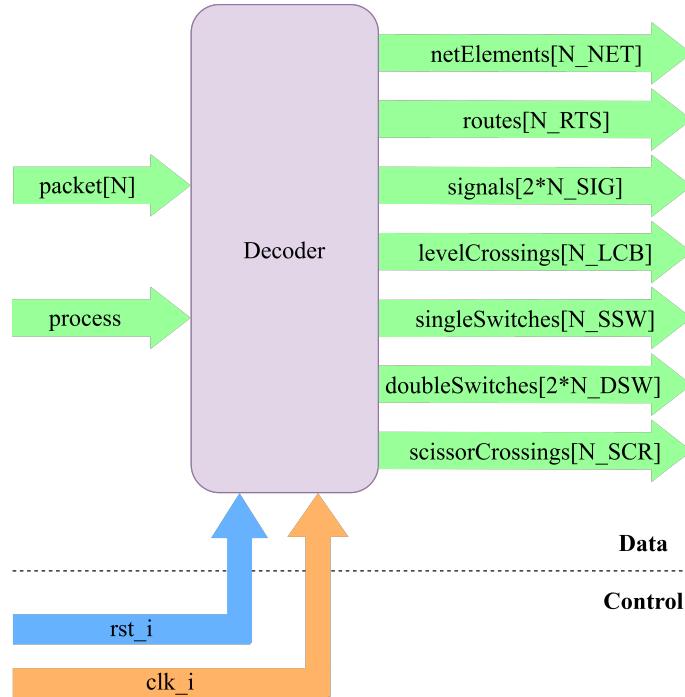
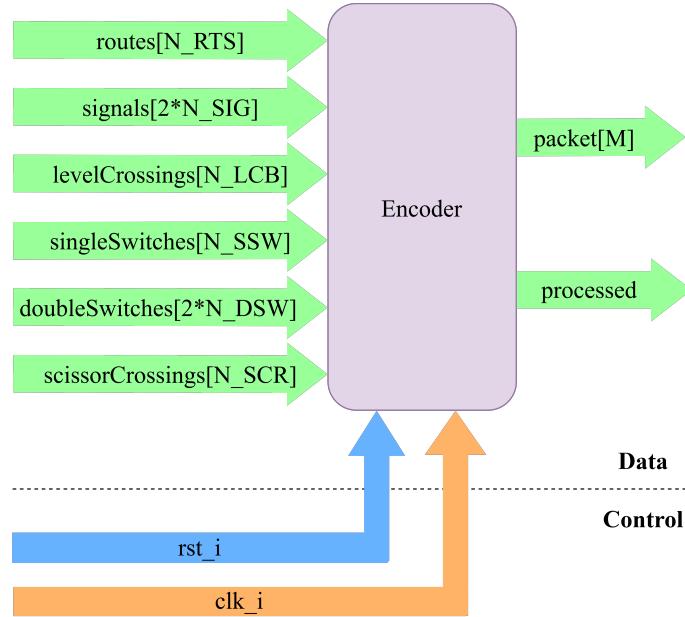


Figura 3.23: FSMD del módulo *Decoder*.

La porción de *packet[N]* correspondiente a cada vector será en función de la cantidad de elementos de cada tipo presentes en la locación. Esto ya fue calculado previamente por el ACG y explicado en la Sección 3.2.1 al definir el formato de la trama. Si la cantidad de un cierto elemento ferroviario es mayor que uno, el ACG implementará el estado de ese elemento con un vector hexadecimal del tamaño adecuado. Si solo existe un elemento ferroviario de ese tipo, el ACG implementará un escalar hexadecimal. Si no existiese ningún elemento ferroviario en la locación, el ACG no implementaría ninguna de las funcionalidades relativas a dicho elemento, de esta forma se optimiza el uso de recursos en la FPGA.

3.2.4. Módulo Encoder

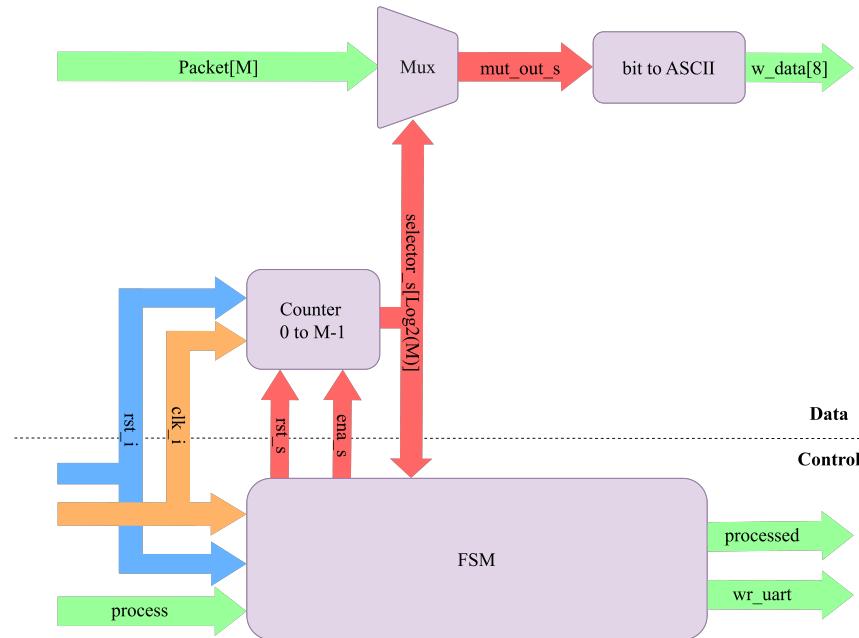
El módulo *Encoder* (ver Figura 3.15) es el encargado de multiplexar los vectores de estado provenientes del módulo *Network* y reconstruir una nueva trama, esta vez sin los valores de ocupación de vías por ser de sólo lectura. Esta nueva trama será *packet[N]*, junto con la señal *processed* para indicar al módulo *Printer* que la trama está completa y lista para ser transmitida. El diagrama de bloques de la máquina de estados finitos con camino de datos se muestra en la Figura 3.24.

Figura 3.24: FSMD del módulo *Encoder*.

Al igual que la demultiplexación que realiza el módulo *Decoder*, la multiplexación se basa en la cantidad de elementos ferroviarios de cada tipo, calculados por el ACG al definir la trama tal cual fue explicado en la Sección 3.2.1. Los elementos inexistentes en la locación no serán tenidos en cuenta para formar la nueva trama, reduciendo el tamaño de la misma al mínimo.

3.2.5. Módulo Printer

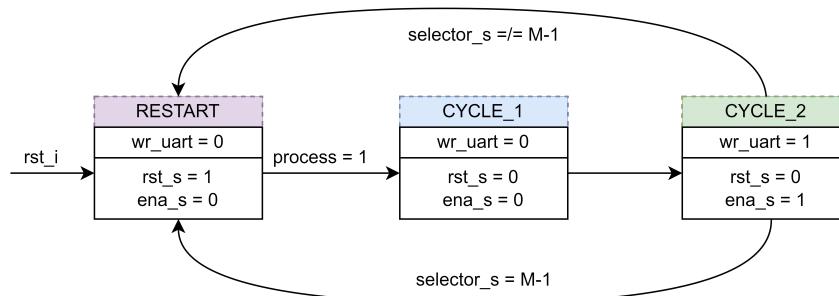
El módulo Printer (ver Figura 3.15) realiza la conversión de cada elemento de un vector de M elementos hexadecimales ($packet[M]$, M elementos de 4 bits) en caracteres hexadecimales (1 byte). Cada elemento del vector es analizado en cada ciclo de reloj (clk_i) y demultiplexado, de manera tal de convertir un elemento por vez, para luego enviar el byte correspondiente al módulo UART para su posterior transmisión al exterior. El diagrama de bloques de la máquina de estados finitos con camino de datos se muestra en la Figura 3.25.

Figura 3.25: FSMD del módulo *Printer*.

En cada ciclo de reloj el módulo *Printer* demultiplexa el vector *packet[M]* para obtener un elemento lógico que procesar, según el valor del contador vigente, que se incrementa en cada ciclo, hasta un máximo de *M*-1. Si el elemento *packet[i]* es un valor hexadecimal, se enviará un byte equivalente en ASCII. Por ejemplo, se enviará un byte equivalente al 'A' ASCII si el elemento *packet[i]* es una 'A' hexadecimal.

Cada dos ciclos de reloj el módulo *Printer* genera un pulso para habilitar el envío del último byte generado. Junto con el carácter se envía la señal *wr_uart* para indicarle a la UART que ese dato debe ser guardado en la FIFO de salida y la señal *processed* para indicarle al módulo *Detector* que se pueden procesar nuevas tramas. El ciclo de procesamiento de la trama a transmitir se describe el diagrama de estados de la Figura 3.26.

Ambos ciclos deben ejecutarse a diferentes velocidades ya que el primer ciclo es el generador del dato y el segundo ciclo es el consumidor. Si ambos se ejecutaran con la misma base de reloj no se sincronizarán correctamente. Si el ciclo consumidor fuese más rápido que el generador, el mismo no podría ejecutarse con fluidez al consumir los caracteres a convertir más rápido de lo que el primer ciclo puede demultiplexarlos.

Figura 3.26: Diagrama de estados del módulo *Printer*.

El módulo *Printer* inicia por detecto en el estado *restart*, a la espera de recibir la señal *process* del módulo *Encoder*. Se tienen dos estados (*cycle_1* y *cycle_2*) para generar el pulso de reloj necesario para mantener sincronizadas las tramas. Cuando el contador haya recorrido los M elementos de *packet[M]*, el módulo vuelve al estado *restart*, para esperar una nueva señal *process* para volver a procesar una nueva trama de datos.

Si la trama recibida es incorrecta, o si ya fue impresa, entonces la señal *process* será '0' y el modulo *Printer* dejará de enviar datos a la UART. Si la señal *process* mantiene un estado lógico positivo, el proceso de impresión continuará hasta que la UART indique que no pueda recibir mas datos o que alguna etapa previa informe de algún error en el proceso.

3.2.6. Módulo Selector

Se añadió el módulo *Selector* (ver Figura 3.15) para poder facilitar el testeo de la comunicación serial al permitir anular la totalidad del sistema de enclavamiento. De esta manera, es posible validar la lectura, detección y escritura de tramas en bucle en forma independiente al sistema de enclavamiento. Esta funcionalidad es habilitada cambiando la posición de un switch físico de la FPGA y se desactiva invirtiendo su posición. El diagrama de bloques de la máquina de estados finitos con camino de datos diseñado para lograr este objetivo se muestra en la Figura 3.27.

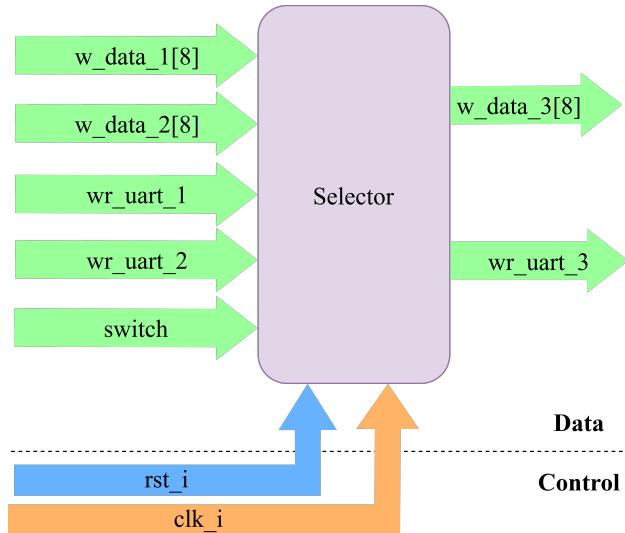
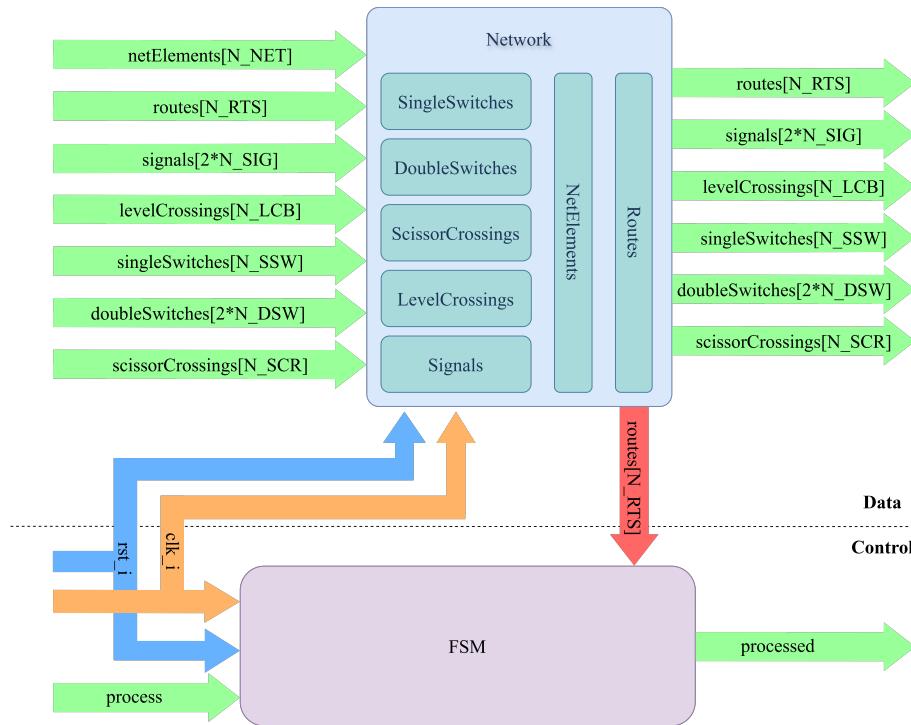


Figura 3.27: FSMD del módulo *Selector*.

3.2.7. Modulo Network

El módulo *Network* (ver Figura 3.15) es el encargado de instanciar todos los elementos ferroviarios presentes en la red de grafos generada por el RNA e interconectarlos como el RNA indica. Es el módulo que mas recursos de la FPGA utiliza y donde más se hace énfasis en el uso óptimo de los recursos. Para lograr esto, se prioriza la máxima descentralización posible de los módulos instanciados internamente, de forma tal que cada uno de ellos solo dependa de la mínima cantidad necesaria de módulos, evitando conexiones innecesarias. El diagrama de bloques de la máquina de estados finitos con camino de datos diseñado para lograr este objetivo se muestra en la Figura 3.28.

Figura 3.28: FSMD del módulo *Network*.

Los módulos de *NetElements*, *Routes* y *Signals* son obligatorios ya que se encuentran presentes en la mínima red ferroviaria aceptada por el RNA. En cambio, los módulos de *SingleSwitches*, *DoubleSwitches*, *ScissorCrossings* y *LevelCrossings* son opcionales y dependen de que existan en la locación. Es decir, si un elemento ferroviario no existe, no solamente no serán instanciado por el ACG, sino que tampoco se generarán archivos que definan sus módulos, señales auxiliares que los interconecten a otros módulos ni tampoco entradas o salidas en otros módulos, destinados a este elemento. De esta manera, se reduce la complejidad del sistema enormemente al implementar solamente los puertos, señales, módulos y conexiones que serán utilizados por el sistema de enclavamiento.

Para garantizar la descentralización de la red, a todos los elementos ferroviarios con entidad física, es decir, todos los mencionados (vías, pasos a nivel, cambios de vías, señales), excepto las rutas que son entidades abstractas, se les implementa la propiedad de enclavamiento. El enclavamiento de un elemento puede presentar tres estados, tal como se describe en la Tabla 3.1.

Tabla 3.1: Estados de enclavamiento de cada elemento ferroviario.

Liberado	Reservado	Enclavado
Solicitado por al menos una ruta u opera de forma automática.	Operado solamente por la ruta que lo reservó.	Depende de sí mismo y de la ruta que lo enclavó.

Todo elemento se encuentra por defecto en el estado liberado y puede ser solicitado por cualquier ruta. Tan pronto una ruta envía el comando de reserva al elemento, pasa a estar en estado reservado y ninguna otra ruta podrá hacer uso de este elemento. Finalmente, si la ruta ha podido reservar todos los elementos necesarios para cumplir las condiciones para ser habilitada, enviará la señal de enclavamiento a todos los elementos involucrados, lo que evita que puedan ser comandados por

otras rutas. Esto incluye tanto a la ocupación de vías (*NetElements*) como a las señales (*Signals*), pasando por todos los cambios de vías (*SingleSwitches*, *DoubleSwitches* y *ScissorCrossings*) y barreras de pasos a nivel (*LevelCrossings*). De esta manera el ACG se asegura que cada elemento sea controlado por una única ruta por vez o de forma automática si ninguna ruta demanda su uso.

Para generalizar y modelizar el comportamiento dinámico de los elementos ferroviarios se utilizaron redes de Petri [95, 222-226, 248]. Una red de Petri es la representación gráfica de un modelo matemático de autómatas concurrente. Las mismas están formadas por lugares (los estados), las transiciones que indican las condiciones para pasar de un lugar a otro, y los arcos que conectan lugares y transiciones. Las redes de Petri puede poseer uno o mas tokens que representan en que estado se encuentra el sistema. Algunas redes de Petri admiten mas de un token por red, o incluso mas de un token por lugar. En el caso del sistema de enclavamiento se definieron solamente redes de Petri con un único token por red, siendo que el sistema solo puede adoptar un estado en cada momento. En la Figura 3.29 se visualiza el modelo matemático del enclavamiento de un elemento ferroviario genérico.

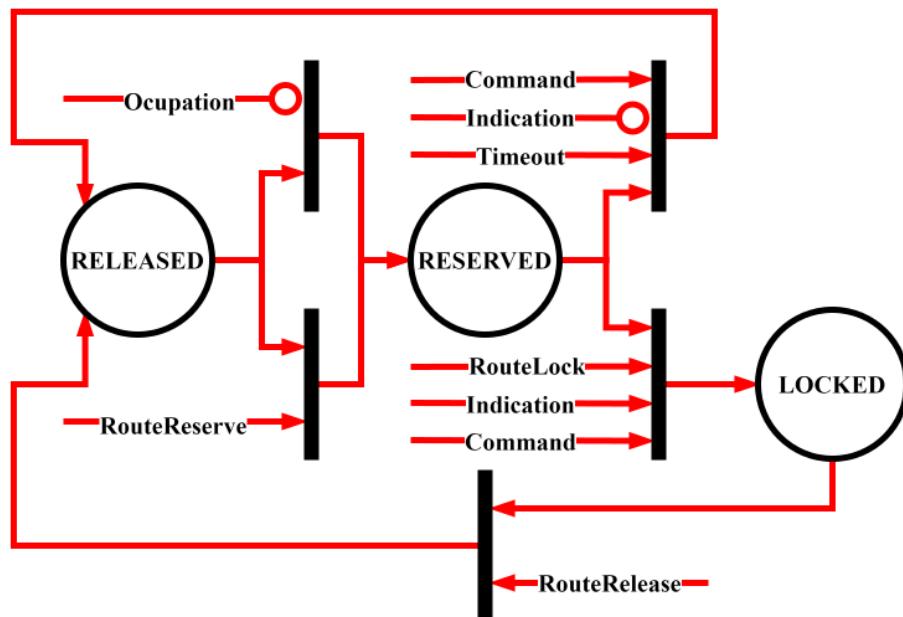


Figura 3.29: Red de Petri del modelo dinámico de enclavamiento de elementos ferroviarios genéricos.

En la Figura 3.29 se observa que la transición de un elemento ferroviario del estado liberado a reservado no solo puede darse por el pedido expreso de una ruta que lo solicite, sino también de facto al ocuparse los netElements cercanos al elemento, lo cual inicia lo que se denomina 'bloqueo por ocupación' (ver Sección 3.1.1). Esto protege al sistema al impedir que otras rutas soliciten un cambio de estado de un elemento que está siendo usado por una formación que no ha solicitado ningún permiso, lo que reduce el riesgo de accidentes por descarrilamiento o colisión.

La red de Petri también deja explícito la inclusión de un timeout para las reservas, con un valor por defecto de 7 segundos, configurable por el usuario. Este valor fue seleccionado por ser el que se utiliza actualmente en la mayoría de la industria ferroviaria [249]. De no cumplirse que el comando y la indicación coincidan dentro del tiempo estipulado, el elemento es liberado, siempre que no se encuentren formaciones cercanas. Las transición de reserva a enclavamiento requiere que tanto el comando como la indicación coincidan y que la ruta solicite el enclavamiento al haber confirmado que todas las condiciones de ruta se han cumplido y es inminente su habilitación. El

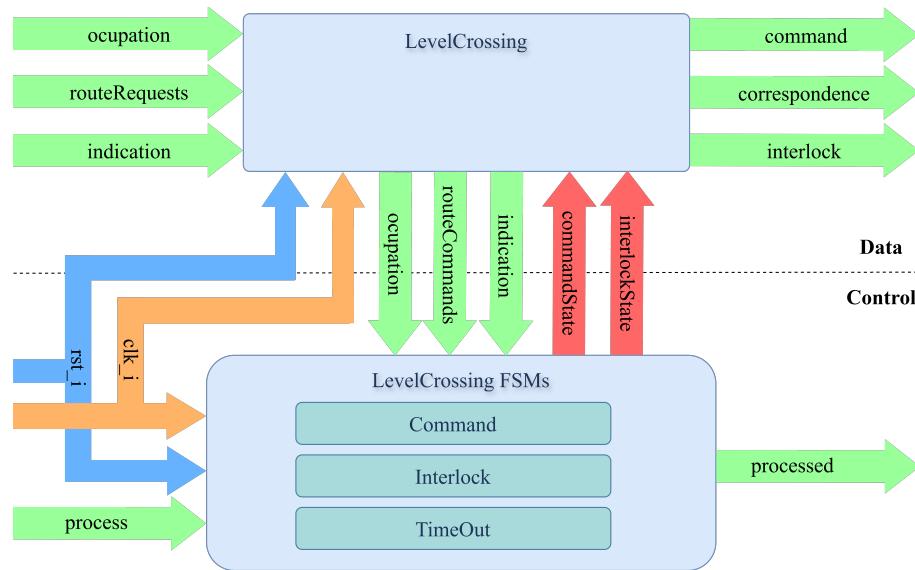
elemento ferroviario deja de estar enclavado cuando la ruta lo solicita expresamente, momento en el cuál pasa a estar liberado para que otras rutas puedan usarlo.

A diferencia de los módulos explicados en secciones anteriores, donde cada módulo era instanciado una vez, los módulos que modelan elementos ferroviarios, con entidad física (como un cambio de vías simple) o abstracta (como una ruta ferroviaria), son instanciados tantas veces como unidades de éstos existan. Es por eso que, en las siguientes secciones, hablaremos de módulos genéricos a la hora de describir cada módulo. Estos módulos genéricos presentarán todas las entradas, salidas y funcionalidades que pueden tener, en caso de ser necesarias para la implementación del sistema de enclavamientos. Es trabajo del ACG determinar cuales de ellas deben ser implementadas y cuales no. Por ejemplo, si una ruta A requiere que una barrera X se encuentre baja, pero no tiene requerimientos respecto a las posiciones de los cambios porque la ruta A no los utiliza, entonces el ACG instanciará el módulo de la ruta A considerando en las entradas y salidas los estados de la barrera X y los comandos para operarla, interconectando el módulo de ruta A con el módulo de la barrera ferroviaria X. En cambio, el ACG no implementará ningún puerto destinado a los cambios de vías ni lo considerará en las funcionalidades del módulo de ruta A. De igual manera, el ACG conectará los estados de ocupación de vías correspondientes solamente a los módulos de los elementos ferroviarios que los necesitan y no la totalidad del vector de datos.

Para lograr una mayor fiabilidad en los resultados e incrementar la seguridad del sistema, el módulo *Network* fue instanciado tres veces e interconectado con un sistema de votación 2oo3, tal como se explicó en la Sección 1.4.2. Esto implica que los módulos internos del módulo *Network* también serán instanciados tres veces. Esta funcionalidad puede ser desactivada en las opciones del ACG.

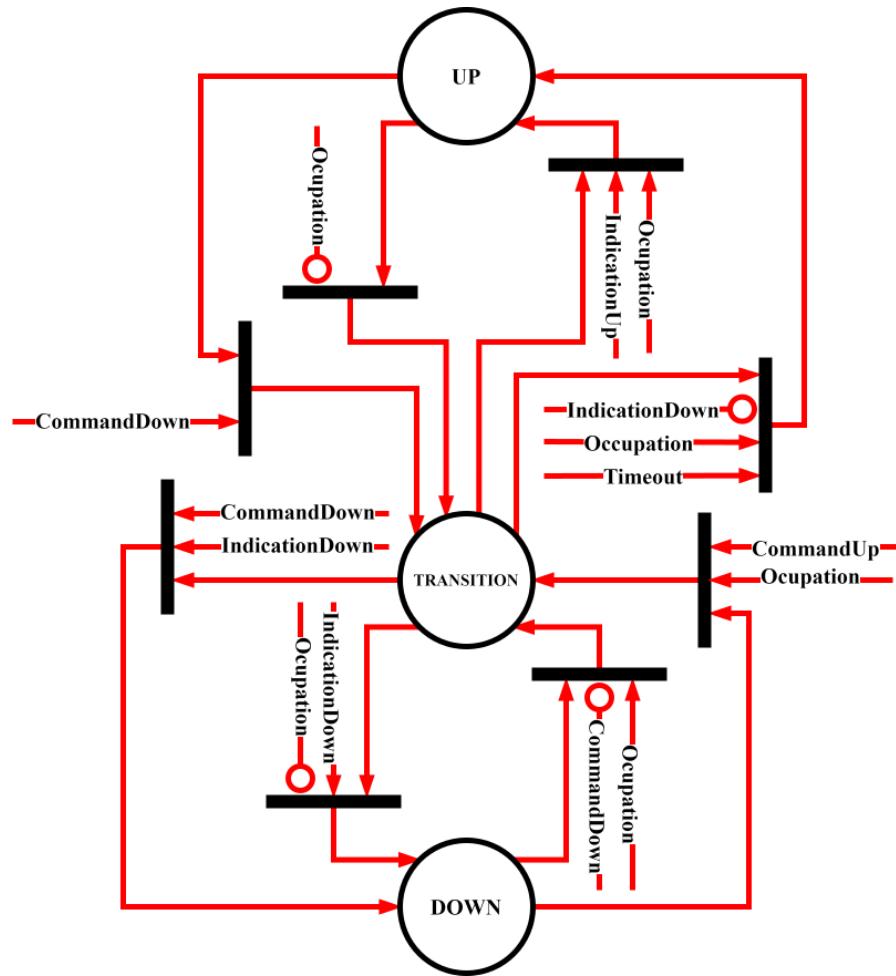
3.2.8. Módulo genérico de las barreras ferroviarias

El módulo *LevelCrossing* (ver Figura 3.15) es el encargado de implementar el funcionamiento de las barreras ferroviarias en los pasos a nivel. El ACG utiliza la información otorgada por el RNA para determinar cuál es el *netElement* donde se sitúa el paso a nivel y cuales son los *netElements* mas próximos, para que puedan reportar su estado al módulo *LevelCrossing*. Además, el ACG implementa todas las conexiones para cada una de las rutas en las cuales el paso a nivel sea condición necesaria para su habilitación. El diagrama de bloques de la máquina de estados finitos con camino de datos diseñado para lograr este objetivo se muestra en la Figura 3.30.

Figura 3.30: FSMD del módulo genérico de *LevelCrossing*.

Tal como se explicó en la Sección 2.1.9, las barreras ferroviarias también poseen comando, indicación y correspondencia: comando para controlar la barrera, indicación para reportar su estado actual al módulo *LevelCrossing* y correspondencia para declarar su estado final a la ruta que lo solicite. Además, el ACG implementa todas las conexiones necesarias a todas las rutas que tengan a la barrera en cuestión como condición necesaria de habilitación. Finalmente, el módulo *LevelCrossing* tiene una salida que define su estado de enclavamiento frente a otras rutas que lo requieran.

El comportamiento de una barrera de paso a nivel genérico se define en la red de Petri de la Figura 3.31. Una barrera se mantendrá en estado alto a menos que una ruta solicite que el brazo de barrera descienda o si los *netElements* cercanos se encuentran ocupados. Durante la transición se espera la confirmación de que la barrera ha descendido mientras se mantiene la ocupación para terminar el movimiento en el estado bajo, estado en el cual solo podrá salir si la ocupación termina y ninguna ruta solicita que la barrera se mantenga baja.

Figura 3.31: Red de Petri del modelo dinámico de *LevelCrossing*.

Durante el estado de transición la barrera tendrá 7 segundos para llegar al estado bajo. Este parámetro es configurable, pero se eligió por defecto los 7 segundos que se utilizan en las barreras ferroviarias por diseño a nivel internacional[246]. Al cumplirse este tiempo, si la indicación y el comando no coinciden y los *netElements* cercanos se encuentran libres, la barrera volverá al estado alto. Esto impide que el sistema habilite rutas cuando los actuadores de algún elemento se atascan o su indicación es diferente al comando que se ha enviado. La confirmación de la indicación otorga un grado de seguridad mayor al no asumir que un comando enviado implica automáticamente que al actuador se le impone dicho estado.

3.2.9. Módulo genérico de los cambios de vías simples

El módulo *SingleSwitches* (ver Figura 3.15) es el encargado de implementar el funcionamiento de los cambios de vías simples en la red ferroviaria. El ACG utiliza la información otorgada por el RNA para determinar cuales son los *netElements* conectados mediante el cambio de vías, los *netElements* más próximos. Esta información se utiliza para implementar las entradas del módulo *SingleSwitches* donde se reporta el estado de ocupación de los *netElements* (*occupation*). Además, se implementan las conexiones de indicación, comando y correspondencia para poder leer, escribir

y reportar el estado del cambio de vías, respectivamente. Finalmente, el ACG implementa las conexiones a todas las rutas que buscarán controlar el cambio de vías y todo los mecanismos para obedecer solo a una de ellas, de cumplirse las condiciones. El diagrama de bloques de la máquina de estados finitos con camino de datos diseñado para lograr este objetivo se muestra en la Figura 3.32.

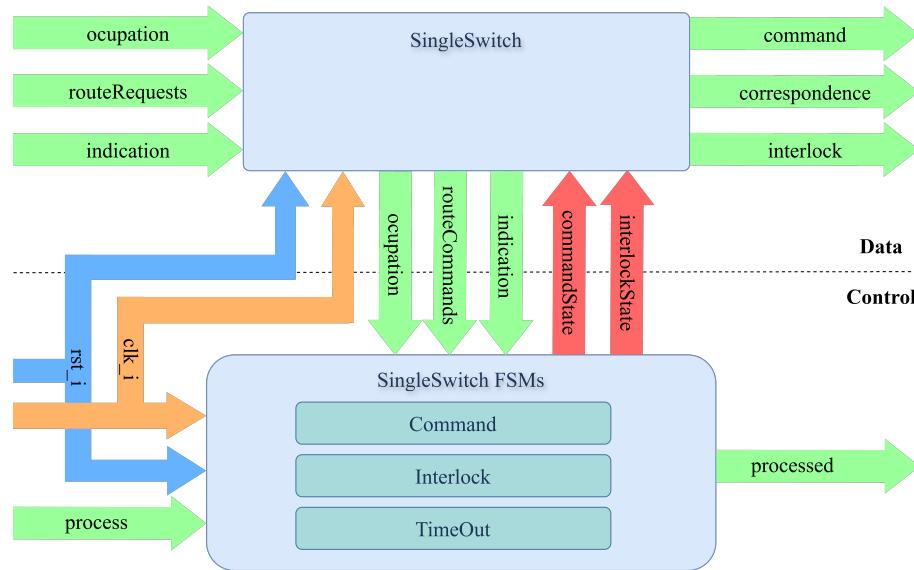


Figura 3.32: FSMD del módulo genérico de *SingleSwitches*.

Como fue explicado en la Sección 2.1.9, un cambio de vías simple puede adoptar dos posiciones: normal y reversa. Adicionalmente, es necesario contemplar que mientras la indicación no reporte una posición definida, normal o reversa, se deberá asumir que el cambio de vías se encuentra en transición de un estado al otro. Dicha transición debe ser corta, ya que de no completarse el movimiento puede ser tanto que el cambio de vías se encuentre atascado como que el comando o la indicación se encuentren desconectados del actuador. Esta funcionalidad, junto con el comportamiento del cambio de vías genérico se define en la red de Petri de la Figura 3.33.

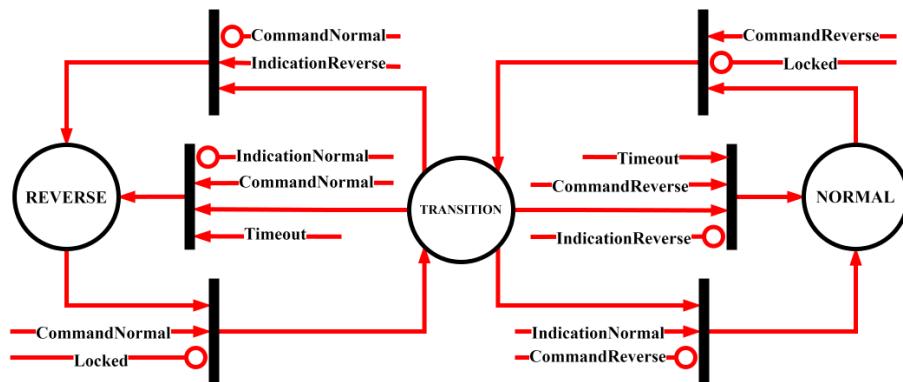


Figura 3.33: Red de Petri del modelo dinámico de *SingleSwitches*.

Un cambio de vías en estado reversa iniciará su transición si alguna de las rutas envía un comando para modificar la posición a normal, siempre que el cambio de vías no se encuentre

enclavado por otra ruta que lo esté utilizando. Durante la transición, salvo que ocurra un timeout, el cambio de vías pasará al estado normal si se confirma la indicación normal y no el comando normal no fue cancelado por la ruta. Análogamente, el cambio de vías puede pasar del estado normal al reverso mediante la secuencia opuesta. En ambos casos, se deben cumplir las mismas condiciones de no estar enclavado antes de mover el cambio de vías, confirmación de indicación y comando, y realizar todo el proceso dentro de un tiempo determinado.

En el caso del timeout, se considera que si el cambio de vías no reporta una posición final en menos de un tiempo determinado, entonces el cambio de vías debe volver al estado anterior, de ser posible. De lograrse este o no, el cambio de vías igualmente quedará anulado y no podrá ser utilizado por la ruta que lo demanda, prohibiendo la habilitación de dicha ruta.

3.2.10. Módulo genérico de los cambios de vías dobles

El módulo *DoubleSwitches* (ver Figura 3.15) es el encargado de implementar el funcionamiento de los cambios de vías dobles en la red ferroviaria. Al igual que para el módulo *SingleSwitches*, el ACG utiliza la información otorgada por el RNA para implementar las mismas entradas y salidas en el módulo *DoubleSwitches*. El diagrama de bloques de la máquina de estados finitos con camino de datos diseñado para lograr este objetivo se muestra en la Figura 3.34.

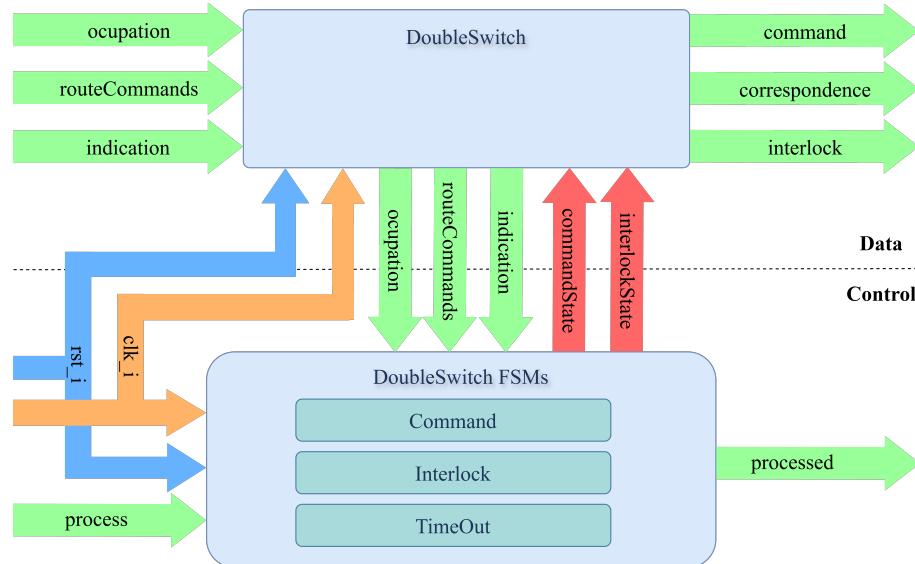
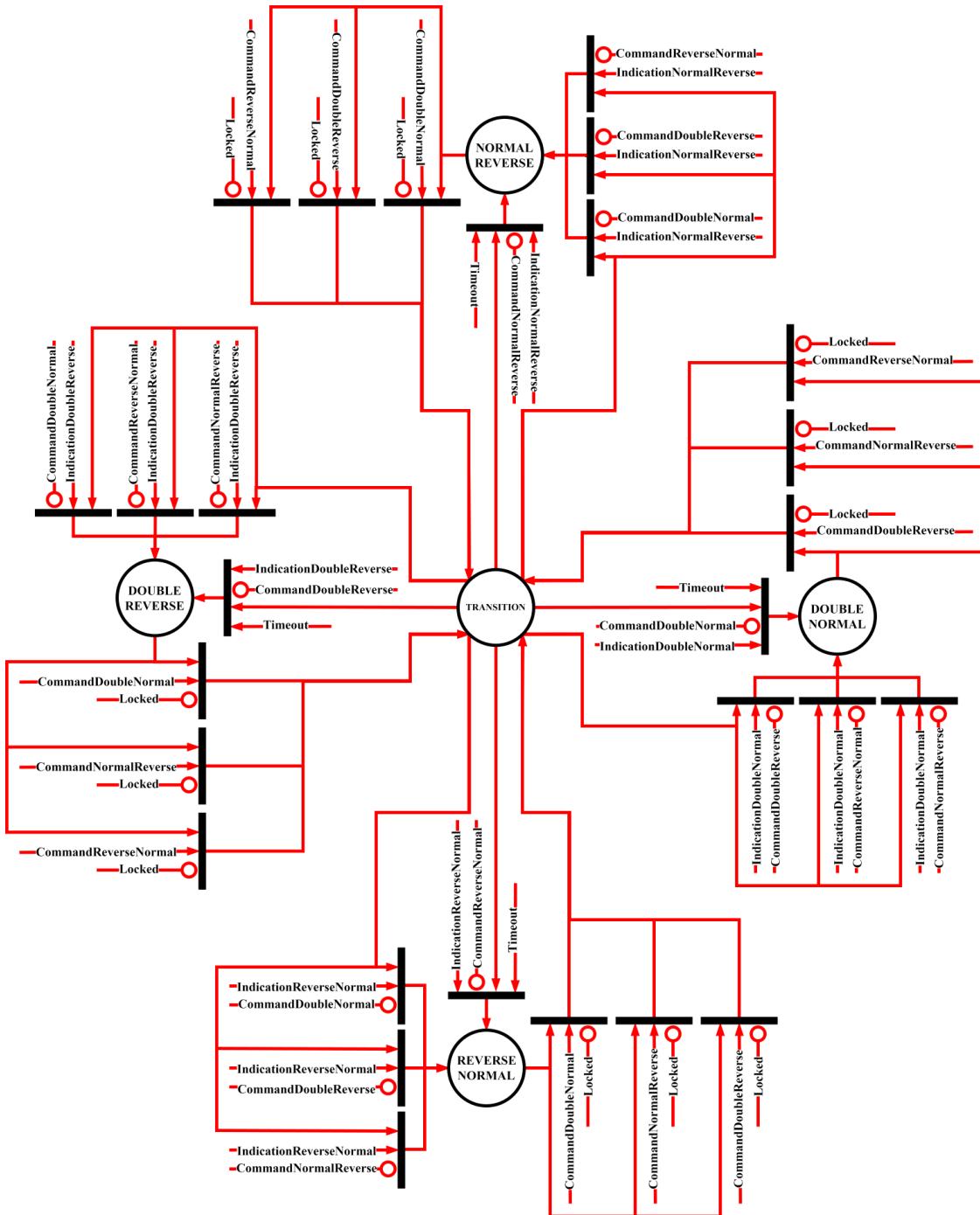


Figura 3.34: FSMD del módulo genérico de *DoubleSwitches*.

Aunque en una primera inspección las Figuras 3.32 y 3.34 puedan parecer muy similares, la diferencia entre ambos módulos radica en el tipo de datos utilizados en la indicación, comando y correspondencia, ya que los cambios de vías dobles tienen cuatro estados y no dos como los cambios de vías simples, tal se explicó en la Sección *SingleSwitches*. Un cambio de vías dobles puede adoptar las posiciones doble normal, doble reverso, normal reverso y reverso normal. Por lo tanto, señales que pueden adoptar dos estados no son suficientes y deben definirse nuevos tipos de datos que utilizan el doble de tamaño para poder definir cuatro estados. Al tener esto en cuenta, el comportamiento de los cambios de vías dobles es mucho más complejo, tal como se define en la red de Petri de la Figura 3.35.

Figura 3.35: Red de Petri del modelo dinámico de *DoubleSwitches*.

La complejidad de la red de Petri que define el comportamiento del módulo *DoubleSwitches* es mayor que los casos expuestos anteriormente al atenderse una mayor cantidad de posibles transiciones y estados. No obstante, el principio es el mismo que el explicado para el módulo *SingleSwitches*. Cada estado estable pasa al estado de transición si y solo si se una ruta envía un comando para que

el cambio de vías se desplace a una posición diferente y el cambio de vías no se encuentra enclavado por otra ruta. Una vez en transición, se dispone de una cantidad de tiempo finita (configurable) para completar el movimiento. De no lograrlo, el cambio de vías dobles deberá volver a su posición original, de ser posible. De cumplirse las condiciones adecuadas donde el comando y la indicación coinciden, el cambio de vías dobles alcanza un nuevo estado estable, reportando su posición actual a la ruta que lo solicitó, mediante su correspondencia.

3.2.11. Módulo genérico de los cambios en tijeras

El módulo *ScissorCrossings* (ver Figura 3.15) es el encargado de implementar el funcionamiento de los cambios de vías en tijeras en la red ferroviaria. Su implementación es similar a la del módulo *SingleSwitches*, con el ACG utilizando la información otorgada por el RNA para implementar las entradas y salidas necesarias para habilitar el movimiento del cambio de vías solo en situaciones seguras y confirmando su correspondencia mediante la comparación del comando y la indicación. El diagrama de bloques de la máquina de estados finitos con camino de datos diseñado para lograr este objetivo se muestra en la Figura 3.36.

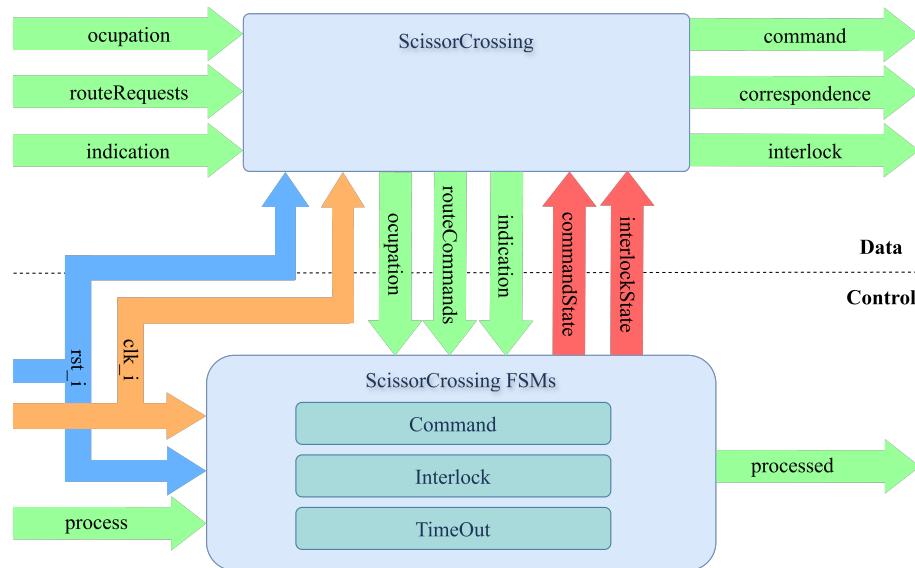


Figura 3.36: FSMD del módulo genérico de *ScissorCrossings*.

Tal se explicó en la Sección *SingleSwitches*, los cambios de vías en tijeras tienen dos posiciones estables: normal y reversa. A diferencia de los cambios de vías simples, donde la posición normal es la posición de mayor prioridad, ya que permite la circulación por vía principal; las posiciones en los cambios de vías en tijeras tienen igual prioridad, ya que ambas posiciones permiten la circulación por vías de igual categoría, pudiendo ser ambas principales. Por lo tanto, aún cuando por defecto se mantiene la funcionalidad de que un cambio de vías retorne a su posición original luego de llegar al timeout sin poder concretar el movimiento, esta función puede desactivarse y dejar el cambio en una posición intermedia luego de un timeout. El comportamiento de los cambios de vías dobles es mucho más complejo, tal como se define en la red de Petri de la Figura 3.37.

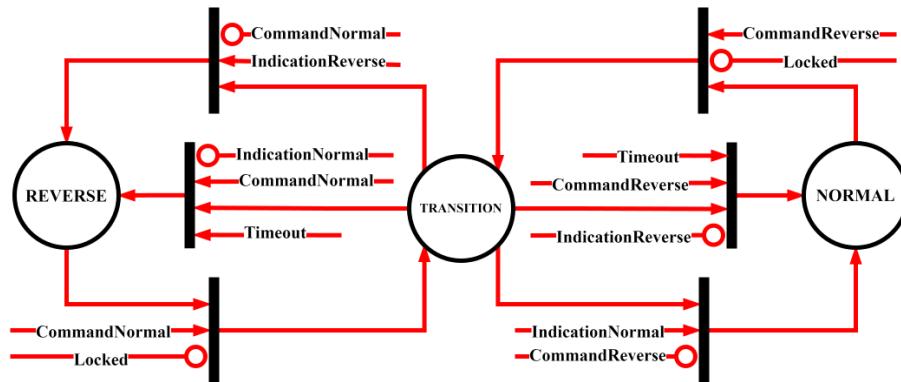


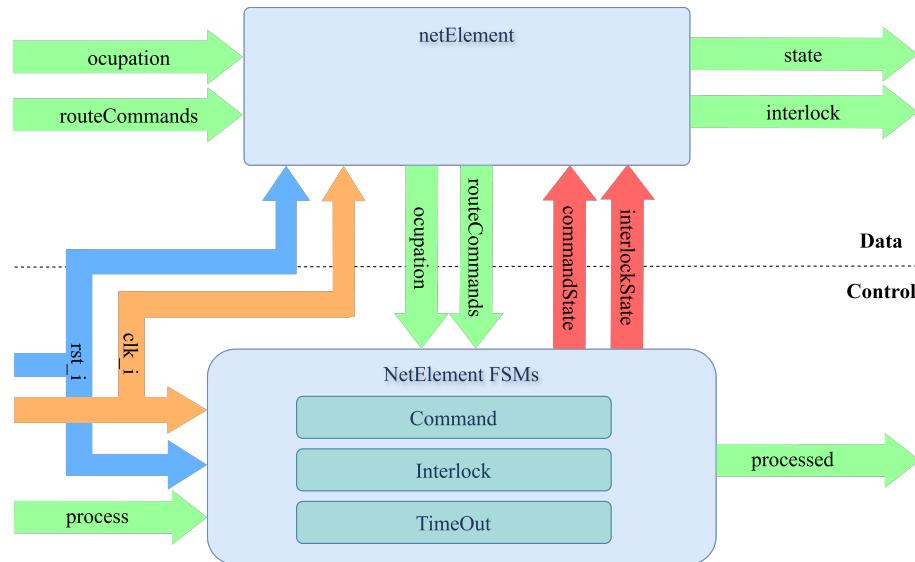
Figura 3.37: Red de Petri del modelo dinámico de *ScissorCrossings*.

En definitiva, los cambios de vías presentan diferencias en sus modelos dinámicos de comportamiento y en el tamaño de los puertos de comando, indicación y correspondencia, pero a grandes rasgos presentan muchas similitudes que son aprovechadas por el ACG. Entre las ventajas encontradas tenemos el uso de una plantilla común a la hora de definir los módulos y sus máquinas de estados, lo que agiliza el proceso de desarrollo del ACG. Además, ésto facilita la comprobación y validación de los módulos al compartir raíces comunes.

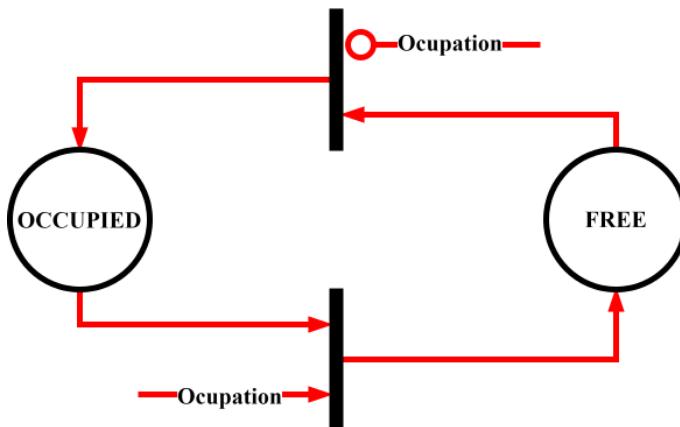
3.2.12. Módulo genérico de los netElements

El módulo *NetElements* (ver Figura 3.15) es el encargado de implementar el reporte del estado de ocupación de las vías. A diferencia de otros módulos centrados en el funcionamiento de mecanismos ferroviarios, que leen el estado del elemento que modelan y envían los comandos necesarios para operarlos; el módulo de *NetElements* solo se ocupa de reportar estados de sólo lectura, la presencia o no de una formación ferroviaria en una vía determinada, sin poder modificar sus valores de ninguna manera.

El ACG utiliza la información otorgada por el RNA para determinar las entradas y salidas cada módulo *NetElements*, e implementa un módulo por cada *NetElement* definido en la red. Cada uno de estos módulos tendrá su propio *NetElement*, leerá su estado (*occupation*) y recibirá consultas de las rutas que los solicitan (*routeCommands*). A su vez, deberán informar a las rutas que los utilizan cuál es su estado (ocupado o libre, en el puerto *state*) y si se encuentran enclavados (liberados, reservados o enclavados; en el puerto *interlock*). El diagrama de bloques de la máquina de estados finitos con camino de datos diseñado para lograr este objetivo se muestra en la Figura 3.38.

Figura 3.38: FSMD del módulo genérico de *NetElements*.

Cualquier ruta que pase por sobre el *NetElement* en cuestión puede consultar su estado utilizando el puerto *routeCommands*. Como ya fue explicado en la Sección 2.1.6, un circuito de vía asociado a un *netElement* puede estar ocupado por una formación o puede estar libre. Todos los módulos *NetElements* reportarán su estado, independientemente si se encuentran reservados o enclavados. La reserva o enclavamiento es meramente para ser utilizado por las rutas para no considerar como propio un *NetElement* que se encuentra libre pero ya ha sido reservado por otra ruta antagónica. El comportamiento del reporte del estado de ocupación de las vías se define en la red de Petri de la Figura 3.39.

Figura 3.39: Red de Petri del modelo dinámico de *NetElements*.

La simpleza de la implementación del módulo *NetElements* facilita una rápida respuesta por parte del sistema de enclavamientos, al otorgar la información requerida solamente a las rutas que la solicitan, lo que reduce enormemente la cantidad de puertos y conexiones a implementar. El ACG crea, además, todas las conexiones necesarias entre cada módulo de elementos ferroviarios y los módulos *NetElements* que los contienen, además de los vecinos más próximos, para disminuir

las chances de que ocurran situaciones peligrosas.

3.2.13. Módulo genérico de las señales ferroviarias

El módulo *Signals* (ver Figura 3.15) es el encargado de implementar el funcionamiento de las señales ferroviarias. El ACG determina cuantos caminos posibles existen utilizando como punto de partida la señal ferroviaria a implementar. Cada uno de los caminos posibles influirá en el comportamiento de la señal ferroviaria. Para determinar cuál es el único camino posible, el ACG implementa los puertos y conexiones a cada uno de los elementos ferroviarios involucrados con esa señal y hasta dos señales futuras, para todos sus caminos. En base a los estados reportados por estos elementos ferroviarios, el módulo *Signals* determinará cuál es el camino activo y su señal ferroviaria quedará definida totalmente. El diagrama de bloques de la máquina de estados finitos con camino de datos diseñado para lograr este objetivo se muestra en la Figura 3.40.

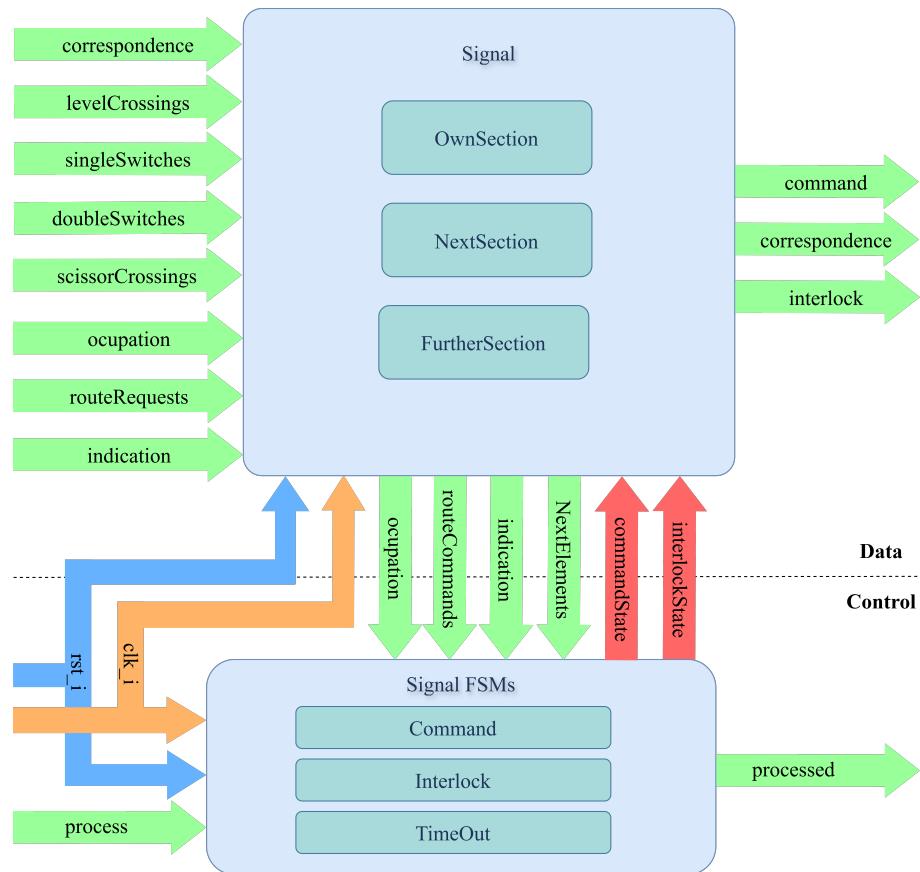
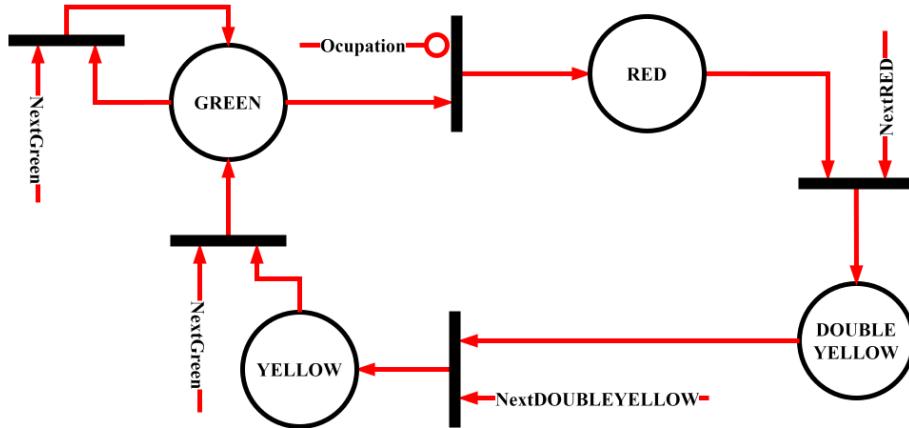


Figura 3.40: FSMD del módulo genérico de *Signals*.

Como fue explicado en la Sección 2.1.10, el aspecto de una señal ferroviaria será rojo si el conjunto de *netElements* al que habilita circular la formación ferroviaria se encuentra ocupado. Si se encontrase desocupado, su aspecto dependerá del aspecto de la señal siguiente. Cuál es la señal siguiente dependerá del estado actual de toda la infraestructura entre la señal analizada y dos señales consecutivas. El comportamiento del aspecto de una señal ferroviaria se define en la red de Petri de la Figura 3.41.

Figura 3.41: Red de Petri del modelo dinámico de *Signals*.

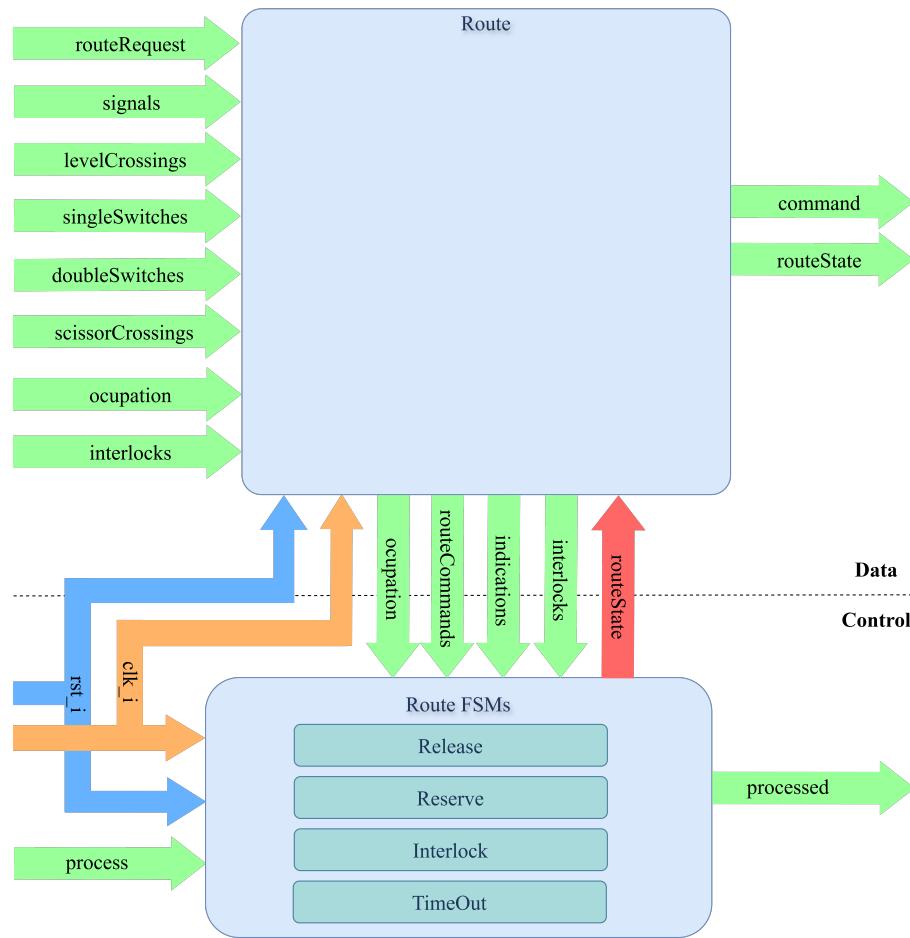
La red de Petri ilustrada en la Figura 3.41 es una simplificación de la implementación real, en la que solamente se ilustra un único cambio de estado entre un aspecto y otro. De haber ilustrado todas las transiciones entre, por ejemplo, el aspecto rojo y amarillo, el aspecto rojo y verde, o el aspecto rojo consigo mismo, entonces la cantidad de transiciones sería tres veces mayor.

Teniendo en cuenta el modelo simplificado, una señal ferroviaria depende de sí misma solo si la sección a la que protege se encuentra ocupada, en cuyo caso su aspecto será rojo. En caso contrario, si la sección se encuentra libre, dependerá del aspecto de la señal siguiente: si la señal siguiente es roja, el aspecto de la señal analizada será doble amarillo; si la señal siguiente es doble amarilla, el aspecto de la señal analizada será amarillo; si la señal siguiente es amarilla, el aspecto de la señal analizada será verde y, finalmente, si la señal siguiente es verde, el aspecto de la señal analizada también lo será.

Las señales ferroviarias no pueden cambiar su aspecto una vez que se encuentran enclavadas, salvo para adoptar un aspecto más restrictivo, para garantizar un mayor nivel de seguridad.

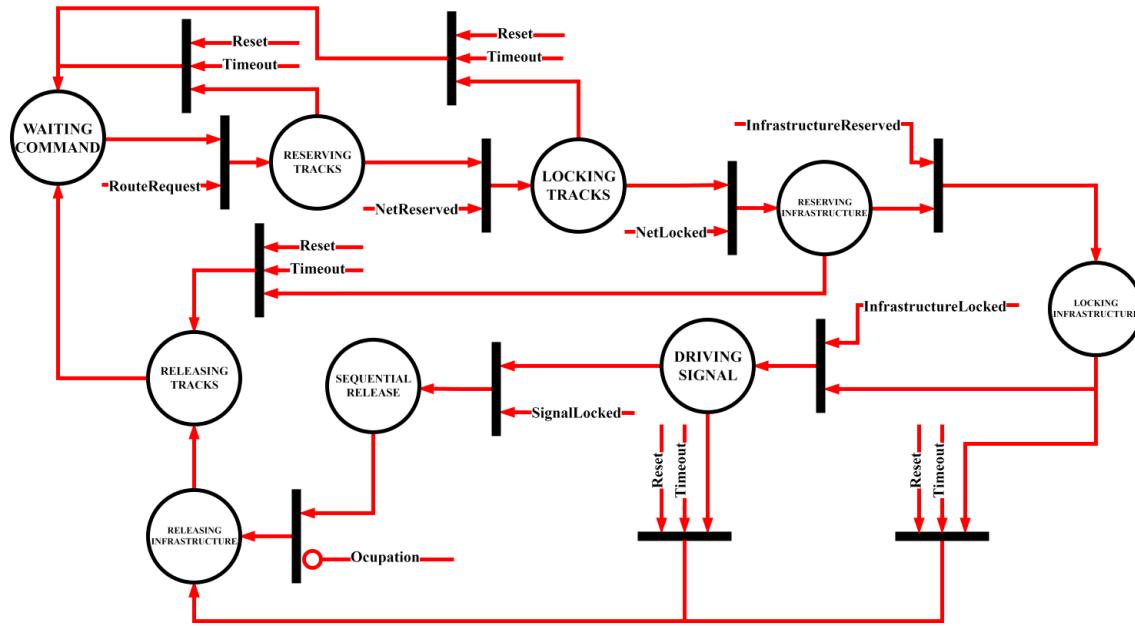
3.2.14. Módulo genérico de las rutas ferroviarias

El módulo *Routes* (ver Figura 3.15) es el encargado de implementar el funcionamiento de las rutas ferroviarias. El ACG determina todos los elementos ferroviarios que abarca la ruta e implementa los puertos y conexiones a cada uno de estos elementos. De esta manera, cada módulo *Routes* tiene la información necesaria del estado actual de cada elemento y si se encuentran o no enclavados. Además, el ACG implementa las salidas necesarias para consultar y controlar cada elemento ferroviario en cuestión, junto con la dinámica interna para determinar si la ruta puede ser habilitada y bajo qué condiciones. El diagrama de bloques de la máquina de estados finitos con camino de datos diseñado para lograr este objetivo se muestra en la Figura 3.42.

Figura 3.42: FSMD del módulo genérico de *Routes*

Inicialmente, el módulo *Routes* se encuentra inactivo, esperando que la ruta sea solicitada por el operador. De recibir la orden esperada, el módulo comprobará que todos los *netElements* se encuentran liberados (ni reservados ni enclavados por otras rutas) y libres (no ocupados por ninguna formación). De ser afirmativa la respuesta, se enviará la señal de reserva y de confirmarse la reserva, se envía la señal de enclavamiento a los *netElements*. Estos pasos deberán hacerse dentro de un intervalo de tiempo determinado o el pedido de ruta será cancelado.

A continuación, una vez se confirma que toda la sección está enclavada, se repite el procedimiento de verificación de estado, reserva y enclavamiento con cada elemento ferroviario necesario para asegurar la ruta. Si alguno de estos elementos no se encuentra disponible, la ruta es cancelada por timeout y todas las secciones y componentes previamente enclavados son liberados. Si todas las condiciones de ruta son satisfechas, la ruta es habilitada y se toma el control de la señal inicial. El comportamiento de las rutas ferroviarias se define en la red de Petri de la Figura 3.43.

Figura 3.43: Red de Petri del modelo dinámico de *Routes*.

A medida que la formación va circulando se activa la liberación secuencial de los elementos ferroviarios dejados atrás por la formación, lo cual permite una mayor flexibilidad a la hora de asignar y liberar rutas, como se explicó en la Sección 3.1.6. Al finalizar la liberación secuencial, si la formación ya no ocupa ninguna sección de la ruta, entonces se procede a liberar los elementos restantes y la ruta vuelve a su estado de espera inicial.

Las rutas no comprueban el estado de rutas antagónicas ni rutas con las que comparten recursos, solamente sus propias condiciones de habilitación. Esto es así ya que se delegó en cada elemento la facultad de ser reservados y enclavados por una única ruta, lo cual impide la existencia de rutas conflictivas habilitadas simultáneamente. De otra manera, las rutas usarían demasiados recursos mientras que los elementos ferroviarios mucho menos. Una distribución de las responsabilidades otorga más flexibilidad y escalabilidad al sistema, con módulos de similares tamaños y complejidad.

3.3. Consideraciones respecto a la implementación en una FPGA del código generado por el ACG

El código VHDL generado por el ACG es independiente de la plataforma que se utilice. Es decir, cualquier familia de FPGAs es compatible con el sistema de enclavamientos que el ACG puede generar, siempre que se consideren ciertos detalles. En primer lugar, debido a su diseño con comunicación serial, todas las implementaciones utilizarán la misma cantidad de pines: un pin de recepción (rx), un pin de transmisión (tx), y el pin de referencia (GND). En segundo lugar, se deberá dimensionar la FPGA a utilizar en base a la cantidad de Look-Up-Tables (LUTs) y Flip-Flops (FFs) que la implementación requiera. A modo de referencia, la Tabla 5.5, incluida en la Sección 5.2.9 ilustra estos parámetros para nueve ejemplos que serán analizados en la Sección 5.2 y los apéndices. La Sección 5.2.9 incluye, además, un análisis del tamaño máximo aproximado que puede ser implementado, dada una FPGA de referencia, y se compara eso con un sistema ferroviario real completo de Argentina, para dar una dimensión del alcance que puede tener.

Finalmente, al ser un diseño basado exclusivamente en hardware, el mismo será determinista, concurrente e incluso es factible añadir una capa adicional de software de alto nivel, no cubierta en este trabajo, que podría usarse por ejemplo para implementar la comunicación por MVB (Multifuncion Vehicle Bus) [247] con otros sistemas ferroviarios.

Capítulo 4

Automatic Graphic User Interface Generator (AGG)

En este capítulo se presentan los motivos que llevaron a desarrollar una herramienta para generar en forma automática interfaces gráficas de usuario adaptadas a cada topología ferroviaria, así como también las bibliotecas de código utilizadas, las estrategias de comunicación y el diseño realizado.

4.1. Necesidad de contar con una herramienta para generar interfaces gráficas

La complejidad del sistema implementado en la FPGA en base al código generado por parte del ACG es tal que se vuelve indispensable contar con una herramienta gráfica que facilite la interpretación de los resultados. A su vez, es importante contar con una herramienta que pueda establecer la comunicación con la FPGA, tanto para enviar cómo para recibir las tramas de mensajes definida en la Sección 3.2.1. Para lograr estos objetivos se creó el AGG (del inglés, Automatic Graphic User Interface Generator), una herramienta diseñada e implementada por el autor de esta tesis de doctorado. El AGG permite establecer la comunicación con la FPGA y actualizar en tiempo real el estado de una interfaz gráfica basada en railML, intuitiva y a semejanza de una consola de señalamiento real.

La interfaz de usuario generada por el AGG tiene como objetivo reemplazar a la mesa de señalamiento que se utiliza habitualmente para comandar los sistemas de enclavamiento en Argentina. En la Figura 1.7 se presentó una foto de una mesa de enclavamientos real, y para comodidad del lector se muestra nuevamente esa foto en la Figura 4.1.

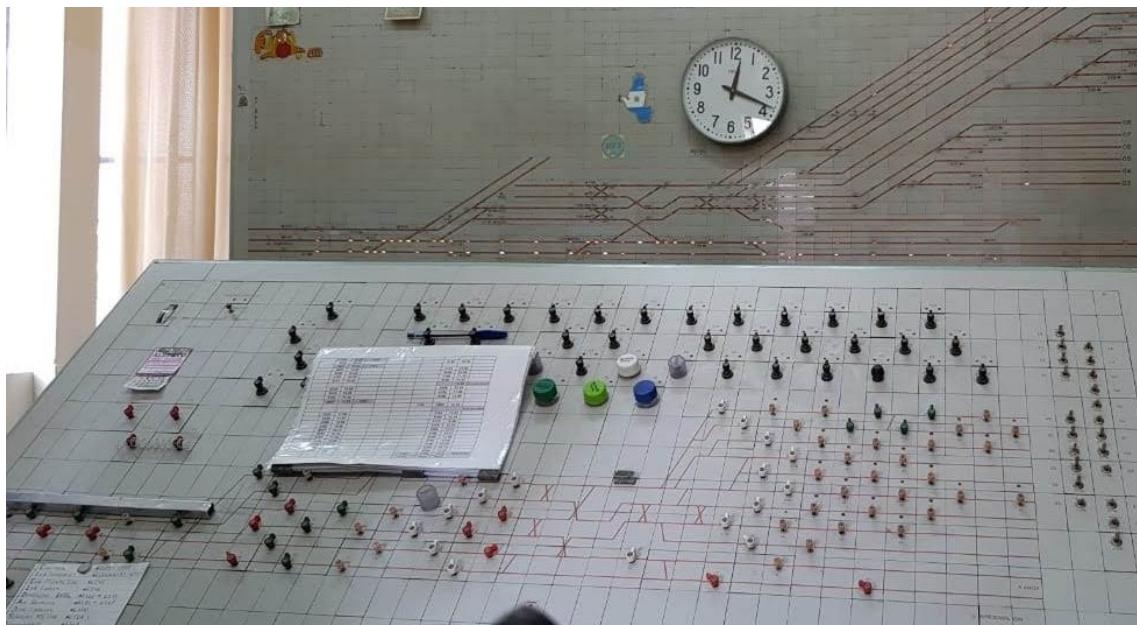


Figura 4.1: Panel de control central de un sistema de enclavamientos.

4.2. Diseño de la herramienta para la generación automática de interfaces de usuario

Para implementar el AGG se decidió utilizar la biblioteca tkinter [250] para la interfaz gráfica de usuario y la biblioteca serial, nativa de Python, para establecer la comunicación con la plataforma FPGA. Ambas bibliotecas son las mas utilizadas debido a su amplia difusión en la comunidad de software libre, funcionalidades incluidas y detallada documentación.

La interfaz gráfica se genera utilizando la información provista por el RNA (ver Sección 2.1), como por ejemplo la topología (posición, conexión y largo de las vías), la distribución de la infraestructura estática (plataformas, final de vías), la disposición de la infraestructura dinámica (cambios de vías, pasos a nivel) y el señalamiento (posición y orientación de las señales). El estado de la interfaz gráfica se actualiza en tiempo real y es reportado a la FPGA en una trama de datos, que ya fue explicada en la Sección 3.2.1.

El usuario u operario puede interactuar con la interfaz creada mediante tres acciones: hacer zoom in/out utilizando la rueda del mouse, arrastrar la topología mientras se mantiene presionada la tecla shift para desplazarse por la interfaz y modificar el estado de los elementos de la interfaz que son interactivos al hacer click con el mouse sobre ellos. Los elementos interactivos son por ejemplo un cambio de vías, un paso a nivel o una vía. Los finales de vías no poseen estados y, por lo tanto, no son interactivos. Las tres acciones fueron implementadas en Python por el autor de esta tesis de doctorado mediante interrupciones, para tener una respuesta lo más cercana posible a tiempo real.

Las interacciones producto de hacer click sobre los elementos de la interfaz se dividen en dos tipos de eventos: estáticos y dinámicos. Un evento estático involucra al usuario que modifica el estado de la infraestructura, por ejemplo: ocupa o libera una vía, cierra o abre un paso a nivel o modifica la posición de un cambio de vías. Un evento dinámico implica la solicitud y cancelación de rutas. Todas estas acciones se pueden realizar con un click sobre el elemento que se desea modificar. El AGG informará a la FPGA del nuevo estado del elemento seleccionado y actualizará el color

y/o posición del elemento, en base a la respuesta de la FPGA.

4.3. Representación de cada elemento ferroviario en la interfaz gráfica

Cada uno de los elementos ferroviarios presentes en la interfaz gráfica que son interactivos presentan diferentes formas y colores para representar sus estados. Por ejemplo, las tramos de vías definidos por la clase *netElement* son ilustrados en la Figura 4.2. La vía libre es representada de color negro, la vía ocupada por un tren es de color rojo, mientras que la vía que se encuentra enclavada por una ruta y no puede ser utilizada por ninguna otra formación, salvo la habilitada por esa ruta, se representa de color gris. El usuario podrá hacer click en cualquier parte de la vía, siendo más notorios los límites en el caso de la vía roja o gris.

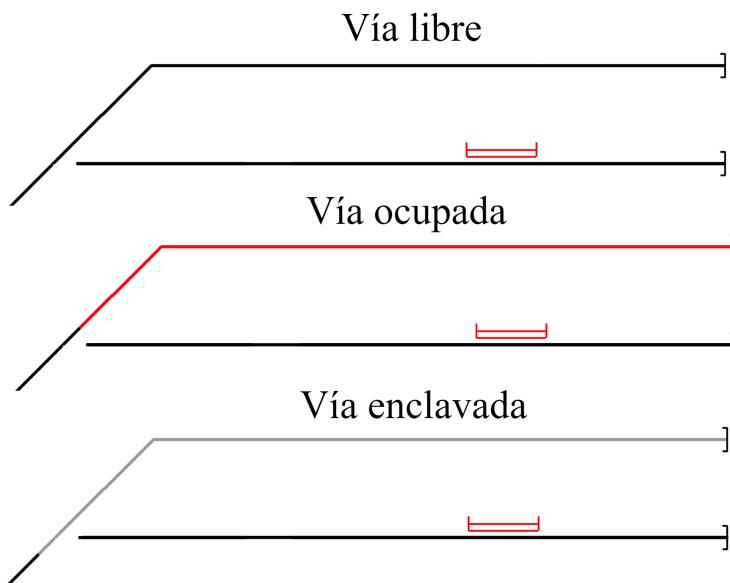


Figura 4.2: Representación de vía libre (arriba), vía ocupada (medio) y vía enclavada (abajo) en la interfaz gráfica.

Los pasos a nivel son ilustrados en la Figura 4.3. El usuario puede alternar entre el estado de barrera alta o abierto (azul) y barrera baja o cerrado (rojo) con un click sobre cualquier parte del paso a nivel, siempre que no existan restricciones sobre la infraestructura. Es decir, si el sistema de enclavamientos mantiene el paso a nivel enclavado porque una ruta activa requiere que ese paso a nivel se encuentre cerrado, entonces el usuario no podrá modificar su estado.

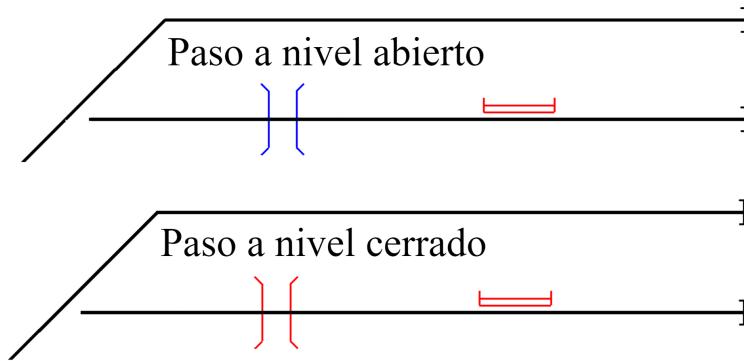


Figura 4.3: Representación de paso a nivel abierto (arriba) y paso a nivel cerrado (abajo) en la interfaz gráfica.

Los cambio de vías simples son ilustrados en la Figura 4.4. El usuario puede alternar entre el estado de posición normal y posición reversa con un click sobre la unión oblicua entre la vía normal y el desvío. A diferencia de otros elementos ferroviarios interactivos que cambian su color mediante un click, los cambios de vías solamente cambian a color rojo cuando alguna de las vías que lo componen es ocupada, o a color gris si alguna de las rutas habilitadas requieren que el cambio de vías se encuentre enclavado. En este último caso, cuando el cambio de vías se encuentra enclavado, el usuario no podrá alterar la posición del mismo mediante un click.

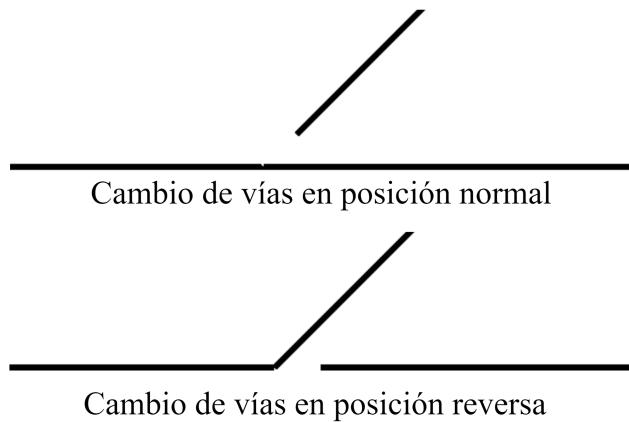


Figura 4.4: Representación de cambio de vías simple en posición normal (arriba) y posición reverse (abajo) en la interfaz gráfica.

Finalmente, el usuario puede solicitar o cancelar rutas de manera muy sencilla mediante un click sobre el nombre de la señal que se desea controlar. En la Figura 4.5, Figura 4.6 y Figura 4.7 se ilustran las tres instancias del proceso de habilitación de una ruta, junto con los distintos colores utilizados para representar los aspectos de las señales. Tal como fue explicado en la Sección 3.1.5, los aspectos verde, amarillo, doble amarillo y rojo son representados por los colores verde, amarillo, naranja, y rojo, respectivamente.

En la Figura 4.5 el usuario aún no ha solicitado ninguna ruta ni seleccionado ninguna señal.

Los nombres de las señales son de color gris oscuro y sus aspectos son determinados por el sistema de enclavamiento en base a la posición de los cambios de vías y barreras en los pasos a nivel.

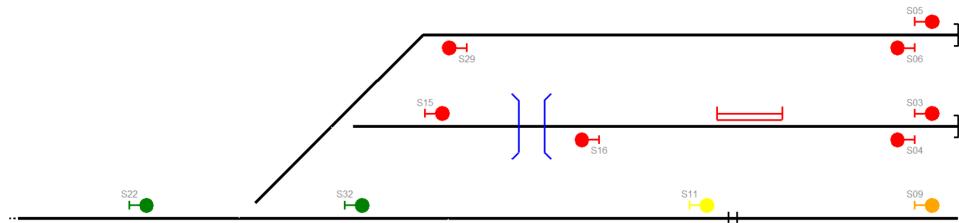


Figura 4.5: Representación de ruta sin solicitar en la interfaz gráfica.

En la Figura 4.6, el usuario seleccionó la señal S22 haciendo click sobre el nombre de la misma. Al realizar esta acción, la interfaz gráfica aún no ha enviado ninguna señal a la FPGA, pero la interfaz modifica el color del nombre de la señal a verde, para indicar que se ha elegido a la señal S22 como señal inicial de una potencial ruta. Al mismo tiempo, la interfaz cambiará el color del nombre de las potenciales señales de finalización de rutas a color rojo, en este caso: S32, S15 y S05. En cambio, todas las demás señales tendrán su nombre en color gris claro, como se observa en la Figura 4.6.

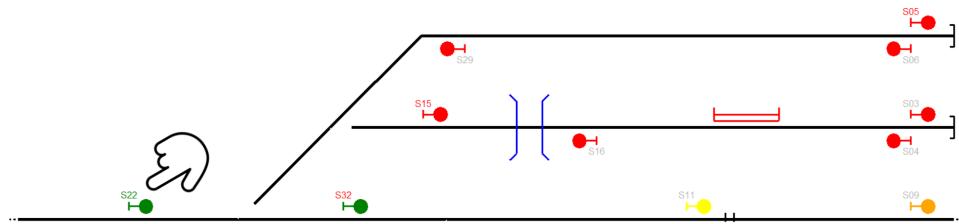


Figura 4.6: Representación de solicitud de inicio de ruta en la interfaz gráfica.

Si el usuario selecciona alguna de las potenciales señales de finalización de ruta, como por ejemplo S05, la interfaz gráfica enviará la solicitud de ruta a la FPGA. En caso de que la ruta sea aceptada, tal como se ilustra en la Figura 4.7, las vías contenidas entre la señal S22 y S05 cambiarán a color gris (enclavadas) y los cambios de vías necesarios cambiarán su posición y serán enclavados, cambiando también su color a gris, como se muestra en la Figura 4.7.

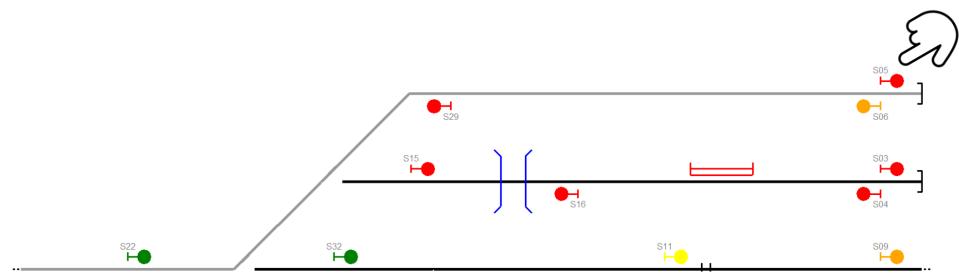


Figura 4.7: Representación de ruta enclavada en la interfaz gráfica.

El usuario podrá cancelar el pedido de una ruta que aún no fue solicitada si, en lugar de seleccionar las señales de finalización, vuelve a seleccionar la señal inicial. El usuario también puede

cancelar una ruta ya habilitada si realiza un doble click sobre la señal de partida. La cancelación de la ruta será aprobada por la FPGA y removerá el enclavamiento de la infraestructura siempre y cuando sea seguro. En caso contrario, la ruta continuará habilitada.

4.4. Consideraciones para asegurar la convergencia del estado del sistema de enclavamientos

Debido a que los módulos del sistema de enclavamientos reciben los datos en paralelo, el sistema no converge en un solo ciclo. A modo de ejemplo, supongamos un caso muy común en un señalamiento: dos señales A y B, tal que A depende del estado de B, por pertenecer al recubrimiento (ver Sección 3.1.5), y ambas dependen de la trama de entrada. Al recibir la misma trama a la vez, ambas señales evolucionarán de un estado inicial a un estado final, pero la señal A lo hará utilizando la información del estado inicial de B, que ya no sería válido si B cambió de estado. Para evitar esto, el AGG compara la trama de datos enviada a la FPGA con la trama de datos recibida desde la FPGA. Si las tramas son idénticas entonces el sistema de enclavamientos ya ha alcanzado un estado de equilibrio y el AGG detendrá el envío de datos hasta que el operador altere ese equilibrio interactuando con la interfaz. En cambio, si las tramas de datos son diferentes, el AGG enviará a la FPGA la trama recibida, junto con los pedidos que el usuario pudiese haber solicitado entre ambos sucesos. De esta forma, el AGG cierra el lazo de control con la FPGA reinyectando las tramas de datos hasta que las tramas de datos converjan y se cumpla la convergencia.

En la Capítulo 5 se muestran los resultados obtenidos y, cómo parte de eso, se ilustra la interfaz gráfica generada a partir de utilizar la herramienta AGG para un determinado ejemplo. En los apéndices se muestran más resultados obtenidos mediante el uso de las herramientas implementadas.

Capítulo 5

Resultados obtenidos

En este capítulo se muestran pruebas realizadas a la implementación del RNA y el ACG en diferentes casos de aplicación, que denominaremos *ejemplos*. Estos ejemplos abarcan sistemas simples y complejos, desde ejemplos provistos por railML.org hasta sistemas reales, pasando por locaciones diseñadas por el autor de este trabajo para probar cada una de las funcionalidades del RNA y del ACG. En las siguientes secciones se analizará en detalle el primer ejemplo, lo que es suficiente para que el lector entienda el flujo de trabajo y los resultados obtenidos. Los ocho ejemplos restantes se encuentran en apéndices.

En cada uno de los ejemplos se comparará el señalamiento obtenido mediante RNA, con el señalamiento de referencia para ese ejemplo. De esta forma será posible obtener conclusiones respecto a la eficacia del RNA, su impacto en la logística, seguridad y cobertura de la red. El análisis incluye la presentación de la topología original junto con su señalamiento y tabla de enclavamientos, siempre que esté disponible. Adicionalmente, se ilustrará la generación paso a paso del señalamiento, su simplificación y tabla de enclavamientos final, junto con la comparación con el enclavamiento original, si existiese. Finalmente, se incluyen las redes de grafos generadas por el RNA y un resumen de los recursos utilizados por el ACG para implementar el sistema.

Alguno de los ejemplos que se usarán para probar los algoritmos fueron tomados de railML.Org u otras fuentes y se hará referencia a ellos como 'ejemplos tomados de railML', o bien se hará referencia a la fuente que corresponda, mientras que otros ejemplos que se usarán para probar los algoritmos fueron diseñados por el autor de esta tesis, y se hará referencia a ellos como 'ejemplos diseñados para las pruebas'. Cuando para el análisis se tome el señalamiento, sea el disponible en railML.Org o el diseñado por el autor, previo a ser procesador por el RNA se hablará de "señalamiento original", en el sentido de que se lo describirá previo a su procesamiento. En cambio, cuando para el análisis se tome el señalamiento producto de ser procesado por el RNA, se hablará de "señalamiento generado", ya que fue generado automáticamente por el RNA en base a la topología de la red ferroviaria.

5.1. Plataforma utilizada

Cómo se explicó Sección 3.3, es posible utilizar una FPGA de cualquier fabricante, siempre y cuando tenga determinadas características de tamaño. En este contexto se optó por utilizar la FPGA ARTY Z7-20 de Xilinx (Figura 5.1) debido a cuestiones de disponibilidad y experiencia previa con la plataforma. La misma posee 53200 Look-up-tables, 106400 Flip-Flops, 32 Buffers y 125 bloques de entrada/salida. El precio promedio de esta plataforma ronda los 300 U\$D, un precio razonable para una plataforma de nivel intermedio.

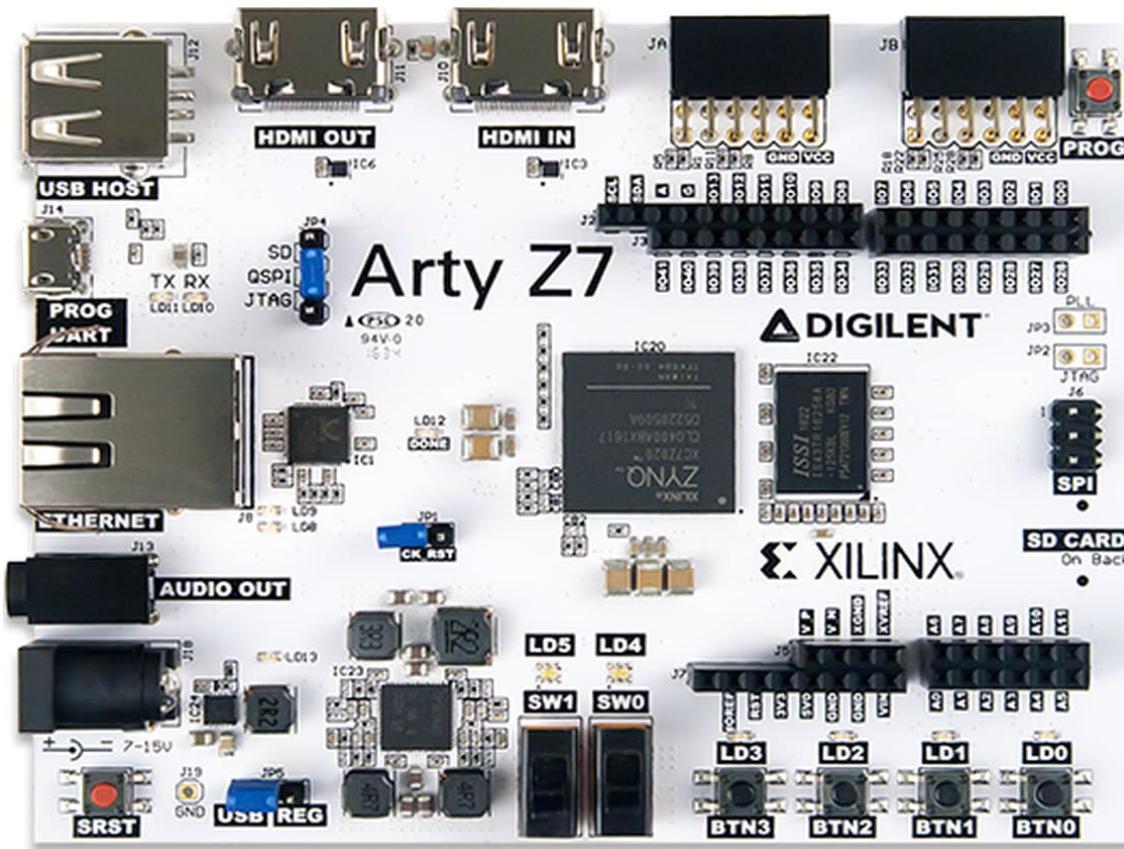


Figura 5.1: Plataforma FPGA Xilinx Arty Z7-20.

Aunque se seleccionó una FPGA de la familia Xilinx [30, 35, 46, 47, 52, 75, 91, 251, 252] y se utilizó el entorno de desarrollo integrado Vivado [253, 254], por lo explicado en la Sección 3.3, el código VHDL generado por el ACG es independiente de la plataforma que se utilice. De emplearse otra familia de FPGAs, solo será necesaria una nueva asignación manual de pines de entrada y salida. De emplearse FPGAs por fuera de las familias ofrecidas por Xilinx, como por ejemplo Intel, puede utilizarse el entorno de desarrollo correspondiente, como por ejemplo el entorno de desarrollo Intel Quartus [255].

Tanto el entorno de desarrollo Xilinx Vivado como el Intel Quartus incorporan herramientas para validación de la sintaxis generada por el ACG. Se utilizó Xilinx Vivado para generar el diagrama de bloques del sistema y analizar cada uno de los módulos y sus elementos internos. Este proceso incluye una validación de la sintaxis de todos los archivos generados por el ACG. Un análisis similar se realiza en las etapas de síntesis e implementación, detallado en profundidad en este capítulo.

5.2. Ejemplo 1

5.2.1. Topología ferroviaria original

El primer ejemplo, ilustrado en la Figura 5.2, es una topología diseñada por el autor de esta tesis en base a dos líneas principales y tres niveles de ramificaciones. Una de las ramificaciones utiliza el cambio de vías Sw06 y es una ramificación simple. La otra ramificación utiliza el cambio

de vías Sw04 y es una ramificación compleja que incluye al cambio de vías Sw07. Ademas, se incluyeron los cambios de vías Sw12 y Sw13 para permitir el intercambio de formaciones entre ambas vías principales. El objetivo de este ejemplo fue comprobar el funcionamiento del RNA con una topología de múltiples ramificaciones anidadas.

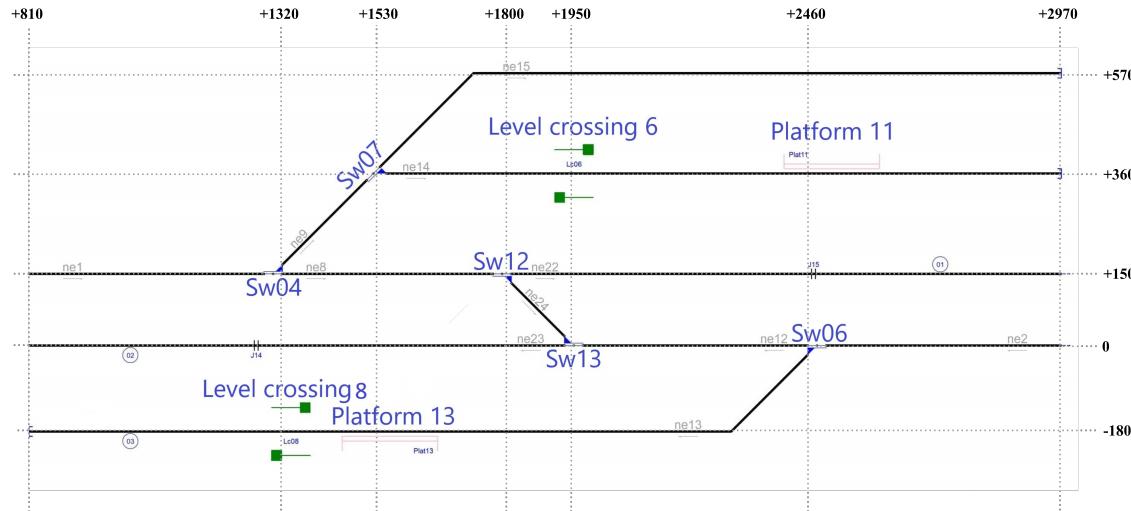


Figura 5.2: Topología ferroviaria del ejemplo 1 sin señalamiento.

Para incrementar la dificultad del análisis y obtener resultados mas completos, se incluyeron finales de vías relativos (ne1, ne2, ne22 y ne23) y absolutos (ne13, ne14 y ne15), junto con plataformas (Platform11, Platform13) y cruces de vías (LevelCrossing06, LevelCrossing08). La infraestructura se distribuyó de forma tal que no en todos los casos existiese espacio suficiente para colocar el señalamiento entre los elementos ferroviarios. Por ejemplo, entre la plataforma Platform11 y el cruce de vía LevelCrossing06 existe el espacio suficiente, pero entre la plataforma Platform13 y el cruce de vía LevelCrossing08 no existe suficiente espacio.

5.2.2. Señalamiento original

El señalamiento diseñado en forma manual por el autor de esta tesis para la topología de la Figura 5.2 se ilustra en la Figura 5.3. Se observa que incluye señales de parada próximas a los finales de vías absolutos (S18, S19, S20), señales de partida en las plataformas (S04, S06, S08, S09), señales de protección antes de cada paso a nivel (S04, S05), señales de maniobras antes de converger en una vía principal (S03, S08) y señales múltiples para cambios de vías divergentes (S01, S17, S10, S07), entre varias otras señales. Estas señales permiten definir hasta un máximo de 14 rutas, todas ellas detalladas en la Tabla 5.1. En una primera inspección, se puede comprobar que todos los elementos ferroviarios son alcanzados por al menos una de las rutas, en al menos una dirección. Además, todos los cambios de vías son utilizados, de forma simple o compuesta.

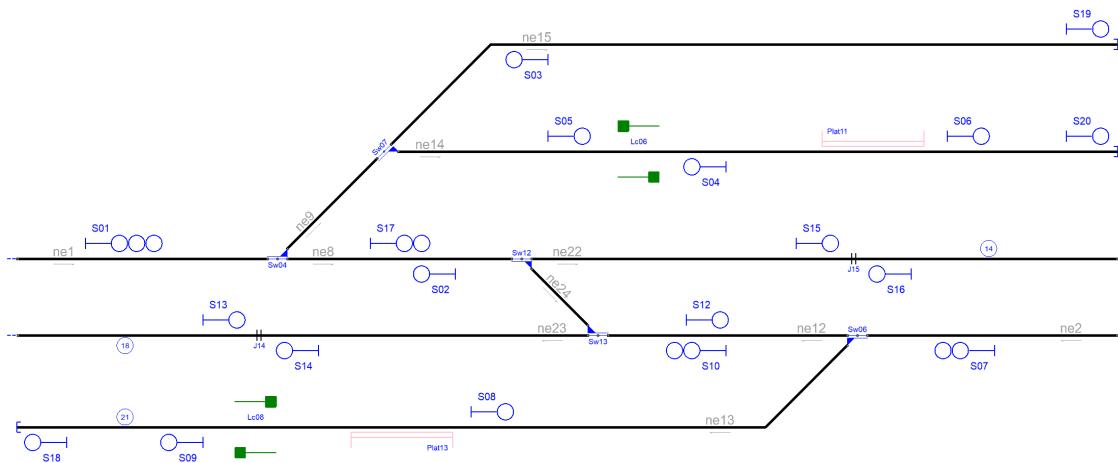


Figura 5.3: Señalamiento original del ejemplo 1.

Tabla 5.1: Tabla de enclavamiento original del ejemplo 1.

Ruta	Inicio	Final	Cambio	Plataforma	Cruce	netElement
R ₀₁	S ₀₅	S ₀₆	-	Plat ₁₁	Lc ₀₆	ne ₁₄
R ₀₂	S ₀₆	S ₂₀	-	-	-	ne ₁₄
R ₀₃	S ₀₉	S ₁₈	-	-	-	ne ₁₃
R ₀₄	S ₁₃	S ₁₂	Sw ₁₃ ^N	-	-	ne ₂₃ -ne ₁₂
R ₀₅	S ₁₆	S ₀₂	Sw ₁₂ ^N	-	-	ne ₂₂ -ne ₀₈
R ₀₆	S ₀₇	S ₁₀	Sw ₀₆ ^N	-	-	ne ₀₂ -ne ₁₂
R ₀₇	S ₀₇	S ₀₉	Sw ₀₆ ^R	Plat ₁₃	Lc ₀₈	ne ₀₂ -ne ₁₃
R ₀₈	S ₁₀	S ₁₄	Sw ₁₃ ^N	-	-	ne ₁₂ -ne ₂₃
R ₀₉	S ₁₀	S ₀₂	Sw ₁₂ ^R +Sw ₁₃ ^R	-	-	ne ₁₂ -ne ₂₄ -ne ₀₈
R ₁₀	S ₀₁	S ₁₇	Sw ₀₄ ^N	-	-	ne ₀₁ -ne ₀₈
R ₁₁	S ₀₁	S ₁₉	Sw ₀₄ ^R +Sw ₀₇ ^N	-	-	ne ₀₁ -ne ₁₅
R ₁₂	S ₀₁	S ₀₅	Sw ₀₄ ^R +Sw ₀₇ ^R	-	-	ne ₀₁ -ne ₁₄
R ₁₃	S ₁₇	S ₁₅	Sw ₁₂ ^N	-	-	ne ₀₈ -ne ₂₂
R ₁₄	S ₁₇	S ₁₂	Sw ₁₂ ^R +Sw ₁₃ ^R	-	-	ne ₀₈ -ne ₂₄ -ne ₁₂

Algunas rutas abarcan mas de un *netElement*, como por ejemplo la ruta R14 que comienza en la señal S17 y finaliza en la señal S12, atraviesa los *netElements* ne8, ne24 y ne12, y utiliza los cambios de vías Sw12 y Sw13, ambos en posición reversa.

5.2.3. Generación de señalamiento paso a paso

Inicialmente, el RNA ejecuta el Algoritmo 1 (ver Sección 2.1.3) para detectar todos los *net-elements*, sus coordenadas iniciales y finales en la topología, y el sentido en el que fueron definidas. Al concluir el Algoritmo 1, el RNA ejecuta el Algoritmo 2 (ver Sección 2.1.3) para analizar la

conexidad de la red. El resultado obtenido se muestra en el Código 5.1, donde se describen las coordenadas de cada *netElement* (líneas 6 a 16) y se confirma que la red es conexa (línea 17).

Código 5.1: Detección de *netElements* por parte del RNA

```

1 ##### Starting Railway Network Analyzer #####
2 Reading .railML file
3 Creating railML object
4 Analysing railML object
5 Analysing graph
6 ne1 [810, 150] [1320, 150] >>
7 ne2 [2970, 0] [2460, 0] <<
8 ne8 [1320, 150] [1800, 150] >>
9 ne9 [1320, 150] [1530, 360] >>
10 ne12 [2460, 0] [1950, 0] <<
11 ne13 [2460, 0] [810, -180] <<
12 ne14 [1530, 360] [2970, 360] >>
13 ne15 [1530, 360] [2970, 570] >>
14 ne22 [1800, 150] [2970, 150] >>
15 ne23 [1950, 0] [810, 0] <<
16 ne24 [1800, 150] [1950, 0] >>
17 The network is connected

```

Por ejemplo, el *netElement* ne1 (línea 6) inicia en la coordenada (810;150) y finaliza en la coordenada (1320;150), como se puede apreciar en la Figura 5.2. El símbolo **>>** indica que ne1 se encuentra definido de izquierda a derecha, ya que la componente x de la coordenada final es mayor a la de la coordenada inicial, y tiene la misma componente y. Además, se puede comprobar que la lista obtenida es consistente con la Figura 5.3. Por ejemplo, ne1 (línea 6), ne8 (línea 8) y ne9 (línea 9) comparten la coordenada (1320;150), que coincide con la coordenada del cambio de vías Sw04.

A continuación, el RNA detectará la infraestructura ferroviaria, las curvas peligrosas y los puntos medios de los netElements que el RNA considera demasiado largos, en función del parámetro de largo máximo de vía configurado. El análisis de la infraestructura se detalló en la Sección 2.1.5, Sección 2.1.6, Sección 2.1.7 y Sección 2.1.8, mientras que la detección de curvas y puntos medios se detalló en la Sección 2.1.4. El RNA ejecuta el Algoritmo 3, Algoritmo 4 y Algoritmo 5 para confirmar la detección de cambios de vías simples, dobles y en tijeras. El resultado de este proceso se puede visualizar en el Código 5.2.

Código 5.2: Detección de puntos críticos por parte del RNA

```

1 Analysing infrastructure --> Infrastructure.RNA
2 Detecting Danger --> Safe_points.RNA
3 ne1 has a Middle point @ [1065.0, 150]
4 ne2 has a Middle point @ [2715.0, 0]
5 ne8 has a Middle point @ [1560.0, 150]
6 ne12 has a Middle point @ [2205.0, 0]
7 ne13 has a Platform[plf75] @ [1564, 180]
8 ne13 has a LevelCrossing[lcr74] @ [1362, 180]
9 ne13 has a Curve(2 lines) @ [[2280, -180]]
10 ne14 has a Platform[plf68] @ [2490, -360]
11 ne14 has a LevelCrossing[lcr69] @ [1945, -360]

```

```

12     ne15 has a Curve(2 lines) @ [[1740, 570]]
13     ne22 has a RailJoint[J15] @ [2452, 150]
14     ne23 has a RailJoint[J14] @ [1284, 0]

```

Esta información es exportada por el RNA, con mayor detalle, en el archivo Infrastructure.RNA (Código 5.3) que resume cada elemento ferroviario asociado a su respectivo *netElement*.

Código 5.3: Infrastructure.RNA

```

1 Nodes: 11|Switches: 5|Signals: 0|Detectors: 2|Ends: 7|Barriers: 2
2 Node ne1:
3     Track = track1
4     Neighbours = 2 -> ['ne8', 'ne9']
5     Switches -> Sw04
6         ContinueCourse -> right -> ne8
7         BranchCourse -> left -> ne9
8 Node ne2:
9     Track = track7
10    Neighbours = 2 -> ['ne12', 'ne13']
11    Switches -> Sw06
12    ContinueCourse -> right -> ne12
13    BranchCourse -> left -> ne13
14 Node ne8:
15    Track = track2
16    Neighbours = 4 -> ['ne1', 'ne9', 'ne22', 'ne24']
17    Switches -> Sw12
18        ContinueCourse -> left -> ne22
19        BranchCourse -> right -> ne24
20 Node ne9:
21    Track = track3
22    Neighbours = 4 -> ['ne1', 'ne8', 'ne14', 'ne15']
23    Switches -> Sw07
24        ContinueCourse -> left -> ne15
25        BranchCourse -> right -> ne14
26 Node ne12:
27    Track = track8
28    Neighbours = 4 -> ['ne2', 'ne13', 'ne23', 'ne24']
29    Switches -> Sw13
30        ContinueCourse -> left -> ne23
31        BranchCourse -> right -> ne24
32 Node ne13:
33    Track = track9
34    Type = BufferStop -> ['bus56']
35    Neighbours = 2 -> ['ne2', 'ne12']
36    Level crossing -> lcr74
37        Protection -> true | Barriers -> none | Lights -> none Acoustic ->
38            ↛ none
39        Position -> [1317, 180] | Coordinate: 0.7059
40 Node ne14:
41    Track = track4
42    Type = BufferStop -> ['bus10']

```

```

42     Neighbours = 2 -> ['ne9', 'ne15']
43     Level crossing -> lcr69
44         Protection -> true | Barriers -> none | Lights -> none Acoustic ->
45             ↢ none
46             Position -> [1990, -360] | Coordinate: 0.3197
47 Node ne15:
48     Track = track10
49     Type = BufferStop -> ['bus59']
50     Neighbours = 2 -> ['ne9', 'ne14']
51 Node ne22:
52     Track = track6
53     TrainDetectionElements -> tde78
54     Type -> insulatedRailJoint
55     Neighbours = 2 -> ['ne8', 'ne24']
56 Node ne23:
57     Track = track5
58     TrainDetectionElements -> tde77
59     Type -> insulatedRailJoint
60     Neighbours = 2 -> ['ne12', 'ne24']
61 Node ne24:
62     Track = track11
63     Neighbours = 4 -> ['ne8', 'ne12', 'ne22', 'ne23']

```

La información de la infraestructura es utilizada por el RNA para detectar los puntos críticos de la red, es decir, las zonas donde es recomendable colocar una señal, según el sentido de circulación que se desee. El resultado es exportado al archivo SafePoints.RNA (Código 5.4). En el caso de que un mismo *netElement* tenga más de un punto crítico para el mismo sentido, el RNA tomará el más cercano al elemento a proteger. El criterio de selección de puntos críticos se aplica para cada elemento ferroviario detectado, cada curva y cada cambio de vías y fue explicado en la Sección 2.2.

Código 5.4: SafePoints.RNA

```

1 ne1:
2     Next: [[1065.0, 150]]
3     Prev: [[1065.0, 150]]
4 ne2:
5     Next: [[2715.0, 0]]
6     Prev: [[2715.0, 0]]
7 ne8:
8     Next: [[1560.0, 150]]
9     Prev: [[1560.0, 150]]
10 ne12:
11    Next: [[2205.0, 0]]
12    Prev: [[2205.0, 0]]
13 ne13:
14    Next: [[1162, 180], [2180.0, -180]]
15    Prev: [[1764, 180]]
16 ne14:
17    Next: [[2290, -360], [1745, -360]]
18    Prev: [[2690, -360], [2145, -360]]
19 ne15:

```

```

20      Prev: [[1840.0, 570]]
21 ne22:
22      Next: [[2352.0, 150]]
23      Prev: [[2552.0, 150]]
24 ne23:
25      Next: [[1184.0, 0]]
26      Prev: [[1384.0, 0]]

```

Una vez que el RNA detectó cada punto crítico de la red ferroviaria, procede a generar el señalamiento. El orden en que se procesan los elementos ferroviarios no impacta en el resultado final, pero para poder describirlo de forma ordenada se iniciará generando el señalamiento para proteger los finales de vías, las junturas entre rieles, las plataformas (explicado en la Sección 2.2.3), los cruces de vía (explicado en la Sección 2.2.4) y los cambios de vías (explicado en la Sección H.3). Luego se procederá a mostrar el señalamiento completo antes y después de la simplificación de señales (explicado en la Sección 2.3).

Tal como se explicó en la Sección 2.2.1, el RNA aplica el Algoritmo 6 y el Algoritmo 7 para generar las señales para proteger los finales de vías relativos y absolutos. Estas señales son ilustradas en la Figura 5.4.

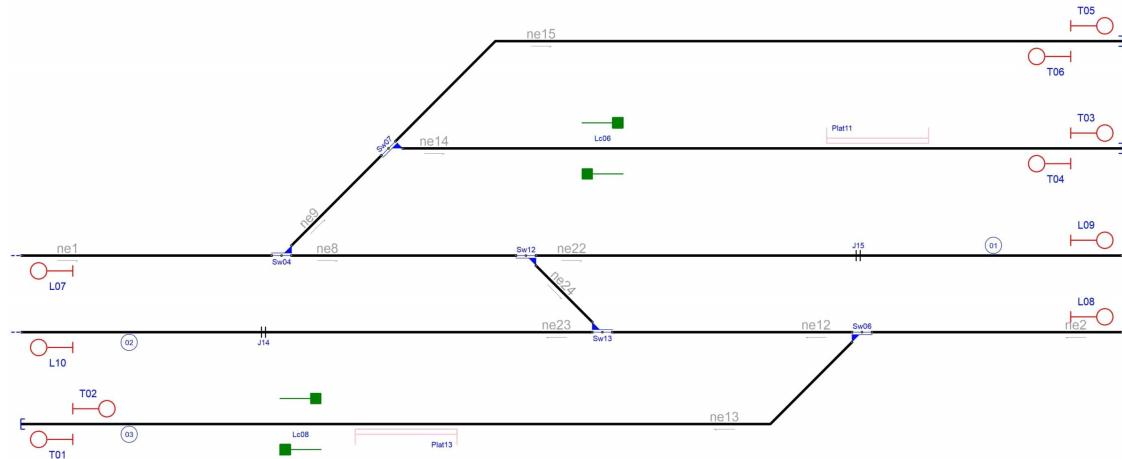


Figura 5.4: Señalamiento generado por el RNA para proteger el fin de vía.

Los finales de vías absolutos son protegidos por las señales de parada T01, T03, T05 y las señales de partida son T02, T04 y T06. A su vez, los finales de vías relativos poseen las señales de parada L07, L08, L09 y L10, cercanos al límite del externo del *netElement* al que pertenecen.

La Figura 5.5 ilustra la generación de señales destinadas a proteger las junturas entre los rieles. Estas señales se obtuvieron al aplicar el Algoritmo 8, tal como fue explicado en la Sección 2.2.2. Las señales generadas son J11, J12, J13 y J14, indicadas en color rojo. De no existir junturas que proteger, el RNA saltará este paso.

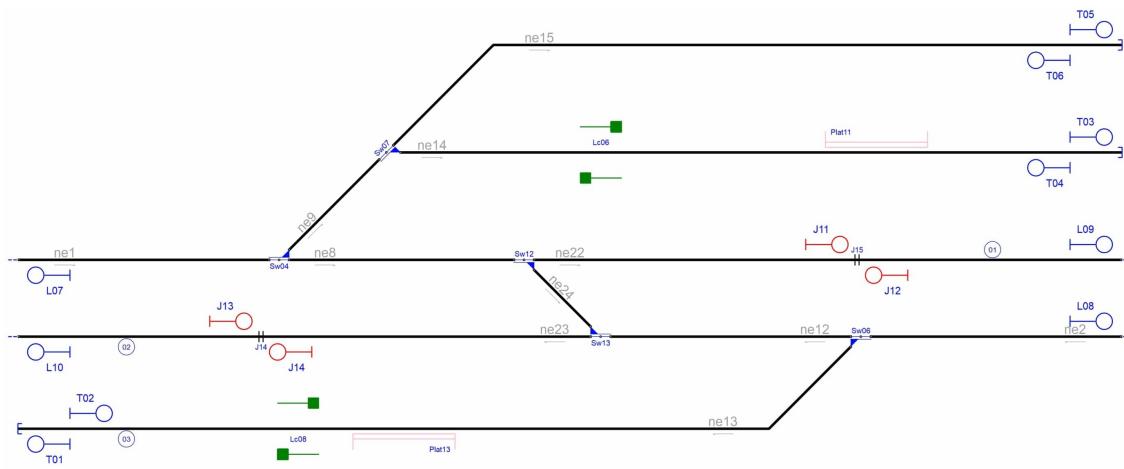


Figura 5.5: Señalamiento generado por el RNA para proteger las junturas.

Al generar el señalamiento para proteger la infraestructura, tal como se explicó en la Sección 2.3.2, el Algoritmo 15 simplificará las señales entre dos elementos ferroviarios si no existe espacio suficiente entre ellos, tal como sucede con los elementos levelCrossing8 y Platform13. El señalamiento generado para proteger las plataformas y los cruces de vía, producto de aplicar el Algoritmo 9 y el Algoritmo 10, respectivamente, se ilustra en rojo en la Figura 5.6. Las señales generadas para proteger las plataformas son las señales de partida P18, P19 y P20, mientras que las señales que protegen los cruces de vía son las señales X15, X16 y X17.

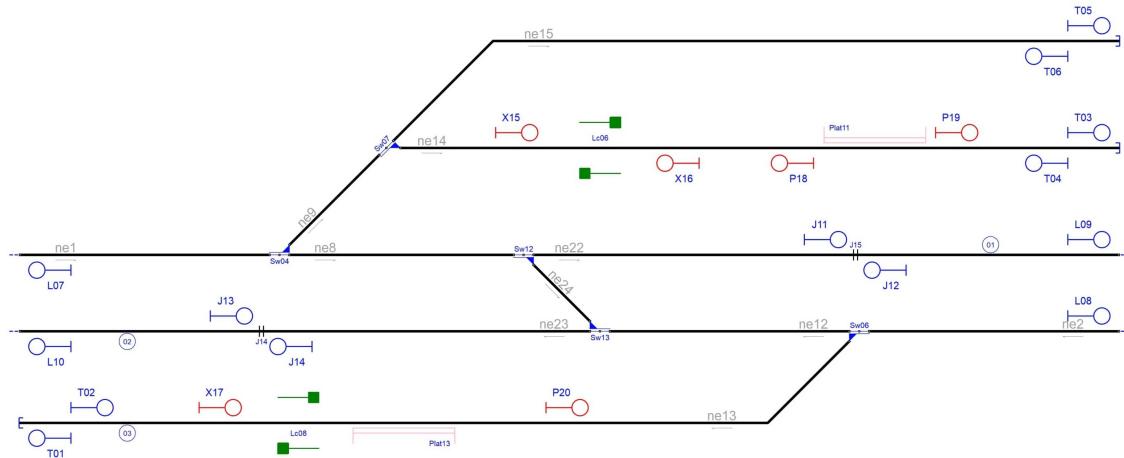


Figura 5.6: Señalamiento generado por el RNA para proteger plataformas y cruces de vía.

Al aplicar el Algoritmo 11 de generación de señalamiento para cambios de vías, tal como fue explicado en la Sección H.3, el RNA genera las señales S22, C21, H23 y H24 para proteger el cambio de vías Sw04; las señales S27, C25, B26 y H28 para proteger el cambio de vías Sw06; las señales C29 y B30 para proteger el cambio de vías Sw07; las señales S32, C31 y H33 para proteger el cambio de vías Sw12 y las señales S35, C34 y H36 para proteger el cambio de vías Sw13. Estas señales se encuentran resaltadas en rojo en la Figura 5.7.

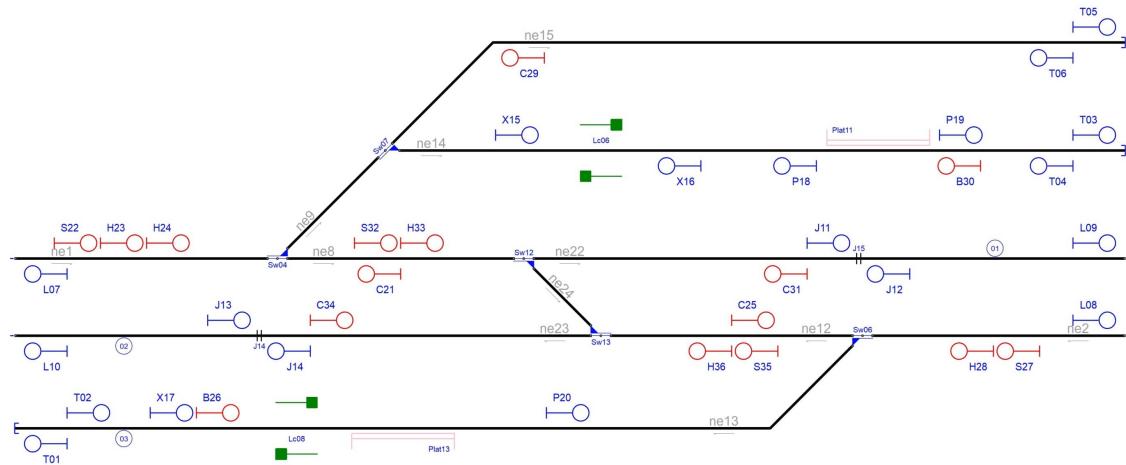


Figura 5.7: Señalamiento generado por el RNA para proteger los cambios de vías.

Una vez obtenido todo el señalamiento, el RNA procede a simplificar las señales redundantes, repetidas o cuyas funciones o ubicaciones se superponen entre sí. El proceso de simplificación de señales fue explicado en la Sección 2.3. El Algoritmo 15 de herencia vertical fue aplicado en las señales B entre los cambios de vías Sw12 y Sw13, desplazando las señales hasta convertirlas en las señales H33 y H36 respectivamente. Análogamente, las señales C y S del *netElement* se convirtieron en las señales H23 y H24 respectivamente.

Las señales simplificadas al aplicar el Algoritmo 15 de herencia horizontal son: X17, P18, P19, B26, B30, C31 y C34. Las señales X17 y B26 fueron eliminadas por su cercanía con la señal T02, con la cual comparten dirección y sentido. Lo mismo ocurre entre el par de señales P18/B30 y la señal T04; entre las señales P19 y T03; entre las señales C31 y J12; y entre las señales C34 y J13. En todos los casos, se aplicó el Algoritmo 15, diseñado para agrupar objetos cercanos como un único objeto, y así generar el señalamiento acorde a los elementos contenidos en cada extremo del nuevo elemento contendedor.

Finalmente, las señales son simplificadas aplicando el Algoritmo 14 de eliminación por prioridad de señales. El resultado de este proceso es detallado en el Código 5.5.

Código 5.5: Reducción de señalamiento por prioridad de señales

```

1 Reducing redundant signals
2 removing sig17 for sig02
3 removing sig26 for sig02
4 removing sig19 for sig03
5 removing sig30 for sig04
6 removing sig31 for sig12
7 removing sig34 for sig13
8 removing sig18 for sig30

```

El resultado de la simplificación del señalamiento se ilustra en la Figura 5.8.

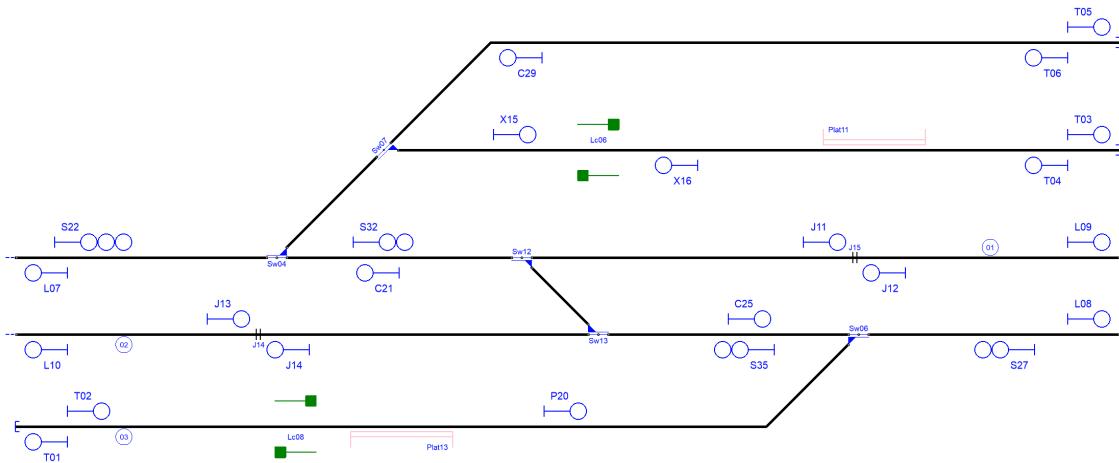


Figura 5.8: Señalamiento generado y simplificado por el RNA.

Además, toda la información del señalamiento generado es exportada por el RNA en el archivo Signalling.RNA (Código 5.6), que incluye información detallada de la posición, orientación, sentido, coordenada, nombre y tipo de señal.

Código 5.6: Signalling.RNA

```

1 T01 [T01] <<:
2   From: ne13 | To: bus56_left
3   Type: Stop | Direction: normal | AtTrack: left
4   Position: [910, 180] | Coordinate: 0.2055
5 T02 [T02] >>:
6   From: ne13 | To: ne13_right
7   Type: Stop | Direction: reverse | AtTrack: right
8   Position: [910, 180] | Coordinate: 0.2055
9 T03 [T03] >>:
10  From: ne14 | To: bus10_right
11  Type: Stop | Direction: normal | AtTrack: left
12  Position: [2870, -360] | Coordinate: 0.9305
13 T04 [T04] <<:
14  From: ne14 | To: ne14_left
15  Type: Stop | Direction: reverse | AtTrack: right
16  Position: [2870, -360] | Coordinate: 0.9305
17 T05 [T05] >>:
18  From: ne15 | To: bus59_right
19  Type: Stop | Direction: normal | AtTrack: left
20  Position: [2870, -570] | Coordinate: 0.9345
21 T06 [T06] <<:
22  From: ne15 | To: ne15_left
23  Type: Stop | Direction: reverse | AtTrack: right
24  Position: [2870, -570] | Coordinate: 0.9345
25 L07 [L07] <<:
26  From: ne1 | To: oe40_left
27  Type: Circulation | Direction: reverse | AtTrack: right
28  Position: [910, -150] | Coordinate: 0.1960

```

```
29 L08 [L08] >>:  
30     From: ne2 | To: oe42_right  
31     Type: Circulation | Direction: reverse | AtTrack: right  
32     Position: [2870, 0] | Coordinate: 0.8039  
33 L09 [L09] >>:  
34     From: ne22 | To: oe41_right  
35     Type: Circulation | Direction: normal | AtTrack: left  
36     Position: [2870, -150] | Coordinate: 0.9145  
37 J11 [J11] >>:  
38     From: ne22 | To: ne22_right  
39     Type: Circulation | Direction: normal | AtTrack: left  
40     Position: [2352.0, -150] | Coordinate: 0.4717  
41 J12 [J12] <<:  
42     From: ne22 | To: ne22_left  
43     Type: Circulation | Direction: reverse | AtTrack: right  
44     Position: [2552.0, -150] | Coordinate: 0.6427  
45 J13 [J13] >>:  
46     From: ne23 | To: ne23_right  
47     Type: Circulation | Direction: reverse | AtTrack: right  
48     Position: [1184.0, 0] | Coordinate: 0.3280  
49 J14 [J14] <<:  
50     From: ne23 | To: ne23_left  
51     Type: Circulation | Direction: normal | AtTrack: left  
52     Position: [1384.0, 0] | Coordinate: 0.5035  
53 X15 [X15] >>:  
54     From: ne14 | To: ne14_right  
55     Type: Circulation | Direction: normal | AtTrack: left  
56     Position: [1745, 360] | Coordinate: 0.5218  
57 X16 [X16] <<:  
58     From: ne14 | To: ne14_left  
59     Type: Circulation | Direction: reverse | AtTrack: right  
60     Position: [2145, 360] | Coordinate: 0.6575  
61 P20 [P20] >>:  
62     From: ne13 | To: ne13_right  
63     Type: Circulation | Direction: reverse | AtTrack: right  
64     Position: [1844, -180] | Coordinate: 0.7824  
65 C21 [C21] <<:  
66     From: ne8 | To: ne8_left  
67     Type: Circulation | Direction: reverse | AtTrack: right  
68     Position: [1560.0, -150] | Coordinate: 0.5  
69 S22 [S22] >>:  
70     From: ne1 | To: ne1_right  
71     Type: Circulation | Direction: normal | AtTrack: left  
72     Position: [1065.0, -150] | Coordinate: 0.5  
73 C25 [C25] >>:  
74     From: ne12 | To: ne12_right  
75     Type: Circulation | Direction: reverse | AtTrack: right  
76     Position: [2205.0, 0] | Coordinate: 0.5  
77 S27 [S27] <<:  
78     From: ne2 | To: ne2_left  
79     Type: Circulation | Direction: normal | AtTrack: left
```

```

80     Position: [2715.0, 0] | Coordinate: 0.5
81 C29 [C29] <<:
82     From: ne15 | To: ne15_left
83     Type: Manouver | Direction: reverse | AtTrack: right
84     Position: [1840.0, -570] | Coordinate: 0.2599
85 S32 [S32] >>:
86     From: ne8 | To: ne8_right
87     Type: Circulation | Direction: normal | AtTrack: left
88     Position: [1560.0, -150] | Coordinate: 0.5
89 S35 [S35] <<:
90     From: ne12 | To: ne12_left
91     Type: Circulation | Direction: normal | AtTrack: left
92     Position: [2205.0, 0] | Coordinate: 0.5

```

Al finalizar la generación del señalamiento, el RNA ejecuta el Algoritmo 15, explicado en la Sección 2.4, para detectar todas las posibles rutas admitidas por la red para crear la tabla de enclavamientos, que puede ser visualizada en el archivo Routes.RNA (Código 5.7). Esta tabla detalla las señales de inicio y final, los *netElements* abarcados por la ruta y cualquier infraestructura involucrada, e incluye el estado que deben tener para que la ruta sea activada. De esta forma concluye el análisis de la topología ferroviaria y la generación del señalamiento por parte del RNA.

Código 5.7: Routes.RNA

```

1 route_1 [T02 >> P20]:
2     Path: ['ne13']
3     Platforms: ['Plat13']
4     LevelCrossings: ['Lc08']
5 route_2 [T04 << X16]:
6     Path: ['ne14']
7     Platforms: ['Plat11']
8 route_3 [T06 << C29]:
9     Path: ['ne15']
10 route_4 [J11 >> L09]:
11     Path: ['ne22']
12 route_5 [J12 << C21]:
13     Path: ['ne22', 'ne8']
14     Switches: ['Sw12_N']
15 route_6 [J13 >> C25]:
16     Path: ['ne23', 'ne12']
17     Switches: ['Sw13_N']
18 route_7 [X15 >> T03]:
19     Path: ['ne14']
20     Platforms: ['Plat11']
21     LevelCrossings: ['Lc06']
22 route_8 [X16 << L07]:
23     Path: ['ne14', 'ne9', 'ne1']
24     Switches: ['Sw04_R', 'Sw07_R']
25     LevelCrossings: ['Lc06']
26 route_9 [P20 >> L08]:
27     Path: ['ne13', 'ne2']
28     Switches: ['Sw06_R']

```

```

29 route_10 [C21 << L07]:
30     Path: ['ne8', 'ne1']
31     Switches: ['Sw04_N']
32 route_11 [S22 >> S32]:
33     Path: ['ne1', 'ne8']
34     Switches: ['Sw04_N']
35 route_12 [S22 >> X15]:
36     Path: ['ne1', 'ne9', 'ne14']
37     Switches: ['Sw04_R', 'Sw07_R']
38 route_13 [S22 >> T05]:
39     Path: ['ne1', 'ne9', 'ne15']
40     Switches: ['Sw04_R', 'Sw07_N']
41 route_14 [C25 >> L08]:
42     Path: ['ne12', 'ne2']
43     Switches: ['Sw06_N']
44 route_15 [S27 << S35]:
45     Path: ['ne2', 'ne12']
46     Switches: ['Sw06_N']
47 route_16 [S27 << T01]:
48     Path: ['ne2', 'ne13']
49     Switches: ['Sw06_R']
50     Platforms: ['Plat13']
51     LevelCrossings: ['Lc08']
52 route_17 [C29 << L07]:
53     Path: ['ne15', 'ne9', 'ne1']
54     Switches: ['Sw04_R', 'Sw07_N']
55 route_18 [S32 >> J11]:
56     Path: ['ne8', 'ne22']
57     Switches: ['Sw12_N']
58 route_19 [S32 >> C25]:
59     Path: ['ne8', 'ne24', 'ne12']
60     Switches: ['Sw12_R', 'Sw13_R']
61 route_20 [S35 << J14]:
62     Path: ['ne12', 'ne23']
63     Switches: ['Sw13_N']
64 route_21 [S35 << C21]:
65     Path: ['ne12', 'ne24', 'ne8']
66     Switches: ['Sw12_R', 'Sw13_R']

```

5.2.4. Red de grafos generada por el RNA

La información exportada en el Código 5.3 (Infrastructure.RNA), Código 5.4 (SafePoint.RNA), Código 5.6 (Signalling.RNA) y Código 5.7 (Routes.RNA) es resumida de forma gráfica por el RNA para una mejor interpretación. El RNA combina la información de la clase *netRelations* (contenida en Infrastructure.RNA y SafePoint.RNA), la clase *signalsIS* (contenida en Signalling.RNA) y la clase *Routes* (contenida en Routes.RNA) mediante el uso de las bibliotecas networkx [256] y graphviz [257]. La biblioteca networkx es utilizada por el RNA para crear, procesar y analizar la red de grafos definida en base a los datos de la clase *netRelations*, siguiendo los pasos explicados en la Sección 2.1.3. Aunque la biblioteca networkx permite graficar los resultados, se limitan a

representar las relaciones nodo/arista, mientras que railML contiene datos muchos más detallados. La biblioteca graphviz es una herramienta mucho mas potente a la hora de representar gráficamente un grafo y es posible una mayor personalización de las figuras obtenidas. Por ejemplo, la biblioteca graphviz permite incluir información relacionada a la infraestructura contenida en cada *netElement*, lo cual enriquece la representación gráfica del análisis que realiza el RNA. El resultado de este resumen se ilustra en el diagrama de la Figura 5.9.

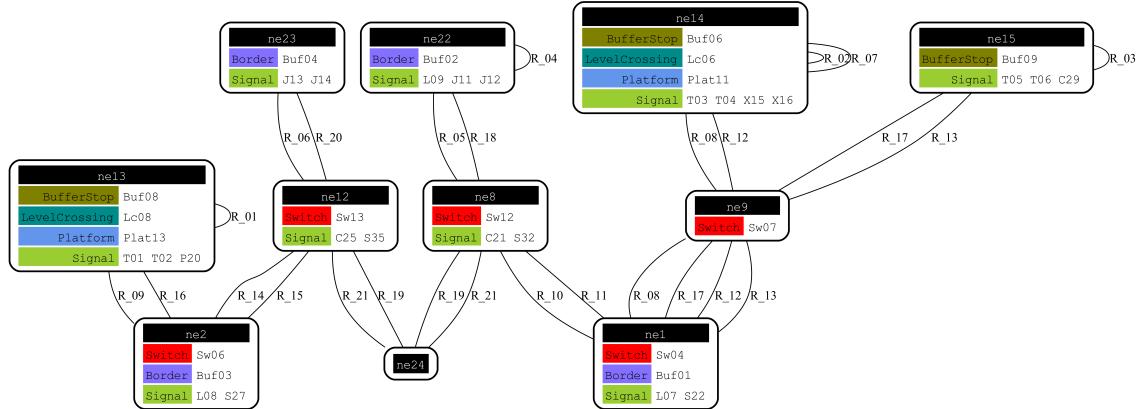


Figura 5.9: Red de grafos generada por el RNA para el ejemplo 1.

Cada nodo del grafo de la Figura 5.9 corresponde a un *netElement* de la Figura 5.2. En cada nodo se listan todos los elementos ferroviarios contenidos por el *netElement*. Las aristas del grafo son las rutas que los conectan. De esta manera, es posible detectar visualmente cualquier nodo aislado de la red o nodos que solo son accedidos en un sentido. Por ejemplo, si entre dos nodos no existe una cantidad par de rutas, entonces solamente se puede circular entre esos nodos en un solo sentido.

5.2.5. Tabla de enclavamiento generada por el RNA

El RNA también exporta la información mostrada en el Código 5.8 en una hoja de cálculo, similar a la que se visualiza en la Tabla 5.2.

Tabla 5.2: Tabla de enclavamientos del ejemplo 1 generada por el RNA.

Ruta	Inicio	Final	Cambio	Plataforma	Cruce	netElement
R ₀₁	T ₀₂	P ₂₀	-	Plat ₁₃	Lc ₀₈	ne ₁₃
R ₀₂	T ₀₄	X ₁₆	-	Plat ₁₁	-	ne ₁₄
R ₀₃	T ₀₆	C ₂₉	-	-	-	ne ₁₅
R ₀₄	J ₁₁	L ₀₉	-	-	-	ne ₂₂
R ₀₅	J ₁₂	C ₂₁	Sw ₁₂ ^N	-	-	ne ₂₂ -ne ₀₈
R ₀₆	J ₁₃	C ₂₅	Sw ₁₃ ^N	-	-	ne ₂₃ -ne ₁₂
R ₀₇	X ₁₅	T ₀₃	-	Plat ₁₁	Lc ₀₆	ne ₁₄
R ₀₈	X ₁₆	L ₀₇	Sw ₀₄ ^R +Sw ₀₇ ^R	-	Lc ₀₆	ne ₁₄ -ne ₀₁
R ₀₉	P ₂₀	L ₀₈	Sw ₀₆ ^R	-	-	ne ₁₃ -ne ₀₂
R ₁₀	C ₂₁	L ₀₇	Sw ₀₄ ^N	-	-	ne ₀₈ -ne ₀₁
R ₁₁	S ₂₂	S ₃₂	Sw ₀₄ ^N	-	-	ne ₀₁ -ne ₀₈
R ₁₂	S ₂₂	X ₁₅	Sw ₀₄ ^R +Sw ₀₇ ^R	-	-	ne ₀₁ -ne ₁₄
R ₁₃	S ₂₂	T ₀₅	Sw ₀₄ ^R +Sw ₀₇ ^N	-	-	ne ₀₁ -ne ₁₅
R ₁₄	C ₂₅	L ₀₈	Sw ₀₆ ^N	-	-	ne ₁₂ -ne ₀₂
R ₁₅	S ₂₇	S ₃₅	Sw ₀₆ ^N	-	-	ne ₀₂ -ne ₁₂
R ₁₆	S ₂₇	T ₀₁	Sw ₀₆ ^R	Plat ₁₃	Lc ₀₈	ne ₀₂ -ne ₁₃
R ₁₇	C ₂₉	L ₀₇	Sw ₀₄ ^R +Sw ₀₇ ^N	-	-	ne ₁₅ -ne ₀₁
R ₁₈	S ₃₂	J ₁₁	Sw ₁₂ ^N	-	-	ne ₀₈ -ne ₂₂
R ₁₉	S ₃₂	C ₂₅	Sw ₁₂ ^R +Sw ₁₃ ^R	-	-	ne ₀₈ -ne ₁₂
R ₂₀	S ₃₅	J ₁₄	Sw ₁₃ ^N	-	-	ne ₁₂ -ne ₂₃
R ₂₁	S ₃₅	C ₂₁	Sw ₁₂ ^R +Sw ₁₃ ^R	-	-	ne ₁₂ -ne ₀₈

En una primera inspección podemos ver que el nuevo señalamiento tiene 21 rutas, versus las 14 rutas del señalamiento original (ver Tabla 5.1). Esto se debe a que todas las vías son consideradas de ambos sentidos por el RNA, lo que queda de manifiesto cuando se comprueba que todas las plataformas y cruces de vía son atravesados por dos rutas, una en cada dirección.

5.2.6. Validación del sistema de enclavamientos

La validación de las rutas de la tabla de enclavamientos obtenida (Tabla 5.8) es realizada por el RNA aplicando el Algoritmo 16, explicado en la Sección 2.5. Las 14 rutas del señalamiento original (Tabla 5.1) tienen 14 rutas equivalentes en el señalamiento generado por el RNA (Tabla 5.2), tal como se puede visualizar en la Tabla 5.3, generada automáticamente por el RNA.

Tabla 5.3: Equivalencias entre las rutas originales y las generadas por el RNA.

Original	Señales	RNA	Señales
R ₀₁	S _{05-S₀₆}	R ₀₇	X _{15-T₀₃}
R ₀₂	S _{06-S₂₀}	R ₀₇	X _{15-T₀₃}
R ₀₃	S _{09-S₁₈}	R ₁₆	S _{27-T₀₁}
R ₀₄	S _{13-S₁₂}	R ₀₆	J _{13-C₂₅}
R ₀₅	S _{16-S₀₂}	R ₀₅	J _{12-C₂₁}
R ₀₆	S _{07-S₁₀}	R ₁₅	S _{27-S₃₅}
R ₀₇	S _{07-S₀₉}	R ₁₆	S _{27-T₀₁}
R ₀₈	S _{10-S₁₄}	R ₂₀	S _{35-J₁₄}
R ₀₉	S _{10-S₀₂}	R ₂₁	S _{35-C₂₁}
R ₁₀	S _{01-S₁₇}	R ₁₁	S _{22-S₃₂}
R ₁₁	S _{01-S₁₉}	R ₁₃	S _{22-X₁₅}
R ₁₂	S _{01-S₀₅}	R ₁₂	S _{22-T₀₅}
R ₁₃	S _{17-S₁₅}	R ₁₈	S _{32-J₁₁}
R ₁₄	S _{17-S₁₂}	R ₁₉	S _{32-C₂₅}

Las rutas R1, R2, R3, R4, R7, R8, R9, R10, R13, R14 y R16 (Tabla 5.2) generadas por el RNA que no tienen equivalencias en el señalamiento original (Tabla 5.1) se deben a que el RNA creó señales extras. Las señales T01, T02, T03, T04, T05 y T06 fueron creadas por el RNA para proteger los finales de vía absolutos, mientras que las señales L07, L08, L09 y L10 fueron creadas para proteger los finales de vías relativos. Estas nuevas señales constituyen nuevas rutas que permiten a las formaciones detenerse previo al final (relativo o absoluto) de la red ferroviaria, lo cual incrementa la seguridad y añade nuevas rutas en sentido contrario, mejorando la logística. Estos elementos ferroviarios no se encontraban protegidos en el señalamiento diseñado por el autor de esta tesis. No obstante, esto no se debe a un error en el diseño del señalamiento del autor de esta tesis, sino a que el diseño de señalamientos en la vida real se encuentra restringido por las necesidades particulares de cada ubicación, operador o leyes locales. Algunos operadores priorizarán tener rutas largas, dejando largas distancias sin señalamiento electrónico, algunas normativas pueden indicar que la protección de ciertos elementos puede ser optativa, en el caso de los finales de vía pueden utilizarse señales lumínicas intermitentes que no son controladas por el señalamiento, etc.

En otros ejemplos el señalamiento original puede estar '*incompleto*', es decir, solo se consideraron las rutas en un sentido determinado, en base al uso que se le quería dar a ese señalamiento. El RNA, en cambio, siempre generará el señalamiento completo, que abarque la totalidad de la red ferroviaria ingresada, a menos que se seleccione la opción de señalamiento parcial, que respetará el sentido único de circulación que se defina en cada vía.

Para finalizar, el RNA comprueba los principios de señalamiento ferroviario explicados en la Sección 2.6, aplicando los algoritmos correspondientes, de los cuales se obtuvieron los siguientes resultados:

- Principio de autoridad (Algoritmo 17): cobertura del 100 % de los *netElements*.
- Principio de claridad (Algoritmo 18): rutas 100 % independientes.
- Principio de anticipación (Algoritmo 19): cobertura del 100 % de los puntos críticos.
- Principio de granularidad (Algoritmo 20): 100 % de rutas divididas a su mínima expresión.

- Principio de terminalidad (Algoritmo 21): 100 % de finales de vías protegidos.
- Principio de infraestructura (Algoritmo 22): 100 % de infraestructura protegida.
- Principio de no bloqueo (Algoritmo 23): 100 % de cambios de vías protegidos.

5.2.7. Sistema generado por el ACG

En base a la red de grafos, ilustrada en la Figura 5.9, el ACG determinó la cantidad de elementos ferroviarios de cada tipo, tal como puede visualizarse en el Código 5.8.

Código 5.8: Cantidad de elementos a implementar por el ACG

```

1  n_netElements:11
2  n_switch:5
3  n_doubleSwitch:0
4  n_borders:4
5  n_buffers:3
6  n_levelCrossings:2
7  n_platforms:2
8  n_scissorCrossings:0
9  n_signals:23
10 N : 62

```

El ACG genera, en el caso de este ejemplo, 80 archivos en formato VHDL, tal como se puede visualizar en la Figura 5.10. Podemos destacar de la Figura 5.10 al archivo *Arty_Z7-10.XDCxdc*, el primero arriba a la izquierda, que define los pines de entrada y salida de la plataforma Arty Z7 10 y Arty Z7 20. Este archivo es provisto por Xilinx para esta familia de plataformas. En caso de utilizar otra plataforma de Xilinx, se deberá incluir el archivo XDC correspondiente. En ambos casos, cada desarrollador debe asignar manualmente los pines a cada puerto del sistema generado por el ACG. En este ejemplo la cantidad de pines a asignar son dos: un pin de recepción (Rx) y un pin de transmisión (Tx).



Figura 5.10: Archivos generados por el ACG para el ejemplo 1.

Además, se pueden mencionar los archivos *my_package.vhdl* y *flipFlop.vhdl*, ambos generados por el ACG. El primero es una librería que define todos los tipos de datos utilizados por el sistema, y el segundo es un flip-flop tipo D utilizado para generar la secuencia de shift registers necesarios para adaptar el clock de entrada a los diferentes dominios de clock necesarios para el timeout de cada elemento ferroviario.

Los archivos restantes son archivos que definen los módulos de alto nivel explicados en la Sección 3.2 o la representación en VHDL de cada elemento ferroviario explicada entre la Sección 3.2.8 y la Sección 3.2.14. Por ejemplo, en base lo descrito en el Código 5.8, hay 23 señales ferroviarias y podemos visualizar en la Figura 5.10 23 archivos referidos a las señales ferroviarias: desde *railwaySignal_0* hasta *railwaySignal_22*. Un ejemplo de la complejidad y profundidad del código generado es el archivo *route_13* (que corresponde a la ruta 13 de la Tabla 5.2) que se puede visualizar en el Código 5.9. El Código 5.9 incluye la declaración de puertos, la creación de las variables necesarias, la conversión de tipos de datos, la conexión de flip-flops para generar un shift-register tal que se puedan utilizar como timeout con las condiciones prefijadas y la máquina de estados de la ruta 13, tal como se explicó en la Sección 3.2.14.

Código 5.9: route_13.vhdl

```

1 -- route_13.vhdl : Automatically generated using ACG
2 library IEEE;
3 use IEEE.std_logic_1164.all;
4 use IEEE.numeric_std.all;
5 library work;
6 --Declare the package
7 use work.my_package.all;
8 entity route_13 is
9 port(
10    clock : in std_logic := '0';
11    reset : in std_logic := '0';
12    routeRequest : in hex_char;
13    track_ne12 : in hex_char;
14    ne12_command : out routeCommands := RELEASE;
15    track_ne2 : in hex_char;
16    ne2_command : out routeCommands := RELEASE;
17    Sw06_state : in hex_char;
18    Sw06_command : out routeCommands := RELEASE;
19    C25_state : in hex_char;
20    C25_command : out routeCommands := RELEASE;
21    L08_state : in hex_char;
22    L08_command : out routeCommands := RELEASE;
23    routeExecute : out hex_char
24 );
25 end entity route_13;
26
27 architecture Behavioral of route_13 is
28   component flipFlop is
29     port(
30       clock : in std_logic := '0';
31       reset : in std_logic := '0';
32       Q : out std_logic := '0'
33     );
34   end component flipFlop;
35   signal restart : std_logic := '1';
36   signal Q : std_logic_vector(32 downto 0) := (others => '0');
37   signal clock_in : std_logic_vector(32 downto 0) := (others => '0');
38   signal timeout : std_logic := '0';
39   signal routeState : routeStates := WAITING_COMMAND;
40   signal routingIn : routeStates;
41   signal ne12_used , ne2_used : std_logic := '0';
42   signal ne12_state : nodeStates := FREE;

```

```

43 signal ne12_lock : objectLock := RELEASED;
44 signal ne2_state : nodeStates := FREE;
45 signal ne2_lock : objectLock := RELEASED;
46 signal Sw06_position : singleSwitchStates := NORMAL;
47 signal Sw06_lock : objectLock := RELEASED;
48 signal C25_aspectIn : signalStates := RED;
49 signal C25_lock: objectLock := RELEASED;
50 signal L08_aspectIn : signalStates := RED;
51 signal L08_lock : objectLock := RELEASED;
52 begin
53   clock_in(0) <= clock;
54   routingIn <= routeStates'val(to_integer(unsigned(hex_to_slv(routeRequest)))); 
55   routeExecute <= slv_to_hex(std_logic_vector(to_unsigned(routeStates'pos(routeState),4)));
56   ne12_state <= nodeStates'val(to_integer(unsigned(hex_to_slv(track_ne12)(2 to 3))));
57   ne12_lock <= objectLock'val(to_integer(unsigned(hex_to_slv(track_ne12)(0 to 1))));
58   ne2_state <= nodeStates'val(to_integer(unsigned(hex_to_slv(track_ne2)(2 to 3))));
59   ne2_lock <= objectLock'val(to_integer(unsigned(hex_to_slv(track_ne2)(0 to 1))));
60   Sw06_position <= singleSwitchStates'val(to_integer(unsigned(hex_to_slv(Sw06_state)(2 to 3))));
61   Sw06_lock <= objectLock'val(to_integer(unsigned(hex_to_slv(Sw06_state)(0 to 1))));
62   C25_aspectIn <= signalStates'val(to_integer(unsigned(hex_to_slv(C25_state)(2 to 3))));
63   C25_lock <= objectLock'val(to_integer(unsigned(hex_to_slv(C25_state)(0 to 1))));
64   L08_aspectIn <= signalStates'val(to_integer(unsigned(hex_to_slv(L08_state)(2 to 3))));
65   L08_lock <= objectLock'val(to_integer(unsigned(hex_to_slv(L08_state)(0 to 1))));
66
67   gen : for i in 0 to 31 generate
68     inst: flipFlop port map(clock_in(i), restart, Q(i));
69     clock_in(i+1) <= Q(i);
70   end generate;
71
72   process(clock,reset,Q,restart)
73   begin
74     if (reset = '1' or Q = "01101111100001000111010101111110") then
75       timeout <= '1';
76     end if;
77     if (restart = '1') then
78       timeout <= '0';
79     end if;
80   end process;
81
82   process(clock)
83   begin
84     if (clock'Event and clock = '1') then
85       case routeState is
86         when WAITING_COMMAND =>
87           if (routingIn = ROUTE_REQUEST) then
88             routeState <= RESERVING_TRACKS;
89           end if;
90         when RESERVING_TRACKS =>
91           restart <= '0';
92           if (routingIn = CANCEL_ROUTE or timeout ='1') then
93             routeState <= CANCEL_ROUTE;
94           end if;
95           if ((ne12_lock = RELEASED and ne2_lock = RELEASED) and (ne2_state = FREE)) then
96             ne12_command <= RESERVE;
97             ne2_command <= RESERVE;
98           end if;
99           if (ne12_lock = RESERVED and ne2_lock = RESERVED)then
100             restart <= '1';
101             routeState <= LOCKING_TRACKS;
102           end if;
103         when LOCKING_TRACKS =>
104           restart <= '0';
105           if (routingIn = CANCEL_ROUTE or timeout ='1') then
106             routeState <= CANCEL_ROUTE;

```

```

107      end if;
108      if ((ne12_lock = RESERVED and ne2_lock = RESERVED) and (ne2_state = FREE)) then
109          ne12_command <= LOCK;
110          ne2_command <= LOCK;
111      end if;
112      if (ne12_lock = LOCKED and ne2_lock = LOCKED)then
113          restart <= '1';
114          routeState <= RESERVING_INFRASTRUCTURE;
115      end if;
116      when RESERVING_INFRASTRUCTURE =>
117          restart <= '0';
118          if (routingIn = CANCEL_ROUTE or timeout ='1') then
119              routeState <= CANCEL_ROUTE;
120          end if;
121          if (Sw06_lock = RELEASED) then
122              Sw06_command <= RESERVE;
123          end if;
124          if (Sw06_lock = RESERVED)then
125              restart <= '1';
126              routeState <= LOCKING_INFRASTRUCTURE;
127          end if;
128      when LOCKING_INFRASTRUCTURE =>
129          restart <= '0';
130          if (routingIn = CANCEL_ROUTE or timeout ='1') then
131              routeState <= CANCEL_ROUTE;
132          end if;
133          if (Sw06_lock = RESERVED) then
134              Sw06_command <= LOCK;
135          end if;
136          if (Sw06_lock = LOCKED)then
137              ne12_used <= '0';
138              ne2_used <= '0';
139              restart <= '1';
140              routeState <= DRIVING_SIGNAL;
141          end if;
142      when DRIVING_SIGNAL =>
143          restart <= '0';
144          if (routingIn = CANCEL_ROUTE or timeout ='1') then
145              routeState <= CANCEL_ROUTE;
146          end if;
147          if (C25_lock = RELEASED and L08_lock = RELEASED) then
148              C25_command <= RESERVE;
149              L08_command <= LOCK;
150          end if;
151          if (C25_lock = RESERVED and L08_lock = LOCKED) then
152              restart <= '1';
153              routeState <= SEQUENTIAL_RELEASE;
154          end if;
155      when SEQUENTIAL_RELEASE =>
156          restart <= '0';
157          if (routingIn = CANCEL_ROUTE or timeout ='1') then
158              routeState <= CANCEL_ROUTE;
159          end if;
160          --- Sequential release
161          if (ne12_used = '0' and ne12_state = OCCUPIED) then
162              ne12_used <= '1';
163          end if;
164          if (ne12_used = '1' and ne12_state = FREE) then
165              ne12_used <= '0';
166              ne12_command <= RELEASE;
167          end if;
168          ---
169          if (ne12_lock = RELEASED and ne2_used = '0' and ne2_state = OCCUPIED) then
170              ne2_used <= '1';

```

```

171      --- Finish -> Release all
172      restart <= '1';
173      routeState <= RELEASING_INFRASTRUCTURE;
174      end if;
175      when RELEASING_INFRASTRUCTURE =>
176          Sw06_command <= RELEASE;
177          ne12_command <= RELEASE;
178          ne2_command <= RELEASE;
179          C25_command <= RELEASE;
180          L08_command <= RELEASE;
181          restart <= '1';
182          routeState <= WAITING_COMMAND;
183      when CANCEL_ROUTE =>
184          routeState <= RELEASING_INFRASTRUCTURE;
185      when others =>
186          routeState <= WAITING_COMMAND;
187      end case;
188  end if;
189  end process;
190 end Behavioral;

```

Cada ejemplo cuenta con su propia carpeta de principio a fin. Estas carpetas contienen el archivo railML original, los archivos generados por el RNA y el código generado por el ACG. Esto es una ventaja a la hora de mantener un orden pero una gran desventaja a la hora de sintetizar los proyectos en Vivado. Cada conjunto de archivos debería ser importado de manera individual, previa desvinculación de los archivos del proyecto anterior. Para solucionar este inconveniente se desarrolló el Código 5.10, implementado en el lenguaje de scripting TCL (Tool Command Language), que automatiza la importación y desvinculación de los archivos de cada ejemplo.

Código 5.10: script.tcl

```

1 set chosen 1
2
3 # Get a list of all design source files
4 set design_sources [get_files -of_objects [get_filesets sources_1]]
5
6 remove_files $design_sources
7
8 set base_folder_path "ROOT/GICSAFePhD/App/Layouts/Example_"
9 set folder_path "${base_folder_path}${chosen}/VHDL"
10
11 puts $folder_path
12
13 set files [glob -directory $folder_path *.vhd]
14
15 add_files -norecurse -scan_for_includes $files
16
17 update_compile_order -fileset sources_1
18 update_compile_order -fileset sources_1
19
20 synth_design -rtl -rtl_skip_mlo -name rtl_1

```

El parámetro *chosen* (línea 1) indica el número de ejemplo seleccionado, mientras que *base_folder_path* (línea 8) es la ruta absoluta de los ejemplos, cuyas carpetas deben ser nombradas como *Example_+chosen* para poder ser encontradas. El Código 5.10 puede ser importado en Viva-

do desde *Tools > Custom Commands > Customize Commands* como un archivo TCL (del inglés, Tool Command Language), que es el formato que define los comandos nativos de Vivado. Pueden importarse tantos archivos TCL como se deseen, uno por cada ejemplo a sintetizar. De esta manera, cada script aparecerá en la barra de acceso rápido de Vivado de forma independiente y se automatiza el proceso de sincronización de archivos.

Una vez ejecutado el script, Vivado ordenará los archivos de forma jerárquica, como puede verse en la parte izquierda de la Figura 5.11, que para comodidad del lector se muestra en forma ampliada en la Figura 5.12, donde el módulo *global* incluye todos los módulos que fueron detallados en la Sección 3.2. Se puede destacar al módulo *network* que es instanciado 3 veces junto con el módulo *voter*, al ser una redundancia 2oo3, tal fue explicado en la Sección 3.2.7. Cada una de las instancias del módulo *network* contienen sus propias 62 instancias de los mismos módulos de cada elemento ferroviario ya que N, cantidad de elementos ferroviarios, es 62 en el Código 5.8.

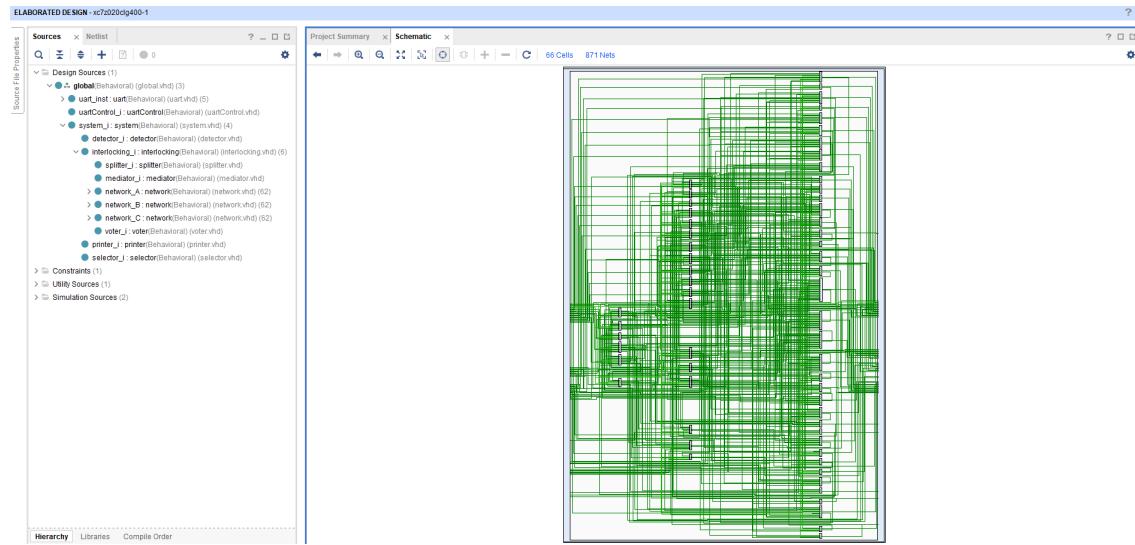


Figura 5.11: Interfaz del entorno de desarrollo Vivado para el ejemplo 1.



Figura 5.12: Interfaz del entorno de desarrollo Vivado para el ejemplo 1 (Menú ampliado).

La parte derecha de la Figura 5.11 ilustra la representación en diagrama de bloques de uno de los módulos *network* (los tres módulos tienen los mismos bloques). En esta ventana se ilustra que existen 66 módulos interconectados de forma compleja utilizando 871 señales. Pero esto es solamente una porción del sistema generado por el ACG, de inspeccionar cada uno de los bloques es posible determinar que el ejemplo 1 utiliza 9517 submódulos conectados automáticamente mediante 21899 señales, lo cual se aleja bastante de un desarrollo que pueda realizarse manualmente de forma trivial.

Una vez que Vivado ha generado el diagrama de bloques ya tenemos la certeza de que el código VHDL ha pasado la prueba de sintaxis del entorno de desarrollo. A continuación, se deberá sintetizar e implementar el sistema para generar el bitstream que será utilizado para programar la FPGA. Durante el proceso de síntesis, Vivado busca la mejor forma de representar el código VHDL con compuertas lógicas. Durante el proceso de implementación, en cambio, Vivado calcula si la representación con compuertas lógicas es posible de realizarse con los recursos disponibles en la plataforma. En este proceso influye no solamente la cantidad de compuertas disponibles sino también el tipo de compuertas. Si la plataforma no cuenta con la cantidad suficiente de compuertas A, entonces Vivado buscará la forma de reemplazar esa compuerta por otras compuertas B, C o D, que sean su equivalente lógico. Este proceso de reemplazo y/o simplificación puede llevar a que ambos procesos presenten discrepancias en la cantidad de elementos utilizados.

Los resultados de ambos procesos son detallados en la Tabla 5.4. Los porcentajes de uso son calculados por Vivado automáticamente, teniendo en cuenta que la plataforma Arty Z7 20 posee

53200 Look-Up-Tables (LUTs), 106400 Flip-Flops (FFs), 125 Pines de entrada y salida (IOs) y 32 Buffers (BUFGs), tal como se explicó en la Sección 4. En este ejemplo, la cantidad de recursos utilizados es baja y el tiempo de síntesis e implementación es de 47 y 44 segundos, respectivamente. Lo cual es una mejora notable en comparación a las semanas o meses que demoraría un diseño manual de un sistema de enclavamiento.

Tabla 5.4: Síntesis e implementación del ejemplo 1 generado por el ACG.

Recursos	Síntesis	Implementación	Uso
LUT	3457	3416	6.50 %
FF	3810	3813	3.58 %
IO	15	15	12.00 %
BUFG	3	3	9.38 %

5.2.8. Interfaz gráfica de usuario

Una vez el bitstream generado es cargado en la FPGA, se puede visualizar la interfaz gráfica generada por el AGG. Tal como fue explicado en el Capítulo 4, el AGG genera la interfaz gráfica de usuario utilizando la información provista por el RNA. Adicionalmente, el AGG gestiona la comunicación entre la FPGA y la interfaz gráfica. Para esto, el AGG actualiza las tramas a enviar a la FPGA y analiza las tramas de respuesta de la FPGA. Las tramas recibidas por el AGG son reinyectadas a la FPGA hasta que exista una convergencia entre las entradas y salidas de la FPGA. Este procedimiento ya fue explicado en la Sección 4.4.

En la Figura 5.13 se ilustra la ventana de la interfaz gráfica para el ejemplo 1. El usuario puede realizar zoom en cualquier zona de la interfaz gráfica utilizando la rueda del mouse y desplazarse utilizando el click izquierdo mientras se presiona la tecla shift. Estas funcionalidades son de utilidad en topologías de gran tamaño o, en el caso de este ejemplo, para hacer foco en algunas zonas de mayor interés para el usuario.

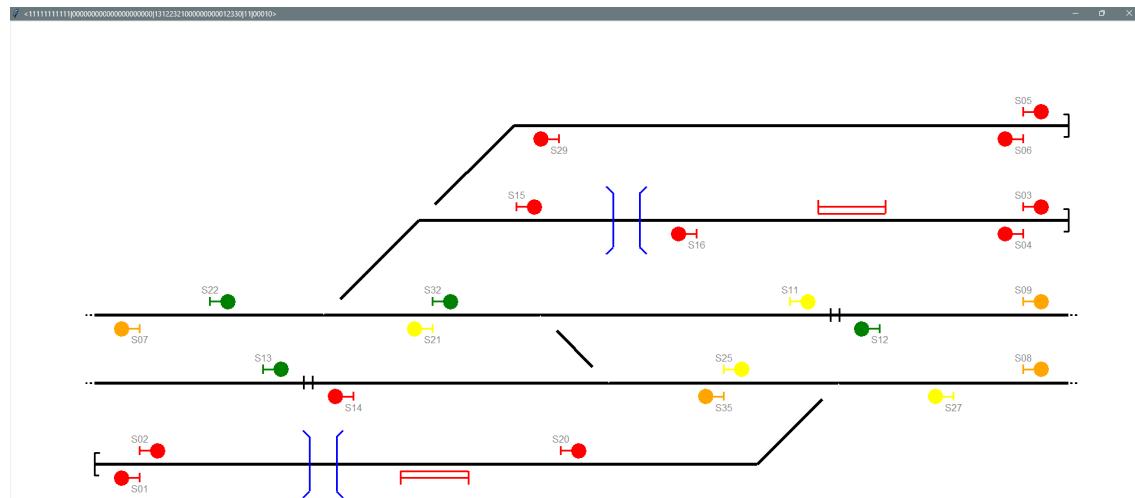


Figura 5.13: Interfaz gráfica del ejemplo 1.

A modo de ejemplo, para demostrar las funcionalidades del sistema de enclavamientos implementado, si se selecciona el *netElement* ne22, el AGG reportará el cambio de estado a la FPGA y esa sección cambiará su color a rojo. En pocos segundos la FPGA responderá con el nuevo estado del señalamiento, ilustrado en la Figura 5.14. Si se comparan las Figuras 5.13 y 5.14 se observa que la señal S32 cambió a rojo para impedir que una formación ingrese a la sección ocupada y la señal S22 cambió a naranja, aplicando el doble recubrimiento (ver Sección 3.1.5). El resto del señalamiento no se modificará ya que la situación local de cada señal no se modificó. Por ejemplo, la implementación del sistema en la FPGA hará que la señal S29 siga en color rojo, para evitar un descarrilamiento, porque el trayecto que tiene a continuación se encuentra desconectado del resto de la red, porque el cambio de vías Sw04 se encuentra en posición reversa.

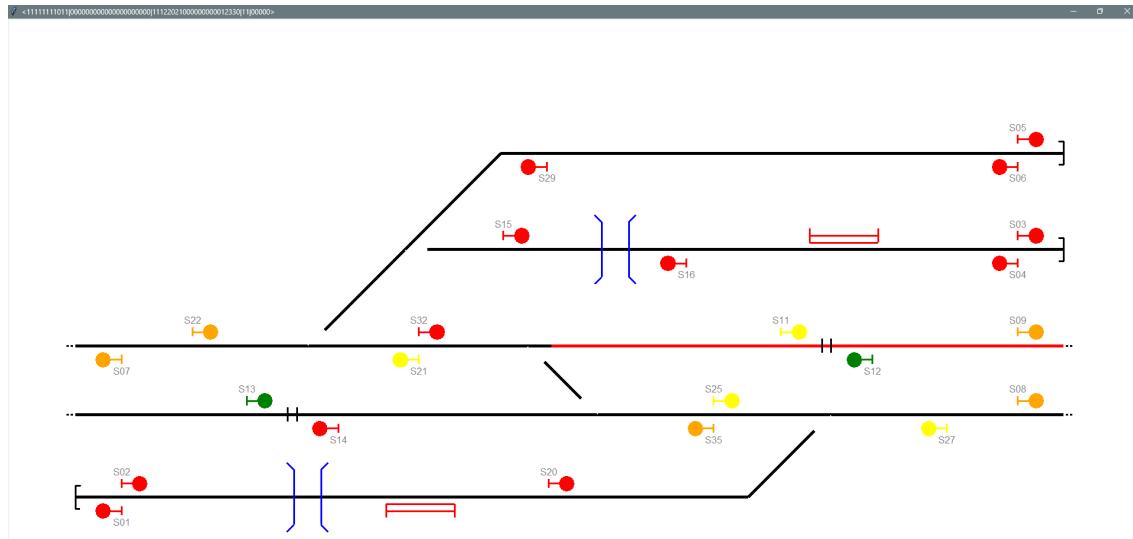


Figura 5.14: Nuevo señalamiento con ne22 ocupado.

Si en lugar de ocupar ne22 se selecciona el cambio Sw12, para modificar su posición a reversa, se obtiene la Figura 5.15. En este caso, el sistema de enclavamiento cambia ambas señales S32 y S22 a rojo, para evitar un descarrilamiento producto de que el cambio Sw12 se encuentra en posición inversa pero el cambio Sw13 aún se encuentra en posición normal.

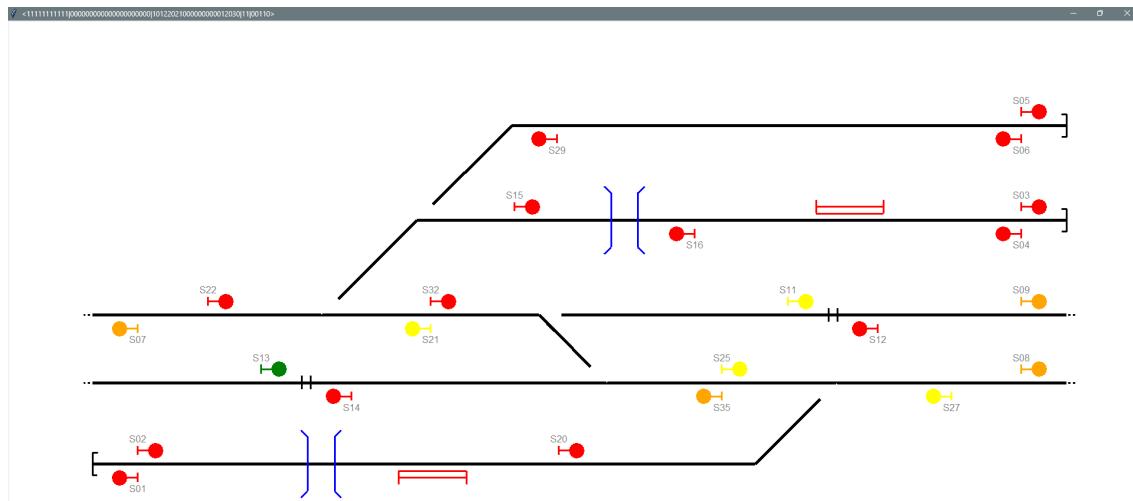


Figura 5.15: Nuevo señalamiento con Sw12 en reversa.

Tal como fue explicado en la Sección 4.2, las rutas pueden ser solicitadas o canceladas desde la interfaz gráfica haciendo click sobre el nombre de las señales. Cuando una señal es seleccionada, su nombre cambia a color verde y todas las señales candidatas a ser señal de finalización de ruta cambiarán su nombre a rojo. El nombre de las señales restantes cambia a color gris. Si se vuelve a seleccionar la señal de inicio, el AGG envía a la FPGA un comando de ruta cancelada para todas las rutas que inician con esa señal. Si se selecciona una de las rutas candidatas a ser señal de finalización de la ruta, el AGG envía la solicitud de esa ruta a la FPGA.

La Figura 5.16 ilustra el caso de solicitud y aprobación de la ruta R13 (ver Tabla 5.2), para lo cual el usuario seleccionó la señal S22 y luego la señal S05. Debido a que ninguna otra ruta se encontraba operativa, la FPGA puede enviar el comando de reserva y enclavamiento de las vías y la infraestructura, tal como fue explicado en la Sección 3.1.2. El cambio de vías Sw04 pasa a posición reversa, el cambio de vías Sw07 pasa a posición normal y todo el trayecto queda enclavado, tal como fue explicado en la Sección 3.1.1, ilustrado en color gris. Además, la señal S22, que da inicio a la ruta, pasa a color verde y la señal S05 de finalización de ruta pasa a color rojo. Todas las señales opuestas a la ruta R13, tales como C29, pasan a color rojo.

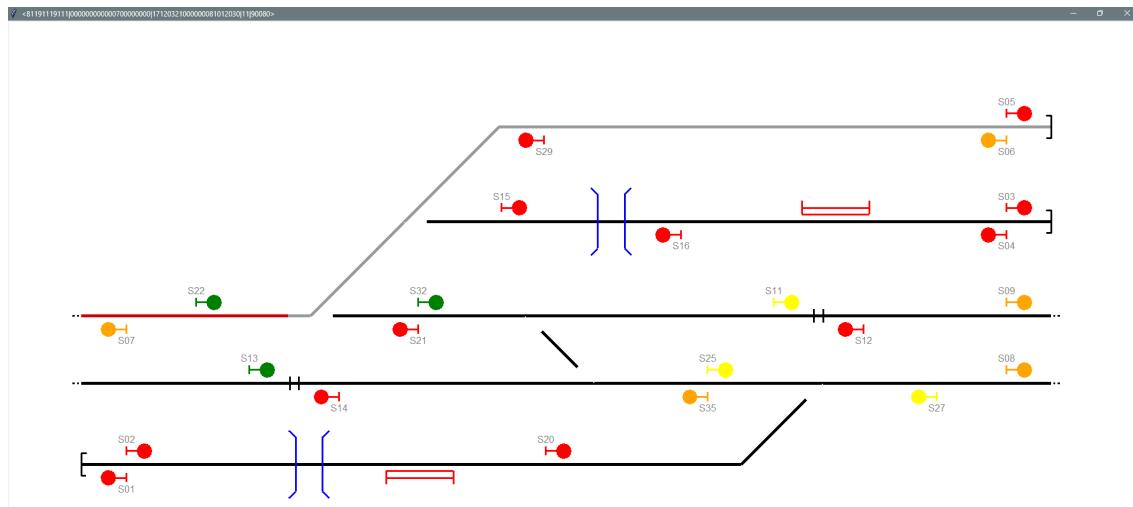


Figura 5.16: Ruta 13 del ejemplo 1 en ejecución.

Continuando con el ejemplo referido a la R13, cualquier pedido de rutas que involucre en forma parcial o total elementos de la infraestructura que formen parte de la ruta que está seleccionada, que en este caso es R13, no será aceptada hasta que la misma sea liberada. La liberación puede darse por tres motivos: cancelación de la ruta (ver Sección 3.1.3), timeout durante la comprobación del estado de la infraestructura (ver Sección 3.1.3) o liberación secuencial (ver Sección 3.1.6).

La Figura 5.17 ilustra el caso de solicitud y aprobación de la ruta R12, para lo cual el usuario seleccionó la señal S22 y luego la señal S15. Asumiendo que R12 es la única ruta activada, a diferencia del caso anterior, esta ruta solicita, además de secciones libres y cambios de vías sin enclavar, que el paso a nivel Lc08 se encuentre cerrado, aún cuando el paso a nivel se encuentra después de la señal S15 de finalización de ruta. Esto se debe a la protección por solape explicada en la Sección 3.1.4.

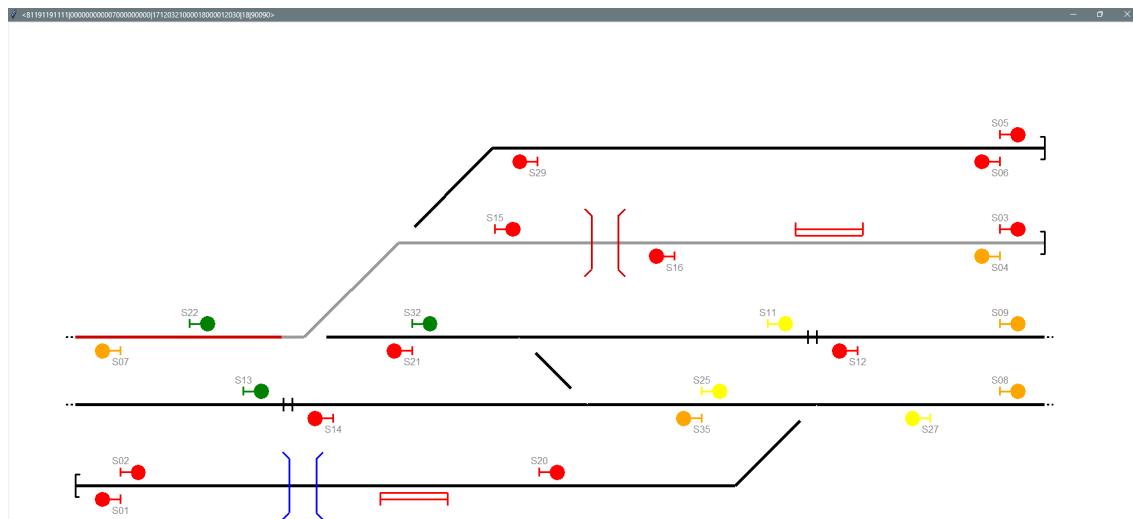


Figura 5.17: Ruta 12 del ejemplo 1 en ejecución.

La Figura 5.18 ilustra el caso de solicitud y aprobación de la ruta R19, para lo cual el usuario

seleccionó la señal S32 y luego la señal S25. A diferencia de los otros casos expuestos, el sistema no sólo enclava los cambios de vías a utilizar (Sw12 y Sw13 en posición reversa), sino que también enclava el cambio de vías Sw06 en posición normal, debido a la protección por solape explicada en la Sección 3.1.4.

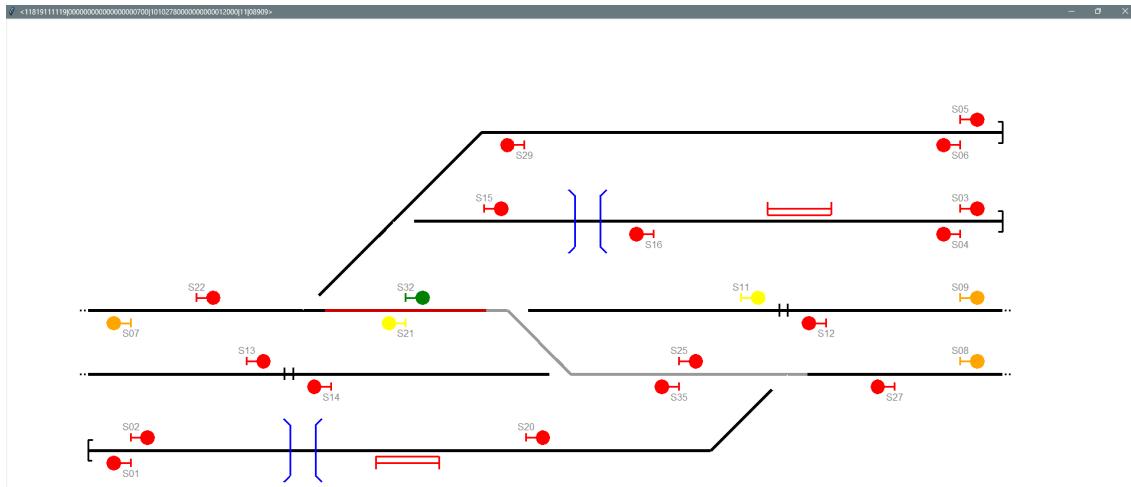


Figura 5.18: Ruta 19 del ejemplo 1 en ejecución1.

Todas las rutas ilustradas en la tabla 5.2 fueron testeadas individualmente y en conjunto. La cancelación de rutas, timeouts y liberación secuencial fueron probadas con éxito pero al no ser posible exponer eso en papel, fueron subidas en video, en un canal público para su visualización [258].

5.2.9. Comparación entre todos los ejemplos

Para una mejor comprensión de la eficacia del RNA y el ACG como herramienta para el análisis y generación de señalamiento, los resultados obtenidos en el ejemplo 1 son contrapuestos junto a los resultados de los ejemplos 2 al 9. Estos ejemplos extra pueden encontrarse detallados en los Apéndices comprendidos entre el Apéndice A (ejemplo 2) y el Apéndice H (ejemplo 9). La comparación entre los ejemplos generados se puede visualizar en la Tabla 5.5.

Tabla 5.5: Comparación entre los ejemplos generados por el ACG.

Recursos	Ejemplo 1	Ejemplo 2	Ejemplo 3	Ejemplo 4	Ejemplo 5	Ejemplo 6	Ejemplo 7	Ejemplo 8	Ejemplo 9
netElements	11	7	53	47	8	11	7	5	7
borders	4	4	18	5	0	2	0	4	0
bufferStops	3	1	12	14	4	5	5	0	2
levelCrossings	2	1	1	2	0	0	0	6	3
platforms	2	2	13	0	0	0	0	2	5
singleSwitch	5	3	15	22	4	5	3	2	4
doubleSwitch	0	0	2	1	0	0	0	0	0
scissorSwitch	0	0	1	0	0	0	0	0	0
signals	23	12	82	77	16	24	13	16	25
routes	21	10	91	89	16	22	11	13	27
N	62	33	245	238	44	62	34	42	66
LUT	3416	1793	13509	13666	2307	3348	1798	2164	3829
FF	3813	1993	15113	15072	2347	3796	2011	2284	4137
IO	15	15	15	15	15	15	15	15	15
BUFG	3	3	3	3	3	3	3	3	3
% LUT	6,42	3,37	25,39	25,69	4,34	6,29	3,38	4,07	7,20
% FF	3,58	1,87	14,20	14,17	2,21	3,57	1,89	2,15	3,89
% IO	12,00	12,00	12,00	12,00	12,00	12,00	12,00	12,00	12,00
% BUFG	9,38	9,38	9,38	9,38	9,38	9,38	9,38	9,38	9,38

Debido a que se utiliza una interfaz serie para comunicar los datos, la cantidad de pines utilizados es independiente del tamaño del sistema a implementar, lo cual se refleja en el número de buffers (BUFGs) y de pines de entrada y salida (IOs). Es importante aclarar que se utilizan quince pines de la FPGA en lugar de los dos pines (Rx y Tx) mencionados en la Sección 3.3, porque además de la comunicación por UART se implementan las siguientes funcionalidades:

- UART debug 1: pines Rx y Tx para comunicación directa, sin pasar por el sistema de enclavamiento.
- UART debug 2: pines Rx y Tx para comunicación utilizando el microprocesador de la plataforma, a modo de watchdog.
- LEDs: seis pines para controlar los LEDs de la ARTY Z7-20, para realizar pruebas en cada etapa de procesamiento de tramas.
- clock: pin de entrada para asignar clock externo de referencia.
- reset: pin de entrada para asignar reset general del sistema.
- switch: pin de control para activar/desactivar el enclavamiento durante la fase de pruebas.

Estas funcionalidades son opcionales y se utilizaron exclusivamente durante la etapa de diseño.

Sin embargo, la cantidad de Look-Up-Tables (LUTs) y Flip-Flops (FFs) incrementa considerablemente. En la Figura 5.19 se puede visualizar la cantidad de Look-Up-Table y Flip-Flops utilizadas en función de la cantidad de elementos ferroviarios (N). La cantidad de recursos totales utilizados (fila 11 de la Tabla 5.5) incrementa linealmente con la complejidad de la infraestructura ferroviaria, a diferencia del enfoque funcional explicado en la Sección 1.3.3, cuya cantidad de recursos totales utilizados crece de forma exponencial.

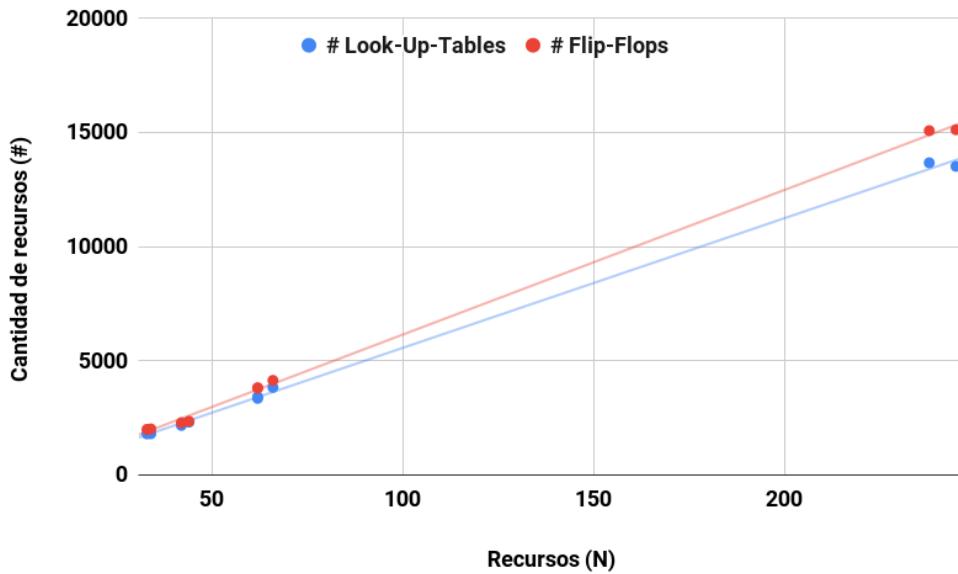


Figura 5.19: Uso de Look-Up-Tables (LUTs) y Flip-Flops (FFs) en función de N.

En la Figura 5.20 se visualizan los mismos datos de la Figura 5.19, esta vez ponderados por la cantidad de recursos disponibles en la plataforma Arty Z7-20.

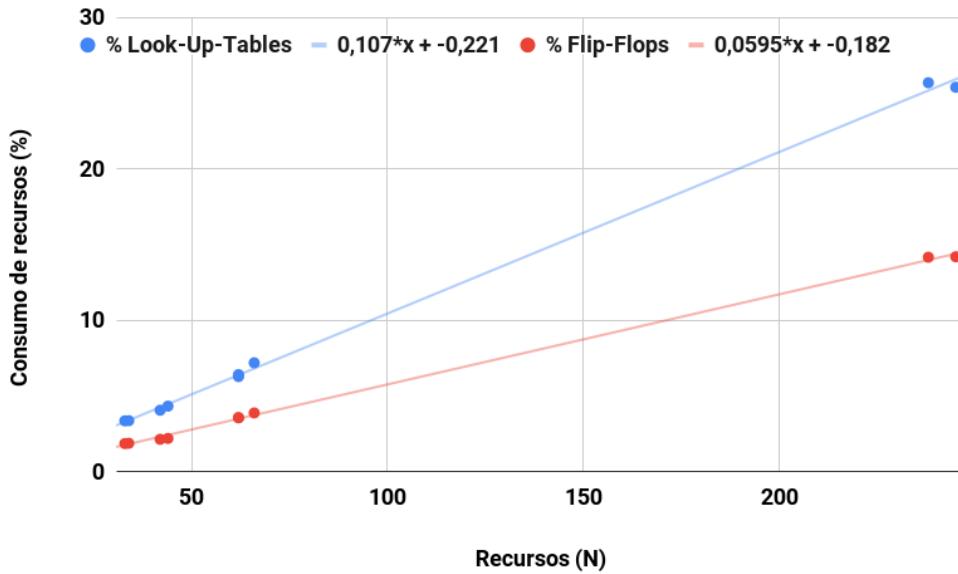


Figura 5.20: Porcentaje de uso de Look-Up-Tables (LUTs) y Flip-Flops (FFs) en función de N, considerando la plataforma Arty Z7-20.

Tal como se adelantó en la Sección 3.3, podemos realizar una aproximación lineal y calcular

el valor de N para el cual el uso de la plataforma alcanza el 100 %. Si consideramos la cantidad de Flip-Flops, un valor de N igual a 1684 sería suficiente para que el proceso de implementación fallase por falta de recursos disponibles. Si consideramos la cantidad de Look-Up-Tables, el valor límite de N es 937. Por lo tanto, siendo que el ejemplo mas grande implementado es, según la Tabla 5.5, el ejemplo 3 con un valor de N de 245, se podría implementar un sistema hasta 3,8 veces mas grande sin inconvenientes.

Si consideramos un sistema 3,8 veces mas grande que el ejemplo 3 estaríamos hablando de una red ferroviaria de 49 estaciones, 68 cambios de vías, 193 secciones de vías, 311 semáforos y hasta 345 rutas. A modo de referencia, la línea Roca, la mas extensa del área metropolitana de Buenos Aires, cuenta con 69 estaciones a lo largo de mas de 230 kilómetros [201] (ver Figura 5.21). Por lo que un hipotético ejemplo que utilice el 100 % de la plataforma cubriría el 71% de todas las funcionalidades de dicha línea. No obstante, esta suposición debe considerar que no tiene sentido práctico controlar un sistema de este tamaño con una sola FPGA, solamente se busca enfatizar la escalabilidad de la herramienta creada.

PLANO DE RED LÍNEA ROCA



Figura 5.21: Plano de red linea Roca.

Como fue explicado en la Sección 5.1, la plataforma FPGA utilizada es la ARTY Z7-20, cuyo precio promedio de 300 U\$D es razonable para las prestaciones de nivel intermedio que ofrece (53.200 Look-up-tables). Si se buscara implementar el ejemplo 1 con la plataforma más económica posible, podemos recurrir a la FPGA ICE5LP4K-SG48ITR [259], que cuenta con 3520 Look-up-tables, unas 15 veces mas pequeña que la ARTY Z7-20, pero con un costo aproximado de U\$S 6.

Las herramientas creadas (RNA, ACG y AGG) permiten abordar la redundancia y la diversidad del sistema, cuya importancia fue explicada en la Sección 1.4.2, de forma sencilla. Por un lado,

todos los ejemplos de la Tabla 5.5 ya cuentan con una redundancia 2oo3 a nivel del módulo *Network* (ver Sección 3.2.7) y es posible implementar otras redundancias mediante un proceso similar. Por otro lado, la posibilidad de adaptar fácilmente el código VHDL generado por el ACG a cualquier plataforma FPGA (ver Sección 3.3) abre las puertas a implementaciones diversas; es decir, implementar el mismo sistema de enclavamientos en dos o más plataformas de diferentes familias y/o fabricantes.

Capítulo 6

Conclusiones

6.1. Resultados obtenidos

La adopción de un enfoque geográfico basado en railML 3.2 como eje central de este trabajo permitió desarrollar algoritmos flexibles para procesar múltiples topologías ferroviarias prácticamente sin restricciones de tipo o cantidad de elementos ferroviarios incluidos. Para implementar esto se desarrolló una librería que cubre las 524 clases de railML, lo cual amplía el estado del arte de topologías ferroviarias analizadas automáticamente de unos pocos elementos (ver Sección 1.6.2) a la totalidad de elementos ferroviarios contemplados en el estándar railML.

El diseño modular de las herramientas creadas, basado en railTopoModel, permite que sea fácil de ampliar y/o mantener en futuras versiones de railML. Adicionalmente, utilizar un estándar ferroviario ampliamente utilizado permite una gran compatibilidad con las herramientas que la industria ferroviaria utiliza actualmente, lo que abre la puerta a que la herramienta sea adoptada sin dificultad tanto por la industria como por la comunidad de railML.org.

El analizador de redes ferroviarias (RNA), explicado en el Capítulo 2, genera el señalamiento apropiado, en línea con los principios de señalamiento ferroviarios adoptados a nivel internacional, incluso para topologías ferroviarias de considerable complejidad. La tabla de enclavamientos generada es acorde a la tabla de enclavamientos de referencia, si se utilizan los parámetros de configuración del RNA apropiados. En algunos casos, el RNA añade señales de protección extra para los elementos ferroviarios que fueron ignorados en el diseño de referencia, lo que incrementa la seguridad y mejora la logística de la red.

La efectividad del RNA fue confirmada junto con autoridades de Trenes Argentinos que compararon el señalamiento generado por el RNA para la estación Belgrano C con el señalamiento de dicha estación. Este logro se destaca por sobre otros sistemas de generación de señalamiento que solo permiten analizar redes ferroviarias de baja complejidad, con una cantidad limitada de elementos, como se mencionó en la Sección 1.6.2.

El generador automático de código (ACG), explicado en el Capítulo 3, permite una generación modular y escalable de cualquier locación analizada por el RNA. Incluso los ejemplos más complejos y extensos de railML.org (ejemplo 3 y ejemplo 4) no llegan a utilizar ni un tercio de los recursos de una FPGA de bajo coste y tamaño medio. Todos los sistemas generados cuentan con: UART adaptativa, detección de tramas, triple redundancia a nivel del módulo central del sistema de enclavamiento (ver Sección 3.2.7), control de estado de enclavamientos y descentralización de las decisiones en cada elemento ferroviario.

La implementación del sistema se realiza de forma tal que solo se instancian los puertos y módulos que el RNA detectó previamente como existentes, lo que ahorra una gran cantidad de recursos, como se explicó en la Sección 3.2. Adicionalmente, la implementación del comportamiento

dinámico del enclavamiento basado en redes de Petri permite que se implementen la totalidad de las funcionalidades esperables en el control de rutas: pedido de rutas, cancelación de rutas, protección por aproximación, protección por solape, cancelación por timeout, protección de rutas opuestas y concatenación de rutas.

El generador automático de interfaz gráfica de usuario (AGG), explicado en el Capítulo 4, permite contar con una interfaz 100 % basada en railML. El entorno gráfico es intuitivo, a semejanza de una consola real que utilizaría un ingeniero de señalamiento en su día a día, como se mostró en la Figura 5.13. Es posible para el operador desplazarse por la interfaz de manera muy sencilla y también implementa el uso de zoom. El usuario puede interactuar con todos los elementos visibles en la interfaz: Las vías pueden ser ocupadas/desocupadas, los cambios de vías pueden modificar su posición, las barreras ferroviarias pueden cerrarse/abrirse y las rutas pueden solicitarse/cancelarse presionando las señales correspondientes. Cada interacción modifica en tiempo real la trama a ser enviada a la FPGA, cuya respuesta es leída y actualiza la interfaz gráfica con mínimas demoras, logrando una experiencia fluida.

Finalmente, el uso combinado de todas las herramientas creadas (RNA, ACG y AGG) permite la generación, validación e implementación en pocos segundos del señalamiento ferroviario en la totalidad de los ejemplos analizados, tanto oficiales del estándar railML como los creados en base a estaciones reales de Argentina. El análisis de la red ferroviaria cuenta con diversos parámetros, ajustables por el usuario, que permiten adaptar la herramienta a las normativas de diseño de cada país. Adicionalmente, la validación de cada regla de señalamiento ferroviario permite un diseño robusto y seguro. El código VHDL generado es compatible con cualquier familia de FPGAs y puede ser sintetizado en menos de cinco minutos. Esto reduce el tiempo de diseño e implementación del orden de meses o semanas a pocos minutos. La interfaz gráfica generada a medida de cada locación es ideal tanto para realizar pruebas de gran complejidad sobre la plataforma real, como también para controlar un sistema ferroviario real.

6.2. Trabajo futuro

A futuro se buscará reforzar la verificación y validación de las herramientas por medio de métodos formales. Precisamente el Mg. Lic. Santiago Germino, que es parte de este grupo de trabajo, se encuentra actualmente trabajando en este tema. De hecho, su trabajo sobre conversión del RNA en una herramienta que explote las características del formato XML de railML ya ha sido publicado [207]. Lo cual permitirá un mayor uso de la herramienta en entornos ferroviarios y su certificación para uso industrial.

Adicionalmente, se buscará adaptar el ACG para poder incorporar otros protocolos de comunicación mas robustos, como RS-485 o MVB (explicados en la Sección 3.2.1), e implementar el sistema en la plataforma de hardware desarrollada por la Comisión Nacional de Energía Atómica (CNEA), actualmente en posesión del Laboratorio de Sistemas Embebidos, que fue presentado en la Sección 1.6.3. De esta manera, se podrán realizar pruebas reales en campo del sistema de enclavamientos generado, en ubicaciones reducidas y de poco tráfico, para su validación por parte de un operador ferroviario real.

Apéndice A

Ejemplo 2

A.1. Topología ferroviaria original

El segundo ejemplo, ilustrado en la Figura A.1, es una topología simple, diseñada por el autor de la tesis, en base a una línea principal con una ramificación simple y una compuesta, utilizando el cambio de vías Sw01 y el par de cambio de vías Sw02 y Sw03. Ademas, se incluyeron el cruce de vías Lc01 y las plataformas Plat01 y Plat02. El objetivo de este ejemplo fue comprobar el funcionamiento del RNA con una topología de elementos ferroviarios separados por ramificaciones simples. Para mas detalles de este ejemplo, incluyendo las figuras, tablas y explicaciones paso a paso, consultar el repositorio de GitHub [208].

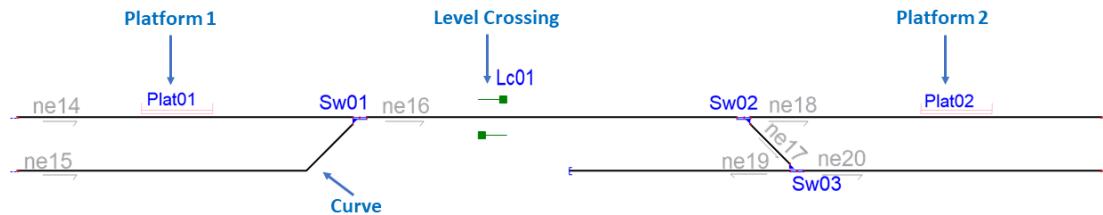


Figura A.1: Topología ferroviaria del ejemplo 2 sin señalamiento.

Para incrementar la dificultad del análisis y obtener resultados mas completos, se incluyeron curvas, finales de vías relativos y absolutos, junto con plataformas (Plat01, Plat02) y un cruce de vías (Lc01). La infraestructura se distribuyó de forma tal de tener que todos los elementos ferroviarios se encuentren aislados entre sí, separados por los cambios de vías.

A.2. Señalamiento original

El señalamiento original, ilustrado en la Figura A.2, incluye una señal de parada próxima al final de vía absoluto (S13), señales de partida en las plataformas (S07, S09), señales de protección antes de cada paso a nivel (S11, S12), una señal de maniobras antes de converger en una vía principal (S08) y señales múltiples para cambios de vías divergentes (S11, S12, S10).

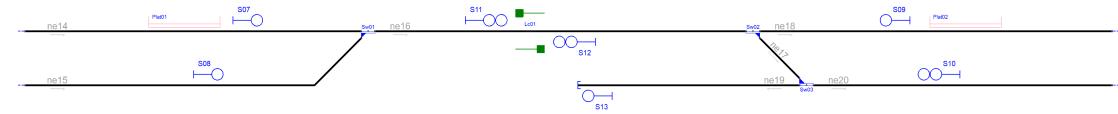


Figura A.2: Señalamiento original del ejemplo 2.

Estas señales permiten definir hasta un máximo de 5 rutas, todas ellas detalladas en la Tabla A.1. En una primera inspección, se puede comprobar que ninguno de los elementos ferroviarios son alcanzados por ninguna de las rutas. Además, todos los cambios de vías son utilizados, de forma simple o compuesta.

Tabla A.1: Tabla de enclavamiento original del ejemplo 2.

Ruta	Inicio	Final	Cambio	Plataforma	Cruce	netElement
R ₀₁	S ₀₇	S ₁₁	Sw ₀₁ ^N	-	-	ne ₁₄ -ne ₁₆
R ₀₂	S ₀₈	S ₁₁	Sw ₀₁ ^R	-	-	ne ₁₅ -ne ₁₆
R ₀₃	S ₀₉	S ₁₂	Sw ₀₂ ^N	-	-	ne ₁₈ -ne ₁₆
R ₀₄	S ₁₀	S ₁₃	Sw ₀₃ ^N	-	-	ne ₂₀ -ne ₁₉
R ₀₅	S ₁₀	S ₁₂	Sw ₀₃ ^R +Sw ₀₂ ^R	-	-	ne ₂₀ -ne ₁₇ -ne ₁₆

Algunas rutas abarcan mas de un *netElement*, como por ejemplo la ruta R05 que comienza en la señal S10 y finaliza en la señal S12, atravesando los *netElements* ne20, ne17 y ne16, utilizando los cambios de vías Sw03 y Sw02, ambos en posición reversa.

A.3. Generación de señalamiento paso a paso

Inicialmente, el RNA ejecuta el Algoritmo 1 (ver Sección 2.1.3) para detectar todos los *netElements*, sus coordenadas iniciales y finales en la topología, y el sentido en el que fueron definidas. Al concluir el Algoritmo 1, el RNA ejecuta el Algoritmo 2 (ver Sección 2.1.3) para analizar la conexidad de la red. El resultado obtenido se muestra en el Código A.1, donde se describen las coordenadas de cada *netElement* y se confirma que la red es conexa.

Código A.1: Detección de *netElements* por parte del RNA

```

1 ##### Starting Railway Network Analyzer #####
2 Reading .railML file
3 Creating railML object
4 Analysing railML object
5 Analysing graph
6 ne14 [-1521, 450] [-560, 450] >>
7 ne15 [-1521, 300] [-560, 450] >>
8 ne16 [-560, 450] [516, 450] >>
9 ne17 [516, 450] [666, 300] >>
10 ne18 [516, 450] [1521, 450] >>
11 ne19 [666, 300] [28, 300] <<
12 ne20 [666, 300] [1521, 300] >>
13 The network is connected

```

Por ejemplo, el *netElement* ne19 inicia en la coordenada (666;300) y finaliza en la coordenada (28;300). El símbolo << indica que ne19 se encuentra definido de derecha a izquierda , ya que la componente x de la coordenada final es menor a la de la coordenada inicial, teniendo la misma componente y. Además, se puede comprobar que la lista obtenida es consistente con la Figura A.2. Por ejemplo, ne14, ne15 y ne16 comparten la coordenada (-560,450), que coincide con la coordenada del cambio de vías Sw01.

A continuación, el RNA detectará la infraestructura ferroviaria, las curvas peligrosas y los puntos medios de los netElements que el RNA considera demasiado largos. El análisis de la infraestructura se detalla en la Sección 2.1.5, Sección 2.1.6, Sección 2.1.7 y Sección 2.1.8, mientras que la detección de curvas y puntos medios se detalla en la Sección 2.1.4. El RNA ejecuta el Algoritmo 3, Algoritmo 4 y Algoritmo 5 para confirmar la detección de cambios de vías simples, dobles y en tijeras. El resultado de este proceso se puede visualizar en el Código A.2.

Código A.2: Detección de puntos críticos por parte del RNA

```

1 Analysing infrastructure --> Infrastructure.RNA
2 Detecting Danger --> Safe_points.RNA
3 ne14 has a Platform[plf116] @ [-1075, -450]
4 ne15 has a Curve(2 lines) @ [[-710, 300]]
5 ne16 has a LevelCrossing[lcr120] @ [-192, -450]
6 ne18 has a Platform[plf117] @ [1111, -450]
7 ne19 has a Middle point @ [347.0, 300]
8 ne20 has a Middle point @ [1093.5, 300]
```

Esta información es exportada por el RNA, con mayor detalle, en el archivo Infrastructure.RNA (Código A.3) que resume cada elemento ferroviario asociado a su respectivo *netElement*.

Código A.3: Infrastructure.RNA

```

1 Nodes: 7|Switches: 3|Signals: 0|Detectors: 0|Ends: 5|Barriers: 1
2 Node ne14:
3     Track = track2
4     Neighbours = 2 -> ['ne16', 'ne15']
5 Node ne15:
6     Track = track3
7     Neighbours = 2 -> ['ne14', 'ne16']
8 Node ne16:
9     Track = track1
10    Neighbours = 4 -> ['ne14', 'ne15', 'ne18', 'ne17']
11    Level crossing -> lcr120
12        Protection -> true | Barriers -> none | Lights -> none Acoustic ->
13            ↛ none
14        Position -> [-147, -450] | Coordinate: 0.3839
15        Switches -> Sw01
16            ContinueCourse -> right -> ne14
17            BranchCourse -> left -> ne15
18        Switches -> Sw02
19            ContinueCourse -> left -> ne18
20            BranchCourse -> right -> ne17
21 Node ne17:
22     Track = track5
```

```

22     Neighbours = 4 -> ['ne16', 'ne18', 'ne20', 'ne19']
23 Node ne18:
24     Track = track4
25     Neighbours = 2 -> ['ne16', 'ne17']
26 Node ne19:
27     Track = track7
28     Type = BufferStop -> ['bus88']
29     Neighbours = 2 -> ['ne17', 'ne20']
30 Node ne20:
31     Track = track6
32     Neighbours = 2 -> ['ne17', 'ne19']
33     Switches -> Sw03
34         ContinueCourse -> left -> ne19
35         BranchCourse -> right -> ne17

```

La información de la infraestructura es utilizada por el RNA para detectar los puntos críticos de la red, es decir, las zonas donde es recomendable colocar una señal, según el sentido de circulación que se desee. El resultado es exportado al archivo SafePoints.RNA (Código ??). En el caso de que un mismo *netElement* tenga más de un punto crítico para el mismo sentido, el RNA tomará el más cercano al elemento a proteger. El criterio de selección de puntos críticos se aplica para cada elemento ferroviario detectado, cada curva y cada cambio de vías y fue explicado en las secciones correspondientes ya mencionadas.

Código A.4: SafePoints.RNA

```

1 ne14:
2     Next: [[-1275, -450]]
3     Prev: [[-875, -450]]
4 ne15:
5     Next: [[-810.0, 300]]
6 ne16:
7     Next: [[-392, -450]]
8     Prev: [[8, -450]]
9 ne18:
10    Next: [[911, -450]]
11    Prev: [[1311, -450]]
12 ne19:
13    Next: [[240.7, 300], [453.3, 300]]
14    Prev: [[240.7, 300], [453.3, 300]]
15 ne20:
16    Next: [[879.8, 300], [1093.5, 300], [1307.2, 300]]
17    Prev: [[879.8, 300], [1093.5, 300], [1307.2, 300]]

```

Una vez que el RNA detectó cada punto crítico de la red ferroviaria, procede a generar el señalamiento. El orden en que se procesan los elementos ferroviarios no impacta en el resultado final, pero para poder describirlo de forma ordenada se iniciará generando el señalamiento para proteger los finales de vías, las junturas entre rieles, las plataformas (explicado en la Sección 2.2.3), los cruces de vía (explicado en la Sección 2.2.4) y los cambios de vías (explicado en la Sección H.3). Luego se procederá a mostrar el señalamiento completo antes y después de la simplificación de señales (explicado en la Sección 2.3).

Tal como se explicó en la Sección 2.2.1, el RNA aplica el Algoritmo 6 y el Algoritmo 7 para generar las señales para proteger los finales de vías relativos y absolutos. Estas señales son ilustradas en la Figura A.3.

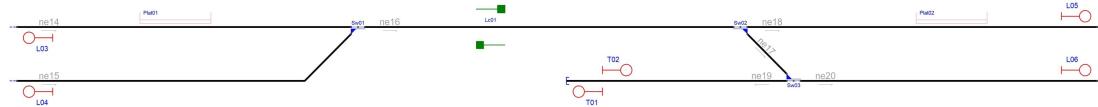


Figura A.3: Señalamiento generado por el RNA para proteger el final de vía.

Los finales de vías absolutos son protegidos por la señal de parada T01 y la señal de partida T02. A su vez, los finales de vías relativos poseen las señales de parada L03, L04, L05 y L06, cercanos al límite del externo del *netElement* al que pertenecen.

La Figura A.4 ilustra la generación de señales destinadas a proteger las junturas entre los rieles. Al aplicar el Algoritmo 8 y no detectar junturas que proteger, el RNA saltará este paso. La Figura A.4 ilustra el señalamiento sin cambios al no existir junturas que proteger.

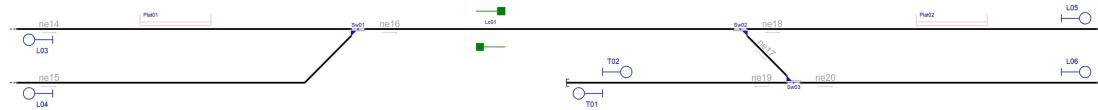


Figura A.4: Señalamiento generado por el RNA para proteger las junturas.

Al generar el señalamiento para proteger la infraestructura, tal como se explicó en la Sección 2.3.2, el Algoritmo 15 simplificará las señales entre dos elementos ferroviarios si no existe espacio suficiente entre ellos. Esto no ocurre con la infraestructura de este ejemplo, ya que las plataformas Plat01 y Plat02, y el cruce de vías Lc01 se encuentran lo suficientemente espaciados entre sí. El señalamiento generado para proteger las plataformas y los cruces de vía se ilustra en rojo en la Figura A.5. Las señales generadas para proteger las plataformas son las señales de partida P09, P10, P11 y P12, mientras que las señales que protegen los cruces de vía son las señales X07 y X08.

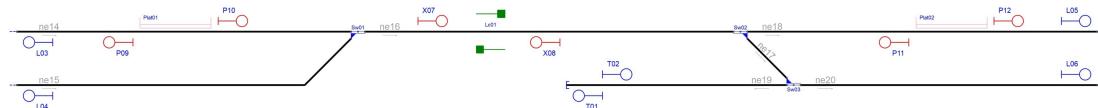


Figura A.5: Señalamiento generado por el RNA para proteger plataformas y cruces de vía.

Al aplicar el Algoritmo 11 de generación de señalamiento para cambios de vías, tal como fue explicado en la Sección , se generan las señales C17, S15 y H16 para proteger el cambio de vías Sw02 y las señales C20, S21 y H22 para proteger el cambio de vías Sw03. Estas señales se encuentran resaltadas en rojo en la Figura A.6.

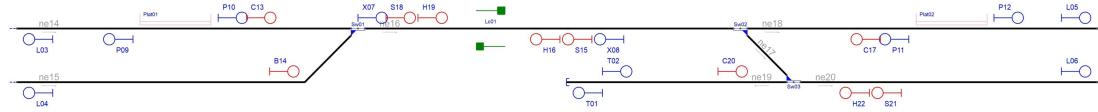


Figura A.6: Señalamiento generado por el RNA para proteger las máquinas de cambios.

Una vez obtenido todo el señalamiento, el RNA procede a simplificar las señales redundantes, repetidas o cuyas funciones o ubicaciones se superponen entre sí. El proceso de simplificación de señales fue explicado en la Sección 2.3. El Algoritmo 15 de herencia vertical fue aplicado en las señales B entre los cambios de vías Sw02 y Sw03, desplazando las señales hasta convertirlas en las señales H16 y H22 respectivamente.

Las señales simplificadas al aplicar el Algoritmo 15 de herencia horizontal son: L03, L05, X07, X08, C13, C17 y C20. La señal L03 fue eliminada por su cercanía con la señal P09, con la cual comparte dirección y sentido. Lo mismo ocurre entre la señal L05 y la señal P12; entre las señales C17 y P11; y entre las señales C20 y T02. En todos los casos, se aplicó el Algoritmo 15, diseñado para agrupar objetos cercanos como un único objeto, generando el señalamiento acorde a los elementos contenidos en cada extremo del nuevo elemento contenedor.

Finalmente, las señales son simplificadas aplicando el Algoritmo 14 de eliminación por prioridad de señales. El resultado de este proceso es detallado en el Código A.5.

Código A.5: Reducción de señalamiento por prioridad de señales

```

1 removing sig20 for sig02
2 removing sig03 for sig09
3 removing sig05 for sig12
4 removing sig07 for sig18
5 removing sig08 for sig15
6 removing sig13 for sig10
7 removing sig17 for sig11
8 removing sig16 for sig08
9 removing sig19 for sig07
10 removing sig22 for sig21

```

El resultado de la simplificación del señalamiento se ilustra en la Figura A.7.



Figura A.7: Señalamiento generado y simplificado por el RNA.

Además, toda la información del señalamiento generado es exportada por el RNA en el archivo Signalling.RNA (Código A.6), que incluye información detallada de la posición, orientación, sentido, coordenada, nombre y tipo de señal.

Código A.6: Signalling.RNA

```

1 sig01 [T01] <<:
2   From: ne19 | To: bus88_left

```

```

3      Type: Stop | Direction: normal | AtTrack: left
4      Position: [128, -300] | Coordinate: 0.1567
5 sig02 [T02] >>:
6      From: ne19 | To: ne19_right
7      Type: Stop | Direction: reverse | AtTrack: right
8      Position: [128, -300] | Coordinate: 0.1567
9 sig04 [L04] <<:
10     From: ne15 | To: line113_left
11     Type: Circulation | Direction: reverse | AtTrack: right
12     Position: [-1421, -300] | Coordinate: 0.3050
13 sig06 [L06] >>:
14     From: ne20 | To: line115_right
15     Type: Circulation | Direction: normal | AtTrack: left
16     Position: [1421, -300] | Coordinate: 0.8830
17 sig09 [P09] <<:
18     From: ne14 | To: ne14_left
19     Type: Circulation | Direction: reverse | AtTrack: right
20     Position: [-1195, 450] | Coordinate: 0.9960
21 sig10 [P10] >>:
22     From: ne14 | To: ne14_right
23     Type: Circulation | Direction: normal | AtTrack: left
24     Position: [-955, 450] | Coordinate: 1.1063
25 sig11 [P11] <<:
26     From: ne18 | To: ne18_left
27     Type: Circulation | Direction: reverse | AtTrack: right
28     Position: [991, 450] | Coordinate: 1.0125
29 sig12 [P12] >>:
30     From: ne18 | To: ne18_right
31     Type: Circulation | Direction: normal | AtTrack: left
32     Position: [1231, 450] | Coordinate: 1.1437
33 sig14 [B14] >>:
34     From: ne15 | To: ne15_right
35     Type: Manouver | Direction: normal | AtTrack: left
36     Position: [-810.0, -300] | Coordinate: 0.9022
37 sig15 [S15] <<:
38     From: ne16 | To: ne16_left
39     Type: Circulation | Direction: reverse | AtTrack: right
40     Position: [8, 450] | Coordinate: 0.9890
41 sig18 [S18] >>:
42     From: ne16 | To: ne16_right
43     Type: Circulation | Direction: normal | AtTrack: left
44     Position: [-392, 450] | Coordinate: 0.8508
45 sig21 [S21] <<:
46     From: ne20 | To: ne20_left
47     Type: Circulation | Direction: reverse | AtTrack: right
48     Position: [879.8, -300] | Coordinate: 0.2500

```

Al finalizar la generación del señalamiento, el RNA ejecuta el Algoritmo 15, explicado en la Sección 2.4, para detectar todas las posibles rutas admitidas por la red para crear la tabla de enclavamientos. La cuál puede ser visualizada en el archivo Routes.RNA (Código A.7). La misma

detalla las señales de inicio y final, los *netElements* abarcados por la ruta y cualquier infraestructura involucrada, incluyendo el estado que deben tener para que la ruta sea activada.

Código A.7: Routes.RNA

```

1 route_1 [sig02 >> sig06]:
2     Path: ['ne19', 'ne20']
3     Switches: ['Sw03']
4 route_2 [sig10 >> sig18]:
5     Path: ['ne14', 'ne16']
6     Switches: ['Sw01', 'Sw02']
7     Platforms: ['plf116']
8 route_3 [sig11 << sig15]:
9     Path: ['ne18', 'ne16']
10    Switches: ['Sw01', 'Sw02']
11    Platforms: ['plf117']
12 route_4 [sig14 >> sig18]:
13    Path: ['ne15', 'ne16']
14    Switches: ['Sw01', 'Sw02']
15 route_5 [sig15 << sig09]:
16    Path: ['ne16', 'ne14']
17    Switches: ['Sw01', 'Sw02']
18    Platforms: ['plf116']
19 route_6 [sig15 << sig04]:
20    Path: ['ne16', 'ne15']
21    Switches: ['Sw01', 'Sw02']
22 route_7 [sig18 >> sig12]:
23    Path: ['ne16', 'ne18']
24    Switches: ['Sw01', 'Sw02']
25    Platforms: ['plf117']
26 route_8 [sig18 >> sig06]:
27    Path: ['ne16', 'ne17', 'ne20']
28    Switches: ['Sw01', 'Sw02', 'Sw03']
29 route_9 [sig21 << sig15]:
30    Path: ['ne20', 'ne17', 'ne16']
31    Switches: ['Sw01', 'Sw02', 'Sw03']
32 route_10 [sig21 << sig01]:
33    Path: ['ne20', 'ne19']
34    Switches: ['Sw03']

```

A.4. Red de grafos generada por el RNA

La información exportada en el Código A.3 (Infrastructure.RNA) Código A.4 (SafePoint.RNA), Código A.6 (Signalling.RNA) y Código A.7 (Routes.RNA) es resumida de forma gráfica por el RNA para una mejor interpretación. El resultado de este resumen se ilustra en el diagrama de la Figura A.8.

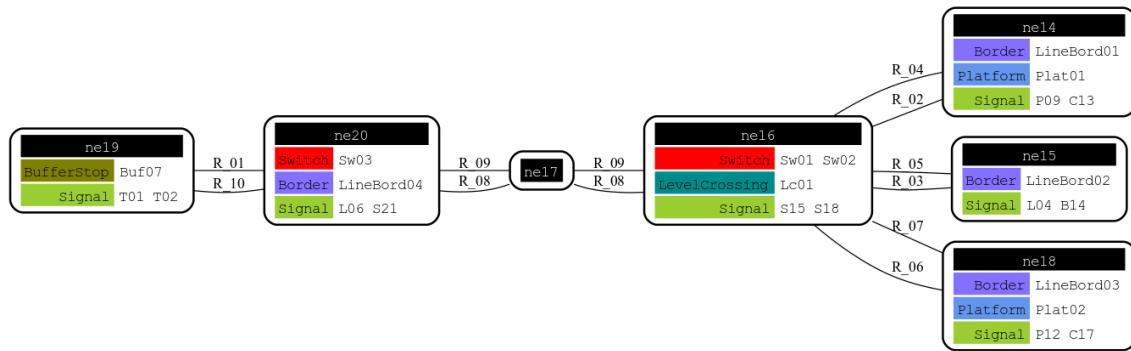


Figura A.8: Red de grafos generada por el RNA para el ejemplo 2.

Cada nodo del grafo de la Figura A.8 corresponde a un *netElement*. En cada nodo se listan todos los elementos ferroviarios contenidos por en *netElement*. Las aristas del grafo son las rutas que los conectan. De esta manera, es posible detectar visualmente cualquier nodo aislado de la red o nodos que solo son accedidos en un sentido. Por ejemplo, si entre dos nodos no existe una cantidad par de rutas, entonces solamente se puede circular entre esos nodos en un solo sentido.

A.5. Señalamiento generado por el RNA

El RNA también exporta la misma información mostrada en el Código A.8 en una hoja de cálculo, similar a la que se visualiza en la Tabla A.2.

Tabla A.2: Tabla de enclavamiento del ejemplo 2 generada por el RNA.

Ruta	Inicio	Final	Cambio	Plataforma	Cruce	netElement
R ₀₁	T ₀₂	L ₀₆	Sw ₀₃ ^N	-	-	ne ₁₉ -ne ₂₀
R ₀₂	C ₁₃	S ₁₈	Sw ₀₁ ^N	-	-	ne ₁₄ -ne ₁₆
R ₀₃	B ₁₄	S ₁₈	Sw ₀₁ ^R	-	-	ne ₁₅ -ne ₁₆
R ₀₄	S ₁₅	P ₀₉	Sw ₀₁ ^N	Plat ₀₁	Lc ₀₁	ne ₁₆ -ne ₁₄
R ₀₅	S ₁₅	L ₀₄	Sw ₀₁ ^R	Plat ₀₁	Lc ₀₁	ne ₁₆ -ne ₁₅
R ₀₆	C ₁₇	S ₁₅	Sw ₀₂ ^N	-	-	ne ₁₈ -ne ₁₆
R ₀₇	S ₁₈	P ₁₂	Sw ₀₂ ^N	Plat ₀₂	Lc ₀₁	ne ₁₆ -ne ₁₈
R ₀₈	S ₁₈	L ₀₆	Sw ₀₂ ^R +Sw ₀₃ ^R	-	Lc ₀₁	ne ₁₆ -ne ₂₀
R ₀₉	S ₂₁	S ₁₅	Sw ₀₂ ^R +Sw ₀₃ ^R	-	-	ne ₂₀ -ne ₁₆
R ₁₀	S ₂₁	T ₀₁	Sw ₀₃ ^N	-	-	ne ₂₀ -ne ₁₉

En una primera inspección podemos ver que el nuevo señalamiento tiene 10 rutas, versus las 5 rutas del señalamiento original (ver Tabla A.1). Esto se debe a que todas las vías son consideradas de ambos sentidos por el RNA, lo cuál queda de manifiesto cuando se comprueba que todas las plataformas y cruces de vía son atravesados por al menos una ruta.

A.6. Validación del sistema de enclavamientos

La validación de las rutas de la tabla de enclavamientos es realizada por el RNA aplicando el Algoritmo 16, explicado en la Sección 2.5. Las 5 rutas del señalamiento original (Tabla A.1) tienen 5 rutas equivalentes en el señalamiento generado por el RNA (Tabla A.2), tal como se puede visualizar en la Tabla A.3, generada automáticamente por el RNA.

Tabla A.3: Equivalencias entre las rutas originales y las generadas por el RNA.

Original	Señales	RNA	Señales
R ₀₁	S _{07-S₁₁}	R ₀₃	B _{14-S₁₈}
R ₀₂	S _{08-S₁₁}	R ₀₆	C _{17-S₁₅}
R ₀₃	S _{09-S₁₂}	R ₀₂	C _{13-S₁₈}
R ₀₄	S _{10-S₁₃}	R ₁₀	S _{21-S₁₅}
R ₀₅	S _{10-S₁₂}	R ₀₉	S _{21-S₁₅}

El RNA generó nuevas rutas para incrementar la seguridad de la red. La ruta R1 fue definida al crear las señales T02 y L06 para proteger el final de la vía en la sección ne19-ne20. La ruta R6 fue definida al crear la señal L04 para proteger el final de la vía en ne15, creando una nueva ruta con la señal S15. La ruta R8 fue definida al crear la señal L06 para proteger el final de la vía ne20, creando una nueva ruta con la señal S18.

Adicionalmente, el RNA generó nuevas rutas para incrementar la movilidad de la red. La ruta R5 fue definida al crear la señal de partida P09 para la plataforma plat01. La ruta R7 fue definida al crear la señal de partida P12 para la plataforma plat02.

Estos elementos ferroviarios, los finales de vía y las plataformas, no se encontraban protegidos en la tabla de enclavamientos original (Tabla A.1). Ninguna ruta original atravesaba el cruce de vías, por lo que el RNA agregó las rutas R5 y R8 que cumplen esa función.

Para finalizar, el RNA comprueba los principios de señalamiento ferroviario explicados en la Sección 2.6, aplicando los algoritmos indicados, de los cuales se obtuvieron los siguientes resultados:

- Principio de autoridad (Algoritmo 17): cobertura del 100 % de los *netElements*.
- Principio de claridad (Algoritmo 18): rutas 100 % independientes.
- Principio de anticipación (Algoritmo 19): cobertura del 100 % de los puntos críticos.
- Principio de granularidad (Algoritmo 20): 100 % de rutas divididas a su mínima expresión.
- Principio de terminalidad (Algoritmo 21): 100 % de finales de vías protegidos.
- Principio de infraestructura (Algoritmo 22): 100 % de infraestructura protegida.
- Principio de no bloqueo (Algoritmo 23): 100 % de cambios de vías protegidos.

A.7. Sistema generado por el ACG

En base a la red de grafos, ilustrada en la Figura A.8, el ACG determinó la siguiente cantidad de elementos, tal como se visualiza en el Código A.8.

Código A.8: Cantidad de elementos a implementar por el ACG

```

1   n_netElements:7
2   n_switch:3
3   n_doubleSwitch:0
4   n_borders:4
5   n_buffers:1
6   n_levelCrossings:1
7   n_platforms:2
8   n_scissorCrossings:0
9   n_signals:12
10  N : 33

```

Se repetirán los pasos detallados en el ejemplo 1, Sección 5.2.7, por lo que solamente se destacarán aspectos particulares de este ejemplo. El ACG genera 51 archivos en formato VHDL. El archivo *Aarty_Z7-10.XDC* es el mismo para todos los ejemplos, al ser invariante respecto a la cantidad de pines a utilizar. Se deberá modificar el script mostrado en el Código 5.10 y cambiar el parámetro *chosen* a 2 para automatizar la importación de los archivos del ejemplo 2 y desvincular cualquier otro conjunto de archivos de ejemplos anteriores.

Una vez ejecutado el script, Vivado ordenará los archivos de forma jerárquica, donde el módulo *global* incluye todos los módulos que fueron detallados en la Sección 3.2. Cada una de las instancias del módulo *network* contienen sus propias 33 instancias de los mismos módulos de cada elemento ferroviario ya que N, cantidad de elementos ferroviarios, es 33 en el Código A.8. El ejemplo 2 utiliza mas de 11200 sub módulos conectados automáticamente mediante mas de 23000 señales, lo cual se aleja bastante de un desarrollo que pueda realizarse manualmente de forma trivial.

Cuando Vivado genera el diagrama de bloques ya tenemos la certeza de que el código VHDL ha pasado la prueba de sintaxis del entorno de desarrollo. A continuación, se deberá sintetizar e implementar el sistema para generar el bitstream que será utilizado para programar la FPGA. Los procesos de síntesis e implementación fueron detallados en el ejemplo 1, Sección 5.2.7.

Los resultados de ambos procesos son detallados en la Tabla A.4. Los porcentajes de uso son calculados por Vivado automáticamente, teniendo en cuenta que la plataforma Arty Z7 20 posee 53200 Look-Up-Tables (LUTs), 106400 Flip-Flops (FFs), 125 Pines de entrada y salida (IOs) y 32 Buffers (BUFGs), tal como se explicó en la Sección 4. En este ejemplo, la cantidad de recursos utilizados es baja y el tiempo de síntesis e implementación es de 34 y 35 segundos, respectivamente.

Tabla A.4: Síntesis e implementación del ejemplo 2 generado por el ACG.

Recursos	Síntesis	Implementación	Uso
LUT	1817	1793	3.42-3.37 %
FF	1990	1993	1.87 %
IO	15	15	12.00 %
BUFG	3	3	9.38 %

Apéndice B

Ejemplo 3

B.1. Topología ferroviaria original

El tercer ejemplo, ilustrado en la Figura B.1, es una de los ejemplos provistos por railML.org llamado 'AdvancedExample'. Esta topología es de las mas complejas disponibles para analizar. Consiste en siete estaciones interconectadas por medio de variadas topologías ferroviarias que incluyen el uso de cambios de vías simples, dobles y en tijeras. También presenta varias playas de maniobras, curvas, pasos bajo nivel y sobre nivel. El objetivo de este ejemplo fue comprobar el funcionamiento del RNA con la topología mas compleja disponible, exigiendo al máximo al ACG y verificando la escalabilidad del sistema generado. Para mas detalles de este ejemplo, incluyendo las figuras, tablas y explicaciones paso a paso, consultar el repositorio de GitHub [208]. Debido al tamaño de la topología del este ejemplo, se recomienda mirar cada una de las figuras de este apéndice en el repositorio [208], donde es posible hacer zoom en cada zona de interés.

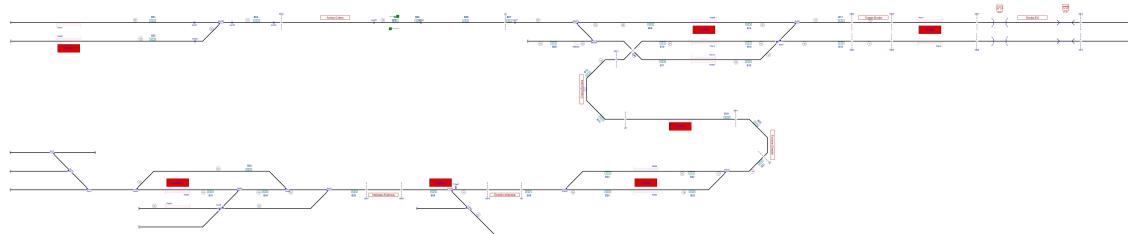


Figura B.1: Topología ferroviaria del ejemplo 3 sin señalamiento.

Debido a la alta complejidad de este ejemplo, no será posible referirse a detalles muy puntuales de la red, al ser demasiados y muy extensos. No obstante, se listarán cada una de las señales creadas en cada paso y se ilustrarán los resultados a la par del proceso. Se extraerán conclusiones generales del análisis y se dará un detalle pormenorizado de las diferencias entre el señalamiento original y el generado.

B.2. Señalamiento original

El señalamiento original, ilustrado en la Figura B.2, incluye 31 señales en total. La mayoría de las cuales se sitúan cerca de la curva y contra curva principal o próximas a las estaciones. Nombrarlas una a una sería impráctico, pero se pueden destacar a grandes rangos donde se sitúan,

que funciones cumplen y cuales descuidan. En primer lugar, todos los finales de vía absolutos se encuentran desprotegidos, así como gran parte de las playas de maniobras. En segundo lugar, el señalamiento prioriza la circulación de las formaciones en una única dirección, dependiendo de cual vía se inspeccione. Esto lleva a concluir, a priori, que el señalamiento esta subdimensionado al punto de no permitir explotar todas las características de la red ferroviaria.

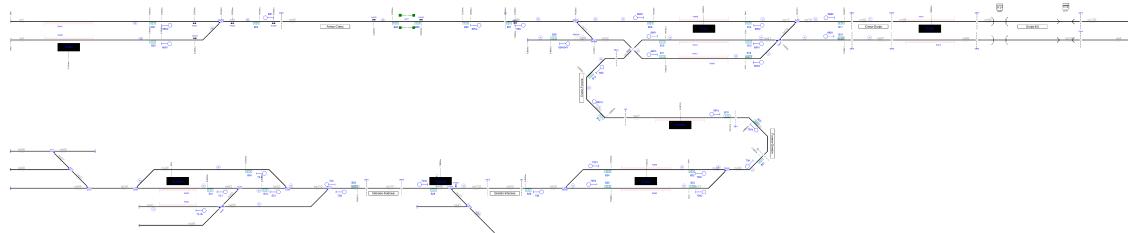


Figura B.2: Señalamiento original del ejemplo 3.

Estas señales permiten definir hasta un máximo de 33 rutas, todas ellas detalladas en la Tabla B.1. En una primera inspección, es evidente la ausencia de señalamiento en los límites de la red ferroviaria y en las playas de maniobras. Incluso pueden advertirse algunas situaciones donde las señales otorgarían autoridades ambiguas, lo cual va en contra del principio de claridad. Por ejemplo, la señal 72A podría habilitar una ruta hacia la izquierda de la topología, pero no queda claro qué camino tomaría al usar el cambio de vías Sw09, Sw04, Sw08, Sw12, Sw13 y S11; permitiendo hasta 32 posibles caminos.

Tabla B.1: Tabla de enclavamiento original del ejemplo 3.

Ruta	Inicio	Final	Cambio	Plataforma	Cruce	netElement
R ₀₁	68N1	69Va	-	-	Lc ₀₁	ne ₇ -ne ₉₅
R ₀₂	68N2	69Va	-	-	Lc ₀₁	ne ₁ -ne ₉₅
R ₀₃	69Va	69A	-	-	-	ne ₉₅ -ne ₅₉
R ₀₄	69A	69N2	69W ₀₃ ^N	Plat ₀₉	-	ne ₅₉ -ne ₁₇
R ₀₅	69A	69N3	69W ₀₃ ^R	Plat ₁₃	-	ne ₅₉ -ne ₇₇
R ₀₆	69P2	68F	-	-	-	ne ₁₇ -ne ₉
R ₀₇	69B2	69P2	Sw ₀₆ ^N	Plat ₀₉	-	ne ₇₈ -ne ₁₇
R ₀₈	69B2	69P3	Sw ₀₆ ^R +Sw ₀₇ ^S	Plat ₁₃	-	ne ₇₈ -ne ₇₇
R ₀₉	69B2	69P1	Sw ₀₆ ^R +Sw ₀₇ ^T	Plat ₁₂	-	ne ₇₈ -ne ₂₁
R ₁₀	69C	69N1	-	Plat ₁₂	-	ne ₇₀ -ne ₂₁
R ₁₁	69Vc1	69C	-	-	-	ne ₇₀ -ne ₇₀
R ₁₂	69Vc	69Vc1	-	Plat ₀₇	-	ne ₆₇ -ne ₇₀
R ₁₃	70Va	70A	-	-	-	ne ₁₀₃ -ne ₆₄
R ₁₄	70N2	69Vc	-	-	-	ne ₂₃ -ne ₆₇
R ₁₅	70N1	69Vc	-	-	-	ne ₂₄ -ne ₆₇
R ₁₆	70P1	72Va	-	-	-	ne ₂₄ -ne ₄₄
R ₁₇	70P2	72Va	-	-	-	ne ₂₃ -ne ₄₄
R ₁₈	70B	70N2	70W ₀₂ ^N	Plat ₀₅	-	ne ₂₆ -ne ₂₃
R ₁₉	70B	70N1	70W ₀₂ ^R	Plat ₀₆	-	ne ₂₆ -ne ₂₄
R ₂₀	70A	70P1	70W ₀₁ ^N	Plat ₀₆	-	ne ₆₄ -ne ₂₄
R ₂₁	70A	70P2	70W ₀₁ ^R	Plat ₀₅	-	ne ₆₄ -ne ₂₃
R ₂₂	69W04Y	69N3	-	Plat ₁₃	-	ne ₁₄ -ne ₇₇
R ₂₃	72Va	72A	-	-	-	ne ₄₄ -ne ₁₀₀
R ₂₄	721	S01	-	-	-	ne ₈₃ -ne ₃₂
R ₂₅	723b	S01	Sw ₀₅ ^T	-	-	ne ₄₁ -ne ₃₂
R ₂₆	723b	72B	Sw ₀₅ ^S	-	-	ne ₄₁ -ne ₁₀₀
R ₂₇	722	72B	-	-	-	ne ₂₉ -ne ₁₀₀
R ₂₈	S01	72B	-	-	-	ne ₃₂ -ne ₁₀₀
R ₂₉	69B1	69P3	Sw ₀₇ ^T	Plat ₁₃	-	ne ₉₄ -ne ₇₇
R ₃₀	69B1	69P1	Sw ₀₇ ^S	Plat ₁₂	-	ne ₉₄ -ne ₂₁
R ₃₁	72B	70B	71W ₀₁ ^N	-	-	ne ₁₀₀ -ne ₂₆
R ₃₂	69P3	68F	69W ₀₄ ^R	-	-	ne ₇₇ -ne ₉
R ₃₃	69P1	70Va	-	-	-	ne ₂₁ -ne ₁₀₃

Todas las rutas abarcan mas de un *netElement*, como por ejemplo la ruta R32 que comienza en la señal 69P3 y finaliza en la señal 68F, atravesando los *netElements* ne77 y ne9, utilizando el cambio de vías 69W04 en posición reversa.

B.3. Generación de señalamiento paso a paso

Inicialmente, el RNA ejecuta el Algoritmo 1 (ver Sección 2.1.3) para detectar todos los *netElements*, sus coordenadas iniciales y finales en la topología, y el sentido en el que fueron definidas. Al concluir el Algoritmo 1, el RNA ejecuta el Algoritmo 2 (ver Sección 2.1.3) para analizar la conexidad de la red. El resultado obtenido se muestra en el Código B.1, donde se describen las coordenadas de cada *netElement* y se confirma que la red es conexa.

Código B.1: Detección de *netElements* por parte del RNA

```

1 ##### Starting Railway Network Analyzer #####
2 Reading .railML file
3 Creating railML object
4 Analysing railML object
5 Analysing graph
6 ne1 [-2010, 300] [-300, 300] >>
7 ne4 [7083, 150] [6686, 150] <<
8 ne7 [-2010, 150] [-300, 300] >>
9 ne9 [-300, 300] [188, 300] >>
10 ne11 [2580, 300] [2730, 150] >>
11 ne14 [2730, 150] [2190, 150] <<
12 ne17 [4380, 300] [2580, 300] <<
13 ne23 [3810, -900] [2490, -1050] <<
14 ne24 [3810, -900] [2490, -1050] <<
15 ne26 [2490, -1050] [2138, -1050] <<
16 ne29 [-996, -1050] [239, -1050] >>
17 ne30 [-996, -1050] [-1373, -1050] <<
18 ne32 [239, -1050] [-150, -1050] <<
19 ne41 [-966, -1200] [-300, -1200] >>
20 ne43 [1560, -1050] [1710, -1200] >>
21 ne44 [1560, -1050] [1165, -1050] <<
22 ne47 [1710, -1200] [1290, -1200] <<
23 ne48 [1710, -1200] [1920, -1410] >>
24 ne59 [2009, 300] [2580, 300] >>
25 ne64 [4108, -782] [3810, -900] <<
26 ne65 [2138, -1050] [1866, -1050] <<
27 ne67 [2984, -480] [3882, -480] >>
28 ne70 [2984, -480] [2910, 0] <<
29 ne78 [4380, 300] [4825, 300] >>
30 ne79 [4230, 150] [4380, 300] >>
31 ne82 [-150, -1050] [-300, -1200] <<
32 ne83 [-150, -1050] [-996, -1050] <<
33 ne84 [-300, -1200] [-966, -1350] <<
34 ne86 [-2013, -750] [-1673, -750] >>
35 ne87 [-1673, -750] [-1523, -900] >>
36 ne88 [-1673, -750] [-1323, -750] >>
37 ne89 [-1373, -1050] [-2013, -1050] <<
38 ne90 [-2013, -900] [-1523, -900] >>
39 ne91 [-1523, -900] [-1373, -1050] >>
40 ne93 [4825, 300] [5149, 300] >>
41 ne94 [4826, 150] [4230, 150] <<
42 ne95 [188, 300] [2009, 300] >>
43 ne96 [5149, 300] [5842, 300] >>
44 ne97 [5149, 150] [4826, 150] <<
45 ne98 [5842, 300] [6686, 300] >>
46 ne99 [5841, 150] [5149, 150] <<
47 ne100 [880, -1050] [578, -1050] <<
48 ne101 [1165, -1050] [880, -1050] <<
49 ne102 [1866, -1050] [1560, -1050] <<
50 ne103 [3882, -480] [4108, -782] >>
51 ne105 [6686, 300] [7083, 300] >>
52 ne106 [6686, 150] [5841, 150] <<
```

```

53 ne85 [-300, -1200] [578, -1050] >>
54 ne77 [4230, 150] [3045, 75] <<
55 ne104 [2910, 0] [3045, 75] >>
56 ne52 [2730, 150] [3045, 75] >>
57 ne21 [4230, 150] [3045, 75] <<
58 ne110 [578, -1050] [239, -1050] <<
59 The network is connected

```

Por ejemplo, el *netElement* ne110 inicia en la coordenada (578;-1050) y finaliza en la coordenada (239;-1050). El símbolo << indica que ne110 se encuentra definido de derecha a izquierda, ya que la componente x de la coordenada final es menor a la de la coordenada inicial, teniendo la misma componente y. Además, se puede comprobar que la lista obtenida es consistente con la Figura B.2. Por ejemplo, ne30, ne29 y ne83 comparten la coordenada (-996;-1050), que coincide con la coordenada del cambio de vías Sw08.

A continuación, el RNA detectará la infraestructura ferroviaria, las curvas peligrosas y los puntos medios de los netElements que el RNA considera demasiado largos. El análisis de la infraestructura se detalla en la Sección 2.1.5, Sección 2.1.6, Sección 2.1.7 y Sección 2.1.8, mientras que la detección de curvas y puntos medios se detalla en la Sección 2.1.4. El RNA ejecuta el Algoritmo 3, Algoritmo 4 y Algoritmo 5 para confirmar la detección de cambios de vías simples, dobles y en tijeras. El resultado de este proceso se puede visualizar en el Código B.2.

Código B.2: Detección de puntos críticos por parte del RNA

```

1 Analysing infrastructure --> Infrastructure.RNA
2 Detecting Danger --> Safe_points.RNA
3 ne1 has a Platform[plf177] @ [-1539, -300]
4 ne4 has a Middle point @ [6884.5, 150]
5 ne7 has a Platform[plf178] @ [-1538, -150]
6 ne7 has a Curve(2 lines) @ [[-450, 150]]
7 ne9 has a Middle point @ [-56.0, 300]
8 ne14 has a Middle point @ [2460.0, 150]
9 ne17 has a Platform[plf185] @ [3623, -300]
10 ne23 has a Platform[plf181] @ [3151, 1050]
11 ne23 has a Curve(2 lines) @ [[3660, -1050]]
12 ne24 has a Platform[plf182] @ [3151, 900]
13 ne24 has a Curve(2 lines) @ [[2640, -900]]
14 ne26 has a Middle point @ [2314.0, -1050]
15 ne29 has a Curve(3 lines) @ [[-846, -900], [89, -900]]
16 ne30 has a Middle point @ [-1184.5, -1050]
17 ne32 has a Middle point @ [44.5, -1050]
18 ne41 has a Platform[plf180] @ [-653, 1200]
19 ne44 has a Middle point @ [1362.5, -1050]
20 ne47 has a Middle point @ [1500.0, -1200]
21 ne59 has a Middle point @ [2294.5, 300]
22 ne64 has a Curve(2 lines) @ [[3990, -900]]
23 ne65 has a Middle point @ [2002.0, -1050]
24 ne67 has a Platform[plf183] @ [3430, 480]
25 ne70 has a Curve(5 lines) @ [[2670, -150], [2820, -480], [2820, 0], [2910, 0]]
26 ne78 has a Middle point @ [4602.5, 300]
27 ne83 has a Platform[plf179] @ [-653, 1050]
28 ne84 has a Curve(2 lines) @ [[-450, -1350]]
29 ne86 has a Middle point @ [-1843.0, -750]
30 ne88 has a Middle point @ [-1498.0, -750]
31 ne89 has a Middle point @ [-1799.7, -1050]
32 ne89 has a Middle point @ [-1586.3, -1050]
33 ne90 has a Middle point @ [-1768.0, -900]
34 ne93 has a Middle point @ [4987.0, 300]
35 ne94 has a Middle point @ [4528.0, 150]
36 ne95 has a LevelCrossing[lcr176] @ [1100, -300]
37 ne96 has a Platform[plf187] @ [5459, -300]

```

```

38 ne97 has a Middle point @ [4987.5, 150]
39 ne98 has a Middle point @ [6053.0, 300]
40 ne98 has a Middle point @ [6264.0, 300]
41 ne98 has a Middle point @ [6475.0, 300]
42 ne99 has a Platform[plf186] @ [5459, -150]
43 ne100 has a Middle point @ [729.0, -1050]
44 ne101 has a Middle point @ [1022.5, -1050]
45 ne102 has a Middle point @ [1713.0, -1050]
46 ne103 has a Curve(4 lines) @ [[3990, -480], [4108, -782], [4140, -630]]
47 ne105 has a Middle point @ [6884.5, 300]
48 ne106 has a Middle point @ [6052.2, 150]
49 ne106 has a Middle point @ [6263.5, 150]
50 ne106 has a Middle point @ [6474.8, 150]
51 ne85 has a Curve(2 lines) @ [[428, -1200]]
52 ne77 has a Platform[plf322] @ [3619, 0]
53 ne77 has a Curve(3 lines) @ [[3120, 0], [4080, 0]]
54 ne104 has a Curve(2 lines) @ [[2970, 0]]
55 ne52 has a Curve(2 lines) @ [[2970, 150]]
56 ne21 has a Platform[plf321] @ [3621, -150]
57 ne21 has a Curve(2 lines) @ [[3120, 150]]
58 ne110 has a Middle point @ [408.5, -1050]

```

Esta información es exportada por el RNA, con mayor detalle, en el archivo Infrastructure.RNA (Código B.3) que resume cada elemento ferroviario asociado a su respectivo *netElement*.

Código B.3: Infrastructure.RNA

```

1 Nodes: 53|Switches: 15|Signals: 0|Detectors: 7|Ends: 30|Barriers: 1
2 Node ne1:
3     Track = track1
4     TrainDetectionElements -> ac235
5         Type -> axleCounter
6         Side -> right
7     Type = BufferStop -> ['bus2']
8     Neighbours = 2 -> ['ne9', 'ne7']
9 Node ne4:
10    Track = track3
11    Type = BufferStop -> ['bus5']
12    Neighbours = 1 -> ['ne106']
13 Node ne7:
14    Track = track5
15    TrainDetectionElements -> ac236
16        Type -> axleCounter
17        Side -> left
18    Type = BufferStop -> ['bus8']
19    Neighbours = 2 -> ['ne1', 'ne9']
20 Node ne9:
21    Track = track6
22    TrainDetectionElements -> ac237
23        Type -> axleCounter
24        Side -> right
25    TrainDetectionElements -> ac238
26        Type -> axleCounter
27        Side -> right
28    Neighbours = 3 -> ['ne1', 'ne7', 'ne95']
29    Switches -> 68W02
30        ContinueCourse -> right -> ne1
31        BranchCourse -> left -> ne7
32 Node ne11:
33    Track = track8
34    Neighbours = 4 -> ['ne59', 'ne17', 'ne52', 'ne14']
35 Node ne14:
36    Track = track4

```

```

37     Derailer -> der172
38     Side -> left
39     Type = BufferStop -> ['bus6']
40     Neighbours = 2 -> ['ne11', 'ne52']
41 Node ne17:
42     Track = track7
43     Neighbours = 4 -> ['ne11', 'ne78', 'ne79', 'ne59']
44 Node ne23:
45     Track = track12
46     Neighbours = 3 -> ['ne64', 'ne24', 'ne26']
47 Node ne24:
48     Track = track11
49     Neighbours = 3 -> ['ne23', 'ne64', 'ne26']
50 Node ne26:
51     Track = track13
52     Neighbours = 3 -> ['ne23', 'ne24', 'ne65']
53     Switches -> 70W02
54         ContinueCourse -> right -> ne23
55         BranchCourse -> left -> ne24
56 Node ne29:
57     Track = track16
58     Neighbours = 4 -> ['ne30', 'ne83', 'ne32', 'ne110']
59 Node ne30:
60     Track = track14
61     Neighbours = 4 -> ['ne29', 'ne83', 'ne89', 'ne91']
62     Switches -> Sw08
63         ContinueCourse -> right -> ne83
64         BranchCourse -> left -> ne29
65     Switches -> Sw12
66         ContinueCourse -> left -> ne89
67         BranchCourse -> right -> ne91
68 Node ne32:
69     Track = track18
70     Neighbours = 4 -> ['ne29', 'ne83', 'ne82', 'ne110']
71     Switches -> Sw04
72         ContinueCourse -> right -> ne83
73         BranchCourse -> left -> ne82
74 Node ne41:
75     Track = track19
76     Type = BufferStop -> ['bus37']
77     Neighbours = 3 -> ['ne82', 'ne84', 'ne85']
78 Node ne43:
79     Track = track21
80     Neighbours = 4 -> ['ne44', 'ne48', 'ne47', 'ne102']
81 Node ne44:
82     Track = track20
83     Neighbours = 3 -> ['ne43', 'ne101', 'ne102']
84     Switches -> 71W01
85         ContinueCourse -> left -> ne102
86         BranchCourse -> right -> ne43
87 Node ne47:
88     Track = track23
89     Type = BufferStop -> ['bus50']
90     Neighbours = 2 -> ['ne43', 'ne48']
91 Node ne48:
92     Track = track22
93     Neighbours = 2 -> ['ne43', 'ne47']
94     Switches -> 71W02
95         ContinueCourse -> right -> ne43
96         BranchCourse -> left -> ne47
97 Node ne59:
98     TrainDetectionElements -> ac241
99     Type -> axleCounter
100    Side -> left

```

```

101 Neighbours = 3 -> ['ne11', 'ne17', 'ne95']
102 Switches -> 69W03
103     ContinueCourse -> left -> ne17
104     BranchCourse -> right -> ne11
105 Node ne64:
106     Track = track10
107     Neighbours = 3 -> ['ne23', 'ne24', 'ne103']
108     Switches -> 70W01
109         ContinueCourse -> right -> ne24
110         BranchCourse -> left -> ne23
111 Node ne65:
112     Neighbours = 2 -> ['ne26', 'ne102']
113 Node ne67:
114     Neighbours = 2 -> ['ne70', 'ne103']
115 Node ne70:
116     Neighbours = 2 -> ['ne67', 'ne104']
117 Node ne78:
118     Neighbours = 3 -> ['ne17', 'ne79', 'ne93']
119     Switches -> Sw06
120         ContinueCourse -> right -> ne17
121         BranchCourse -> left -> ne79
122 Node ne79:
123     Track = track24
124     Neighbours = 5 -> ['ne17', 'ne78', 'ne94', 'ne77', 'ne21']
125 Node ne82:
126     Track = track25
127     Neighbours = 5 -> ['ne32', 'ne41', 'ne83', 'ne84', 'ne85']
128 Node ne83:
129     Track = track15
130     Neighbours = 4 -> ['ne29', 'ne30', 'ne32', 'ne82']
131 Node ne84:
132     Track = track26
133     Type = BufferStop -> ['bus327']
134     Neighbours = 3 -> ['ne41', 'ne82', 'ne85']
135 Node ne86:
136     Track = track28
137     Type = BufferStop -> ['bus331']
138     Neighbours = 2 -> ['ne88', 'ne87']
139     Switches -> Sw11
140         ContinueCourse -> left -> ne88
141         BranchCourse -> right -> ne87
142 Node ne87:
143     Track = track30
144     Neighbours = 4 -> ['ne86', 'ne88', 'ne91', 'ne90']
145 Node ne88:
146     Track = track29
147     Type = BufferStop -> ['bus332']
148     Neighbours = 2 -> ['ne86', 'ne87']
149 Node ne89:
150     Track = track27
151     Type = BufferStop -> ['bus330']
152     Neighbours = 2 -> ['ne30', 'ne91']
153 Node ne90:
154     Track = track32
155     Type = BufferStop -> ['bus335']
156     Neighbours = 2 -> ['ne87', 'ne91']
157 Node ne91:
158     Track = track31
159     Neighbours = 4 -> ['ne30', 'ne87', 'ne89', 'ne90']
160     Switches -> Sw13
161         ContinueCourse -> right -> ne87
162         BranchCourse -> left -> ne90
163 Node ne93:
164     Neighbours = 2 -> ['ne78', 'ne96']

```

```

165 Node ne94:
166     Neighbours = 4 -> ['ne79', 'ne97', 'ne77', 'ne21']
167 Node ne95:
168     TrainDetectionElements -> ac239
169     Type -> axleCounter
170     Side -> left
171     TrainDetectionElements -> ac240
172     Type -> axleCounter
173     Side -> left
174     Neighbours = 2 -> ['ne9', 'ne59']
175     Level crossing -> lcr176
176     Protection -> true | Barriers -> doubleHalfBarrier | Lights -> none Acoustic -> bell
177     Position -> [1145, -300] | Coordinate: 0.5254
178 Node ne96:
179     Neighbours = 2 -> ['ne93', 'ne98']
180 Node ne97:
181     Neighbours = 2 -> ['ne94', 'ne99']
182 Node ne98:
183     Neighbours = 2 -> ['ne96', 'ne105']
184 Node ne99:
185     Neighbours = 2 -> ['ne97', 'ne106']
186 Node ne100:
187     Neighbours = 3 -> ['ne101', 'ne110', 'ne85']
188     Switches -> Sw41
189     ContinueCourse -> right -> ne110
190     BranchCourse -> left -> ne85
191 Node ne101:
192     Neighbours = 2 -> ['ne44', 'ne100']
193 Node ne102:
194     Neighbours = 3 -> ['ne43', 'ne44', 'ne65']
195 Node ne103:
196     Neighbours = 2 -> ['ne64', 'ne67']
197 Node ne105:
198     Track = track2
199     Type = BufferStop -> ['bus3']
200     Neighbours = 1 -> ['ne98']
201 Node ne106:
202     Neighbours = 2 -> ['ne4', 'ne99']
203 Node ne85:
204     Track = track33
205     Neighbours = 5 -> ['ne41', 'ne82', 'ne84', 'ne100', 'ne110']
206 Node ne77:
207     Track = track34
208     Neighbours = 5 -> ['ne79', 'ne94', 'ne104', 'ne52', 'ne21']
209 Node ne104:
210     Neighbours = 4 -> ['ne70', 'ne77', 'ne21', 'ne52']
211 Node ne52:
212     Track = track9
213     Neighbours = 5 -> ['ne11', 'ne14', 'ne77', 'ne104', 'ne21']
214     Switches -> 69W04
215     ContinueCourse -> left -> ne14
216     BranchCourse -> right -> ne11
217 Node ne21:
218     Track = track35
219     Neighbours = 5 -> ['ne79', 'ne94', 'ne77', 'ne104', 'ne52']
220 Node ne110:
221     Track = track17
222     Neighbours = 4 -> ['ne29', 'ne32', 'ne100', 'ne85']
223     Switches -> Sw09
224     ContinueCourse -> left -> ne32
225     BranchCourse -> right -> ne29

```

La información de la infraestructura es utilizada por el RNA para detectar los puntos críticos de

la red, es decir, las zonas donde es recomendable colocar una señal, según el sentido de circulación que se desee. El resultado es exportado al archivo SafePoints.RNA (Código B.4). En el caso de que un mismo *netElement* tenga más de un punto crítico para el mismo sentido, el RNA tomará el más cercano al elemento a proteger. El criterio de selección de puntos críticos se aplica para cada elemento ferroviario detectado, cada curva y cada cambio de vías y fue explicado en las secciones correspondientes ya mencionadas.

Código B.4: SafePoints.RNA

```

1 ne1:
2     Next: [[-1739, -300]]
3     Prev: [[-1339, -300]]
4 ne4:
5     Next: [[6884.5, 150]]
6     Prev: [[6884.5, 150]]
7 ne7:
8     Next: [[-1738, -150], [-550.0, 150]]
9 Prev: [[-1338, -150]]
10 ne9:
11    Next: [[-56.0, 300]]
12    Prev: [[-56.0, 300]]
13 ne14:
14    Next: [[2460.0, 150]]
15    Prev: [[2460.0, 150]]
16 ne17:
17    Next: [[3423, -300]]
18    Prev: [[3823, -300]]
19 ne23:
20    Next: [[2951, 1050], [3560.0, -1050]]
21    Prev: [[3351, 1050]]
22 ne24:
23    Next: [[2951, 900]]
24    Prev: [[3351, 900], [2740.0, -900]]
25 ne26:
26    Next: [[2314.0, -1050]]
27    Prev: [[2314.0, -1050]]
28 ne29:
29    Next: [[-11.0, -900]]
30    Prev: [[-746.0, -900]]
31 ne30:
32    Next: [[-1184.5, -1050]]
33    Prev: [[-1184.5, -1050]]
34 ne32:
35    Next: [[44.5, -1050]]
36    Prev: [[44.5, -1050]]
37 ne41:
38    Next: [[-853, 1200]]
39    Prev: [[-453, 1200]]
40 ne44:
41    Next: [[1362.5, -1050]]
42    Prev: [[1362.5, -1050]]
43 ne47:
44    Next: [[1500.0, -1200]]
45    Prev: [[1500.0, -1200]]
46 ne59:
47    Next: [[2294.5, 300]]
48    Prev: [[2294.5, 300]]
49 ne64:
50    Next: [[3890.0, -900]]
51 ne65:
52    Next: [[2002.0, -1050]]
53    Prev: [[2002.0, -1050]]

```

```

54 ne67:
55     Next: [[3230, 480]]
56     Prev: [[3630, 480]]
57 ne70:
58     Next: [[2570.0, -150], [2720.0, -480], [2810.0, 0]]
59     Prev: [[2770.0, -150], [2920.0, -480], [2920.0, 0]]
60 ne78:
61     Next: [[4602.5, 300]]
62     Prev: [[4602.5, 300]]
63 ne83:
64     Next: [[-853, 1050]]
65     Prev: [[-453, 1050]]
66 ne84:
67     Next: [[-550.0, -1350]]
68 ne86:
69     Next: [[-1843.0, -750]]
70     Prev: [[-1843.0, -750]]
71 ne88:
72     Next: [[-1498.0, -750]]
73     Prev: [[-1498.0, -750]]
74 ne89:
75     Next: [[-1799.7, -1050], [-1586.3, -1050]]
76     Prev: [[-1799.7, -1050], [-1586.3, -1050]]
77 ne90:
78     Next: [[-1768.0, -900]]
79     Prev: [[-1768.0, -900]]
80 ne93:
81     Next: [[4987.0, 300]]
82     Prev: [[4987.0, 300]]
83 ne94:
84     Next: [[4528.0, 150]]
85     Prev: [[4528.0, 150]]
86 ne95:
87     Next: [[900, -300]]
88     Prev: [[1300, -300]]
89 ne96:
90     Next: [[5259, -300]]
91     Prev: [[5659, -300]]
92 ne97:
93     Next: [[4987.5, 150]]
94     Prev: [[4987.5, 150]]
95 ne98:
96     Next: [[6053.0, 300], [6264.0, 300], [6475.0, 300]]
97     Prev: [[6053.0, 300], [6264.0, 300], [6475.0, 300]]
98 ne99:
99     Next: [[5259, -150]]
100    Prev: [[5659, -150]]
101 ne100:
102    Next: [[729.0, -1050]]
103    Prev: [[729.0, -1050]]
104 ne101:
105    Next: [[1022.5, -1050]]
106    Prev: [[1022.5, -1050]]
107 ne102:
108    Next: [[1713.0, -1050]]
109    Prev: [[1713.0, -1050]]
110 ne103:
111    Next: [[3890.0, -480], [4008.0, -782], [4040.0, -630]]
112    Prev: [[4208.0, -782], [4240.0, -630]]
113 ne105:
114    Next: [[6884.5, 300]]
115    Prev: [[6884.5, 300]]
116 ne106:
117    Next: [[6052.2, 150], [6263.5, 150], [6474.8, 150]]

```

```

118    Prev: [[6052.2, 150], [6263.5, 150], [6474.8, 150]]
119 ne85:
120     Next: [[328.0, -1200]]
121 ne77:
122     Next: [[3419, 0], [3980.0, 0]]
123     Prev: [[3819, 0], [3220.0, 0]]
124 ne104:
125     Next: [[2870.0, 0]]
126 ne52:
127     Next: [[2870.0, 150]]
128 ne21:
129     Next: [[3421, -150]]
130     Prev: [[3821, -150], [3220.0, 150]]
131 ne110:
132     Next: [[408.5, -1050]]
133     Prev: [[408.5, -1050]]

```

Una vez que el RNA detectó cada punto crítico de la red ferroviaria, procede a generar el señalamiento. El orden en que se procesan los elementos ferroviarios no impacta en el resultado final, pero para poder describirlo de forma ordenada se iniciará generando el señalamiento para proteger los finales de vías, las junturas entre rieles, las plataformas (explicado en la Sección 2.2.3), los cruces de vía (explicado en la Sección 2.2.4) y los cambios de vías (explicado en la Sección H.3). Luego se procederá a mostrar el señalamiento completo antes y después de la simplificación de señales (explicado en la Sección 2.3).

Tal como se explicó en la Sección 2.2.1, el RNA aplica el Algoritmo 6 y el Algoritmo 7 para generar las señales para proteger los finales de vías relativos y absolutos. Estas señales son ilustradas en la Figura B.3.

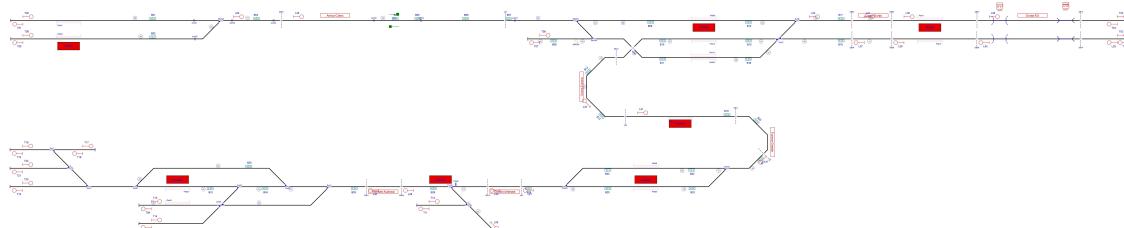


Figura B.3: Señalamiento generado por el RNA para proteger el fin de vía.

Los finales de vías absolutos son protegidos por las señales de parada T01, T03, T05, T07, T09, T11, T13, T15, T17, T19, T21, T23 y las señales de partida son T02, T04, T06, T08, T10, T12, T14, T16, T18, T20, T22 y T24. A su vez, al no existir finales de vías relativos, el RNA no asignó señales para su protección.

La Figura B.4 ilustra la generación de señales destinadas a proteger las junturas entre los rieles. Estas señales se obtuvieron al aplicar el Algoritmo 8, tal como fue explicado en la Sección 2.2.2. Las señales generadas son todas las señales comprendidas entre J43 y J49, indicadas en color rojo. De no existir junturas que proteger, el RNA saltará este paso.

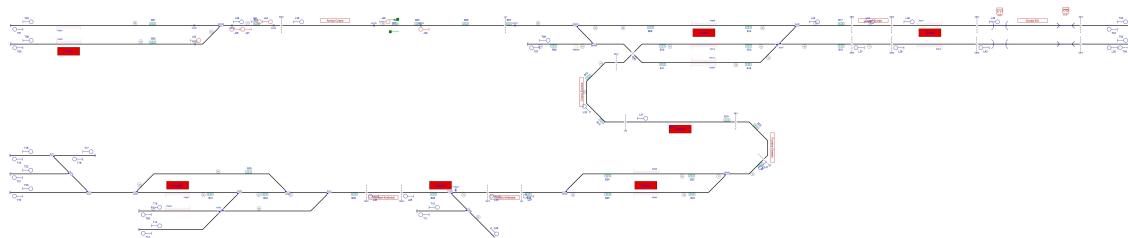


Figura B.4: Señalamiento generado por el RNA para proteger las junturas.

Al generar el señalamiento para proteger la infraestructura, tal como se explicó en la Sección 2.3.2, el Algoritmo 15 simplificará las señales entre dos elementos ferroviarios si no existe espacio suficiente entre ellos. El señalamiento generado para proteger las plataformas y los cruces de vía, producto de aplicar el Algoritmo 9 y el Algoritmo 10, respectivamente, se ilustra en rojo en la Figura B.5. Las señales generadas para proteger las plataformas son las señales de partida P52 a P77, mientras que las señales que protegen los cruces de vía son las señales X50 y X51, ya que los cruces de vía Ucr01 y Ocr01 son cruces bajo nivel y sobre nivel respectivamente, por lo que no interrumpen la circulación de formaciones ferroviaria.

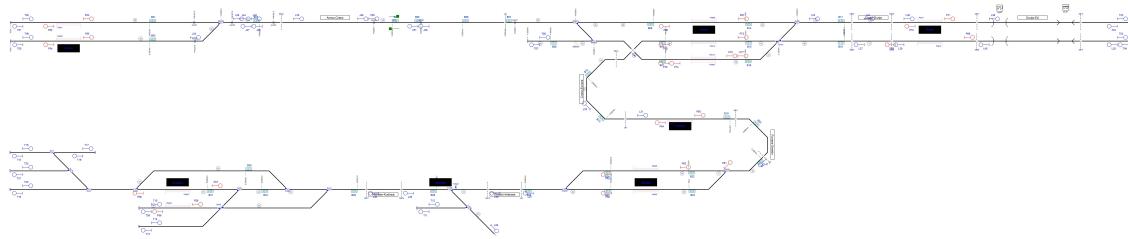


Figura B.5: Señalamiento generado por el RNA para proteger plataformas y cruces de vía.

Al aplicar el Algoritmo 11 de generación de señalamiento para cambios de vías, tal como fue explicado en la Sección , se generan todas las señales resaltadas en rojo en la Figura B.6. Al tener dos cambios de vías dobles, un cambio de vías en tijeras y quince cambios de vías simples, resulta poco práctico enumerar cada una de las setenta señales generadas para proteger estos elementos ferroviarios.

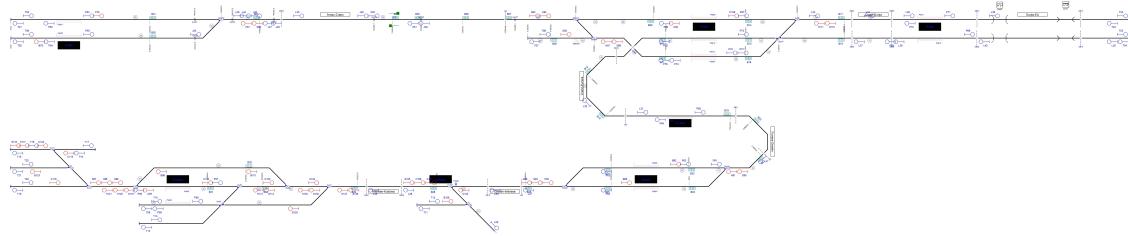


Figura B.6: Señalamiento generado por el RNA para proteger los cambios de vías.

Una vez obtenido todo el señalamiento, el RNA procede a simplificar las señales redundantes,

repetidas o cuyas funciones o ubicaciones se superponen entre sí. El proceso de simplificación de señales fue explicado en la Sección 2.3. El Algoritmo 15 de herencia vertical fue aplicado en las señales B entre los cambios de vías que compartan al menos una rama secundaria, desplazando las señales hasta convertirlas en las señales H en los nodos divergentes de cada cambio de vías.

Las señales simplificadas al aplicar el Algoritmo 15 de herencia horizontal son demasiadas como para ser listadas manualmente. En todos los casos, se aplicó el Algoritmo 15, diseñado para agrupar objetos cercanos como un único objeto, generando el señalamiento acorde a los elementos contenidos en cada extremo del nuevo elemento contenedor.

Finalmente, las señales son simplificadas aplicando el Algoritmo 14 de eliminación por prioridad de señales. El resultado de este proceso es detallado en el Código B.5.

Código B.5: Reducción de señalamiento por prioridad de señales

```

1 Reducing redundant signals
2 removing sig52 for sig01
3 removing sig53 for sig02
4 removing sig25 for sig04
5 removing sig54 for sig05
6 removing sig55 for sig06
7 removing sig79 for sig06
8 removing sig85 for sig08
9 removing sig58 for sig09
10 removing sig59 for sig10
11 removing sig108 for sig11
12 removing sig116 for sig16
13 removing sig122 for sig16
14 removing sig115 for sig18
15 removing sig118 for sig20
16 removing sig123 for sig22
17 removing sig26 for sig44
18 removing sig44 for sig26
19 removing sig46 for sig26
20 removing sig71 for sig36
21 removing sig36 for sig71
22 removing sig39 for sig68
23 removing sig68 for sig39
24 removing sig47 for sig45
25 removing sig45 for sig80
26 removing sig50 for sig48
27 removing sig51 for sig49
28 removing sig78 for sig53
29 removing sig95 for sig56
30 removing sig112 for sig57
31 removing sig82 for sig66
32 removing sig109 for sig67
33 removing sig76 for sig74
34 removing sig77 for sig75
35 removing sig88 for sig93
36 removing sig107 for sig105

```

El resultado de la simplificación del señalamiento se ilustra en la Figura B.7.

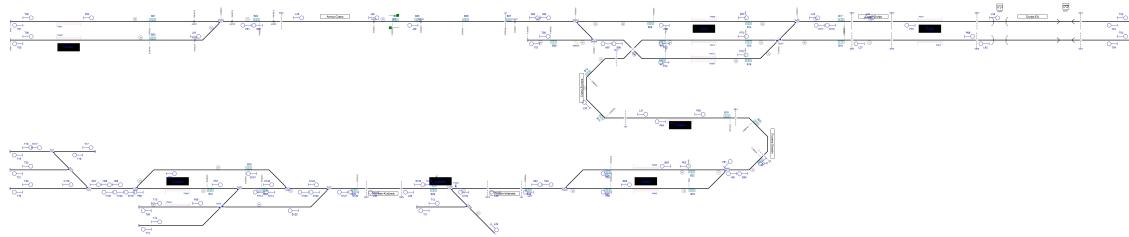


Figura B.7: Señalamiento generado y simplificado por el RNA.

Además, toda la información del señalamiento generado es exportada por el RNA en el archivo Signalling.RNA (Código B.6), que incluye información detallada de la posición, orientación, sentido, coordenada, nombre y tipo de señal.

Código B.6: Signalling.RNA

```

1 T01 [T01] <:
2   From: ne1 | To: bus2_left
3   Type: Stop | Direction: reverse | AtTrack: right
4   Position: [-1910, -300] | Coordinate: 0.0584
5 T02 [T02] >:
6   From: ne1 | To: ne1_right
7   Type: Stop | Direction: normal | AtTrack: left
8   Position: [-1910, -300] | Coordinate: 0.0584
9 T03 [T03] >:
10  From: ne4 | To: bus5_right
11  Type: Stop | Direction: reverse | AtTrack: right
12  Position: [6983, -150] | Coordinate: 0.7481
13 T05 [T05] <:
14  From: ne7 | To: bus8_left
15  Type: Stop | Direction: reverse | AtTrack: right
16  Position: [-1910, -150] | Coordinate: 0.1761
17 T06 [T06] >:
18  From: ne7 | To: ne7_right
19  Type: Stop | Direction: normal | AtTrack: left
20  Position: [-1910, -150] | Coordinate: 0.1761
21 T07 [T07] <:
22  From: ne14 | To: bus6_left
23  Type: Stop | Direction: normal | AtTrack: left
24  Position: [2290, -150] | Coordinate: 0.1851
25 T08 [T08] >:
26  From: ne14 | To: ne14_right
27  Type: Stop | Direction: reverse | AtTrack: right
28  Position: [2290, -150] | Coordinate: 0.1851
29 T11 [T11] <:
30  From: ne47 | To: bus50_left
31  Type: Stop | Direction: normal | AtTrack: left
32  Position: [1390, 1200] | Coordinate: 0.2380
33 T12 [T12] >:
34  From: ne47 | To: ne47_right
35  Type: Stop | Direction: reverse | AtTrack: right
36  Position: [1390, 1200] | Coordinate: 0.2380
37 T13 [T13] <:
38  From: ne84 | To: bus327_left
39  Type: Stop | Direction: normal | AtTrack: left
40  Position: [-866, 1350] | Coordinate: 0.4286
41 T14 [T14] >:
42  From: ne84 | To: ne84_right

```

```

43  Type: Stop | Direction: reverse | AtTrack: right
44  Position: [-866, 1350] | Coordinate: 0.4286
45 T15 [T15] <<:
46  From: ne86 | To: bus331_left
47  Type: Stop | Direction: reverse | AtTrack: right
48  Position: [-1913, 750] | Coordinate: 0.2941
49 T17 [T17] >>:
50  From: ne88 | To: bus332_right
51  Type: Stop | Direction: normal | AtTrack: left
52  Position: [-1423, 750] | Coordinate: 0.7142
53 T19 [T19] <<:
54  From: ne89 | To: bus330_left
55  Type: Stop | Direction: normal | AtTrack: left
56  Position: [-1913, 1050] | Coordinate: 0.1562
57 T20 [T20] >>:
58  From: ne89 | To: ne89_right
59  Type: Stop | Direction: reverse | AtTrack: right
60  Position: [-1913, 1050] | Coordinate: 0.1562
61 T21 [T21] <<:
62  From: ne90 | To: bus335_left
63  Type: Stop | Direction: reverse | AtTrack: right
64  Position: [-1913, 900] | Coordinate: 0.2040
65 T22 [T22] >>:
66  From: ne90 | To: ne90_right
67  Type: Stop | Direction: normal | AtTrack: left
68  Position: [-1913, 900] | Coordinate: 0.2040
69 T23 [T23] >>:
70  From: ne105 | To: bus3_right
71  Type: Stop | Direction: normal | AtTrack: left
72  Position: [6983, -300] | Coordinate: 0.7481
73 T24 [T24] <<:
74  From: ne105 | To: ne105_left
75  Type: Stop | Direction: reverse | AtTrack: right
76  Position: [6983, -300] | Coordinate: 0.7481
77 L25 [L25] <<:
78  From: ne4 | To: sb450_right
79  Type: Circulation | Direction: normal | AtTrack: left
80  Position: [6983, -150] | Coordinate: 0.7481
81 L27 [L27] <<:
82  From: ne26 | To: sb307_left
83  Type: Circulation | Direction: normal | AtTrack: left
84  Position: [2238, 1050] | Coordinate: 0.2840
85 L28 [L28] <<:
86  From: ne44 | To: sb437_left
87  Type: Circulation | Direction: normal | AtTrack: left
88  Position: [1265, 1050] | Coordinate: 0.2531
89 L29 [L29] >>:
90  From: ne48 | To: line441_right
91  Type: Circulation | Direction: normal | AtTrack: left
92  Position: [1820, 1410] | Coordinate: 0.7982
93 L30 [L30] <<:
94  From: ne65 | To: sb438_left
95  Type: Circulation | Direction: normal | AtTrack: left
96  Position: [1966, 1050] | Coordinate: 0.3676
97 L32 [L32] <<:
98  From: ne70 | To: sb440_left
99  Type: Circulation | Direction: normal | AtTrack: left
100 Position: [2770, 330] | Coordinate: 0.9020
101 L33 [L33] >>:
102  From: ne78 | To: sb398_left
103  Type: Circulation | Direction: normal | AtTrack: left
104  Position: [4480, -300] | Coordinate: 0.2247
105 L34 [L34] >>:
106  From: ne93 | To: sb432_left

```

```

107 Type: Circulation | Direction: normal | AtTrack: left
108 Position: [4925, -300] | Coordinate: 0.3086
109 L35 [L35] >>:
110 From: ne95 | To: sb301_left
111 Type: Circulation | Direction: normal | AtTrack: left
112 Position: [288, -300] | Coordinate: 0.0549
113 L37 [L37] <<:
114 From: ne97 | To: sb399_left
115 Type: Circulation | Direction: normal | AtTrack: left
116 Position: [4926, -150] | Coordinate: 0.3095
117 L38 [L38] >>:
118 From: ne98 | To: sb449_left
119 Type: Circulation | Direction: normal | AtTrack: left
120 Position: [5942, -300] | Coordinate: 0.1184
121 L40 [L40] <<:
122 From: ne101 | To: sb436_left
123 Type: Circulation | Direction: normal | AtTrack: left
124 Position: [980, 1050] | Coordinate: 0.3508
125 L41 [L41] >>:
126 From: ne103 | To: sb306_right
127 Type: Circulation | Direction: normal | AtTrack: left
128 Position: [4008, 782] | Coordinate: 0.9693
129 L42 [L42] <<:
130 From: ne106 | To: sb435_left
131 Type: Circulation | Direction: normal | AtTrack: left
132 Position: [5941, -150] | Coordinate: 0.1183
133 J43 [J43] >>:
134 From: ne7 | To: ne7_right
135 Type: Circulation | Direction: normal | AtTrack: left
136 Position: [-550.0, -150] | Coordinate: 0.9435
137 J46 [J46] >>:
138 From: ne9 | To: ne9_right
139 Type: Circulation | Direction: normal | AtTrack: left
140 Position: [-56.0, -300] | Coordinate: 0.5
141 X50 [X50] >>:
142 From: ne95 | To: ne95_right
143 Type: Circulation | Direction: normal | AtTrack: left
144 Position: [900, 300] | Coordinate: 0.5113
145 X51 [X51] <<:
146 From: ne95 | To: ne95_left
147 Type: Circulation | Direction: reverse | AtTrack: right
148 Position: [1300, 300] | Coordinate: 0.6938
149 P58 [P58] <<:
150 From: ne41 | To: ne41_left
151 Type: Circulation | Direction: reverse | AtTrack: right
152 Position: [-773, -1200] | Coordinate: 3.6152
153 P60 [P60] <<:
154 From: ne23 | To: ne23_left
155 Type: Circulation | Direction: normal | AtTrack: left
156 Position: [2871, -1050] | Coordinate: 1.6976
157 P63 [P63] >>:
158 From: ne24 | To: ne24_right
159 Type: Circulation | Direction: reverse | AtTrack: right
160 Position: [3431, -900] | Coordinate: 1.5760
161 P64 [P64] <<:
162 From: ne67 | To: ne67_left
163 Type: Circulation | Direction: reverse | AtTrack: right
164 Position: [3310, -480] | Coordinate: 1.1290
165 P65 [P65] >>:
166 From: ne67 | To: ne67_right
167 Type: Circulation | Direction: normal | AtTrack: left
168 Position: [3550, -480] | Coordinate: 1.2410
169 P68 [P68] <<:
170 From: ne99 | To: ne99_left

```

```

171 Type: Circulation | Direction: normal | AtTrack: left
172 Position: [5179, 150] | Coordinate: 0.4356
173 P69 [P69] >>:
174 From: ne99 | To: ne99_right
175 Type: Circulation | Direction: reverse | AtTrack: right
176 Position: [5739, 150] | Coordinate: 0.9564
177 P70 [P70] <<:
178 From: ne96 | To: ne96_left
179 Type: Circulation | Direction: reverse | AtTrack: right
180 Position: [5339, 300] | Coordinate: 0.9081
181 P71 [P71] >>:
182 From: ne96 | To: ne96_right
183 Type: Circulation | Direction: normal | AtTrack: left
184 Position: [5579, 300] | Coordinate: 1.0651
185 P72 [P72] <<:
186 From: ne21 | To: ne21_left
187 Type: Circulation | Direction: normal | AtTrack: left
188 Position: [3341, 150] | Coordinate: 0.3936
189 P73 [P73] >>:
190 From: ne21 | To: ne21_right
191 Type: Circulation | Direction: reverse | AtTrack: right
192 Position: [3901, 150] | Coordinate: 0.7752
193 C78 [C78] >>:
194 From: ne1 | To: ne1_right
195 Type: Circulation | Direction: normal | AtTrack: left
196 Position: [-1339, 300] | Coordinate: 0.5263
197 S80 [S80] <<:
198 From: ne9 | To: ne9_left
199 Type: Circulation | Direction: reverse | AtTrack: right
200 Position: [-56.0, -300] | Coordinate: 0.5
201 C82 [C82] <<:
202 From: ne17 | To: ne17_left
203 Type: Circulation | Direction: normal | AtTrack: left
204 Position: [3423, 300] | Coordinate: 0.5748
205 S83 [S83] >>:
206 From: ne59 | To: ne59_right
207 Type: Circulation | Direction: normal | AtTrack: left
208 Position: [2294.5, -300] | Coordinate: 0.5
209 S86 [S86] <<:
210 From: ne52 | To: ne52_left
211 Type: Circulation | Direction: reverse | AtTrack: right
212 Position: [2870.0, -150] | Coordinate: 0.7110
213 B89 [B89] >>:
214 From: ne23 | To: ne23_right
215 Type: Manouver | Direction: reverse | AtTrack: right
216 Position: [2951, -1050] | Coordinate: 1.7090
217 S90 [S90] <<:
218 From: ne64 | To: ne64_left
219 Type: Circulation | Direction: normal | AtTrack: left
220 Position: [3890.0, 900] | Coordinate: 0.7117
221 B92 [B92] >>:
222 From: ne24 | To: ne24_left
223 Type: Manouver | Direction: normal | AtTrack: right
224 Position: [3351, -900] | Coordinate: 1.5537
225 S93 [S93] >>:
226 From: ne26 | To: ne26_right
227 Type: Circulation | Direction: reverse | AtTrack: right
228 Position: [2314.0, 1050] | Coordinate: 0.5
229 C95 [C95] <<:
230 From: ne83 | To: ne83_left
231 Type: Circulation | Direction: normal | AtTrack: left
232 Position: [-853, -1050] | Coordinate: 2.4880
233 B96 [B96] <<:
234 From: ne29 | To: ne29_left

```

```

235  Type: Manouver | Direction: normal | AtTrack: right
236  Position: [-746.0, 900] | Coordinate: 0.3856
237 S97 [S97] >>:
238  From: ne30 | To: ne30_right
239  Type: Circulation | Direction: reverse | AtTrack: right
240  Position: [-1184.5, 1050] | Coordinate: 0.5
241 C100 [C100] >>:
242  From: ne32 | To: ne32_right
243  Type: Circulation | Direction: reverse | AtTrack: right
244  Position: [44.5, 1050] | Coordinate: 0.5
245 B101 [B101] <<:
246  From: ne29 | To: ne29_right
247  Type: Manouver | Direction: reverse | AtTrack: right
248  Position: [-11.0, 900] | Coordinate: 0.9264
249 S102 [S102] <<:
250  From: ne110 | To: ne110_left
251  Type: Circulation | Direction: normal | AtTrack: left
252  Position: [408.5, 1050] | Coordinate: 0.5
253 C104 [C104] <<:
254  From: ne102 | To: ne102_left
255  Type: Circulation | Direction: normal | AtTrack: left
256  Position: [1713.0, 1050] | Coordinate: 0.5
257 S105 [S105] >>:
258  From: ne44 | To: ne44_right
259  Type: Circulation | Direction: reverse | AtTrack: right
260  Position: [1362.5, 1050] | Coordinate: 0.5
261 C109 [C109] >>:
262  From: ne17 | To: ne17_right
263  Type: Circulation | Direction: reverse | AtTrack: right
264  Position: [3823, 300] | Coordinate: 0.7667
265 S110 [S110] <<:
266  From: ne78 | To: ne78_left
267  Type: Circulation | Direction: reverse | AtTrack: right
268  Position: [4602.5, -300] | Coordinate: 0.5
269 C114 [C114] >>:
270  From: ne83 | To: ne83_right
271  Type: Circulation | Direction: reverse | AtTrack: right
272  Position: [-453, -1050] | Coordinate: 2.5639
273 S115 [S115] <<:
274  From: ne32 | To: ne32_left
275  Type: Circulation | Direction: normal | AtTrack: left
276  Position: [44.5, 1050] | Coordinate: 0.5
277 C118 [C118] <<:
278  From: ne88 | To: ne88_left
279  Type: Circulation | Direction: reverse | AtTrack: right
280  Position: [-1498.0, 750] | Coordinate: 0.5
281 S119 [S119] >>:
282  From: ne86 | To: ne86_right
283  Type: Circulation | Direction: normal | AtTrack: left
284  Position: [-1843.0, 750] | Coordinate: 0.5
285 S122 [S122] <<:
286  From: ne30 | To: ne30_left
287  Type: Circulation | Direction: normal | AtTrack: left
288  Position: [-1184.5, 1050] | Coordinate: 0.5
289 B130 [B130] >>:
290  From: ne41 | To: ne41_right
291  Type: Manouver | Direction: normal | AtTrack: left
292  Position: [-853, -1200] | Coordinate: 3.6075
293 S131 [S131] <<:
294  From: ne85 | To: ne85_left
295  Type: Circulation | Direction: reverse | AtTrack: right
296  Position: [0, 0] | Coordinate: 1.5413
297 B133 [B133] <<:
298  From: ne77 | To: ne77_right

```

```

299 Type: Manouver | Direction: normal | AtTrack: left
300 Position: [3419, 0] | Coordinate: 0.4828
301 S135 [S135] <<:
302   From: ne94 | To: ne94_left
303   Type: Circulation | Direction: normal | AtTrack: left
304   Position: [4528.0, -150] | Coordinate: 0.5
305 C138 [C138] >>:
306   From: ne110 | To: ne110_right
307   Type: Circulation | Direction: reverse | AtTrack: right
308   Position: [408.5, 1050] | Coordinate: 0.5
309 S139 [S139] <<:
310   From: ne100 | To: ne100_left
311   Type: Circulation | Direction: normal | AtTrack: left
312   Position: [729.0, 1050] | Coordinate: 0.5
313 B143 [B143] <<:
314   From: ne104 | To: ne104_right
315   Type: Manouver | Direction: reverse | AtTrack: right
316   Position: [2870.0, 0] | Coordinate: 1.0
317 S144 [S144] <<:
318   From: ne21 | To: ne21_left
319   Type: Circulation | Direction: normal | AtTrack: left
320   Position: [3220.0, -150] | Coordinate: 0.1694
321 B145 [B145] >>:
322   From: ne77 | To: ne77_left
323   Type: Manouver | Direction: reverse | AtTrack: right
324   Position: [3819, 0] | Coordinate: 0.7958
325 S146 [S146] >>:
326   From: ne52 | To: ne52_right
327   Type: Circulation | Direction: normal | AtTrack: left
328   Position: [2870.0, -150] | Coordinate: 0.7110

```

Al finalizar la generación del señalamiento, el RNA ejecuta el Algoritmo 15, explicado en la Sección 2.4, para detectar todas las posibles rutas admitidas por la red para crear la tabla de enclavamientos. La cuál puede ser visualizada en el archivo Routes.RNA (Código B.7). La misma detalla las señales de inicio y final, los *netElements* abarcados por la ruta y cualquier infraestructura involucrada, incluyendo el estado que deben tener para que la ruta sea activada.

Código B.7: Routes.RNA

```

1 route_1 [T02 >> C78]:
2   Path: ['ne1']
3   Platforms: ['Plat01']
4 route_2 [T06 >> J43]:
5   Path: ['ne7']
6   Platforms: ['Plat02']
7 route_3 [T08 >> S146]:
8   Path: ['ne14', 'ne52']
9   Switches: ['69W04_N']
10 route_4 [T12 >> L29]:
11   Path: ['ne47', 'ne48']
12   Switches: ['71W02_R']
13 route_5 [T14 >> C100]:
14   Path: ['ne84', 'ne82', 'ne32']
15   Switches: ['Sw04_R', 'Sw05_RR']
16 route_6 [T14 >> S105]:
17   Path: ['ne84', 'ne85', 'ne100', 'ne101', 'ne44']
18   Switches: ['Sw05_NR', 'Sw41_R']
19 route_7 [T20 >> S97]:
20   Path: ['ne89', 'ne30']
21   Switches: ['Sw12_N']
22 route_8 [T22 >> S97]:
23   Path: ['ne90', 'ne91', 'ne30']

```

```

24     Switches: ['Sw12_R', 'Sw13_R']
25 route_9 [T24 << P70]:
26     Path: ['ne105', 'ne98', 'ne96']
27     Platforms: ['Plat11']
28 route_10 [L25 << L42]:
29     Path: ['ne4', 'ne106']
30 route_11 [L27 << L30]:
31     Path: ['ne26', 'ne65']
32     route_12 [L28 << L40]:
33     Path: ['ne44', 'ne101']
34 route_13 [L30 << C104]:
35     Path: ['ne65', 'ne102']
36 route_14 [L32 >> P73]:
37     Path: ['ne70', 'ne104', 'ne21']
38 route_15 [L33 >> L34]:
39     Path: ['ne78', 'ne93']
40 route_16 [L34 >> P71]:
41     Path: ['ne93', 'ne96']
42     Platforms: ['Plat11']
43 route_17 [L35 >> X50]:
44     Path: ['ne95']
45 route_18 [L37 << S135]:
46     Path: ['ne97', 'ne94']
47 route_19 [L38 >> T23]:
48     Path: ['ne98', 'ne105']
49 route_20 [L40 << S139]:
50     Path: ['ne101', 'ne100']
51 route_21 [L41 << S90]:
52     Path: ['ne103', 'ne64']
53 route_22 [L42 << P68]:
54     Path: ['ne106', 'ne99']
55     Platforms: ['Plat10']
56 route_23 [J43 >> J46]:
57     Path: ['ne7', 'ne9']
58     Switches: ['68W02_R']
59 route_24 [J46 >> L35]:
60     Path: ['ne9', 'ne95']
61 route_25 [X50 >> S83]:
62     Path: ['ne95', 'ne59']
63     LevelCrossings: ['Lc01']
64 route_26 [X51 << S80]:
65     Path: ['ne95', 'ne9']
66     LevelCrossings: ['Lc01']
67 route_27 [P60 << L27]:
68     Path: ['ne23', 'ne26']
69     Switches: ['70W02_N']
70 route_28 [P63 >> L41]:
71     Path: ['ne24', 'ne64', 'ne103']
72     Switches: ['70W01_N']
73 route_29 [P64 << L32]:
74     Path: ['ne67', 'ne70']
75 route_30 [P65 >> L41]:
76     Path: ['ne67', 'ne103']
77 route_31 [P68 << L37]:
78     Path: ['ne99', 'ne97']
79 route_32 [P69 >> T03]:
80     Path: ['ne99', 'ne106', 'ne4']
81 route_33 [P70 << S110]:
82     Path: ['ne96', 'ne93', 'ne78']
83 route_34 [P71 >> L38]:
84     Path: ['ne96', 'ne98']
85 route_35 [P72 << S144]:
86     Path: ['ne21']
87 route_36 [P73 >> L33]:

```

```

88     Path: ['ne21', 'ne79', 'ne78']
89     Switches: ['Sw06_R', 'Sw07_RN']
90 route_37 [P73 >> P69]:
91     Path: ['ne21', 'ne94', 'ne97', 'ne99']
92     Switches: ['Sw07_NN']
93     Platforms: ['Plat10']
94 route_38 [C78 >> J46]:
95     Path: ['ne1', 'ne9']
96     Switches: ['68W02_N']
97 route_39 [S80 << T01]:
98     Path: ['ne9', 'ne1']
99     Switches: ['68W02_N']
100    Platforms: ['Plat01']
101 route_40 [S80 << T05]:
102    Path: ['ne9', 'ne7']
103    Switches: ['68W02_R']
104    Platforms: ['Plat02']
105 route_41 [C82 << X51]:
106    Path: ['ne17', 'ne59', 'ne95']
107    Switches: ['69W03_N']
108 route_42 [S83 >> S146]:
109    Path: ['ne59', 'ne11', 'ne52']
110    Switches: ['69W03_R', '69W04_R']
111 route_43 [S83 >> C109]:
112    Path: ['ne59', 'ne17']
113    Switches: ['69W03_N']
114    Platforms: ['Plat09']
115 route_44 [S86 << X51]:
116    Path: ['ne52', 'ne11', 'ne59', 'ne95']
117    Switches: ['69W03_R', '69W04_R']
118 route_45 [S86 << T07]:
119    Path: ['ne52', 'ne14']
120    Switches: ['69W04_N']
121 route_46 [B89 >> L41]:
122    Path: ['ne23', 'ne64', 'ne103']
123    Switches: ['70W01_R']
124    Platforms: ['Plat05']
125 route_47 [S90 << P60]:
126    Path: ['ne64', 'ne23']
127    Switches: ['70W01_R']
128    Platforms: ['Plat05']
129 route_48 [S90 << L27]:
130    Path: ['ne64', 'ne23', 'ne26']
131    Switches: ['70W01_R', '70W02_N']
132    Platforms: ['Plat05']
133 route_49 [B92 >> P63]:
134    Path: ['ne24']
135 route_50 [S93 >> B89]:
136    Path: ['ne26', 'ne23']
137    Switches: ['70W02_N']
138 route_51 [S93 >> B92]:
139    Path: ['ne26', 'ne24']
140    Switches: ['70W02_R']
141    Platforms: ['Plat06']
142 route_52 [C95 << S122]:
143    Path: ['ne83', 'ne30']
144    Switches: ['Sw08_N']
145 route_53 [B96 << S122]:
146    Path: ['ne29', 'ne30']
147    Switches: ['Sw08_R']
148 route_54 [S97 >> C138]:
149    Path: ['ne30', 'ne29', 'ne110']
150    Switches: ['Sw08_R', 'Sw09_R']
151 route_55 [S97 >> C114]:

```

```

152     Path: ['ne30', 'ne83']
153     Switches: ['Sw08_N']
154     Platforms: ['Plat03']
155 route_56 [C100 >> C138]:
156     Path: ['ne32', 'ne110']
157     Switches: ['Sw09_N']
158 route_57 [B101 << B96]:
159     Path: ['ne29']
160 route_58 [S102 << S115]:
161     Path: ['ne110', 'ne32']
162     Switches: ['Sw09_N']
163 route_59 [S102 << B101]:
164     Path: ['ne110', 'ne29']
165     Switches: ['Sw09_R']
166 route_60 [C104 << L28]:
167     Path: ['ne102', 'ne44']
168     Switches: ['71W01_N']
169 route_61 [S105 >> L29]:
170     Path: ['ne44', 'ne43', 'ne48']
171     Switches: ['71W01_R', '71W02_N']
172 route_62 [S105 >> S93]:
173     Path: ['ne44', 'ne102', 'ne65', 'ne26']
174     Switches: ['71W01_N']
175 route_63 [C109 >> L33]:
176     Path: ['ne17', 'ne78']
177     Switches: ['Sw06_N']
178 route_64 [S110 << C82]:
179     Path: ['ne78', 'ne17']
180     Switches: ['Sw06_N']
181     Platforms: ['Plat09']
182 route_65 [S110 << B133]:
183     Path: ['ne78', 'ne79', 'ne77']
184     Switches: ['Sw06_R', 'Sw07_RR']
185     Platforms: ['Plat08', 'Plat13']
186 route_66 [S110 << P72]:
187     Path: ['ne78', 'ne79', 'ne21']
188     Switches: ['Sw06_R', 'Sw07_RN']
189     Platforms: ['Plat12']
190 route_67 [C114 >> C100]:
191     Path: ['ne83', 'ne32']
192     Switches: ['Sw04_N']
193 route_68 [S115 << C95]:
194     Path: ['ne32', 'ne83']
195     Switches: ['Sw04_N']
196     Platforms: ['Plat03']
197 route_69 [S115 << P58]:
198     Path: ['ne32', 'ne82', 'ne41']
199     Switches: ['Sw04_R', 'Sw05_RN']
200     Platforms: ['Plat04']
201 route_70 [S115 << T13]:
202     Path: ['ne32', 'ne82', 'ne84']
203     Switches: ['Sw04_R', 'Sw05_RR']
204 route_71 [C118 << T15]:
205     Path: ['ne88', 'ne86']
206     Switches: ['Sw11_N']
207 route_72 [S119 >> T17]:
208     Path: ['ne86', 'ne88']
209     Switches: ['Sw11_N']
210 route_73 [S119 >> S97]:
211     Path: ['ne86', 'ne87', 'ne91', 'ne30']
212     Switches: ['Sw11_R', 'Sw12_R', 'Sw13_N']
213 route_74 [S122 << T19]:
214     Path: ['ne30', 'ne89']
215     Switches: ['Sw12_N']

```

```

216 route_75 [S122 << T15]:
217   Path: ['ne30', 'ne91', 'ne87', 'ne86']
218   Switches: ['Sw11_R', 'Sw12_R', 'Sw13_N']
219 route_76 [S122 << T21]:
220   Path: ['ne30', 'ne91', 'ne90']
221   Switches: ['Sw12_R', 'Sw13_R']
222 route_77 [B130 >> C100]:
223   Path: ['ne41', 'ne82', 'ne32']
224   Switches: ['Sw04_R', 'Sw05_RN']
225   Platforms: ['Plat04']
226 route_78 [B130 >> S105]:
227   Path: ['ne41', 'ne85', 'ne100', 'ne101', 'ne44']
228   Switches: ['Sw05_NN', 'Sw41_R']
229   Platforms: ['Plat04']
230 route_79 [S131 << P58]:
231   Path: ['ne85', 'ne41']
232   Switches: ['Sw05_NN']
233   Platforms: ['Plat04']
234 route_80 [S131 << T13]:
235   Path: ['ne85', 'ne84']
236   Switches: ['Sw05_NR']
237 route_81 [B133 << S86]:
238   Path: ['ne77', 'ne52']
239 route_82 [S135 << B133]:
240   Path: ['ne94', 'ne77']
241   Switches: ['Sw07_NR']
242   Platforms: ['Plat08', 'Plat13']
243 route_83 [S135 << P72]:
244   Path: ['ne94', 'ne21']
245   Switches: ['Sw07_NN']
246   Platforms: ['Plat12']
247 route_84 [C138 >> S105]:
248   Path: ['ne110', 'ne100', 'ne101', 'ne44']
249   Switches: ['Sw41_N']
250 route_85 [S139 << S102]:
251   Path: ['ne100', 'ne110']
252   Switches: ['Sw41_N']
253 route_86 [S139 << S131]:
254   Path: ['ne100', 'ne85']
255   Switches: ['Sw41_R']
256 route_87 [B143 << L32]:
257   Path: ['ne104', 'ne70']
258 route_88 [S144 << B143]:
259   Path: ['ne21', 'ne104']
260 route_89 [B145 >> L33]:
261   Path: ['ne77', 'ne79', 'ne78']
262   Switches: ['Sw06_R', 'Sw07_RR']
263 route_90 [B145 >> P69]:
264   Path: ['ne77', 'ne94', 'ne97', 'ne99']
265   Switches: ['Sw07_NR']
266   Platforms: ['Plat10']
267 route_91 [S146 >> B145]:
268   Path: ['ne52', 'ne77']
269   Platforms: ['Plat08', 'Plat13']

```

B.4. Red de grafos generada por el RNA

La información exportada en el Código B.3 (Infrastructure.RNA) Código B.4 (SafePoint.RNA), Código B.6 (Signalling.RNA) y Código B.7 (Routes.RNA) es resumida de forma gráfica por el RNA para una mejor interpretación. El resultado de este resumen se ilustra en el diagrama de la Figura

B.8.

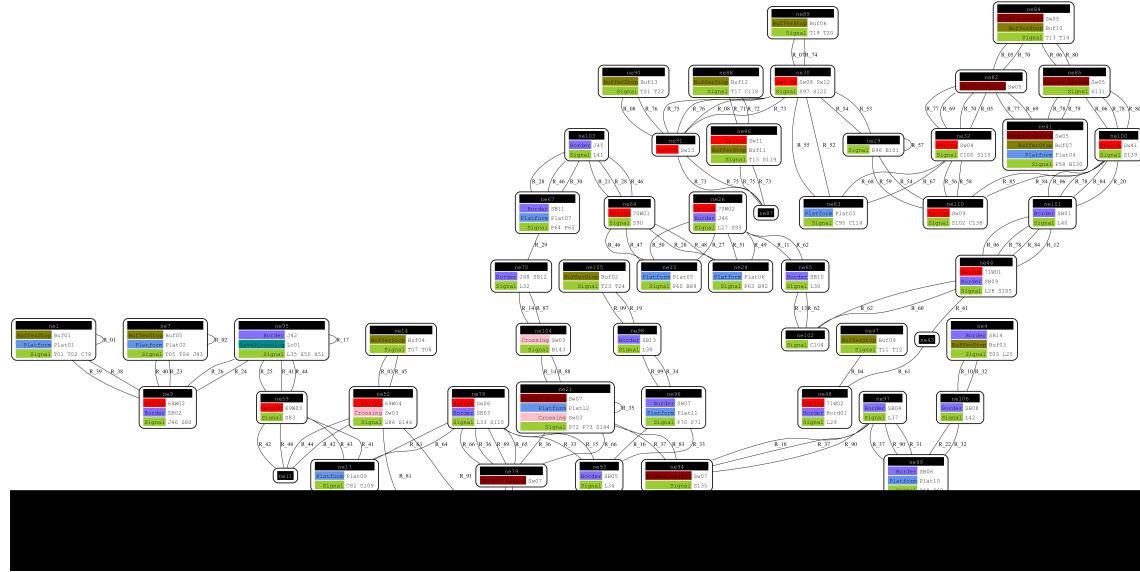


Figura B.8: Red de grafos generada por el RNA para el ejemplo 3.

Cada nodo del grafo de la Figura B.8 corresponde a un *netElement*. En cada nodo se listan todos los elementos ferroviarios contenidos por en *netElement*. Las aristas del grafo son las rutas que los conectan. De esta manera, es posible detectar visualmente cualquier nodo aislado de la red o nodos que solo son accedidos en un sentido. Por ejemplo, si entre dos nodos no existe una cantidad par de rutas, entonces solamente se puede circular entre esos nodos en un solo sentido.

B.5. Señalamiento generado por el RNA

El RNA también exporta la misma información mostrada en el Código B.8 en una hoja de cálculo. Por una cuestión de extensión, se partitionará la tabla de enclavamientos en seis tablas. Las rutas 1 a 15 se visualizan en la Tabla B.2.

Tabla B.2: Tabla de enclavamiento del ejemplo 3 generada por el RNA (Rutas 1 a 15).

Ruta	Inicio	Final	Cambio	Plataforma	Cruce	netElement
R ₀₁	T ₀₂	C ₇₈	-	Plat ₀₁	-	ne ₁ -ne ₁
R ₀₂	T ₀₆	J ₄₃	-	Plat ₀₂	-	ne ₇ -ne ₇
R ₀₃	T ₀₈	P ₁₄₆	69W ₀₄ ^N	-	-	ne ₁₄ -ne ₅₂
R ₀₄	T ₁₂	L ₂₉	71W ₀₂ ^R	-	-	ne ₄₇ -ne ₄₈
R ₀₅	T ₁₄	C ₁₀₀	Sw ₀₄ ^R	-	-	ne ₈₄ -ne ₃₂
R ₀₆	T ₁₄	S ₁₀₅	Sw ₄₁ ^R	-	-	ne ₈₄ -ne ₄₄
R ₀₇	T ₂₀	S ₉₇	Sw ₁₂ ^N	-	-	ne ₈₉ -ne ₃₀
R ₀₈	T ₂₂	S ₉₇	Sw ₁₂ ^R +Sw ₁₃ ^R	-	-	ne ₉₀ -ne ₃₀
R ₀₉	T ₂₄	P ₇₀	-	Plat ₁₁	-	ne ₁₀₅ -ne ₉₆
R ₁₀	L ₂₅	L ₄₂	-	-	-	ne ₄ -ne ₁₀₆
R ₁₁	L ₂₇	L ₃₀	-	-	-	ne ₂₆ -ne ₆₅
R ₁₂	L ₂₈	L ₄₀	-	-	-	ne ₄₄ -ne ₁₀₁
R ₁₃	L ₃₀	C ₁₀₄	-	-	-	ne ₆₅ -ne ₁₀₂
R ₁₄	L ₃₂	P ₇₃	Sw ₀₃ ^N	-	-	ne ₇₀ -ne ₂₁
R ₁₅	L ₃₃	L ₃₄	-	-	-	ne ₇₈ -ne ₉₃

Las rutas 16 a 30 se visualizan en la Tabla B.3.

Tabla B.3: Tabla de enclavamiento del ejemplo 3 generada por el RNA (Rutas 16 a 30).

Ruta	Inicio	Final	Cambio	Plataforma	Cruce	netElement
R ₁₆	L ₃₄	P ₇₁	-	Plat ₁₁	-	ne ₉₃ -ne ₉₆
R ₁₇	L ₃₅	X ₅₀	-	-	-	ne ₉₅ -ne ₉₅
R ₁₈	L ₃₇	S ₁₃₅	-	-	-	ne ₉₇ -ne ₉₄
R ₁₉	L ₃₈	T ₂₃	-	-	-	ne ₉₈ -ne ₁₀₅
R ₂₀	L ₄₀	S ₁₃₉	-	-	-	ne ₁₀₁ -ne ₁₀₀
R ₂₁	L ₄₁	S ₉₀	-	-	-	ne ₁₀₃ -ne ₆₄
R ₂₂	L ₄₂	P ₆₈	-	Plat ₁₀	-	ne ₁₀₆ -ne ₉₉
R ₂₃	J ₄₃	J ₄₆	68W ₀₂ ^R	-	-	ne ₇ -ne ₉
R ₂₄	J ₄₆	L ₃₅	-	-	-	ne ₉ -ne ₉₅
R ₂₅	X ₅₀	S ₈₃	-	-	Lc01	ne ₉₅ -ne ₅₉
R ₂₆	X ₅₁	S ₈₀	-	-	Lc01	ne ₉₅ -ne ₉
R ₂₇	P ₆₀	L ₂₇	70W ₀₂ ^N	-	-	ne ₂₃ -ne ₂₆
R ₂₈	P ₆₃	L ₄₁	70W ₀₁ ^N	-	-	ne ₂₄ -ne ₁₀₃
R ₂₉	P ₆₄	L ₃₂	-	-	-	ne ₆₇ -ne ₇₀
R ₃₀	P ₆₅	L ₄₁	-	-	-	ne ₆₇ -ne ₁₀₃

Las rutas 31 a 45 se visualizan en la Tabla B.4.

Tabla B.4: Tabla de enclavamiento del ejemplo 3 generada por el RNA (Rutas 31 a 45).

Ruta	Inicio	Final	Cambio	Plataforma	Cruce	netElement
R ₃₁	P ₆₈	L ₃₇	-	-	-	ne99-ne97
R ₃₂	P ₆₉	T ₀₃	-	-	-	ne99-ne4
R ₃₃	P ₇₀	S ₁₁₀	-	-	-	ne96-ne78
R ₃₄	P ₇₁	L ₃₈	-	-	-	ne96-ne98
R ₃₅	P ₇₂	S ₁₄₄	-	-	-	ne21-ne21
R ₃₆	P ₇₃	L ₃₃	Sw ₀₆ ^R	-	-	ne21-ne78
R ₃₇	P ₇₃	P ₆₉	-	Plat ₁₀	-	ne21-ne99
R ₃₈	C ₇₈	J ₄₆	68W ₀₂ ^N	-	-	ne1-ne9
R ₃₉	S ₈₀	T ₀₁	68W ₀₂ ^N	Plat ₀₁	-	ne9-ne1
R ₄₀	S ₈₀	T ₀₅	68W ₀₂ ^R	Plat ₀₂	-	ne9-ne7
R ₄₁	S ₈₂	X ₅₁	69W ₀₃ ^N	-	-	ne17-ne95
R ₄₂	S ₈₃	S ₁₄₆	69W ₀₃ ^R +69W ₀₄ ^R	-	-	ne59-ne52
R ₄₃	S ₈₃	S ₁₀₉	69W ₀₃ ^N	Plat ₀₉	-	ne59-ne17
R ₄₄	S ₈₆	X ₅₁	69W ₀₃ ^R +69W ₀₄ ^R	-	-	ne52-ne95
R ₄₅	S ₈₆	T ₀₇	69W ₀₄ ^N	-	-	ne52-ne14

Las rutas 46 a 60 se visualizan en la Tabla B.5.

Tabla B.5: Tabla de enclavamiento del ejemplo 3 generada por el RNA (Rutas 46 a 60).

Ruta	Inicio	Final	Cambio	Plataforma	Cruce	netElement
R ₄₆	B ₈₉	L ₄₁	70W ₀₁ ^R	Plat ₀₅	-	ne23-ne103
R ₄₇	S ₉₀	P ₆₀	70W ₀₁ ^R	Plat ₀₅	-	ne64-ne23
R ₄₈	S ₉₀	L ₂₇	70W ₀₁ ^R +70W ₀₂ ^N	Plat ₀₅	-	ne64-ne26
R ₄₉	B ₉₂	P ₆₃	-	-	-	ne24-ne24
R ₅₀	S ₉₃	B ₈₉	70W ₀₂ ^N	-	-	ne26-ne23
R ₅₁	S ₉₃	P ₉₂	70W ₀₂ ^R	Plat ₀₆	-	ne26-ne24
R ₅₂	S ₉₅	S ₁₂₂	Sw ₀₈ ^N	-	-	ne83-ne30
R ₅₃	S ₉₆	S ₁₂₂	Sw ₀₈ ^R	-	-	ne29-ne30
R ₅₄	S ₉₇	C ₁₃₈	Sw ₀₈ ^R +Sw ₀₉ ^R	-	-	ne30-ne110
R ₅₅	S ₉₇	C ₁₁₄	Sw ₀₈ ^N	Plat ₀₃	-	ne30-ne83
R ₅₆	C ₁₀₀	S ₁₃₈	Sw ₀₉ ^N	-	-	ne32-ne110
R ₅₇	B ₁₀₁	S ₉₆	-	-	-	ne29-ne29
R ₅₈	S ₁₀₂	S ₁₁₅	Sw ₀₉ ^N	-	-	ne110-ne32
R ₅₉	S ₁₀₂	B ₁₀₁	Sw ₀₉ ^R	-	-	ne110-ne29
R ₆₀	C ₁₀₄	L ₂₈	71W ₀₁ ^N	-	-	ne102-ne44

Las rutas 61 a 75 se visualizan en la Tabla B.6.

Tabla B.6: Tabla de enclavamiento del ejemplo 3 generada por el RNA (Rutas 61 a 75).

Ruta	Inicio	Final	Cambio	Plataforma	Cruce	netElement
R ₆₁	S ₁₀₅	L ₂₉	71W ₀₁ ^R +71W ₀₂ ^N	-	-	ne ₄₄ -ne ₄₈
R ₆₂	S ₁₀₅	S ₉₃	71W ₀₁ ^N	-	-	ne ₄₄ -ne ₂₆
R ₆₃	C ₁₀₉	L ₃₃	Sw ₀₆ ^N	-	-	ne ₁₇ -ne ₇₈
R ₆₄	S ₁₁₀	S ₈₂	Sw ₀₆ ^N	Plat ₀₉	-	ne ₇₈ -ne ₁₇
R ₆₅	S ₁₁₀	B ₁₃₃	Sw ₀₆ ^R +Sw ₀₇ ^{RR}	Plat ₀₈ +Plat ₁₃	-	ne ₇₈ -ne ₇₇
R ₆₆	S ₁₁₀	P ₇₂	Sw ₀₆ ^R +Sw ₀₇ ^{RN}	Plat ₁₂	-	ne ₇₈ -ne ₂₁
R ₆₇	C ₁₁₄	C ₁₀₀	Sw ₀₄ ^N	-	-	ne ₈₃ -ne ₃₂
R ₆₈	S ₁₁₅	C ₉₅	Sw ₀₄ ^N	Plat ₀₃	-	ne ₃₂ -ne ₈₃
R ₆₉	S ₁₁₅	P ₅₈	Sw ₀₄ ^R	Plat ₀₄	-	ne ₃₂ -ne ₄₁
R ₇₀	S ₁₁₃	T ₁₃	Sw ₀₄ ^R	-	-	ne ₃₂ -ne ₈₄
R ₇₁	S ₁₁₈	T ₁₅	Sw ₁₁ ^N	-	-	ne ₈₈ -ne ₈₆
R ₇₂	S ₁₁₉	T ₁₇	Sw ₁₁ ^N	-	-	ne ₈₆ -ne ₈₈
R ₇₃	S ₁₁₉	S ₉₇	Sw ₁₁ ^R +Sw ₁₂ ^R +Sw ₁₃ ^N	-	-	ne ₈₆ -ne ₃₀
R ₇₄	S ₁₂₂	T ₁₉	Sw ₁₂ ^N	-	-	ne ₃₀ -ne ₈₉
R ₇₅	S ₁₂₂	T ₁₅	Sw ₁₁ ^R +Sw ₁₂ ^R +Sw ₁₃ ^N	-	-	ne ₃₀ -ne ₈₆

Las rutas 75 a 91 se visualizan en la Tabla B.7.

Tabla B.7: Tabla de enclavamiento del ejemplo 3 generada por el RNA (Rutas 75 a 91).

Ruta	Inicio	Final	Cambio	Plataforma	Cruce	netElement
R ₇₆	S ₁₂₂	T ₂₁	Sw ₁₂ ^R +Sw ₁₃ ^R	-	-	ne ₃₀ -ne ₉₀
R ₇₇	B ₁₃₀	C ₁₀₀	Sw ₀₄ ^R +Sw ₀₅ ^{RN}	Plat ₀₄	-	ne ₄₁ -ne ₃₂
R ₇₈	B ₁₃₀	S ₁₀₅	Sw ₀₅ ^{NN} +Sw ₄₁ ^R	Plat ₀₄	-	ne ₄₁ -ne ₄₄
R ₇₉	S ₁₃₁	P ₅₈	Sw ₀₅ ^{NN}	Plat ₀₄	-	ne ₈₅ -ne ₄₁
R ₈₀	S ₁₃₁	T ₁₃	Sw ₀₅ ^{NR}	-	-	ne ₈₅ -ne ₈₄
R ₈₁	B ₁₃₃	S ₈₆	-	-	-	ne ₇₇ -ne ₅₂
R ₈₂	S ₁₃₅	B ₁₃₃	Sw ₀₇ ^{NR}	Plat ₀₈ +Plat ₁₃	-	ne ₉₄ -ne ₇₇
R ₈₃	S ₁₃₅	P ₇₂	Sw ₀₇ ^{NN}	Plat ₁₂	-	ne ₉₄ -ne ₂₁
R ₈₄	C ₁₃₈	S ₁₀₅	Sw ₄₁ ^N	-	-	ne ₁₁₀ -ne ₄₄
R ₈₅	S ₁₃₉	S ₁₀₂	Sw ₄₁ ^N	-	-	ne ₁₀₀ -ne ₁₁₀
R ₈₆	S ₁₃₉	S ₁₃₁	Sw ₄₁ ^R	-	-	ne ₁₀₀ -ne ₈₅
R ₈₇	B ₁₄₃	L ₃₂	-	-	-	ne ₁₀₄ -ne ₇₀
R ₈₈	S ₁₄₄	B ₁₄₃	-	-	-	ne ₂₁ -ne ₁₀₄
R ₈₉	B ₁₄₅	L ₃₃	Sw ₀₆ ^R +Sw ₀₇ ^{RR}	-	-	ne ₇₇ -ne ₇₈
R ₉₀	B ₁₄₅	P ₆₉	Sw ₀₇ ^{NR}	Plat ₁₀	-	ne ₇₇ -ne ₉₉
R ₉₁	S ₁₄₆	B ₁₄₅	-	Plat ₀₈ +Plat ₁₃	-	ne ₅₂ -ne ₇₇

En una primera inspección podemos ver que el nuevo señalamiento tiene 91 rutas, versus las 33 rutas del señalamiento original (ver Tabla B.1). Esto se debe a la gran cantidad de secciones de la red que no cuentan con señalamiento apropiado.

B.6. Validación del sistema de enclavamientos

La validación de las rutas de la tabla de enclavamientos es realizada por el RNA aplicando el Algoritmo 16, explicado en la Sección 2.5. Las 33 rutas del señalamiento original (Tabla B.1) tienen 33 rutas equivalentes en el señalamiento generado por el RNA (Tabla B.2, B.3, B.4, B.5, B.6, B.7), tal como se puede visualizar en la Tabla B.8, generada automáticamente por el RNA.

Tabla B.8: Equivalencias entre las rutas originales y las generadas por el RNA.

Original	Señales	RNA	Señales
R ₀₁	68N1-69Va	R ₂₃ +R ₂₄	J ₄₃ -L ₃₅
R ₀₂	68N2-69Va	R ₃₈ +R ₂₄	C ₇₈ -L ₃₅
R ₀₃	69Va-69A	R ₂₅	X ₅₀ -S ₈₃
R ₀₄	69A-69N2	R ₄₃	S ₈₃ -S ₁₀₉
R ₀₅	69A-69N3	R ₄₂ +R ₉₁	S ₈₃ -B ₁₄₅
R ₀₆	69P2-68F	R ₄₁ +R ₂₆	S ₈₂ -S ₈₀
R ₀₇	69B2-69P2	R ₆₄	S ₁₁₀ -S ₈₂
R ₀₈	69B2-69P3	R ₆₅	S ₁₁₀ -B ₁₃₃
R ₀₉	69B2-69P1	R ₆₆	S ₁₁₀ -P ₇₂
R ₁₀	69C-69N1	R ₁₄	L ₃₂ -T ₇₃
R ₁₁	69Vc1-69C	R ₈₈ +R ₈₇	S ₁₄₄ -L ₃₂
R ₁₂	69Vc-69Vc1	R ₂₉	P ₆₄ -L ₃₂
R ₁₃	70Va-70A	R ₂₁	L ₄₁ -S ₉₀
R ₁₄	70N2-69Vc	R ₂₇	P ₆₀ -L ₂₇
R ₁₅	70N1-69Vc	R ₂₈	P ₆₃ -L ₄₁
R ₁₆	70P1-72Va	R ₂₈ +R ₂₁ +R ₄₈ +R ₁₁ +R ₁₃ +R ₆₀	P ₆₃ -L ₂₈
R ₁₇	70P2-72Va	R ₂₇ +R ₁₁ +R ₁₃ +R ₆₀	P ₆₀ -L ₂₈
R ₁₈	70B-70N2	R ₅₀	S ₉₃ -B ₈₉
R ₁₉	70B-70N1	R ₅₁	S ₉₃ -P ₉₂
R ₂₀	70A-70P1	R ₄₈ +R ₅₁	S ₉₀ -P ₉₂
R ₂₁	70A-70P2	R ₄₇	S ₉₀ -P ₆₀
R ₂₂	69W04Y-69N3	R ₀₃ +R ₉₁	T ₀₈ -B ₁₄₅
R ₂₃	72Va-72A	R ₁₂ +R ₂₀	L ₂₈ -S ₁₃₉
R ₂₄	721-S01	R ₆₇	C ₁₁₄ -C ₁₀₀
R ₂₅	723b-S01	R ₇₇	B ₁₃₀ -C ₁₀₀
R ₂₆	723b-72B	R ₇₈ +R ₁₂ +R ₂₀	B ₁₃₀ -S ₁₃₉
R ₂₇	722-72B	R ₅₃ +R ₅₄ +R ₈₄ +R ₁₂ +R ₂₀	S ₉₆ -S ₁₂₂
R ₂₈	S01-72B	R ₇₀ +R ₀₆ +R ₁₂ +R ₂₀	S ₁₁₃ -S ₁₂₂
R ₂₉	69B1-69P3	R ₈₂	S ₁₃₅ -B ₁₃₃
R ₃₀	69B1-69P1	R ₈₃	S ₁₃₅ -P ₇₂
R ₃₁	72B-70B	R ₈₅ +R ₈₄ +R ₆₂	S ₁₃₉ -S ₉₃
R ₃₂	69P3-68F	R ₈₁ +R ₄₄ +R ₂₆	B ₁₃₃ -S ₈₀
R ₃₃	69P1-70Va	R ₃₆	P ₇₃ -L ₃₃

Las rutas R₁, R₂, R₅, R₆, R₁₁, R₁₆, R₁₇, R₂₀, R₂₂, R₂₃, R₂₆, R₂₇, R₂₈, R₃₁ y R₃₂ del señalamiento original fueron divididas en rutas mas pequeñas en el señalamiento generado por el RNA. La razón para dividir la ruta depende de cada caso, tal sea por su longitud y/o por abarcar diversos elementos ferroviarios. Por ejemplo, la ruta R₃₂ fue dividida por ambos motivos: es muy

extensa y atraviesa un cambio de vías en tijeras, dos cambios de vías simples, un cruce de vías y una plataforma. Las rutas producto de particionar R32 (R81, R44 y R26 del nuevo señalamiento) añaden paradas luego de cruzar el cambio de vías en tijeras y antes del cruce de vías, incrementando la seguridad y flexibilidad en la logística de la red. Un análisis similar puede hacerse con las demás rutas particionadas.

De las 91 rutas generadas por el RNA, 29 son particiones de rutas originales, por lo que 62 de ellas están relacionadas de alguna manera a las 33 rutas originales. Las 29 rutas restantes corresponden a la protección de los 12 finales de vía absolutos y al único final de vía relativo, además de las señales añadidas para poder operar las playas de maniobras que se encontraban sin señalamiento.

Para finalizar, el RNA comprueba los principios de señalamiento ferroviario explicados en la Sección 2.6, aplicando los algoritmos indicados, de los cuales se obtuvieron los siguientes resultados:

- Principio de autoridad (Algoritmo 17): cobertura del 100 % de los *netElements*.
- Principio de claridad (Algoritmo 18): rutas 100 % independientes.
- Principio de anticipación (Algoritmo 19): cobertura del 100 % de los puntos críticos.
- Principio de granularidad (Algoritmo 20): 100 % de rutas divididas a su mínima expresión.
- Principio de terminalidad (Algoritmo 21): 100 % de finales de vías protegidos.
- Principio de infraestructura (Algoritmo 22): 100 % de infraestructura protegida.
- Principio de no bloqueo (Algoritmo 23): 100 % de cambios de vías protegidos.

B.7. Sistema generado por el ACG

En base a la red de grafos, ilustrada en la Figura B.8, el ACG determinó la siguiente cantidad de elementos, tal puede visualizarse en el Código B.8.

Código B.8: Cantidad de elementos a implementar por el ACG

```

1   n_netElements:53
2   n_switch:15
3   n_doubleSwitch:2
4   n_borders:18
5   n_buffers:12
6   n_levelCrossings:1
7   n_platforms:13
8   n_scissorCrossings:1
9   n_signals:82
10  N : 245

```

Se repetirán los pasos detallados en el ejemplo 1, Sección 5.2.7, por lo que solamente se destacarán aspectos particulares de este ejemplo. El ACG genera 253 archivos en formato VHDL. El archivo *Arty.Z7-10.XDC* es el mismo para todos los ejemplos, al ser invariante respecto a la cantidad de pines a utilizar. Se deberá modificar el script mostrado en el Código 5.10 y cambiar el parámetro *chosen* a 3 para automatizar la importación de los archivos del ejemplo 3 y desvincular cualquier otro conjunto de archivos de ejemplos anteriores.

Una vez ejecutado el script, Vivado ordenará los archivos de forma jerárquica, donde el módulo *global* incluye todos los módulos que fueron detallados en la Sección 3.2. Cada una de las instancias

del módulo *network* contienen sus propias 245 instancias de los mismos módulos de cada elemento ferroviario ya que N, cantidad de elementos ferroviarios, es 245 en el Código B.8. El ejemplo 3 utiliza mas de 70600 sub módulos conectados automáticamente mediante mas de 147300 señales, lo cual se aleja bastante de un desarrollo que pueda realizarse manualmente de forma trivial.

Cuando Vivado genera el diagrama de bloques ya tenemos la certeza de que el código VHDL ha pasado la prueba de sintaxis del entorno de desarrollo. A continuación, se deberá sintetizar e implementar el sistema para generar el bitstream que será utilizado para programar la FPGA. Los procesos de síntesis e implementación fueron detallados en el ejemplo 1, Sección 5.2.7.

Los resultados de ambos procesos son detallados en la Tabla B.9. Los porcentajes de uso son calculados por Vivado automáticamente, teniendo en cuenta que la plataforma Arty Z7 20 posee 53200 Look-Up-Tables (LUTs), 106400 Flip-Flops (FFs), 125 Pines de entrada y salida (IOs) y 32 Buffers (BUFGs), tal como se explicó en la Sección 4. En este ejemplo, la cantidad de recursos utilizados es intermedia y el tiempo de síntesis e implementación es de 2 minutos con 6 segundos y 3 minuto con 39 segundos, respectivamente.

Tabla B.9: Síntesis e implementación del ejemplo 3 generado por el ACG.

Recursos	Síntesis	Implementación	Uso
LUT	13626	13509	25.61-25.39 %
FF	15110	15113	14.20 %
IO	15	15	12.00 %
BUFG	3	3	9.38 %

Apéndice C

Ejemplo 4

C.1. Topología ferroviaria original

El cuarto ejemplo es una topología incluida dentro de los ejemplos de railML.org llamada 'ERTMS_Test_Plant.RailAID'. La misma es una topología de tres estaciones con bypasses dobles y dos playas de maniobras, separadas entre si por largas distancias, atravesadas por un cruce de vías. El objetivo de este ejemplo fue comprobar el funcionamiento del RNA con una topología extensa y ampliamente estudiada por la comunidad de railML. Debido a su extensión, la Figura C.1 y las demás figuras de este ejemplo abarcarán solamente una de las tres estaciones. No obstante, el análisis se realizará sobre la totalidad de la topología. Para mas detalles de este ejemplo, incluyendo las figuras, tablas y explicaciones paso a paso, consultar el repositorio de GitHub [208]. Debido al tamaño de la topología del este ejemplo, se recomienda mirar cada una de las figuras de este apéndice en el repositorio [208], donde es posible hacer zoom en cada zona de interés.

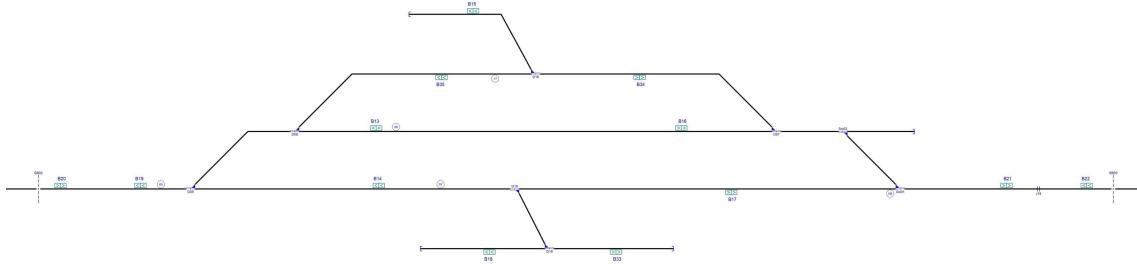


Figura C.1: Topología ferroviaria del ejemplo 4 sin señalamiento.

Esta topología tiene la particularidad de que las tres estaciones son prácticamente idéntica, salvo algunas variaciones. Por ejemplo, la tercera estación incluye un cambio de vías dobles como parte anidada de otros cambios de vías simples, lo cual no se había analizado en otros ejemplos. No obstante, se espera que el señalamiento sea similar en las tres estaciones.

C.2. Señalamiento original

El señalamiento original, ilustrado en la Figura C.2 incluye 71 señales y es demasiado extenso para describirlo en detalle. El mismo incluye señales de parada próximas a los finales de vías absolutos, señales de partida en las plataformas, señales de protección antes de cada paso a nivel

señales de maniobras antes de converger en una vía principal y señales múltiples para cambios de vías divergentes.

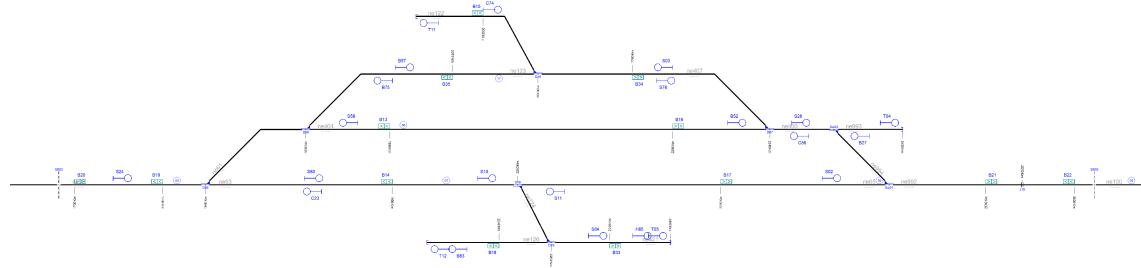


Figura C.2: Señalamiento original del ejemplo 4.

Estas señales permiten definir hasta un máximo de 77 rutas, las cuales no pueden ser detalladas en una única tabla, por lo que serán particionadas en las Tablas C.1, C.2, C.3, C.4 y C.5. En una primera inspección, se puede comprobar que el señalamiento de este ejemplo no es tan complejo como el del ejemplo 3, si es el mas extenso que se analizará en este trabajo.

Tabla C.1: Tabla de enclavamiento original del ejemplo 4 (Rutas 1 a 15).

Ruta	Inicio	Final	Cambio	Plataforma	Cruce	netElement
R ₀₁	S ₁₅	S ₂₄	-	-	Lc ₀₂	ne ₉₈ -ne ₉₉
R ₀₂	S ₁₆	S ₆₇	Sw ₀₄ ^N	-	Lc ₀₂	ne ₉₈ -ne ₂₉₂
R ₀₃	S ₁₆	S ₄₃	Sw ₀₄ ^R	-	Lc ₀₂	ne ₉₈ -ne ₂₉₇
R ₀₄	S ₁₉	S ₃₂	-	-	Lc ₀₆	ne ₁₀₀ -ne ₁₀₁
R ₀₅	S ₂₀	S ₁₁	Sw ₀₁ ^N	-	Lc ₀₆	ne ₁₀₀ -ne ₆₅
R ₀₆	S ₂₀	S ₅₆	Sw ₀₁ ^R	-	Lc ₀₆	ne ₁₀₀ -ne ₄₀₀
R ₀₇	S ₂₃	S ₁₆	-	-	-	ne ₆₃ -ne ₉₈
R ₀₈	S ₂₄	S ₈₀	D ₀₅ ^N	-	-	ne ₉₉ -ne ₆₃
R ₀₉	S ₂₄	S ₅₂	D ₀₅ ^R -D ₀₈ ^N	-	-	ne ₉₉ -ne ₄₀₄
R ₁₀	S ₂₄	S ₅₇	D ₀₅ ^R -D ₀₈ ^R	-	-	ne ₉₉ -ne ₁₂₃
R ₁₁	S ₂₇	S ₅₆	-	-	-	ne ₉₉₃ -ne ₄₀₀
R ₁₂	S ₂₈	S ₀₄	Sw ₀₂ ^N	-	-	ne ₄₀₀ -ne ₃₈₄
R ₁₃	S ₂₈	S ₁₉	Sw ₀₂ ^R	-	Lc ₀₅	ne ₄₀₀ -ne ₁₀₀
R ₁₄	S ₃₁	S ₂₀	-	-	-	ne ₉₁₂ -ne ₁₀₀
R ₁₅	S ₃₂	S ₉₁	D ₀₉ ^N	-	-	ne ₁₀₁ -ne ₉₁₂

Tabla C.2: Tabla de enclavamiento original del ejemplo 4 (Rutas 16 a 30).

Ruta	Inicio	Final	Cambio	Plataforma	Cruce	netElement
R ₁₆	S ₃₂	S ₅₉	D ₀₉ ^R -D ₁₀ ^N	-	-	ne101-ne130
R ₁₇	S ₃₂	S ₆₀	D ₀₉ ^R -D ₁₀ ^R	-	-	ne101-ne135
R ₁₈	S ₃₅	S ₀₁	-	-	-	ne290-ne130
R ₁₉	S ₃₉	S ₄₃	-	-	-	ne995-ne297
R ₂₀	S ₄₄	S ₀₄	-	-	-	ne110-ne384
R ₂₁	S ₄₅	S ₀₁	-	-	-	ne295-ne130
R ₂₂	S ₄₆	S ₆₃	Sw ₀₂ ^N	-	-	ne384-ne110
R ₂₃	S ₄₆	S ₀₉	Sw ₀₂ ^R	-	-	ne384-ne292
R ₂₄	S ₄₇	S ₄₀	-	-	-	ne295-ne297
R ₂₅	S ₅₂	S ₂₈	-	-	-	ne404-ne400
R ₂₆	S ₅₆	S ₅₈	D ₀₇ ^N	-	-	ne400-ne404
R ₂₇	S ₅₆	S ₀₃	D ₀₇ ^R	-	-	ne400-ne407
R ₂₈	S ₅₇	S ₇₆	-	-	-	ne123-ne407
R ₂₉	S ₅₈	S ₁₆	-	-	-	ne404-ne98
R ₃₀	S ₅₉	S ₈₇	D ₁₂ ^T	-	-	ne130-ne114

Tabla C.3: Tabla de enclavamiento original del ejemplo 4 (Rutas 31 a 45).

Ruta	Inicio	Final	Cambio	Plataforma	Cruce	netElement
R ₃₁	S ₅₉	S ₀₆	D ₁₂ ^S	-	-	ne130-ne377
R ₃₂	S ₆₀	S ₉₉	-	-	-	ne135-ne127
R ₃₃	S ₆₂	S ₀₄	-	-	-	ne104-ne384
R ₃₄	S ₆₃	S ₀₁	-	-	-	ne110-ne130
R ₃₅	S ₆₇	S ₀₉	-	-	-	ne292-ne292
R ₃₆	S ₆₈	S ₀₈	-	-	-	ne290-ne290
R ₃₇	S ₇₄	S ₇₆	-	-	-	ne122-ne407
R ₃₈	S ₇₅	S ₁₆	-	-	-	ne123-ne98
R ₃₉	S ₇₆	S ₂₈	-	-	-	ne407-ne400
R ₄₀	S ₈₀	S ₁₀	-	-	-	ne63-ne63
R ₄₁	S ₈₃	S ₁₂	-	-	-	ne126-ne126
R ₄₂	S ₈₄	S ₈₅	-	-	-	ne421-ne421
R ₄₃	S ₈₅	S ₀₅	-	-	-	ne421-ne421
R ₄₄	S ₈₆	S ₈₇	-	-	-	ne132-ne114
R ₄₅	S ₈₇	S ₀₈	-	-	-	ne114-ne290

Tabla C.4: Tabla de enclavamiento original del ejemplo 4 (Rutas 46 a 160).

Ruta	Inicio	Final	Cambio	Plataforma	Cruce	netElement
R ₄₆	S ₈₉	S ₃₁	-	-	-	ne ₁₃₂ -ne ₉₁₂
R ₄₇	S ₉₀	S ₈₉	-	-	-	ne ₁₃₂ -ne ₁₃₂
R ₄₈	S ₉₁	S ₉₃	-	-	-	ne ₉₁₂ -ne ₉₁₂
R ₄₉	S ₉₃	S ₈₆	D ₂₀ ^N	-	-	ne ₉₁₂ -ne ₁₃₂
R ₅₀	S ₉₃	S ₉₅	D ₂₀ ^R	-	-	ne ₉₁₂ -ne ₄₆₅
R ₅₁	S ₉₄	S ₁₃	-	-	-	ne ₁₃₃ -ne ₁₃₃
R ₅₂	S ₉₅	S ₉₆	-	-	-	ne ₄₆₅ -ne ₄₆₅
R ₅₃	S ₉₆	S ₀₇	-	-	-	ne ₄₆₅ -ne ₉₉₁
R ₅₄	S ₉₇	S ₉₉	-	-	-	ne ₁₃₄ -ne ₁₂₇
R ₅₅	S ₉₈	S ₂₀	-	-	-	ne ₁₃₅ -ne ₁₀₀
R ₅₆	S ₉₉	S ₈₇	D ₁₂ ^S	-	-	ne ₁₂₇ -ne ₁₁₄
R ₅₇	S ₉₉	S ₀₆	D ₁₂ ^T	-	-	ne ₁₂₇ -ne ₃₇₇
R ₅₈	S ₄₀	S ₀₂	Sw ₀₃ ^N	-	-	ne ₂₉₇ -ne ₆₅
R ₅₉	S ₄₀	S ₁₅	Sw ₀₃ ^R	-	-	ne ₂₉₇ -ne ₉₈
R ₆₀	S ₄₃	S ₄₅	D ₀₄ ^N	-	-	ne ₂₉₇ -ne ₂₉₅

Tabla C.5: Tabla de enclavamiento original del ejemplo 4 (Rutas 61 a 76).

Ruta	Inicio	Final	Cambio	Plataforma	Cruce	netElement
R ₆₁	S ₄₃	S ₄₆	D ₀₄ ^R	-	-	ne ₂₉₇ -ne ₃₈₄
R ₆₂	S ₀₁	S ₂₀	-	-	-	ne ₁₃₀ -ne ₁₀₀
R ₆₃	S ₀₂	S ₁₉	-	-	Lc ₀₅	ne ₆₅ -ne ₁₀₀
R ₆₄	S ₀₃	S ₇₅	D ₁₆ ^N	-	-	ne ₄₀₇ -ne ₁₂₃
R ₆₅	S ₀₃	S ₁₁	D ₁₆ ^R	-	-	ne ₄₀₇ -ne ₆₅
R ₆₆	S ₀₄	S ₄₀	-	-	-	ne ₃₈₄ -ne ₂₉₇
R ₆₇	S ₀₆	S ₁₀	D ₁₅ ^N	-	-	ne ₃₇₇ -ne ₆₃
R ₆₈	S ₀₆	S ₃₅	D ₁₅ ^R	-	-	ne ₃₇₇ -ne ₂₉₀
R ₆₉	S ₀₇	S ₆₈	D ₀₁ ^N	-	-	ne ₉₉₁ -ne ₂₉₀
R ₇₀	S ₀₇	S ₄₇	D ₀₁ ^R -D ₀₃ ^N	-	-	ne ₉₉₁ -ne ₂₉₅
R ₇₁	S ₀₇	S ₄₄	D ₀₁ ^R -D ₀₃ ^R	-	-	ne ₉₉₁ -ne ₁₁₀
R ₇₂	S ₀₈	S ₁₅	D ₁₄ ^N	-	-	ne ₂₉₀ -ne ₉₈
R ₇₃	S ₀₈	S ₀₃	D ₁₄ ^R	-	-	ne ₂₉₀ -ne ₄₀₇
R ₇₄	S ₀₉	S ₃₅	-	-	-	ne ₂₉₂ -ne ₂₉₀
R ₇₅	S ₁₀	S ₀₂	D ₁₈ ^N	-	-	ne ₆₃ -ne ₆₅
R ₇₆	S ₁₀	S ₈₄	D ₁₈ ^R	-	-	ne ₆₃ -ne ₄₂₁
R ₇₇	S ₁₁	S ₂₃	-	-	-	ne ₆₅ -ne ₆₃

Algunas rutas abarcan mas de un *netElement*, como por ejemplo la ruta R75 que comienza en la señal S10 y finaliza en la señal S02, atravesando los *netElements* ne63 y ne65, utilizando el cambio de vías D18 en posición reversa.

C.3. Generación de señalamiento paso a paso

Inicialmente, el RNA ejecuta el Algoritmo 1 (ver Sección 2.1.3) para detectar todos los *netElements*, sus coordenadas iniciales y finales en la topología, y el sentido en el que fueron definidas. Al concluir el Algoritmo 1, el RNA ejecuta el Algoritmo 2 (ver Sección 2.1.3) para analizar la conexidad de la red. El resultado obtenido se muestra en el Código C.1, donde se describen las coordenadas de cada *netElement* y se confirma que la red es conexa.

Código C.1: Detección de *netElements* por parte del RNA

```

1 ##### Starting Railway Network Analyzer #####
2 Reading .railML file
3 Creating railML object
4 Analyzing railML object
5 Analyzing graph
6 ne991 [-1064, 0] [-2322, 0] <<
7 ne61 [4350, 0] [4804, 250] >>
8 ne63 [4350, 0] [5763, 0] >>
9 ne65 [7444, 0] [5763, 0] <<
10 ne910 [11254, 0] [11822, 250] >>
11 ne912 [11254, 0] [13111, 0] >>
12 ne114 [15670, 0] [14482, 0] <<
13 ne288 [-1064, 0] [-741, 250] >>
14 ne290 [-1064, 0] [-211, 0] >>
15 ne292 [864, 0] [-211, 0] <<
16 ne295 [-741, 250] [457, 250] >>
17 ne297 [457, 250] [720, 250] >>
18 ne377 [350, -200] [-92, -200] <<
19 ne384 [457, 250] [-104, 450] <<
20 ne400 [6904, 250] [7194, 250] >>
21 ne404 [4804, 250] [6904, 250] >>
22 ne407 [6904, 250] [5855, 500] <<
23 ne421 [6454, -259] [5915, -259] <<
24 ne450 [14722, 250] [14232, 250] <<
25 ne465 [13772, -259] [13263, -259] <<
26 ne98 [1573, 0] [3687, 0] >>
27 ne99 [3687, 0] [4350, 0] >>
28 ne100 [8372, 0] [10727, 0] >>
29 ne101 [10727, 0] [11254, 0] >>
30 ne102 [15670, 0] [18172, 0] >>
31 ne104 [-509, 630] [-104, 450] >>
32 ne110 [-104, 450] [-741, 250] <<
33 ne111 [-211, 0] [-92, -200] >>
34 ne113 [-92, -200] [-749, -200] <<
35 ne122 [5304, 759] [5855, 500] >>
36 ne123 [5855, 500] [4804, 250] <<
37 ne124 [5763, 0] [5915, -259] >>
38 ne126 [5915, -259] [5354, -259] <<
39 ne127 [14232, 250] [13022, 500] <<
40 ne129 [14232, 250] [14482, 0] >>
41 ne130 [14232, 250] [11822, 250] <<
42 ne131 [13111, 0] [13263, -259] >>
43 ne132 [13111, 0] [14482, 0] >>
44 ne133 [13263, -259] [12722, -259] <<
45 ne134 [12452, 810] [13022, 500] >>
46 ne135 [13022, 500] [11822, 250] <<
47 ne992 [7444, 0] [8372, 0] >>
48 ne993 [7194, 250] [7504, 250] >>
49 ne994 [7444, 0] [7194, 250] <<
50 ne995 [720, 250] [1020, 250] >>
51 ne996 [864, 0] [1573, 0] >>
52 ne997 [720, 250] [864, 0] >>
```

53 | The network is connected

Por ejemplo, el *netElement* ne995 inicia en la coordenada (720;250) y finaliza en la coordenada (1020;250). El símbolo \gg indica que ne1 se encuentra definido de izquierda a derecha, ya que la componente x de la coordenada final es mayor a la de la coordenada inicial, teniendo la misma componente y. Además, se puede comprobar que la lista obtenida es consistente con la Figura C.2. Por ejemplo, ne61, ne63 y ne99 comparten la coordenada (4350;0), que coincide con la coordenada del cambio de vías D05.

A continuación, el RNA detectará la infraestructura ferroviaria, las curvas peligrosas y los puntos medios de los netElements que el RNA considera demasiado largos. El análisis de la infraestructura se detalla en la Sección 2.1.5, Sección 2.1.6, Sección 2.1.7 y Sección 2.1.8, mientras que la detección de curvas y puntos medios se detalla en la Sección 2.1.4. El RNA ejecuta el Algoritmo 3, Algoritmo 4 y Algoritmo 5 para confirmar la detección de cambios de vías simples, dobles y en tijeras. El resultado de este proceso se puede visualizar en el Código C.2.

Código C.2: Detección de puntos críticos por parte del RNA

```

1 Detecting Danger --> Safe_points.RNA
2 ne991 has a Middle point @ [-2112.3, 0]
3 ne991 has a Middle point @ [-1902.7, 0]
4 ne991 has a Middle point @ [-1693.0, 0]
5 ne991 has a Middle point @ [-1483.3, 0]
6 ne991 has a Middle point @ [-1273.7, 0]
7 ne61 has a Curve(2 lines) @ [[4600, 250]]
8 ne63 has a Middle point @ [4551.9, 0]
9 ne63 has a Middle point @ [4753.7, 0]
10 ne63 has a Middle point @ [4955.6, 0]
11 ne63 has a Middle point @ [5157.4, 0]
12 ne63 has a Middle point @ [5359.3, 0]
13 ne63 has a Middle point @ [5561.1, 0]
14 ne65 has a Middle point @ [5973.1, 0]
15 ne65 has a Middle point @ [6183.2, 0]
16 ne65 has a Middle point @ [6393.4, 0]
17 ne65 has a Middle point @ [6603.5, 0]
18 ne65 has a Middle point @ [6813.6, 0]
19 ne65 has a Middle point @ [7023.8, 0]
20 ne65 has a Middle point @ [7233.9, 0]
21 ne910 has a Curve(2 lines) @ [[11504, 250]]
22 ne912 has a RailJoint[J24] @ [11867, 0]
23 ne114 has a RailJoint[J27] @ [15294, 0]
24 ne288 has a Curve(2 lines) @ [[-928, 250]]
25 ne290 has a RailJoint[J07] @ [-633, 0]
26 ne292 has a RailJoint[J05] @ [538, 0]
27 ne295 has a Middle point @ [-501.4, 250]
28 ne295 has a Middle point @ [-261.8, 250]
29 ne295 has a Middle point @ [-22.2, 250]
30 ne295 has a Middle point @ [217.4, 250]
31 ne297 has a Middle point @ [588.5, 250]
32 ne377 has a Middle point @ [129.0, -200]
33 ne384 has a Curve(2 lines) @ [[350, 450]]
34 ne400 has a Middle point @ [7049.0, 250]
35 ne404 has a Middle point @ [5014.0, 250]
36 ne404 has a Middle point @ [5224.0, 250]
37 ne404 has a Middle point @ [5434.0, 250]
38 ne404 has a Middle point @ [5644.0, 250]
39 ne404 has a Middle point @ [5854.0, 250]
40 ne404 has a Middle point @ [6064.0, 250]
41 ne404 has a Middle point @ [6274.0, 250]
42 ne404 has a Middle point @ [6484.0, 250]
43 ne404 has a Middle point @ [6694.0, 250]
```

```

44 ne407 has a Curve(2 lines) @ [[6654, 500]]
45 ne421 has a Middle point @ [6184.5, -259]
46 ne450 has a Middle point @ [14477.0, 250]
47 ne465 has a Middle point @ [13517.5, -259]
48 ne98 has a LevelCrossing[lcr495] @ [2419, 0]
49 ne98 has a LevelCrossing[lcr496] @ [2419, 0]
50 ne99 has a Middle point @ [3908.0, 0]
51 ne99 has a Middle point @ [4129.0, 0]
52 ne100 has a LevelCrossing[lcr497] @ [9346, 0]
53 ne100 has a LevelCrossing[lcr498] @ [10127, 0]
54 ne100 has a LevelCrossing[lcr499] @ [9347, 0]
55 ne100 has a LevelCrossing[lcr500] @ [10127, 0]
56 ne101 has a RailJoint[J26] @ [10914, 0]
57 ne102 has a Middle point @ [15878.5, 0]
58 ne102 has a Middle point @ [16087.0, 0]
59 ne102 has a Middle point @ [16295.5, 0]
60 ne102 has a Middle point @ [16504.0, 0]
61 ne102 has a Middle point @ [16712.5, 0]
62 ne102 has a Middle point @ [16921.0, 0]
63 ne102 has a Middle point @ [17129.5, 0]
64 ne102 has a Middle point @ [17338.0, 0]
65 ne102 has a Middle point @ [17546.5, 0]
66 ne102 has a Middle point @ [17755.0, 0]
67 ne102 has a Middle point @ [17963.5, 0]
68 ne104 has a Curve(2 lines) @ [[-209, 630]]
69 ne110 has a Curve(2 lines) @ [[-633, 450]]
70 ne113 has a Middle point @ [-530.0, -200]
71 ne113 has a Middle point @ [-311.0, -200]
72 ne122 has a Curve(2 lines) @ [[5704, 759]]
73 ne123 has a Curve(2 lines) @ [[5054, 500]]
74 ne126 has a Middle point @ [5634.5, -259]
75 ne127 has a Curve(2 lines) @ [[13982, 500]]
76 ne130 has a Middle point @ [12022.8, 250]
77 ne130 has a Middle point @ [12223.7, 250]
78 ne130 has a Middle point @ [12424.5, 250]
79 ne130 has a Middle point @ [12625.3, 250]
80 ne130 has a Middle point @ [12826.2, 250]
81 ne130 has a Middle point @ [13027.0, 250]
82 ne130 has a Middle point @ [13227.8, 250]
83 ne130 has a Middle point @ [13428.7, 250]
84 ne130 has a Middle point @ [13629.5, 250]
85 ne130 has a Middle point @ [13830.3, 250]
86 ne130 has a Middle point @ [14031.2, 250]
87 ne132 has a RailJoint[J21] @ [14309, 0]
88 ne133 has a Middle point @ [12992.5, -259]
89 ne134 has a Curve(2 lines) @ [[12842, 810]]
90 ne135 has a Curve(2 lines) @ [[12072, 500]]
91 ne992 has a RailJoint[J19] @ [8046, 0]
92 ne993 has a Middle point @ [7349.0, 250]
93 ne995 has a Middle point @ [870.0, 250]
94 ne996 has a RailJoint[J08] @ [1094, 0]

```

Esta información es exportada por el RNA, con mayor detalle, en el archivo Infrastructure.RNA (Código C.3) que resume cada elemento ferroviario asociado a su respectivo *netElement*.

Código C.3: Infrastructure.RNA

```

1 Nodes: 47|Switches: 23|Signals: 0|Detectors: 8|Ends: 19|Barriers: 2
2 Node ne991:
3   Track = track1
4   Type = BufferStop -> ['E16']
5   Neighbours = 2 -> ['ne288', 'ne290']
6   Switches -> D01

```

```

7     ContinueCourse -> right -> ne290
8     BranchCourse -> left -> ne288
9 Node ne61:
10    Track = track17
11    Neighbours = 4 -> ['ne99', 'ne63', 'ne404', 'ne123']
12    Switches -> D08
13    ContinueCourse -> right -> ne404
14    BranchCourse -> left -> ne123
15 Node ne63:
16    Track = track16
17    Neighbours = 4 -> ['ne61', 'ne99', 'ne65', 'ne124']
18    Switches -> D18
19    ContinueCourse -> left -> ne65
20    BranchCourse -> right -> ne124
21 Node ne65:
22    Track = track35
23    Neighbours = 4 -> ['ne63', 'ne992', 'ne994', 'ne124']
24 Node ne910:
25    Track = track20
26    Neighbours = 4 -> ['ne912', 'ne101', 'ne130', 'ne135']
27    Switches -> D10
28    ContinueCourse -> right -> ne130
29    BranchCourse -> left -> ne135
30 Node ne912:
31    Track = track19
32    TrainDetectionElements -> tde527
33    Type -> insulatedRailJoint
34    Side -> left
35    Neighbours = 4 -> ['ne910', 'ne101', 'ne131', 'ne132']
36    Switches -> D20
37    ContinueCourse -> left -> ne132
38    BranchCourse -> right -> ne131
39 Node ne114:
40    TrainDetectionElements -> tde534
41    Type -> insulatedRailJoint
42    Side -> left
43    Neighbours = 3 -> ['ne132', 'ne129', 'ne102']
44    Switches -> D23
45    ContinueCourse -> left -> ne132
46    BranchCourse -> right -> ne129
47 Node ne288:
48    Track = track22
49    Neighbours = 4 -> ['ne991', 'ne290', 'ne295', 'ne110']
50    Switches -> D03
51    ContinueCourse -> right -> ne295
52    BranchCourse -> left -> ne110
53 Node ne290:
54    Track = track21
55    TrainDetectionElements -> tde502
56    Type -> insulatedRailJoint
57    Side -> left
58    Neighbours = 4 -> ['ne991', 'ne288', 'ne292', 'ne111']
59    Switches -> D14
60    ContinueCourse -> left -> ne292
61    BranchCourse -> right -> ne111
62 Node ne292:
63    Track = track33
64    TrainDetectionElements -> tde511
65    Type -> insulatedRailJoint
66    Side -> right
67    Neighbours = 4 -> ['ne290', 'ne996', 'ne997', 'ne111']
68 Node ne295:
69    Track = track23
70    Neighbours = 4 -> ['ne288', 'ne297', 'ne384', 'ne110']

```

```

71 Node ne297:
72   Track = track25
73   Neighbours = 4 -> ['ne295', 'ne384', 'ne995', 'ne997']
74   Switches -> D04
75     ContinueCourse -> left -> ne295
76     BranchCourse -> right -> ne384
77   Switches -> Sw03
78     ContinueCourse -> left -> ne995
79     BranchCourse -> right -> ne997
80 Node ne377:
81   Track = track3
82   Type = BufferStop -> ['E305']
83   Neighbours = 2 -> ['ne111', 'ne113']
84   Switches -> D15
85     ContinueCourse -> left -> ne113
86     BranchCourse -> right -> ne111
87 Node ne384:
88   Track = track26
89   Neighbours = 4 -> ['ne295', 'ne297', 'ne104', 'ne110']
90 Node ne400:
91   Track = track27
92   Neighbours = 4 -> ['ne404', 'ne407', 'ne993', 'ne994']
93   Switches -> D07
94     ContinueCourse -> left -> ne404
95     BranchCourse -> right -> ne407
96   Switches -> Sw02
97     ContinueCourse -> left -> ne993
98     BranchCourse -> right -> ne994
99 Node ne404:
100   Track = track28
101   Neighbours = 4 -> ['ne61', 'ne400', 'ne407', 'ne123']
102 Node ne407:
103   Track = track29
104   Neighbours = 4 -> ['ne400', 'ne404', 'ne122', 'ne123']
105   Switches -> D16
106     ContinueCourse -> left -> ne123
107     BranchCourse -> right -> ne122
108 Node ne421:
109   Track = track8
110   Type = BufferStop -> ['E418']
111   Neighbours = 2 -> ['ne124', 'ne126']
112   Switches -> D19
113     ContinueCourse -> left -> ne126
114     BranchCourse -> right -> ne124
115 Node ne450:
116   Track = track12
117   Type = BufferStop -> ['E478']
118   Neighbours = 3 -> ['ne127', 'ne129', 'ne130']
119 Node ne465:
120   Track = track10
121   Type = BufferStop -> ['E462']
122   Neighbours = 2 -> ['ne131', 'ne133']
123   Switches -> D21
124     ContinueCourse -> left -> ne133
125     BranchCourse -> right -> ne131
126 Node ne98:
127   Neighbours = 2 -> ['ne996', 'ne99']
128   Level crossing -> Lc01
129     Protection -> true | Barriers -> none | Lights -> none Acoustic -> none
130     Position -> [2464, 0] | Coordinate: 0.4218
131 Node ne99:
132   Track = track15
133   Neighbours = 3 -> ['ne61', 'ne63', 'ne98']
134   Switches -> D05

```

```

135     ContinueCourse -> right -> ne63
136     BranchCourse -> left -> ne61
137 Node ne100:
138     Neighbours = 2 -> ['ne992', 'ne101']
139     Level crossing -> Lc04
140     Protection -> true | Barriers -> none | Lights -> none Acoustic -> none
141     Position -> [10172, 0] | Coordinate: 0.7643
142 Node ne101:
143     Track = track18
144     TrainDetectionElements -> tde526
145     Type -> insulatedRailJoint
146     Side -> left
147     Neighbours = 3 -> ['ne910', 'ne912', 'ne100']
148     Switches -> D09
149     ContinueCourse -> right -> ne912
150     BranchCourse -> left -> ne910
151 Node ne102:
152     Track = track2
153     Type = BufferStop -> ['E109']
154     Neighbours = 1 -> ['ne114']
155 Node ne104:
156     Track = track13
157     Type = BufferStop -> ['bus541']
158     Neighbours = 2 -> ['ne384', 'ne110']
159 Node ne110:
160     Track = track24
161     Neighbours = 4 -> ['ne288', 'ne295', 'ne384', 'ne104']
162 Node ne111:
163     Track = track34
164     Neighbours = 4 -> ['ne290', 'ne292', 'ne377', 'ne113']
165 Node ne113:
166     Track = track5
167     Type = BufferStop -> ['E368']
168     Neighbours = 2 -> ['ne377', 'ne111']
169 Node ne122:
170     Track = track6
171     Type = BufferStop -> ['E408']
172     Neighbours = 2 -> ['ne407', 'ne123']
173 Node ne123:
174     Track = track30
175     Neighbours = 4 -> ['ne61', 'ne404', 'ne407', 'ne122']
176 Node ne124:
177     Track = track36
178     Neighbours = 4 -> ['ne63', 'ne65', 'ne421', 'ne126']
179 Node ne126:
180     Track = track9
181     Type = BufferStop -> ['E422']
182     Neighbours = 2 -> ['ne421', 'ne124']
183 Node ne127:
184     Track = track39
185     Neighbours = 5 -> ['ne450', 'ne129', 'ne130', 'ne135', 'ne134']
186     Switches -> D12A
187     ContinueCourse -> right -> ne450
188     BranchCourse -> left -> ne129
189     Switches -> D24
190     ContinueCourse -> left -> ne135
191     BranchCourse -> right -> ne134
192 Node ne129:
193     Track = track38
194     Neighbours = 5 -> ['ne114', 'ne450', 'ne127', 'ne130', 'ne132']
195 Node ne130:
196     Track = track31
197     Neighbours = 5 -> ['ne910', 'ne450', 'ne127', 'ne129', 'ne135']
198     Switches -> D12B

```

```

199     ContinueCourse -> right -> ne129
200     BranchCourse -> left -> ne450
201 Node ne131:
202     Track = track40
203     Neighbours = 4 -> ['ne912', 'ne465', 'ne132', 'ne133']
204 Node ne132:
205     Track = track37
206     TrainDetectionElements -> tde533
207         Type -> insulatedRailJoint
208         Side -> right
209     Neighbours = 4 -> ['ne912', 'ne114', 'ne129', 'ne131']
210 Node ne133:
211     Track = track11
212     Type = BufferStop -> ['E466']
213     Neighbours = 2 -> ['ne465', 'ne131']
214 Node ne134:
215     Track = track14
216     Type = BufferStop -> ['bus570']
217     Neighbours = 2 -> ['ne127', 'ne135']
218 Node ne135:
219     Track = track32
220     Neighbours = 4 -> ['ne910', 'ne127', 'ne130', 'ne134']
221 Node ne992:
222     TrainDetectionElements -> tde525
223         Type -> insulatedRailJoint
224         Side -> right
225     Neighbours = 3 -> ['ne65', 'ne100', 'ne994']
226     Switches -> Sw01
227         ContinueCourse -> left -> ne65
228         BranchCourse -> right -> ne994
229 Node ne993:
230     Track = track7
231     Type = BufferStop -> ['E412']
232     Neighbours = 2 -> ['ne400', 'ne994']
233 Node ne994:
234     Track = track41
235     Neighbours = 4 -> ['ne65', 'ne400', 'ne992', 'ne993']
236 Node ne995:
237     Track = track4
238     Type = BufferStop -> ['E313']
239     Neighbours = 2 -> ['ne297', 'ne997']
240 Node ne996:
241     TrainDetectionElements -> tde514
242         Type -> insulatedRailJoint
243         Side -> right
244     Neighbours = 3 -> ['ne292', 'ne98', 'ne997']
245     Switches -> Sw04
246         ContinueCourse -> left -> ne292
247         BranchCourse -> right -> ne997
248 Node ne997:
249     Track = track42
250     Neighbours = 4 -> ['ne292', 'ne297', 'ne995', 'ne996']

```

La información de la infraestructura es utilizada por el RNA para detectar los puntos críticos de la red, es decir, las zonas donde es recomendable colocar una señal, según el sentido de circulación que se desee. El resultado es exportado al archivo SafePoints.RNA (Código C.4). En el caso de que un mismo *netElement* tenga más de un punto crítico para el mismo sentido, el RNA tomará el más cercano al elemento a proteger. El criterio de selección de puntos críticos se aplica para cada elemento ferroviario detectado, cada curva y cada cambio de vías y fue explicado en las secciones correspondientes ya mencionadas.

Código C.4: SafePoints.RNA

```

1 ne991:
2   Next: [[-2112.3, 0], [-1902.7, 0], [-1693.0, 0], [-1483.3, 0], [-1273.7, 0]]
3   Prev: [[-2112.3, 0], [-1902.7, 0], [-1693.0, 0], [-1483.3, 0], [-1273.7, 0]]
4 ne61:
5   Prev: [[4700.0, 250]]
6 ne63:
7   Next: [[4551.9, 0], [4753.7, 0], [4955.6, 0], [5157.4, 0], [5359.3, 0], [5561.1, 0]]
8   Prev: [[4551.9, 0], [4753.7, 0], [4955.6, 0], [5157.4, 0], [5359.3, 0], [5561.1, 0]]
9 ne65:
10  Next: [[5973.1, 0], [6183.2, 0], [6393.4, 0], [6603.5, 0], [6813.6, 0], [7023.8, 0], [7233.9,
11    ↪ 0]]
12  Prev: [[5973.1, 0], [6183.2, 0], [6393.4, 0], [6603.5, 0], [6813.6, 0], [7023.8, 0], [7233.9,
13    ↪ 0]]
14 ne910:
15   Prev: [[11604.0, 250]]
16 ne912:
17   Next: [[11767.0, 0]]
18   Prev: [[11967.0, 0]]
19 ne114:
20   Next: [[15194.0, 0]]
21   Prev: [[15394.0, 0]]
22 ne288:
23   Prev: [[-828.0, 250]]
23 ne290:
24   Next: [[-733.0, 0]]
25   Prev: [[-533.0, 0]]
26 ne292:
27   Next: [[438.0, 0]]
28   Prev: [[638.0, 0]]
28 ne295:
29   Next: [[-501.4, 250], [-261.8, 250], [-22.2, 250], [217.4, 250]]
30   Prev: [[-501.4, 250], [-261.8, 250], [-22.2, 250], [217.4, 250]]
31 ne297:
32   Next: [[588.5, 250]]
33   Prev: [[588.5, 250]]
34 ne377:
35   Next: [[129.0, -200]]
36   Prev: [[129.0, -200]]
37 ne384:
38   Next: [[250.0, 450]]
39 ne400:
40   Next: [[7049.0, 250]]
41   Prev: [[7049.0, 250]]
42 ne404:
43   Next: [[5014.0, 250], [5224.0, 250], [5434.0, 250], [5644.0, 250], [5854.0, 250], [6064.0, 250],
44    ↪ [6274.0, 250], [6484.0, 250], [6694.0, 250]]
44   Prev: [[5014.0, 250], [5224.0, 250], [5434.0, 250], [5644.0, 250], [5854.0, 250], [6064.0, 250],
45    ↪ [6274.0, 250], [6484.0, 250], [6694.0, 250]]
45 ne407:
46   Next: [[6554.0, 500]]
47 ne421:
48   Next: [[6184.5, -259]]
49   Prev: [[6184.5, -259]]
50 ne450:
51   Next: [[14477.0, 250]]
52   Prev: [[14477.0, 250]]
53 ne465:
54   Next: [[13517.5, -259]]
55   Prev: [[13517.5, -259]]
56 ne98:
57   Next: [[2219, 0]]
58   Prev: [[2619, 0]]

```

```

59 ne99:
60   Next: [[3908.0, 0], [4129.0, 0]]
61   Prev: [[3908.0, 0], [4129.0, 0]]
62 ne100:
63   Next: [[9927, 0]]
64   Prev: [[10327, 0]]
65 ne101:
66   Next: [[10814.0, 0]]
67   Prev: [[11014.0, 0]]
68 ne102:
69   Next: [[15878.5, 0], [16087.0, 0], [16295.5, 0], [16504.0, 0], [16712.5, 0], [16921.0, 0],
70     ↪ [17129.5, 0], [17338.0, 0], [17546.5, 0], [17755.0, 0], [17963.5, 0]]
70   Prev: [[15878.5, 0], [16087.0, 0], [16295.5, 0], [16504.0, 0], [16712.5, 0], [16921.0, 0],
71     ↪ [17129.5, 0], [17338.0, 0], [17546.5, 0], [17755.0, 0], [17963.5, 0]]
71 ne104:
72   Next: [[-309.0, 630]]
73 ne110:
74   Prev: [[-533.0, 450]]
75 ne113:
76   Next: [[-530.0, -200], [-311.0, -200]]
77   Prev: [[-530.0, -200], [-311.0, -200]]
78 ne122:
79   Next: [[5604.0, 759]]
80 ne123:
81   Prev: [[5154.0, 500]]
82 ne126:
83   Next: [[5634.5, -259]]
84   Prev: [[5634.5, -259]]
85 ne127:
86   Next: [[13882.0, 500]]
87 ne130:
88   Next: [[12022.8, 250], [12223.7, 250], [12424.5, 250], [12625.3, 250], [12826.2, 250], [13027.0,
89     ↪ 250], [13227.8, 250], [13428.7, 250], [13629.5, 250], [13830.3, 250], [14031.2, 250]]
89   Prev: [[12022.8, 250], [12223.7, 250], [12424.5, 250], [12625.3, 250], [12826.2, 250], [13027.0,
90     ↪ 250], [13227.8, 250], [13428.7, 250], [13629.5, 250], [13830.3, 250], [14031.2, 250]]
90 ne132:
91   Next: [[14209.0, 0]]
92   Prev: [[14409.0, 0]]
93 ne133:
94   Next: [[12992.5, -259]]
95   Prev: [[12992.5, -259]]
96 ne134:
97   Next: [[12742.0, 810]]
98 ne135:
99   Prev: [[12172.0, 500]]
100 ne992:
101   Next: [[7946.0, 0]]
102   Prev: [[8146.0, 0]]
103 ne993:
104   Next: [[7349.0, 250]]
105   Prev: [[7349.0, 250]]
106 ne995:
107   Next: [[870.0, 250]]
108   Prev: [[870.0, 250]]
109 ne996:
110   Next: [[994.0, 0]]
111   Prev: [[1194.0, 0]]

```

Una vez que el RNA detectó cada punto crítico de la red ferroviaria, procede a generar el señalamiento. El orden en que se procesan los elementos ferroviarios no impacta en el resultado final, pero para poder describirlo de forma ordenada se iniciará generando el señalamiento para proteger los finales de vías, las junturas entre rieles, las plataformas (explicado en la Sección 2.2.3),

los cruces de vía (explicado en la Sección 2.2.4) y los cambios de vías (explicado en la Sección H.3). Luego se procederá a mostrar el señalamiento completo antes y después de la simplificación de señales (explicado en la Sección 2.3).

Tal como se explicó en la Sección 2.2.1, el RNA aplica el Algoritmo 6 y el Algoritmo 7 para generar las señales para proteger los finales de vías relativos y absolutos. Estas señales son ilustradas en la Figura C.3.

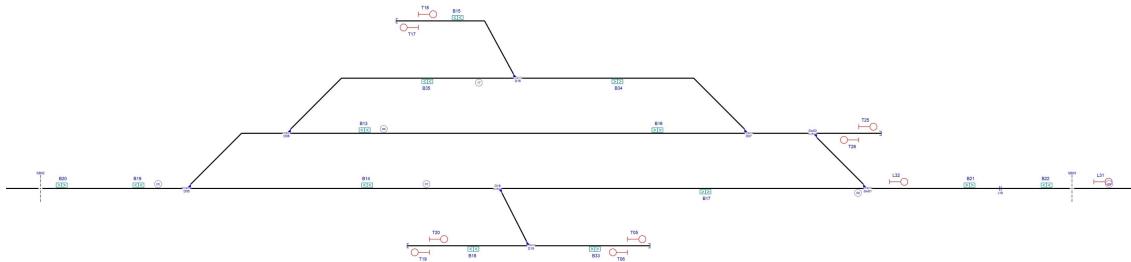


Figura C.3: Señalamiento generado por el RNA para proteger el fin de vía.

Los finales de vías absolutos son protegidos por las señales de parada T01, T03, T05, T07, T09, T11, T13, T15, T17, T19, T21, T23, T25 y T27; y las señales de partida son T02, T04, T06, T08, T10, T12, T14, T16, T18, T20, T22, T24, y T28. A su vez, al no existir finales de vías relativos, el RNA no les asignó señales específicas.

La Figura C.4 ilustra la generación de señales destinadas a proteger las junturas entre los rieles. Estas señales se obtuvieron al aplicar el Algoritmo 8, tal como fue explicado en la Sección 2.2.2. Las señales generadas son todas las señales entre J34 y J49, indicadas en color rojo. De no existir junturas que proteger, el RNA saltará este paso.

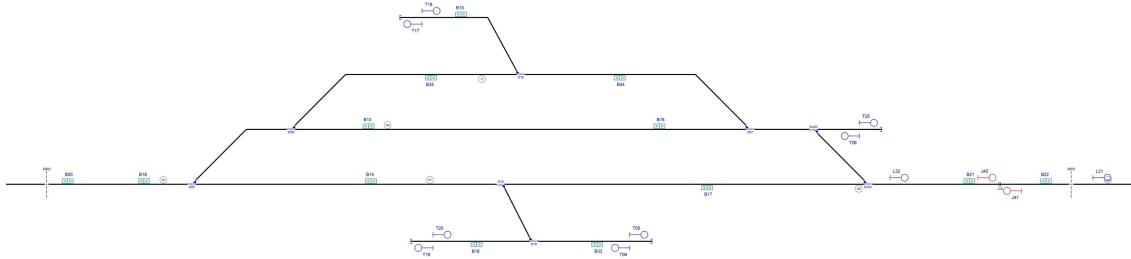


Figura C.4: Señalamiento generado por el RNA para proteger las junturas.

Al generar el señalamiento para proteger la infraestructura, tal como se explicó en la Sección 2.3.2, el Algoritmo 15 simplificará las señales entre dos elementos ferroviarios si no existe espacio suficiente entre ellos. El señalamiento generado para proteger las plataformas y los cruces de vía, producto de aplicar el Algoritmo 9 y el Algoritmo 10, respectivamente, se ilustra en rojo en la Figura 5.6. No se asignaron señales para proteger las plataformas, al no existir en este ejemplo. Por otro lado, las señales que protegen los cruces de vía son las señales comprendidas entre X50 y X53.

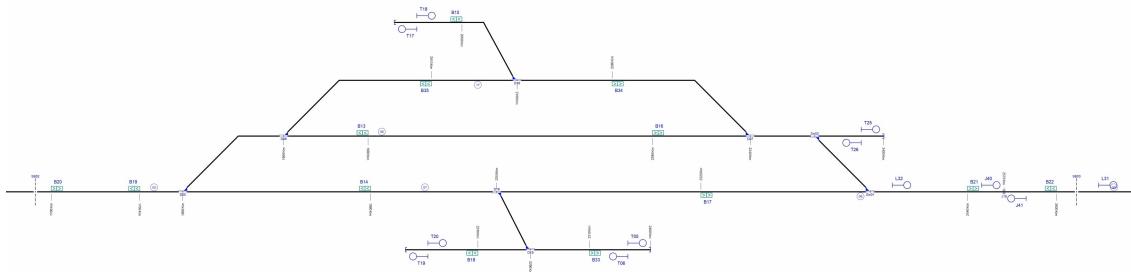


Figura C.5: Señalamiento generado por el RNA para proteger plataformas y cruces de vía.

Al aplicar el Algoritmo 11 de generación de señalamiento para cambios de vías, tal como fue explicado en la Sección , el RNA generó 75 señales para proteger cada uno de los cambio de vías. Estas señales se encuentran resaltadas en rojo en la Figura C.6.

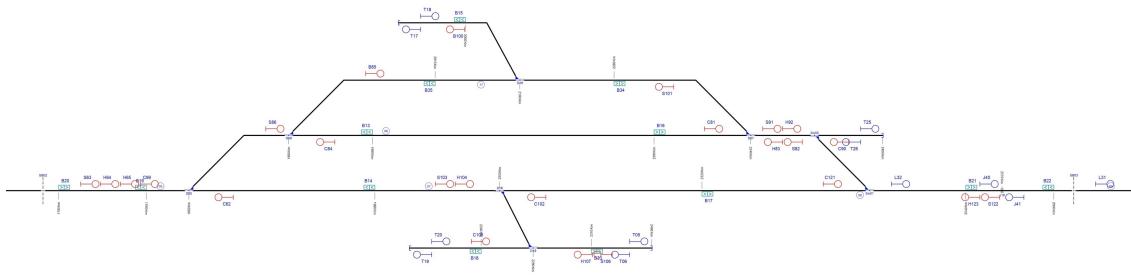


Figura C.6: Señalamiento generado por el RNA para proteger los cambios de vías.

Una vez obtenido todo el señalamiento, el RNA procede a simplificar las señales redundantes, repetidas o cuyas funciones o ubicaciones se superponen entre sí. El proceso de simplificación de señales fue explicado en la Sección 2.3. El Algoritmo 15 de herencia vertical fue aplicado en las señales B entre los cambios de vías que comparan al menos una rama secundaria, desplazando las señales hasta convertirlas en las señales de herencia en las ramas principales. A continuación, se aplicó el Algoritmo 15, diseñado para agrupar objetos cercanos como un único objeto, generando el señalamiento acorde a los elementos contenidos en cada extremo del nuevo elemento contenedor.

Finalmente, las señales son simplificadas aplicando el Algoritmo 14 de eliminación por prioridad de señales. El resultado de este proceso es detallado en el Código C.5.

Código C.5: Reducción de señalamiento por prioridad de señales

```

1 Reducing redundant signals
2 removing sig97 for sig04
3 removing sig98 for sig04
4 removing sig106 for sig06
5 removing sig107 for sig06
6 removing sig115 for sig10
7 removing sig116 for sig10
8 removing sig96 for sig16
9 removing sig100 for sig17
10 removing sig105 for sig20
11 removing sig114 for sig22
12 removing sig118 for sig23
13 removing sig90 for sig26
14 removing sig124 for sig28

```

```

15   removing sig32 for sig40
16   removing sig33 for sig38
17   removing sig34 for sig94
18   removing sig70 for sig35
19   removing sig127 for sig36
20   removing sig93 for sig37
21   removing sig39 for sig128
22   removing sig41 for sig122
23   removing sig42 for sig67
24   removing sig44 for sig112
25   removing sig66 for sig45
26   removing sig108 for sig46
27   removing sig111 for sig47
28   removing sig49 for sig109
29   removing sig50 for sig52
30   removing sig51 for sig53
31   removing sig54 for sig58
32   removing sig55 for sig59
33   removing sig56 for sig60
34   removing sig57 for sig61
35   removing sig99 for sig63
36   removing sig64 for sig63
37   removing sig65 for sig63
38   removing sig117 for sig67
39   removing sig68 for sig67
40   removing sig69 for sig67
41   removing sig72 for sig71
42   removing sig73 for sig71
43   removing sig80 for sig79
44   removing sig83 for sig82
45   removing sig92 for sig91
46   removing sig95 for sig94
47   removing sig104 for sig103
48   removing sig110 for sig109
49   removing sig113 for sig112
50   removing sig120 for sig119
51   removing sig123 for sig122
52   removing sig126 for sig125
53   removing sig129 for sig128

```

El resultado de la simplificación del señalamiento se ilustra en la Figura C.7.

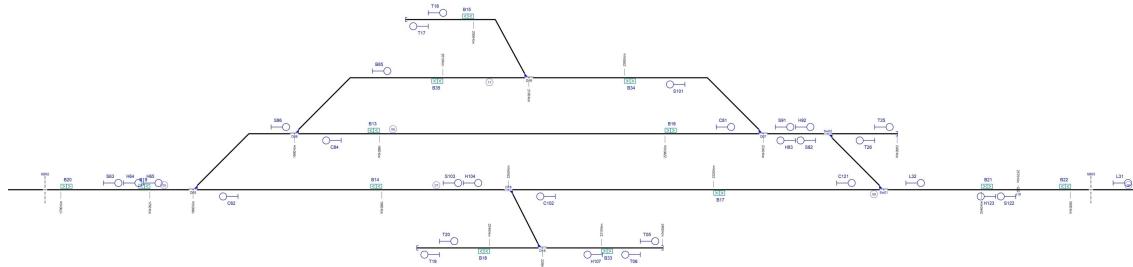


Figura C.7: Señalamiento generado y simplificado por el RNA.

Además, toda la información del señalamiento generado es exportada por el RNA en el archivo Signalling.RNA (Código C.6), que incluye información detallada de la posición, orientación, sentido, coordenada, nombre y tipo de señal.

Código C.6: Signalling.RNA

```

1 T01 [T01] <<:
2   From: ne991 | To: E16_left
3   Type: Stop | Direction: normal | AtTrack: left
4   Position: [-2222, 0] | Coordinate: 0.0794
5 T02 [T02] >>:
6   From: ne991 | To: ne991_right
7   Type: Stop | Direction: reverse | AtTrack: right
8   Position: [-2222, 0] | Coordinate: 0.0794
9 T03 [T03] >>:
10  From: ne377 | To: E305_right
11  Type: Stop | Direction: reverse | AtTrack: right
12  Position: [250, 200] | Coordinate: 0.7737
13 T04 [T04] <<:
14  From: ne377 | To: ne377_left
15  Type: Stop | Direction: normal | AtTrack: left
16  Position: [250, 200] | Coordinate: 0.7737
17 T05 [T05] >>:
18  From: ne421 | To: E418_right
19  Type: Stop | Direction: reverse | AtTrack: right
20  Position: [6354, 259] | Coordinate: 0.8144
21 T06 [T06] <<:
22  From: ne421 | To: ne421_left
23  Type: Stop | Direction: normal | AtTrack: left
24  Position: [6354, 259] | Coordinate: 0.8144
25 T07 [T07] >>:
26  From: ne450 | To: E478_right
27  Type: Stop | Direction: reverse | AtTrack: right
28  Position: [14622, -250] | Coordinate: 0.7959
29 T08 [T08] <<:
30  From: ne450 | To: ne450_left
31  Type: Stop | Direction: normal | AtTrack: left
32  Position: [14622, -250] | Coordinate: 0.7959
33 T09 [T09] >>:
34  From: ne465 | To: E462_right
35  Type: Stop | Direction: reverse | AtTrack: right
36  Position: [13672, 259] | Coordinate: 0.8035
37 T10 [T10] <<:
38  From: ne465 | To: ne465_left
39  Type: Stop | Direction: normal | AtTrack: left
40  Position: [13672, 259] | Coordinate: 0.8035
41 T11 [T11] >>:
42  From: ne102 | To: E109_right
43  Type: Stop | Direction: normal | AtTrack: left
44  Position: [18072, 0] | Coordinate: 0.9600
45 T12 [T12] <<:
46  From: ne102 | To: ne102_left
47  Type: Stop | Direction: reverse | AtTrack: right
48  Position: [18072, 0] | Coordinate: 0.9600
49 T13 [T13] <<:
50  From: ne104 | To: bus541_left
51  Type: Stop | Direction: reverse | AtTrack: right
52  Position: [-409, -630] | Coordinate: 0.6065
53 T14 [T14] >>:
54  From: ne104 | To: ne104_right
55  Type: Stop | Direction: normal | AtTrack: left
56  Position: [-409, -630] | Coordinate: 0.6065
57 T15 [T15] <<:
58  From: ne113 | To: E368_left
59  Type: Stop | Direction: normal | AtTrack: left
60  Position: [-649, 200] | Coordinate: 0.1522
61 T16 [T16] >>:
62  From: ne113 | To: ne113_right
63  Type: Stop | Direction: reverse | AtTrack: right

```

```

64    Position: [-649, 200] | Coordinate: 0.1522
65 T17 [T17] <<:
66     From: ne122 | To: E408_left
67     Type: Stop | Direction: reverse | AtTrack: right
68     Position: [5404, -759] | Coordinate: 0.5713
69 T18 [T18] >>:
70     From: ne122 | To: ne122_right
71     Type: Stop | Direction: normal | AtTrack: left
72     Position: [5404, -759] | Coordinate: 0.5713
73 T19 [T19] <<:
74     From: ne126 | To: E422_left
75     Type: Stop | Direction: normal | AtTrack: left
76     Position: [5454, 259] | Coordinate: 0.1782
77 T20 [T20] >>:
78     From: ne126 | To: ne126_right
79     Type: Stop | Direction: reverse | AtTrack: right
80     Position: [5454, 259] | Coordinate: 0.1782
81 T21 [T21] <<:
82     From: ne133 | To: E466_left
83     Type: Stop | Direction: normal | AtTrack: left
84     Position: [12822, 259] | Coordinate: 0.1848
85 T22 [T22] >>:
86     From: ne133 | To: ne133_right
87     Type: Stop | Direction: reverse | AtTrack: right
88     Position: [12822, 259] | Coordinate: 0.1848
89 T23 [T23] <<:
90     From: ne134 | To: bus570_left
91     Type: Stop | Direction: reverse | AtTrack: right
92     Position: [12552, -810] | Coordinate: 0.6125
93 T24 [T24] >>:
94     From: ne134 | To: ne134_right
95     Type: Stop | Direction: normal | AtTrack: left
96     Position: [12552, -810] | Coordinate: 0.6125
97 T25 [T25] >>:
98     From: ne993 | To: E412_right
99     Type: Stop | Direction: normal | AtTrack: left
100    Position: [7404, -250] | Coordinate: 0.6774
101 T27 [T27] >>:
102     From: ne995 | To: E313_right
103     Type: Stop | Direction: normal | AtTrack: left
104     Position: [920, -250] | Coordinate: 0.6666
105 L29 [L29] >>:
106     From: ne114 | To: sb540_left
107     Type: Circulation | Direction: reverse | AtTrack: right
108     Position: [14582, 0] | Coordinate: 0.0841
109 L30 [L30] >>:
110     From: ne98 | To: sb537_left
111     Type: Circulation | Direction: normal | AtTrack: left
112     Position: [1673, 0] | Coordinate: 0.0473
113 L31 [L31] >>:
114     From: ne100 | To: sb539_left
115     Type: Circulation | Direction: normal | AtTrack: left
116     Position: [8472, 0] | Coordinate: 0.0424
117 J35 [J35] <<:
118     From: ne290 | To: ne290_left
119     Type: Circulation | Direction: reverse | AtTrack: right
120     Position: [-533.0, 0] | Coordinate: 0.6225
121 J36 [J36] >>:
122     From: ne292 | To: ne292_right
123     Type: Circulation | Direction: reverse | AtTrack: right
124     Position: [438.0, 0] | Coordinate: 0.6037
125 J37 [J37] <<:
126     From: ne292 | To: ne292_left
127     Type: Circulation | Direction: normal | AtTrack: left

```

```

128     Position: [638.0, 0] | Coordinate: 0.7897
129 J38 [J38] >>:
130     From: ne996 | To: ne996_right
131     Type: Circulation | Direction: normal | AtTrack: left
132     Position: [994.0, 0] | Coordinate: 0.1833
133 J40 [J40] >>:
134     From: ne992 | To: ne992_right
135     Type: Circulation | Direction: normal | AtTrack: left
136     Position: [7946.0, 0] | Coordinate: 0.5409
137 J43 [J43] <<:
138     From: ne101 | To: ne101_left
139     Type: Circulation | Direction: reverse | AtTrack: right
140     Position: [11014.0, 0] | Coordinate: 0.5445
141 J45 [J45] <<:
142     From: ne912 | To: ne912_left
143     Type: Circulation | Direction: reverse | AtTrack: right
144     Position: [11967.0, 0] | Coordinate: 0.3839
145 J46 [J46] >>:
146     From: ne132 | To: ne132_right
147     Type: Circulation | Direction: normal | AtTrack: left
148     Position: [14209.0, 0] | Coordinate: 0.8008
149 J47 [J47] <<:
150     From: ne132 | To: ne132_left
151     Type: Circulation | Direction: reverse | AtTrack: right
152     Position: [14409.0, 0] | Coordinate: 0.9467
153 J48 [J48] >>:
154     From: ne114 | To: ne114_right
155     Type: Circulation | Direction: reverse | AtTrack: right
156     Position: [15194.0, 0] | Coordinate: 0.5993
157 X50 [X50] >>:
158     From: ne98 | To: ne98_right
159     Type: Circulation | Direction: normal | AtTrack: left
160     Position: [2219, 0] | Coordinate: 0.3055
161 X51 [X51] <<:
162     From: ne98 | To: ne98_left
163     Type: Circulation | Direction: reverse | AtTrack: right
164     Position: [2619, 0] | Coordinate: 0.4947
165 X52 [X52] >>:
166     From: ne100 | To: ne100_right
167     Type: Circulation | Direction: normal | AtTrack: left
168     Position: [9927, 0] | Coordinate: 0.6602
169 X53 [X53] <<:
170     From: ne100 | To: ne100_left
171     Type: Circulation | Direction: reverse | AtTrack: right
172     Position: [10327, 0] | Coordinate: 0.8301
173 C54 [C54] <<:
174     From: ne63 | To: ne63_left
175     Type: Circulation | Direction: reverse | AtTrack: right
176     Position: [4551.9, 0] | Coordinate: 0.1428
177 S55 [S55] >>:
178     From: ne99 | To: ne99_right
179     Type: Circulation | Direction: normal | AtTrack: left
180     Position: [4129.0, 0] | Coordinate: 0.6666
181 S59 [S59] >>:
182     From: ne101 | To: ne101_right
183     Type: Circulation | Direction: normal | AtTrack: left
184     Position: [11014.0, 0] | Coordinate: 0.5445
185 S64 [S64] >>:
186     From: ne991 | To: ne991_right
187     Type: Circulation | Direction: reverse | AtTrack: right
188     Position: [-1273.7, 0] | Coordinate: 0.8333
189 C67 [C67] <<:
190     From: ne295 | To: ne295_left
191     Type: Circulation | Direction: reverse | AtTrack: right

```

```

192     Position: [-501.4, -250] | Coordinate: 0.2
193 B68 [B68] >>:
194     From: ne110 | To: ne110_left
195     Type: Manouver | Direction: reverse | AtTrack: right
196     Position: [-533.0, -450] | Coordinate: 0.4327
197 S69 [S69] >>:
198     From: ne288 | To: ne288_right
199     Type: Circulation | Direction: normal | AtTrack: left
200     Position: [-828.0, -250] | Coordinate: 0.8155
201 C70 [C70] >>:
202     From: ne295 | To: ne295_right
203     Type: Circulation | Direction: normal | AtTrack: left
204     Position: [217.4, -250] | Coordinate: 0.7999
205 B71 [B71] <<:
206     From: ne384 | To: ne384_right
207     Type: Manouver | Direction: normal | AtTrack: left
208     Position: [250.0, -450] | Coordinate: 0.8531
209 S72 [S72] <<:
210     From: ne297 | To: ne297_left
211     Type: Circulation | Direction: reverse | AtTrack: right
212     Position: [588.5, -250] | Coordinate: 0.5
213 C74 [C74] >>:
214     From: ne404 | To: ne404_right
215     Type: Circulation | Direction: normal | AtTrack: left
216     Position: [6694.0, -250] | Coordinate: 0.9
217 S75 [S75] <<:
218     From: ne400 | To: ne400_left
219     Type: Circulation | Direction: reverse | AtTrack: right
220     Position: [7049.0, -250] | Coordinate: 0.5
221 C77 [C77] <<:
222     From: ne404 | To: ne404_left
223     Type: Circulation | Direction: reverse | AtTrack: right
224     Position: [5014.0, -250] | Coordinate: 0.1
225 B78 [B78] >>:
226     From: ne123 | To: ne123_left
227     Type: Manouver | Direction: reverse | AtTrack: right
228     Position: [5154.0, -500] | Coordinate: 0.3928
229 S79 [S79] >>:
230     From: ne61 | To: ne61_right
231     Type: Circulation | Direction: normal | AtTrack: left
232     Position: [4700.0, -250] | Coordinate: 0.8134
233 C80 [C80] <<:
234     From: ne130 | To: ne130_left
235     Type: Circulation | Direction: normal | AtTrack: left
236     Position: [12022.8, -250] | Coordinate: 0.0833
237 B81 [B81] >>:
238     From: ne135 | To: ne135_left
239     Type: Manouver | Direction: reverse | AtTrack: right
240     Position: [12172.0, -500] | Coordinate: 0.3479
241 S82 [S82] >>:
242     From: ne910 | To: ne910_right
243     Type: Circulation | Direction: normal | AtTrack: left
244     Position: [11604.0, -250] | Coordinate: 0.6753
245 C83 [C83] <<:
246     From: ne993 | To: ne993_left
247     Type: Circulation | Direction: reverse | AtTrack: right
248     Position: [7349.0, -250] | Coordinate: 0.5
249 S84 [S84] >>:
250     From: ne400 | To: ne400_right
251     Type: Circulation | Direction: normal | AtTrack: left
252     Position: [7049.0, -250] | Coordinate: 0.5
253 S87 [S87] >>:
254     From: ne290 | To: ne290_right
255     Type: Circulation | Direction: normal | AtTrack: left

```

```

256     Position: [-533.0, 0] | Coordinate: 0.6225
257 S94 [S94] <<:
258     From: ne407 | To: ne407_left
259     Type: Circulation | Direction: normal | AtTrack: left
260     Position: [6554.0, -500] | Coordinate: 0.9132
261 C95 [C95] <<:
262     From: ne65 | To: ne65_left
263     Type: Circulation | Direction: normal | AtTrack: left
264     Position: [5973.1, 0] | Coordinate: 0.1249
265 S96 [S96] >>:
266     From: ne63 | To: ne63_right
267     Type: Circulation | Direction: normal | AtTrack: left
268     Position: [5561.1, 0] | Coordinate: 0.8571
269 S102 [S102] <<:
270     From: ne114 | To: ne114_left
271     Type: Circulation | Direction: normal | AtTrack: left
272     Position: [15194.0, 0] | Coordinate: 0.5993
273 S105 [S105] >>:
274     From: ne127 | To: ne127_right
275     Type: Circulation | Direction: reverse | AtTrack: right
276     Position: [13882.0, -500] | Coordinate: 0.9238
277 S108 [S108] >>:
278     From: ne130 | To: ne130_right
279     Type: Circulation | Direction: reverse | AtTrack: right
280     Position: [14031.2, -250] | Coordinate: 0.9166
281 S111 [S111] >>:
282     From: ne912 | To: ne912_right
283     Type: Circulation | Direction: normal | AtTrack: left
284     Position: [11967.0, 0] | Coordinate: 0.3839
285 S118 [S118] <<:
286     From: ne127 | To: ne127_left
287     Type: Circulation | Direction: normal | AtTrack: left
288     Position: [13882.0, -500] | Coordinate: 0.9238
289 C120 [C120] >>:
290     From: ne65 | To: ne65_right
291     Type: Circulation | Direction: reverse | AtTrack: right
292     Position: [7233.9, 0] | Coordinate: 0.8750
293 S121 [S121] <<:
294     From: ne992 | To: ne992_left
295     Type: Circulation | Direction: reverse | AtTrack: right
296     Position: [7946.0, 0] | Coordinate: 0.5409
297 C123 [C123] <<:
298     From: ne995 | To: ne995_left
299     Type: Circulation | Direction: reverse | AtTrack: right
300     Position: [870.0, -250] | Coordinate: 0.5
301 S124 [S124] >>:
302     From: ne297 | To: ne297_right
303     Type: Circulation | Direction: normal | AtTrack: left
304     Position: [588.5, -250] | Coordinate: 0.5
305 S127 [S127] <<:
306     From: ne996 | To: ne996_left
307     Type: Circulation | Direction: reverse | AtTrack: right
308     Position: [994.0, 0] | Coordinate: 0.1833

```

Al finalizar la generación del señalamiento, el RNA ejecuta el Algoritmo 15, explicado en la Sección 2.4, para detectar todas las posibles rutas admitidas por la red para crear la tabla de enclavamientos. La cuál puede ser visualizada en el archivo Routes.RNA (Código C.7). La misma detalla las señales de inicio y final, los *netElements* abarcados por la ruta y cualquier infraestructura involucrada, incluyendo el estado que deben tener para que la ruta sea activada.

```

1 route_1 [T02 >> S64]:
2     Path: ['ne991']
3 route_2 [T04 << J35]:
4     Path: ['ne377', 'ne111', 'ne290']
5     Switches: ['D14_R', 'D15_R']
6 route_3 [T04 << T15]:
7     Path: ['ne377', 'ne113']
8     Switches: ['D15_N']
9 route_4 [T06 << C54]:
10    Path: ['ne421', 'ne124', 'ne63']
11    Switches: ['D18_R', 'D19_R']
12 route_5 [T06 << T19]:
13    Path: ['ne421', 'ne126']
14    Switches: ['D19_N']
15 route_6 [T08 << S118]:
16    Path: ['ne450', 'ne127']
17    Switches: ['D12_RN']
18 route_7 [T08 << C80]:
19    Path: ['ne450', 'ne130']
20    Switches: ['D12_NN']
21 route_8 [T10 << J45]:
22    Path: ['ne465', 'ne131', 'ne912']
23    Switches: ['D20_R', 'D21_R']
24 route_9 [T10 << T21]:
25    Path: ['ne465', 'ne133']
26    Switches: ['D21_N']
27 route_10 [T12 << S102]:
28    Path: ['ne102', 'ne114']
29 route_11 [T14 >> S124]:
30    Path: ['ne104', 'ne384', 'ne297']
31    Switches: ['D04_R']
32 route_12 [T16 >> T03]:
33    Path: ['ne113', 'ne377']
34    Switches: ['D15_N']
35 route_13 [T18 >> S84]:
36    Path: ['ne122', 'ne407', 'ne400']
37    Switches: ['D07_R', 'D16_R']
38 route_14 [T20 >> T05]:
39    Path: ['ne126', 'ne421']
40    Switches: ['D19_N']
41 route_15 [T22 >> T09]:
42    Path: ['ne133', 'ne465']
43    Switches: ['D21_N']
44 route_16 [T24 >> S105]:
45    Path: ['ne134', 'ne127']
46    Switches: ['D24_R']
47 route_17 [L29 >> J48]:
48    Path: ['ne114']
49 route_18 [L30 >> X50]:
50    Path: ['ne98']
51 route_19 [L31 >> X52]:
52    Path: ['ne100']
53 route_20 [J35 << T01]:
54    Path: ['ne290', 'ne991']
55    Switches: ['D01_N']
56 route_21 [J36 >> J38]:
57    Path: ['ne292', 'ne996']
58    Switches: ['Sw04_N']
59 route_22 [J37 << J35]:
60    Path: ['ne292', 'ne290']
61    Switches: ['D14_N']
62 route_23 [J38 >> L30]:
63    Path: ['ne996', 'ne98']
64 route_24 [J40 >> L31]:

```

```

65     Path: ['ne992', 'ne100']
66 route_25 [J43 << X53]:
67     Path: ['ne101', 'ne100']
68 route_26 [J45 << J43]:
69     Path: ['ne912', 'ne101']
70     Switches: ['D09_N']
71 route_27 [J46 >> L29]:
72     Path: ['ne132', 'ne114']
73     Switches: ['D23_N']
74 route_28 [J47 << J45]:
75     Path: ['ne132', 'ne912']
76     Switches: ['D20_N']
77 route_29 [J48 >> T11]:
78     Path: ['ne114', 'ne102']
79 route_30 [X50 >> S55]:
80     Path: ['ne98', 'ne99']
81     LevelCrossings: ['Lc01']
82 route_31 [X51 << S127]:
83     Path: ['ne98', 'ne996']
84     LevelCrossings: ['Lc01']
85 route_32 [X52 >> S59]:
86     Path: ['ne100', 'ne101']
87     LevelCrossings: ['Lc04']
88 route_33 [X53 << S121]:
89     Path: ['ne100', 'ne992']
90     LevelCrossings: ['Lc04']
91 route_34 [C54 << X51]:
92     Path: ['ne63', 'ne99', 'ne98']
93     Switches: ['D05_N']
94 route_35 [S55 >> S79]:
95     Path: ['ne99', 'ne61']
96     Switches: ['D05_R']
97 route_36 [S55 >> S96]:
98     Path: ['ne99', 'ne63']
99     Switches: ['D05_N']
100 route_37 [S59 >> S111]:
101    Path: ['ne101', 'ne912']
102    Switches: ['D09_N']
103 route_38 [S59 >> S82]:
104    Path: ['ne101', 'ne910']
105    Switches: ['D09_R']
106 route_39 [S64 >> S69]:
107    Path: ['ne991', 'ne288']
108    Switches: ['D01_R']
109 route_40 [S64 >> S87]:
110    Path: ['ne991', 'ne290']
111    Switches: ['D01_N']
112 route_41 [C67 << T01]:
113    Path: ['ne295', 'ne288', 'ne991']
114    Switches: ['D01_R', 'D03_N']
115 route_42 [B68 >> S124]:
116    Path: ['ne110', 'ne384', 'ne297']
117    Switches: ['D04_R']
118 route_43 [S69 >> C70]:
119    Path: ['ne288', 'ne295']
120    Switches: ['D03_N']
121 route_44 [S69 >> B68]:
122    Path: ['ne288', 'ne110']
123    Switches: ['D03_R']
124 route_45 [C70 >> S124]:
125    Path: ['ne295', 'ne297']
126    Switches: ['D04_N']
127 route_46 [B71 << T13]:
128    Path: ['ne384', 'ne104']

```

```

129 route_47 [B71 << T01]:
130     Path: ['ne384', 'ne110', 'ne288', 'ne991']
131     Switches: ['D01_R', 'D03_R']
132 route_48 [S72 << C67]:
133     Path: ['ne297', 'ne295']
134     Switches: ['D04_N']
135 route_49 [S72 << B71]:
136     Path: ['ne297', 'ne384']
137     Switches: ['D04_R']
138 route_50 [C74 >> S84]:
139     Path: ['ne404', 'ne400']
140     Switches: ['D07_N']
141 route_51 [S75 << C77]:
142     Path: ['ne400', 'ne404']
143     Switches: ['D07_N']
144 route_52 [S75 << S94]:
145     Path: ['ne400', 'ne407']
146     Switches: ['D07_R']
147 route_53 [C77 << X51]:
148     Path: ['ne404', 'ne61', 'ne99', 'ne98']
149     Switches: ['D05_R', 'D08_N']
150 route_54 [B78 >> S84]:
151     Path: ['ne123', 'ne407', 'ne400']
152     Switches: ['D07_R', 'D16_N']
153 route_55 [S79 >> C74]:
154     Path: ['ne61', 'ne404']
155     Switches: ['D08_N']
156 route_56 [S79 >> B78]:
157     Path: ['ne61', 'ne123']
158     Switches: ['D08_R']
159 route_57 [C80 << J43]:
160     Path: ['ne130', 'ne910', 'ne101']
161     Switches: ['D09_R', 'D10_N']
162 route_58 [B81 >> S105]:
163     Path: ['ne135', 'ne127']
164     Switches: ['D24_N']
165 route_59 [S82 >> S108]:
166     Path: ['ne910', 'ne130']
167     Switches: ['D10_N']
168 route_60 [S82 >> B81]:
169     Path: ['ne910', 'ne135']
170     Switches: ['D10_R']
171 route_61 [C83 << S75]:
172     Path: ['ne993', 'ne400']
173     Switches: ['Sw02_N']
174 route_62 [S84 >> T25]:
175     Path: ['ne400', 'ne993']
176     Switches: ['Sw02_N']
177 route_63 [S84 >> J40]:
178     Path: ['ne400', 'ne994', 'ne992']
179     Switches: ['Sw02_R', 'Sw01_R']
180 route_64 [S87 >> J36]:
181     Path: ['ne290', 'ne292']
182     Switches: ['D14_N']
183 route_65 [S87 >> T03]:
184     Path: ['ne290', 'ne111', 'ne377']
185     Switches: ['D14_R', 'D15_R']
186 route_66 [S94 << T17]:
187     Path: ['ne407', 'ne122']
188     Switches: ['D16_R']
189 route_67 [S94 << X51]:
190     Path: ['ne407', 'ne123', 'ne61', 'ne99', 'ne98']
191     Switches: ['D05_R', 'D08_R', 'D16_N']
192 route_68 [C95 << C54]:

```

```

193     Path: ['ne65', 'ne63']
194     Switches: ['D18_N']
195 route_69 [S96 >> C120]:
196     Path: ['ne63', 'ne65']
197     Switches: ['D18_N']
198 route_70 [S96 >> T05]:
199     Path: ['ne63', 'ne124', 'ne421']
200     Switches: ['D18_R', 'D19_R']
201 route_71 [S102 << J47]:
202     Path: ['ne114', 'ne132']
203     Switches: ['D23_N']
204 route_72 [S102 << S118]:
205     Path: ['ne114', 'ne129', 'ne127']
206     Switches: ['D23_R', 'D12_RR']
207 route_73 [S102 << C80]:
208     Path: ['ne114', 'ne129', 'ne130']
209     Switches: ['D23_R', 'D12_NR']
210 route_74 [S105 >> L29]:
211     Path: ['ne127', 'ne129', 'ne114']
212     Switches: ['D23_R', 'D12_RR']
213 route_75 [S105 >> T07]:
214     Path: ['ne127', 'ne450']
215     Switches: ['D12_RN']
216 route_76 [S108 >> L29]:
217     Path: ['ne130', 'ne129', 'ne114']
218     Switches: ['D23_R', 'D12_NR']
219 route_77 [S108 >> T07]:
220     Path: ['ne130', 'ne450']
221     Switches: ['D12_NN']
222 route_78 [S111 >> T09]:
223     Path: ['ne912', 'ne131', 'ne465']
224     Switches: ['D20_R', 'D21_R']
225 route_79 [S111 >> J46]:
226     Path: ['ne912', 'ne132']
227     Switches: ['D20_N']
228 route_80 [S118 << J43]:
229     Path: ['ne127', 'ne135', 'ne910', 'ne101']
230     Switches: ['D09_R', 'D10_R', 'D24_N']
231 route_81 [S118 << T23]:
232     Path: ['ne127', 'ne134']
233     Switches: ['D24_R']
234 route_82 [C120 >> J40]:
235     Path: ['ne65', 'ne992']
236     Switches: ['Sw01_N']
237 route_83 [S121 << C95]:
238     Path: ['ne992', 'ne65']
239     Switches: ['Sw01_N']
240 route_84 [S121 << S75]:
241     Path: ['ne992', 'ne994', 'ne400']
242     Switches: ['Sw02_R', 'Sw01_R']
243 route_85 [C123 << S72]:
244     Path: ['ne995', 'ne297']
245     Switches: ['Sw03_N']
246 route_86 [S124 >> T27]:
247     Path: ['ne297', 'ne995']
248     Switches: ['Sw03_N']
249 route_87 [S124 >> J38]:
250     Path: ['ne297', 'ne997', 'ne996']
251     Switches: ['Sw03_R', 'Sw04_R']
252 route_88 [S127 << J37]:
253     Path: ['ne996', 'ne292']
254     Switches: ['Sw04_N']
255 route_89 [S127 << S72]:
256     Path: ['ne996', 'ne997', 'ne297']

```

257 | Switches: ['Sw03_R', 'Sw04_R']

C.4. Red de grafos generada por el RNA

La información exportada en el Código C.3 (Infrastructure.RNA) Código C.4 (SafePoint.RNA), Código C.6 (Signalling.RNA) y Código C.7 (Routes.RNA) es resumida de forma gráfica por el RNA para una mejor interpretación. El resultado de este resumen se ilustra en el diagrama de la Figura C.8.

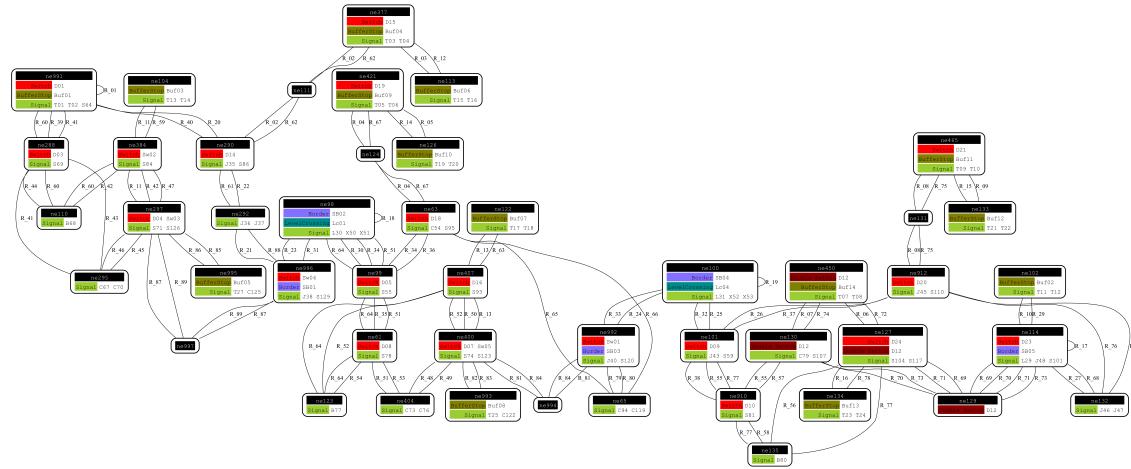


Figura C.8: Red de grafos generada por el RNA para el ejemplo 4.

Cada nodo del grafo de la Figura C.8 corresponde a un *netElement*. En cada nodo se listan todos los elementos ferroviarios contenidos por en *netElement*. Las aristas del grafo son las rutas que los conectan. De esta manera, es posible detectar visualmente cualquier nodo aislado de la red o nodos que solo son accedidos en un sentido. Por ejemplo, si entre dos nodos no existe una cantidad par de rutas, entonces solamente se puede circular entre esos nodos en un solo sentido.

C.5. Señalamiento generado por el RNA

El RNA también exporta la misma información mostrada en el Código C.8 en una hoja de cálculo, similar a la que se visualiza en las Tablas C.6, C.7, C.8, C.9, C.10 y C.11.

Tabla C.6: Tabla de enclavamiento del ejemplo 4 generada por el RNA (Rutas 1 a 15).

Ruta	Inicio	Final	Cambio	Plataforma	Cruce	netElement
R ₀₁	T ₀₂	S ₇₁				ne991-ne991
R ₀₂	T ₀₄	J ₃₅	D ₁₄ ^R -D ₁₅ ^R			ne377-ne290
R ₀₃	T ₀₄	T ₁₅	D ₁₅ ^N			ne377-ne113
R ₀₄	T ₀₆	C ₆₂	D ₁₈ ^R -D ₁₉ ^R			ne421-ne63
R ₀₅	T ₀₆	T ₁₉	D ₁₉ ^N			ne421-ne126
R ₀₆	T ₀₈	S ₁₁₉				ne450-ne127
R ₀₇	T ₀₈	C ₈₇				ne450-ne130
R ₀₈	T ₁₀	J ₄₅	D ₂₀ ^R -D ₂₁ ^R			ne465-ne912
R ₀₉	T ₁₀	T ₂₁	D ₂₁ ^N			ne465-ne133
R ₁₀	T ₁₂	S ₁₀₉				ne102-ne114
R ₁₁	T ₁₄	S ₁₂₅	D ₀₄ ^R			ne104-ne297
R ₁₂	T ₁₆	T ₀₃	D ₁₅ ^N			ne113-ne377
R ₁₃	T ₁₈	S ₉₁	D ₀₇ ^R -D ₁₆ ^R			ne122-ne400
R ₁₄	T ₂₀	T ₀₅	D ₁₉ ^N			ne126-ne421
R ₁₅	T ₂₂	T ₀₉	D ₂₁ ^N			ne133-ne465

Tabla C.7: Tabla de enclavamiento del ejemplo 4 generada por el RNA (Rutas 16 a 30).

Ruta	Inicio	Final	Cambio	Plataforma	Cruce	netElement
R ₁₆	T ₂₄	S ₁₀₅	D ₂₄ ^R			ne134-ne127
R ₁₇	L ₂₉	J ₄₈				ne114-ne114
R ₁₈	S ₃₀	X ₅₀				ne98-ne98
R ₁₉	L ₃₁	X ₅₂				ne100-ne100
R ₂₀	J ₃₅	T ₀₁	D ₀₁ ^N			ne290-ne991
R ₂₁	J ₃₆	J ₃₈	Sw ₀₄ ^N			ne292-ne996
R ₂₂	J ₃₇	J ₃₅	D ₁₄ ^N			ne292-ne290
R ₂₃	J ₃₈	S ₃₀				ne996-ne98
R ₂₄	J ₄₀	L ₃₁				ne992-ne100
R ₂₅	J ₄₃	X ₅₃				ne101-ne100
R ₂₆	J ₄₅	J ₄₃	D ₀₉ ^N			ne912-ne101
R ₂₇	J ₄₆	L ₂₉	D ₂₃ ^N			ne132-ne114
R ₂₈	J ₄₇	J ₄₅	D ₂₀ ^N			ne132-ne912
R ₂₉	J ₄₈	T ₁₁				ne114-ne102
R ₃₀	X ₅₀	S ₅₅		Lc ₀₁		ne98-ne99

Tabla C.8: Tabla de enclavamiento del ejemplo 4 generada por el RNA (Rutas 31 a 45).

Ruta	Inicio	Final	Cambio	Plataforma	Cruce	netElement
R ₃₁	X ₅₁	S ₁₂₇			Lc ₀₁	ne _{98-ne996}
R ₃₂	X ₅₂	S ₅₉			Lc ₀₄	ne _{100-ne101}
R ₃₃	X ₅₃	S ₁₂₁			Lc ₀₄	ne _{100-ne992}
R ₃₄	C ₅₄	X ₅₁	D ₀₅ ^N			ne _{63-ne98}
R ₃₅	S ₅₅	S ₇₉	D ₀₅ ^R			ne _{99-ne61}
R ₃₆	S ₅₅	S ₉₆	D ₀₅ ^N			ne _{99-ne63}
R ₃₇	S ₅₉	S ₁₁₁	D ₀₉ ^N			ne _{101-ne912}
R ₃₈	S ₅₉	S ₈₂	D ₀₉ ^R			ne _{101-ne910}
R ₃₉	S ₆₄	S ₆₉	D ₀₁ ^R			ne _{991-ne288}
R ₄₀	S ₆₄	S ₈₇	D ₀₁ ^N			ne _{991-ne290}
R ₄₁	C ₆₇	T ₀₁	D ₀₁ ^R -D ₀₃ ^N			ne _{295-ne991}
R ₄₂	B ₆₈	S ₁₂₄	D ₀₄ ^R			ne _{110-ne297}
R ₄₃	S ₆₉	C ₇₀	D ₀₃ ^N			ne _{288-ne295}
R ₄₄	S ₆₉	B ₆₈	D ₀₃ ^R			ne _{288-ne110}
R ₄₅	C ₇₀	S ₁₂₄	D ₀₄ ^N			ne _{295-ne297}

Tabla C.9: Tabla de enclavamiento del ejemplo 4 generada por el RNA (Rutas 46 a 60).

Ruta	Inicio	Final	Cambio	Plataforma	Cruce	netElement
R ₄₆	B ₇₁	T ₁₃				ne _{384-ne104}
R ₄₇	B ₇₁	T ₀₁	D ₀₁ ^R -D ₀₃ ^R			ne _{384-ne991}
R ₄₈	S ₇₂	C ₆₇	D ₀₄ ^N			ne _{297-ne295}
R ₄₉	S ₇₂	B ₇₁	D ₀₄ ^R			ne _{297-ne384}
R ₅₀	C ₇₄	S ₈₄	D ₀₇ ^N			ne _{404-ne400}
R ₅₁	S ₇₅	C ₇₇	D ₀₇ ^N			ne _{400-ne404}
R ₅₂	S ₇₅	S ₉₄	D ₀₇ ^R			ne _{400-ne407}
R ₅₃	C ₇₇	X ₅₁	D ₀₅ ^R -D ₀₈ ^N			ne _{404-ne98}
R ₅₄	B ₇₈	S ₈₄	D ₀₇ ^R -D ₁₆ ^N			ne _{123-ne400}
R ₅₅	S ₇₉	C ₇₄	D ₀₈ ^N			ne _{61-ne404}
R ₅₆	S ₇₉	B ₇₈	D ₀₈ ^R			ne _{61-ne123}
R ₅₇	C ₈₀	J ₄₃	D ₀₉ ^R -D ₁₀ ^N			ne _{130-ne101}
R ₅₈	B ₈₁	S ₁₀₅	D ₂₄ ^N			ne _{135-ne127}
R ₅₉	S ₈₂	S ₁₀₈	D ₁₀ ^N			ne _{910-ne130}
R ₆₀	S ₈₂	B ₈₁	D ₁₀ ^R			ne _{910-ne135}

Tabla C.10: Tabla de enclavamiento del ejemplo 4 generada por el RNA (Rutas 61 a 75).

Ruta	Inicio	Final	Cambio	Plataforma	Cruce	netElement
R ₆₁	C ₈₃	S ₇₅	Sw ₀₂ ^N			ne993-ne400
R ₆₂	S ₈₄	T ₂₅	Sw ₀₂ ^N			ne400-ne993
R ₆₃	S ₈₄	J ₄₀	Sw ₀₂ ^R -Sw ₀₁ ^R			ne400-ne992
R ₆₄	S ₈₇	J ₃₆	D ₁₄ ^N			ne290-ne292
R ₆₅	S ₈₇	T ₀₃	D ₁₄ ^R -D ₁₅ ^R			ne290-ne377
R ₆₆	S ₉₄	T ₁₇	D ₁₆ ^R			ne407-ne122
R ₆₇	S ₉₄	X ₅₁	D ₀₅ ^R -D ₀₈ ^R -D ₁₆ ^N			ne407-ne98
R ₆₈	C ₉₅	C ₅₄	D ₁₈ ^N			ne65-ne63
R ₆₉	S ₉₆	C ₁₂₀	D ₁₈ ^N			ne63-ne65
R ₇₀	S ₉₆	T ₀₅	D ₁₈ ^R -D ₁₉ ^R			ne63-ne421
R ₇₁	S ₁₀₂	J ₄₇	D ₂₃ ^N			ne114-ne132
R ₇₂	S ₁₀₂	S ₁₁₈	D ₂₃ ^R -D ₁₂ ^{RR}			ne114-ne127
R ₇₃	S ₁₀₂	C ₈₀	D ₂₃ ^R -D ₁₂ ^{NR}			ne114-ne130
R ₇₄	S ₁₀₅	L ₂₉	D ₂₃ ^R -D ₁₂ ^{RR}			ne912-ne465
R ₇₅	S ₁₀₅	T ₀₇	D ₁₂ ^{RN}			ne912-ne132

Tabla C.11: Tabla de enclavamiento del ejemplo 4 generada por el RNA (Rutas 76 a 89).

Ruta	Inicio	Final	Cambio	Plataforma	Cruce	netElement
R ₇₆	S ₁₀₈	L ₂₉	D ₂₃ ^R -D ₁₂ ^{NN}			ne130-ne114
R ₇₇	S ₁₀₈	T ₀₇	D ₁₂ ^{NN}			ne130-ne450
R ₇₈	S ₁₁₁	T ₀₉	D ₂₀ ^R -D ₂₁ ^R			ne912-ne465
R ₇₉	S ₁₁₁	J ₄₆	D ₂₀ ^N			ne912-ne132
R ₈₀	S ₁₁₈	J ₄₃	D ₀₉ ^R -D ₁₀ ^R -D ₂₄ ^N			ne127-ne101
R ₈₁	S ₁₁₈	T ₂₃	D ₂₄ ^R			ne127-ne134
R ₈₂	C ₁₂₀	J ₄₀	Sw ₀₁ ^N			ne65-ne992
R ₈₃	S ₁₂₁	C ₉₅	Sw ₀₁ ^N			ne992-ne65
R ₈₄	S ₁₂₁	S ₇₅	Sw ₀₂ ^R -Sw ₀₁ ^R			ne992-ne400
R ₈₅	C ₁₂₃	S ₇₂	Sw ₀₃ ^N			ne995-ne297
R ₈₆	S ₁₂₄	T ₂₇	Sw ₀₃ ^N			ne297-ne995
R ₈₇	S ₁₂₄	J ₃₈	Sw ₀₃ ^R -Sw ₀₄ ^R			ne297-ne996
R ₈₈	S ₁₂₈	J ₃₇	Sw ₀₄ ^N			ne996-ne292
R ₈₉	S ₁₂₈	S ₇₂	Sw ₀₃ ^R -Sw ₀₄ ^R			ne996-ne297

En una primera inspección podemos ver que el nuevo señalamiento tiene 89 rutas, versus las 77 rutas del señalamiento original (ver Tabla ??). Esto se debe a que muchas de las rutas generadas son particiones de las rutas originales, al ser demasiado extensas o abarcar demasiados elementos ferroviarios sin paradas intermedias.

C.6. Validación del sistema de enclavamientos

La validación de las rutas de la tabla de enclavamientos es realizada por el RNA aplicando el Algoritmo 16, explicado en la Sección 2.5. Las 77 rutas del señalamiento original (Tabla C.1, Tabla C.2, Tabla C.3, Tabla C.4 y Tabla C.5) tienen 77 rutas equivalentes en el señalamiento generado por el RNA (Tabla C.6, Tabla C.7, Tabla C.8, Tabla C.9, Tabla C.10 y Tabla C.11), tal como se puede visualizar en las Tabla C.12, C.13, C.14, C.15 y C.16, generadas automáticamente por el RNA.

Tabla C.12: Equivalencias entre las rutas 1 a 15 originales y las generadas por el RNA.

Original	Señales	RNA	Señales
R ₀₁	S ₁₅ -S ₂₄	R ₃₀	X ₅₀ -S ₅₅
R ₀₂	S ₁₆ -S ₆₇	R ₃₁ +R ₈₈	X ₅₃ -J ₃₇
R ₀₃	S ₁₆ -S ₄₃	R ₃₁ +R ₈₉	X ₅₃ -S ₇₂
R ₀₄	S ₁₉ -S ₃₂	R ₃₂	X ₅₂ -S ₅₉
R ₀₅	S ₂₀ -S ₁₁	R ₃₃ +R ₈₃	X ₅₃ -C ₉₅
R ₀₆	S ₂₀ -S ₅₆	R ₃₃ +R ₈₄	X ₅₃ -S ₇₅
R ₀₇	S ₂₃ -S ₁₆	R ₃₄	C ₅₄ -X ₅₁
R ₀₈	S ₂₄ -S ₈₀	R ₃₆	S ₅₅ -S ₉₆
R ₀₉	S ₂₄ -S ₅₂	R ₃₅ +R ₅₅	S ₅₅ -C ₇₄
R ₁₀	S ₂₄ -S ₅₇	R ₃₅ +R ₅₆	S ₅₅ -B ₇₈
R ₁₁	S ₂₇ -S ₅₆	R ₆₁	C ₈₃ -S ₇₅
R ₁₂	S ₂₈ -S ₀₄	R ₅₁ +R ₅₃ +R ₃₁ +R ₈₉ +R ₄₉	S ₇₅ -B ₇₁
R ₁₃	S ₂₈ -S ₁₉	R ₆₃ +R ₂₄	S ₈₄ -L ₃₁
R ₁₄	S ₃₁ -S ₂₀	R ₂₆ +R ₂₅	J ₄₅ -X ₅₃
R ₁₅	S ₃₂ -S ₉₁	R ₃₇	S ₅₉ -S ₁₁₁

Tabla C.13: Equivalencias entre las rutas 16 a 30 originales y las generadas por el RNA.

Original	Señales	RNA	Señales
R ₁₆	S ₃₂ -S ₅₉	R ₃₈ +R ₅₉	S ₅₉ -S ₁₀₈
R ₁₇	S ₃₂ -S ₆₀	R ₃₈ +R ₆₀	S ₅₉ -B ₈₁
R ₁₈	S ₃₅ -S ₀₁	R ₆₄ +R ₂₁ +R ₂₃ +R ₃₀ +R ₃₆ +R ₆₉ +R ₈₂ +R ₂₄ +R ₃₂ +R ₃₈ +R ₅₉	S ₈₇ -S ₁₀₈
R ₁₉	S ₃₉ -S ₄₃	R ₈₅	C ₁₂₃ -S ₇₂
R ₂₀	S ₄₄ -S ₀₄	R ₄₂ +R ₄₉	B ₆₈ -B ₇₁
R ₂₁	S ₄₅ -S ₀₁	R ₄₅ +R ₈₇ +R ₂₃ +R ₃₀ +R ₃₆ +R ₆₉ +R ₈₂ +R ₂₄ +R ₃₂ +R ₃₈ +R ₅₉	C ₇₀ -S ₁₀₈
R ₂₂	S ₄₆ -S ₆₃	R ₄₇ +R ₃₉ +R ₄₄	B ₇₁ -B ₆₈
R ₂₃	S ₄₆ -S ₀₉	R ₄₇ +R ₄₀ +R ₆₄	B ₇₁ -J ₃₆
R ₂₄	S ₄₇ -S ₄₀	R ₄₅	C ₇₀ -S ₁₂₄
R ₂₅	S ₅₂ -S ₂₈	R ₅₀	C ₇₄ -S ₈₄
R ₂₆	S ₅₆ -S ₅₈	R ₅₁	S ₇₅ -C ₇₇
R ₂₇	S ₅₆ -S ₀₃	R ₅₂	S ₇₅ -S ₉₄
R ₂₈	S ₅₇ -S ₇₆	R ₅₄ +R ₅₂	B ₇₈ -S ₉₄
R ₂₉	S ₅₈ -S ₁₆	R ₅₃	C ₇₇ -X ₅₁
R ₃₀	S ₅₉ -S ₈₇	R ₇₆ +R ₄₁ +R ₆₃	S ₁₀₈ -L ₂₉

Tabla C.14: Equivalencias entre las rutas 31 a 45 originales y las generadas por el RNA.

Original	Señales	RNA	Señales
R ₃₁	S ₅₉ -S ₀₆	R ₅₇ +R ₂₅ +R ₃₃ +R ₈₃ +R ₆₈ +R ₃₄ +R ₃₁ +R ₈₈ +R ₂₃ +R ₆₅	C ₈₀ -T ₀₃
R ₃₂	S ₆₀ -S ₉₉	R ₅₈	B ₈₁ -S ₁₀₅
R ₃₃	S ₆₂ -S ₀₄	R ₁₁ +R ₄₉	T ₁₄ -B ₇₁
R ₃₄	S ₆₃ -S ₀₁	R ₄₂ +R ₈₇ +R ₂₃ +R ₃₀ +R ₃₆ +R ₆₉ +R ₈₂ +R ₂₄ +R ₃₂ +R ₃₈ +R ₅₉	B ₆₈ -S ₁₀₈
R ₃₅	S ₆₇ -S ₀₉	R ₈₈	S ₁₂₈ -J ₃₇
R ₃₆	S ₆₈ -S ₀₈	R ₄₀	S ₆₄ -S ₈₇
R ₃₇	S ₇₄ -S ₇₆	R ₁₃ +R ₅₂	T ₁₈ -S ₉₄
R ₃₈	S ₇₅ -S ₁₆	R ₅₄ +R ₅₁ +R ₅₃	S ₈₅ -S ₅₃
R ₃₉	S ₇₆ -S ₂₈	R ₆₆ +R ₁₃	B ₇₈ -X ₅₁
R ₄₀	S ₈₀ -S ₁₀	R ₃₀ +R ₃₆	X ₅₀ -S ₉₆
R ₄₁	S ₈₃ -S ₁₂	R ₀₅	T ₀₆ -T ₁₉
R ₄₂	S ₈₄ -S ₈₅	R ₇₀	S ₉₆ -T ₀₅
R ₄₃	S ₈₅ -S ₀₅	R ₇₀	S ₉₆ -T ₀₅
R ₄₄	S ₈₆ -S ₈₇	R ₂₇	J ₄₆ -L ₂₉
R ₄₅	S ₈₇ -S ₀₈	R ₇₂ +R ₈₀ +R ₂₅ +R ₃₃ +R ₈₃ +R ₆₈ +R ₃₄ +R ₃₁ +R ₈₈ +R ₂₂	S ₁₀₂ -J ₃₅

Tabla C.15: Equivalencias entre las rutas 46 a 60 originales y las generadas por el RNA.

Original	Señales	RNA	Señales
R ₄₆	S ₈₉ -S ₃₁	R ₂₈	J ₄₇ -J ₄₅
R ₄₇	S ₉₀ -S ₈₉	R ₇₁	S ₁₀₂ -J ₄₇
R ₄₈	S ₉₁ -S ₉₃	R ₃₇	S ₅₉ -S ₁₁₁
R ₄₉	S ₉₃ -S ₈₆	R ₇₉	S ₁₁₁ -J ₄₆
R ₅₀	S ₉₃ -S ₉₅	R ₇₈	S ₁₁₁ -T ₀₉
R ₅₁	S ₉₄ -S ₁₃	R ₀₉	T ₁₀ -T ₂₁
R ₅₂	S ₉₅ -S ₉₆	R ₇₈	S ₁₁₁ -T ₀₉
R ₅₃	S ₉₆ -S ₀₇	R ₀₈ +R ₂₆ +R ₂₅ +R ₃₃ +R ₈₃ +R ₆₈ +R ₃₄ +R ₃₁ +R ₈₈ +R ₂₂ +R ₂₀	T ₁₀ -T ₀₁
R ₅₄	S ₉₇ -S ₉₉	R ₁₆ +R ₇₇	T ₂₄ -S ₁₀₅
R ₅₅	S ₉₈ -S ₂₀	R ₅₈ +R ₈₀ +R ₂₅	B ₈₁ -x ₅₃
R ₅₆	S ₉₉ -S ₈₇	R ₇₄	S ₁₀₅ -L ₂₉
R ₅₇	S ₉₉ -S ₀₆	R ₈₀ +R ₂₅ +R ₃₃ +R ₈₃ +R ₆₈ +R ₃₄ +R ₃₁ +R ₈₈ +R ₂₂ +R ₆₅	S ₁₁₈ -T ₀₃
R ₅₈	S ₄₀ -S ₀₂	R ₈₇ +R ₂₃ +R ₃₀ +R ₃₆ +R ₆₉	S ₁₂₄ -C ₁₂₀
R ₅₉	S ₄₀ -S ₁₅	R ₈₇ +R ₂₃	S ₁₂₄ -S ₃₀
R ₆₀	S ₄₃ -S ₄₅	R ₄₈	S ₇₂ -C ₆₇

Lorem ipsum dolor sit amet, consectetuer adipiscing elit. Ut purus elit, vestibulum ut, placerat ac, adipiscing vitae, felis. Curabitur dictum gravida mauris. Nam arcu libero, nonummy eget, consectetuer id, vulputate a, magna. Donec vehicula augue eu neque. Pellentesque habitant morbi tristique senectus et netus et malesuada fames ac turpis egestas. Mauris ut leo. Cras viverra metus rhoncus sem. Nulla et lectus vestibulum urna fringilla ultrices. Phasellus eu tellus sit amet tortor gravida placerat. Integer sapien est, iaculis in, pretium quis, viverra ac, nunc. Praesent eget sem vel leo ultrices bibendum. Aenean faucibus. Morbi dolor nulla, malesuada eu, pulvinar at, mollis ac, nulla. Curabitur auctor semper nulla. Donec varius orci eget risus. Duis nibh mi, congue eu, accumsan eleifend, sagittis quis, diam. Duis eget orci sit amet orci dignissim rutrum.

Tabla C.16: Equivalencias entre las rutas 61 a 77 originales y las generadas por el RNA.

Original	Señales	RNA	Señales
R ₆₁	S ₄₃ -S ₄₆	R ₄₉	S ₇₂ -B ₇₁
R ₆₂	S ₀₁ -S ₂₀	R ₅₇ +R ₂₅	C ₈₀ -X ₅₃
R ₆₃	S ₀₂ -S ₁₉	R ₈₂ +R ₂₄	C ₁₂₀ -L ₃₁
R ₆₄	S ₀₃ -S ₇₅	R ₆₇ +R ₃₀ +R ₃₅ +R ₅₆	S ₉₄ -B ₇₈
R ₆₅	S ₀₃ -S ₁₁	R ₆₆ +R ₁₃ +R ₆₃ +R ₈₃	S ₉₄ -C ₉₅
R ₆₆	S ₀₄ -S ₄₀	R ₄₆ +R ₁₁	B ₇₁ -S ₁₂₅
R ₆₇	S ₀₆ -S ₁₀	R ₀₂ +R ₆₄ +R ₂₁ +R ₂₃ +R ₃₀ +R ₃₆	T ₀₄ -S ₉₆
R ₆₈	S ₀₆ -S ₃₅	R ₀₂	T ₀₄ -J ₃₅
R ₆₉	S ₀₇ -S ₆₈	R ₄₀	S ₆₄ -S ₈₇
R ₇₀	S ₀₇ -S ₄₇	R ₃₉ +R ₄₃	S ₆₄ -C ₇₀
R ₇₁	S ₀₇ -S ₄₄	R ₃₉ +R ₄₄	S ₆₄ -B ₆₈
R ₇₂	S ₀₈ -S ₁₅	R ₆₄ +R ₂₁ +R ₂₃	S ₈₇ -S ₃₀
R ₇₃	S ₀₈ -S ₀₃	R ₆₄ +R ₂₁ +R ₂₃ +R ₃₀ +R ₃₅ +R ₅₅ +R ₅₀ +R ₅₂	S ₈₇ -S ₉₄
R ₇₄	S ₀₉ -S ₃₅	R ₂₂	J ₃₇ -J ₃₅
R ₇₅	S ₁₀ -S ₀₂	R ₆₉	S ₉₆ -C ₁₂₀
R ₇₆	S ₁₀ -S ₈₄	R ₇₀	S ₉₆ -T ₀₅
R ₇₇	S ₁₁ -S ₂₃	R ₆₈	C ₉₅ -C ₅₄

De las 89 rutas generadas, 35 rutas tienen una equivalencia directa con alguna de las 77 rutas originales. Un total de 36 de las nuevas rutas son producto de la partición de alguna de las rutas originales. Las restantes 18 rutas generadas (R1, R3, R4, R6, R7, R10, R12, R14, R15, R17, R18, R19, R29, R62, R75, R77, R81 y R86) no tienen ninguna equivalencia con el señalamiento original, y todas ellas son producto de haber añadido señales de parada o de partida para a los finales de vía absolutos, ausentes en el señalamiento original.

Para finalizar, el RNA comprueba los principios de señalamiento ferroviario explicados en la Sección 2.6, aplicando los algoritmos indicados, de los cuales se obtuvieron los siguientes resultados:

- Principio de autoridad (Algoritmo 17): cobertura del 100 % de los *netElements*.
- Principio de claridad (Algoritmo 18): rutas 100 % independientes.
- Principio de anticipación (Algoritmo 19): cobertura del 100 % de los puntos críticos.
- Principio de granularidad (Algoritmo 20): 100 % de rutas divididas a su mínima expresión.
- Principio de terminalidad (Algoritmo 21): 100 % de finales de vías protegidos.
- Principio de infraestructura (Algoritmo 22): 100 % de infraestructura protegida.
- Principio de no bloqueo (Algoritmo 23): 100 % de cambios de vías protegidos.

C.7. Sistema generado por el ACG

En base a la red de grafos, ilustrada en la Figura C.8, el ACG determinó la siguiente cantidad de elementos, tal puede visualizarse en el Código C.8.

Código C.8: Cantidad de elementos a implementar por el ACG

```

1  n_netElements:47
2  n_switch:21
3  n_doubleSwitch:1
4  n_borders:5
5  n_buffers:14
6  n_levelCrossings:2
7  n_platforms:0
8  n_scissorCrossings:0
9  n_signals:77
10 N : 238

```

Se repetirán los pasos detallados en el ejemplo 1, Sección 5.2.7, por lo que solamente se destacarán aspectos particulares de este ejemplo. El ACG genera 256 archivos en formato VHDL. El archivo *Arty.Z7-10.XDC* es el mismo para todos los ejemplos, al ser invariante respecto a la cantidad de pines a utilizar. Se deberá modificar el script mostrado en el Código 5.10 y cambiar el parámetro *chosen* a 4 para automatizar la importación de los archivos del ejemplo 4 y desvincular cualquier otro conjunto de archivos de ejemplos anteriores.

Una vez ejecutado el script, Vivado ordenará los archivos de forma jerárquica, donde el módulo *global* incluye todos los módulos que fueron detallados en la Sección 3.2. Cada una de las instancias del módulo *network* contienen sus propias 238 instancias de los mismos módulos de cada elemento ferroviario ya que N, cantidad de elementos ferroviarios, es 238 en el Código C.8. El ejemplo 4 utiliza mas de 82000 sub módulos conectados automáticamente mediante mas de 162000 señales, lo cual se aleja bastante de un desarrollo que pueda realizarse manualmente de forma trivial.

Cuando Vivado genera el diagrama de bloques ya tenemos la certeza de que el código VHDL ha pasado la prueba de sintaxis del entorno de desarrollo. A continuación, se deberá sintetizar e implementar el sistema para generar el bitstream que será utilizado para programar la FPGA. Los procesos de síntesis e implementación fueron detallados en el ejemplo 1, Sección 5.2.7.

Los resultados de ambos procesos son detallados en la Tabla C.17. Los porcentajes de uso son calculados por Vivado automáticamente, teniendo en cuenta que la plataforma Arty Z7 20 posee 53200 Look-Up-Tables (LUTs), 106400 Flip-Flops (FFs), 125 Pines de entrada y salida (IOs) y 32 Buffers (BUFGs), tal como se explicó en la Sección 4. En este ejemplo, la cantidad de recursos utilizados es mediana y el tiempo de síntesis e implementación es de 2 minutos con 2 segundos y 3 minutos con 13 segundos, respectivamente.

Tabla C.17: Síntesis e implementación del ejemplo 4 generado por el ACG.

Recursos	Síntesis	Implementación	Uso
LUT	13801	13666	25.94-25.69 %
FF	15069	15072	14.16-14.17 %
IO	15	15	12.00 %
BUFG	3	3	9.38 %

Apéndice D

Ejemplo 5

D.1. Topología ferroviaria original

El quinto ejemplo, ilustrado en la Figura D.1, es una topología de dos vías principales paralelas y disconexas, diseñada por el autor de la tesis, con sus correspondientes desvíos para poder operar cada línea en ambos sentidos. La primera vía principal, la vía superior, utiliza los cambios de vías Sw01 y Sw02 para permitir circular dos formaciones en sentido contrario. En tanto que la segunda vía principal, la vía inferior, utiliza los cambios de vías Sw03 y Sw04 para el mismo fin. El objetivo de este ejemplo fue comprobar el funcionamiento del RNA con una topología de dos bypasses independientes y disconexos. Para mas detalles de este ejemplo, incluyendo las figuras, tablas y explicaciones paso a paso, consultar el repositorio de GitHub [208].

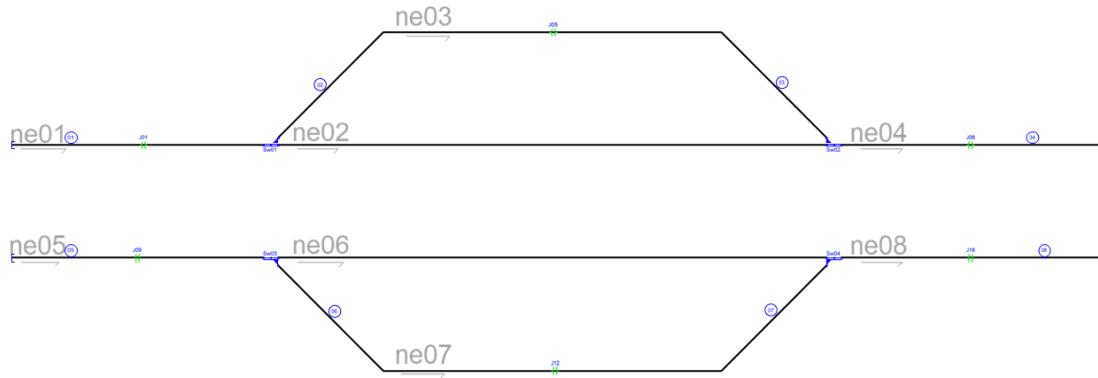


Figura D.1: Topología ferroviaria del ejemplo 5 sin señalamiento.

Para incrementar la dificultad del análisis y obtener resultados mas completos, todos los finales de vías absolutos. Además, se incluyeron junturas entre los finales de vías y los cambios de vías.

D.2. Señalamiento original

El señalamiento original, ilustrado en la Figura D.2, incluye señales de parada próximas a los finales de vías absolutos (S13, S14, S15, S16), señales de maniobras antes de converger en una vía principal (S03, S04, S05, S06, S08, S09, S10, S11) y señales múltiples para cambios de vías divergentes (S01, S02, S07, S12).

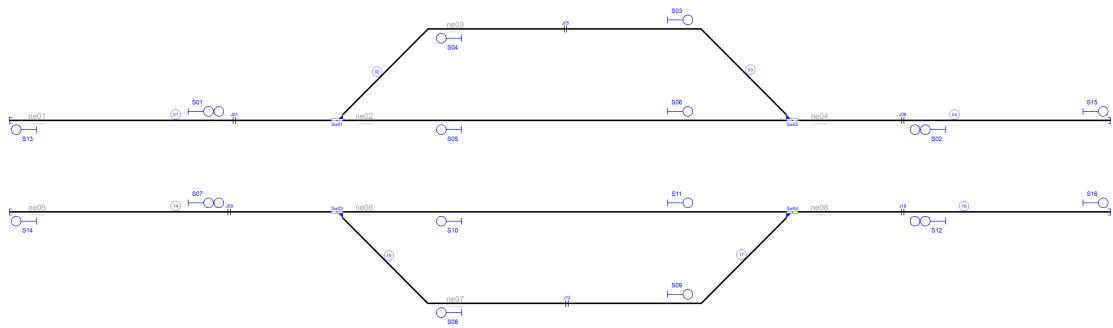


Figura D.2: Señalamiento original del ejemplo 5.

Estas señales permiten definir hasta un máximo de 16 rutas, todas ellas detalladas en la Tabla D.1. En una primera inspección, se puede comprobar que todos los elementos ferroviarios son alcanzados por al menos una de las rutas, en al menos una dirección. Además, todos los cambios de vías son utilizados, de forma simple o compuesta.

Tabla D.1: Tabla de enclavamiento original del ejemplo 5.

Ruta	Inicio	Final	Cambio	Plataforma	Cruce	netElement
R ₀₁	S ₀₁	S ₀₆	Sw ₀₁ ^N	-	-	ne01-ne02
R ₀₂	S ₀₅	S ₁₃	Sw ₀₁ ^N	-	-	ne02-ne01
R ₀₃	S ₀₁	S ₀₃	Sw ₀₁ ^R	-	-	ne01-ne03
R ₀₄	S ₀₄	S ₁₃	Sw ₀₁ ^R	-	-	ne03-ne01
R ₀₅	S ₀₂	S ₀₄	Sw ₀₂ ^R	-	-	ne04-ne02
R ₀₆	S ₀₆	S ₁₅	Sw ₀₂ ^N	-	-	ne02-ne04
R ₀₇	S ₀₂	S ₀₅	Sw ₀₂ ^N	-	-	ne04-ne03
R ₀₈	S ₀₃	S ₁₅	Sw ₀₂ ^R	-	-	ne03-ne04
R ₀₉	S ₀₇	S ₁₁	Sw ₀₃ ^N	-	-	ne05-ne06
R ₁₀	S ₁₀	S ₁₄	Sw ₀₃ ^N	-	-	ne06-ne05
R ₁₁	S ₀₇	S ₀₉	Sw ₀₃ ^R	-	-	ne05-ne07
R ₁₂	S ₀₈	S ₁₄	Sw ₀₃ ^R	-	-	ne07-ne05
R ₁₃	S ₁₂	S ₁₀	Sw ₀₄ ^N	-	-	ne08-ne06
R ₁₄	S ₁₁	S ₁₆	Sw ₀₄ ^N	-	-	ne06-ne08
R ₁₅	S ₁₂	S ₀₈	Sw ₀₄ ^R	-	-	ne08-ne07
R ₁₆	S ₀₉	S ₁₆	Sw ₀₄ ^R	-	-	ne07-ne08

Todas las rutas abarcan mas de un *netElement*, como por ejemplo la ruta R16 que comienza en la señal S09 y finaliza en la señal S16, atravesando los *netElements* ne07 y ne08, utilizando el cambio de vías Sw04 en posición reversa.

D.3. Generación de señalamiento paso a paso

Inicialmente, el RNA ejecuta el Algoritmo 1 (ver Sección 2.1.3) para detectar todos los *net-elements*, sus coordenadas iniciales y finales en la topología, y el sentido en el que fueron definidas.

Al concluir el Algoritmo 1, el RNA ejecuta el Algoritmo 2 (ver Sección 2.1.3) para analizar la conexidad de la red. El resultado obtenido se muestra en el Código D.1, donde se describen las coordenadas de cada *netElement* y se confirma que la red es conexa.

Código D.1: Detección de *netElements* por parte del RNA

```

1      ##### Starting Railway Network Analyzer #####
2      Reading .railML file
3      Creating railML object
4      Analyzing railML object
5      Analyzing graph
6      ne01 [-1451, -150] [-763, -150] >>
7      ne02 [-763, -150] [736, -150] >>
8      ne03 [-763, -150] [736, -150] >>
9      ne04 [736, -150] [1451, -150] >>
10     ne05 [-1451, -450] [-763, -450] >>
11     ne06 [-763, -450] [736, -450] >>
12     ne07 [-763, -450] [736, -450] >>
13     ne08 [736, -450] [1451, -450] >>
14     The network is not connected

```

Por ejemplo, el *netElement* ne08 inicia en la coordenada (736;-450) y finaliza en la coordenada (1451;-450). El símbolo >> indica que ne08 se encuentra definido de izquierda a derecha, ya que la componente x de la coordenada final es mayor a la de la coordenada inicial, teniendo la misma componente y. Además, se puede comprobar que la lista obtenida es consistente con la Figura D.2. Por ejemplo, ne01, ne02 y ne03 comparten la coordenada (736;-450), que coincide con la coordenada del cambio de vías Sw01.

A continuación, el RNA detectará la infraestructura ferroviaria, las curvas peligrosas y los puntos medios de los netElements que el RNA considera demasiado largos. El análisis de la infraestructura se detalla en la Sección 2.1.5, Sección 2.1.6, Sección 2.1.7 y Sección 2.1.8, mientras que la detección de curvas y puntos medios se detalla en la Sección 2.1.4. El RNA ejecuta el Algoritmo 3, Algoritmo 4 y Algoritmo 5 para confirmar la detección de cambios de vías simples, dobles y en tijeras. El resultado de este proceso se puede visualizar en el Código D.2.

Código D.2: Detección de puntos críticos por parte del RNA

```

1      Analyzing infrastructure --> Infrastructure.RNA
2      Detecting Danger --> Safe_points.RNA
3      ne01 has a RailJoint[J01] @ [-1101, -150]
4      ne02 has a Middle point @ [-548.9, -150]
5      ne02 has a Middle point @ [-334.7, -150]
6      ne02 has a Middle point @ [-120.6, -150]
7      ne02 has a Middle point @ [93.6, -150]
8      ne02 has a Middle point @ [307.7, -150]
9      ne02 has a Middle point @ [521.9, -150]
10     ne03 has a RailJoint[J05] @ [-11, 150]
11     ne03 has a Curve(3 lines) @ [[-463, 150], [436, 150]]
12     ne04 has a RailJoint[J08] @ [1100, -150]
13     ne05 has a RailJoint[J09] @ [-1118, -450]
14     ne06 has a Middle point @ [-548.9, -450]
15     ne06 has a Middle point @ [-334.7, -450]

```

```

16      ne06 has a Middle point @ [-120.6, -450]
17      ne06 has a Middle point @ [93.6, -450]
18      ne06 has a Middle point @ [307.7, -450]
19      ne06 has a Middle point @ [521.9, -450]
20      ne07 has a RailJoint[J12] @ [-5, -750]
21      ne07 has a Curve(3 lines) @ [[-463, -750], [436, -750]]
22      ne08 has a RailJoint[J16] @ [1100, -450]

```

Esta información es exportada por el RNA, con mayor detalle, en el archivo Infrastructure.RNA (Código D.3) que resume cada elemento ferroviario asociado a su respectivo *netElement*.

Código D.3: Infrastructure.RNA

```

1 Nodes: 8|Switches: 4|Signals: 0|Detectors: 6|Ends: 4|Barriers: 0
2 Node ne01:
3     Track = track1
4     TrainDetectionElements -> tde89
5         Type -> insulatedRailJoint
6         Type = BufferStop -> ['bus174']
7     Neighbours = 2 -> ['ne02', 'ne03']
8     Switches -> Sw01
9         ContinueCourse -> right -> ne02
10        BranchCourse -> left -> ne03
11 Node ne02:
12     Track = track5
13     Neighbours = 3 -> ['ne01', 'ne03', 'ne04']
14 Node ne03:
15     Track = track6
16         TrainDetectionElements -> tde93
17         Type -> insulatedRailJoint
18         Neighbours = 3 -> ['ne01', 'ne02', 'ne04']
19 Node ne04:
20     Track = track3
21     TrainDetectionElements -> tde96
22         Type -> insulatedRailJoint
23         Type = BufferStop -> ['bus176']
24     Neighbours = 2 -> ['ne02', 'ne03']
25     Switches -> Sw02
26         ContinueCourse -> left -> ne02
27         BranchCourse -> right -> ne03
28 Node ne05:
29     Track = track2
30     TrainDetectionElements -> tde105
31         Type -> insulatedRailJoint
32         Type = BufferStop -> ['bus175']
33     Neighbours = 2 -> ['ne06', 'ne07']
34     Switches -> Sw03
35         ContinueCourse -> left -> ne06
36         BranchCourse -> right -> ne07
37 Node ne06:
38     Track = track7

```

```

39      Neighbours = 3 -> ['ne05', 'ne07', 'ne08']
40 Node ne07:
41     Track = track8
42     TrainDetectionElements -> tde108
43         Type -> insulatedRailJoint
44     Neighbours = 3 -> ['ne05', 'ne06', 'ne08']
45 Node ne08:
46     Track = track4
47     TrainDetectionElements -> tde112
48         Type -> insulatedRailJoint
49         Type = BufferStop -> ['bus177']
50     Neighbours = 2 -> ['ne06', 'ne07']
51     Switches -> Sw04
52         ContinueCourse -> right -> ne06
53         BranchCourse -> left -> ne07

```

La información de la infraestructura es utilizada por el RNA para detectar los puntos críticos de la red, es decir, las zonas donde es recomendable colocar una señal, según el sentido de circulación que se desee. El resultado es exportado al archivo SafePoints.RNA (Código D.4). En el caso de que un mismo *netElement* tenga más de un punto crítico para el mismo sentido, el RNA tomará el más cercano al elemento a proteger. El criterio de selección de puntos críticos se aplica para cada elemento ferroviario detectado, cada curva y cada cambio de vías y fue explicado en las secciones correspondientes ya mencionadas.

Código D.4: SafePoints.RNA

```

1 ne01:
2     Next: [[-1201.0, -150]]
3     Prev: [[-1001.0, -150]]
4 ne02:
5     Next: [[-548.9, -150], [-334.7, -150], [-120.6, -150], [93.6, -150],
6         ↪ [307.7, -150], [521.9, -150]]
7     Prev: [[-548.9, -150], [-334.7, -150], [-120.6, -150], [93.6, -150],
8         ↪ [307.7, -150], [521.9, -150]]
9 ne03:
10    Next: [[-111.0, 150], [336.0, 150]]
11    Prev: [[89.0, 150], [-363.0, 150]]
12 ne04:
13    Next: [[1000.0, -150]]
14    Prev: [[1200.0, -150]]
15 ne05:
16    Next: [[-1218.0, -450]]
17    Prev: [[-1018.0, -450]]
18 ne06:
19    Next: [[-548.9, -450], [-334.7, -450], [-120.6, -450], [93.6, -450],
20        ↪ [307.7, -450], [521.9, -450]]
21    Prev: [[-548.9, -450], [-334.7, -450], [-120.6, -450], [93.6, -450],
22        ↪ [307.7, -450], [521.9, -450]]

```

```

22 ne08:
23     Next: [[1000.0, -450]]
24     Prev: [[1200.0, -450]]

```

Una vez que el RNA detectó cada punto crítico de la red ferroviaria, procede a generar el señalamiento. El orden en que se procesan los elementos ferroviarios no impacta en el resultado final, pero para poder describirlo de forma ordenada se iniciará generando el señalamiento para proteger los finales de vías, las junturas entre rieles, las plataformas (explicado en la Sección 2.2.3), los cruces de vía (explicado en la Sección 2.2.4) y los cambios de vías (explicado en la Sección H.3). Luego se procederá a mostrar el señalamiento completo antes y después de la simplificación de señales (explicado en la Sección 2.3).

Tal como se explicó en la Sección 2.2.1, el RNA aplica el Algoritmo 6 y el Algoritmo 7 para generar las señales para proteger los finales de vías relativos y absolutos. Estas señales son ilustradas en la Figura D.3.

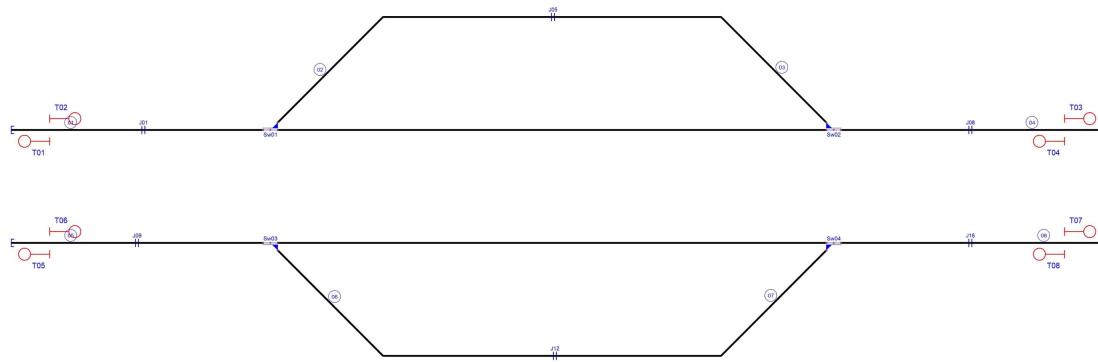


Figura D.3: Señalamiento generado por el RNA para proteger el fin de vía.

Los finales de vías absolutos son protegidos por las señales de parada T01, T03, T05 y T07, y las señales de partida son T02, T04, T06 y T08. No existen finales de vías relativos que proteger.

La Figura D.4 ilustra la generación de señales destinadas a proteger las junturas entre los rieles. Estas señales se obtuvieron al aplicar el Algoritmo 8, tal como fue explicado en la Sección 2.2.2. Las señales generadas son todas las señales entre J09 y J20, indicadas en color rojo.

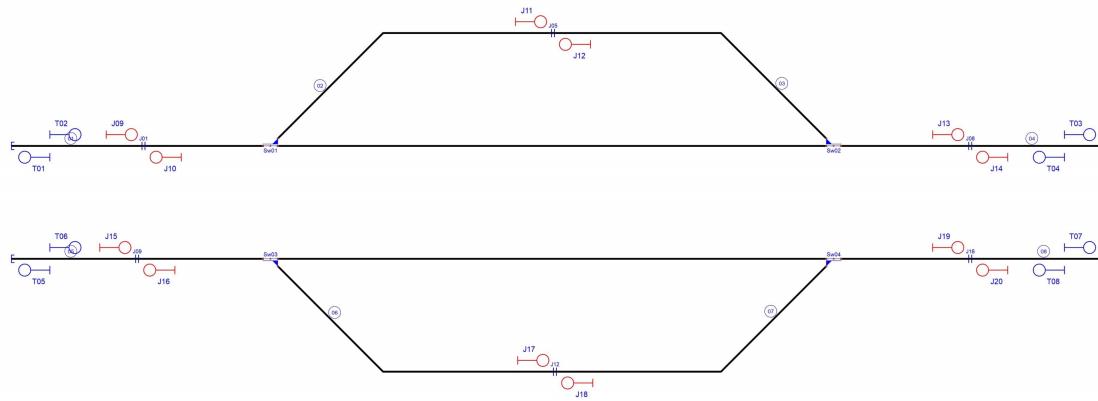


Figura D.4: Señalamiento generado por el RNA para proteger las junturas.

Al generar el señalamiento para proteger la infraestructura, tal como se explicó en la Sección 2.3.2, el Algoritmo 15 simplificará las señales entre dos elementos ferroviarios si no existe espacio suficiente entre ellos. El señalamiento generado para proteger las plataformas y los cruces de vía, producto de aplicar el Algoritmo 9 y el Algoritmo 10, respectivamente, se ilustra en rojo en la Figura D.5. Al no existir plataformas o cruces de vías que proteger, ninguna señal fue generada por el RNA.

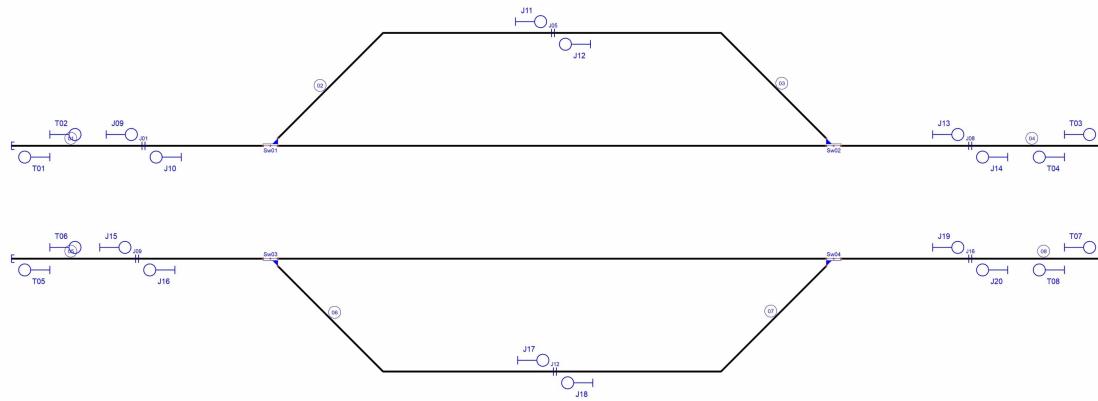


Figura D.5: Señalamiento generado por el RNA para proteger plataformas y cruces de vía.

Al aplicar el Algoritmo 11 de generación de señalamiento para cambios de vías, tal como fue explicado en la Sección , el RNA genera las señales C21, S23, B26 y H24 para proteger el cambio de vías Sw02; las señales C25, S27, B22 y H28 para proteger el cambio de vías Sw02; las señales C29, S31, B34 y H32 para proteger el cambio de vías Sw03 y las señales C33, S35, B30 y H36 para proteger el cambio de vías Sw04. Las señales mencionadas se encuentran resaltadas en rojo en la Figura D.6.

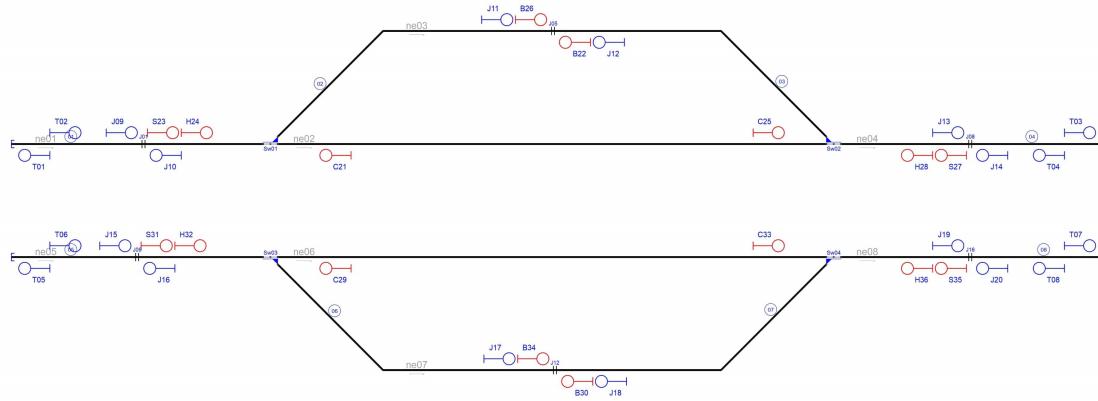


Figura D.6: Señalamiento generado por el RNA para proteger los cambios de vías.

Una vez obtenido todo el señalamiento, el RNA procede a simplificar las señales redundantes, repetidas o cuyas funciones o ubicaciones se superponen entre sí. El proceso de simplificación de señales fue explicado en la Sección 2.3. En este ejemplo, el Algoritmo 15 de herencia vertical no fue aplicado, al no cumplirse las condiciones de aplicación.

Las señales simplificadas al aplicar el Algoritmo 15 de herencia horizontal son: J09, J10, J11, J12, J13, J14, J15, J16, J17, J18, S23, H24, S27, H28, S31, H32, S35 y H23. Las señales J09, S23 y H24 fueron eliminadas por su cercanía con la señal T02, con la cual comparten dirección y sentido. Lo mismo ocurre entre las señales J14, S27 y H28, borradas por la señal T04; entre las señales J15, S31 y H32, borradas por la señal T06; entre las señales J20, S35 y H36, borradas por la señal T08; entre la señal J10 y la señal T01; la señal J13 y la señal T03; la señal J16 y la señal T05; y entre la señal J19 y la señal T07. En todos los casos, se aplicó el Algoritmo 15, diseñado para agrupar objetos cercanos como un único objeto, generando el señalamiento acorde a los elementos contenidos en cada extremo del nuevo elemento contenedor.

Finalmente, las señales son simplificadas aplicando el Algoritmo 14 de eliminación por prioridad de señales. El resultado de este proceso es detallado en el Código D.5.

Código D.5: Reducción de señalamiento por prioridad de señales

```

1 Reducing redundant signals
2 removing sig10 for sig01
3 removing sig09 for sig02
4 removing sig23 for sig02
5 removing sig24 for sig02
6 removing sig13 for sig03
7 removing sig14 for sig04
8 removing sig27 for sig04
9 removing sig28 for sig04
10 removing sig16 for sig05
11 removing sig15 for sig06
12 removing sig31 for sig06
13 removing sig32 for sig06
14 removing sig19 for sig07
15 removing sig20 for sig08
16 removing sig35 for sig08
17 removing sig36 for sig08

```

```

18     removing sig11 for sig26
19     removing sig12 for sig22
20     removing sig17 for sig34
21     removing sig18 for sig30

```

El resultado de la simplificación del señalamiento se ilustra en la Figura D.7.

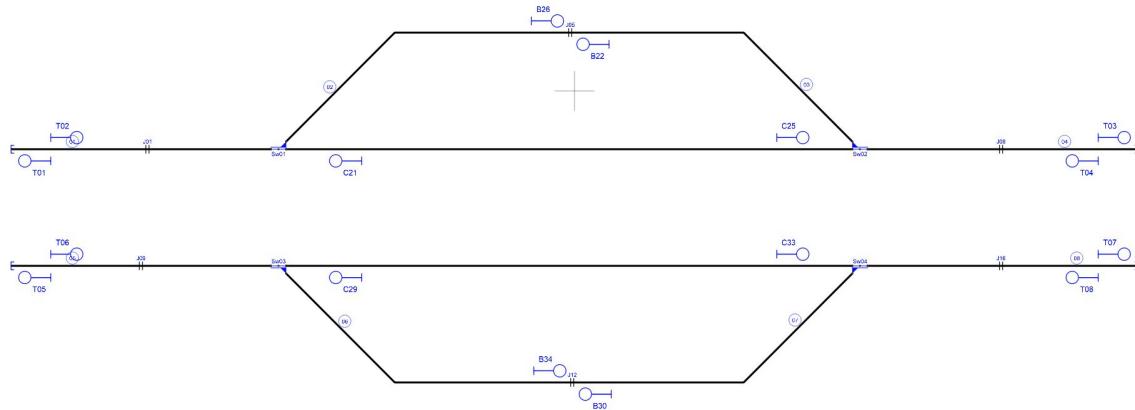


Figura D.7: Señalamiento generado y simplificado por el RNA.

Además, toda la información del señalamiento generado es exportada por el RNA en el archivo Signalling.RNA (Código D.6), que incluye información detallada de la posición, orientación, sentido, coordenada, nombre y tipo de señal.

Código D.6: Signalling.RNA

```

1 sig01 [T01] <<:
2   From: ne01 | To: bus174_left
3   Type: Stop | Direction: reverse | AtTrack: right
4   Position: [-1351, 150] | Coordinate: 0.1453
5 sig02 [T02] >>:
6   From: ne01 | To: ne01_right
7   Type: Stop | Direction: normal | AtTrack: left
8   Position: [-1351, 150] | Coordinate: 0.1453
9 sig03 [T03] >>:
10  From: ne04 | To: bus176_right
11  Type: Stop | Direction: normal | AtTrack: left
12  Position: [1351, 150] | Coordinate: 0.8601
13 sig04 [T04] <<:
14  From: ne04 | To: ne04_left
15  Type: Stop | Direction: reverse | AtTrack: right
16  Position: [1351, 150] | Coordinate: 0.8601
17 sig05 [T05] <<:
18  From: ne05 | To: bus175_left
19  Type: Stop | Direction: reverse | AtTrack: right
20  Position: [-1351, 450] | Coordinate: 0.1453
21 sig06 [T06] >>:
22  From: ne05 | To: ne05_right

```

```

23     Type: Stop | Direction: normal | AtTrack: left
24     Position: [-1351, 450] | Coordinate: 0.1453
25 sig07 [T07] >>:
26     From: ne08 | To: bus177_right
27     Type: Stop | Direction: normal | AtTrack: left
28     Position: [1351, 450] | Coordinate: 0.8601
29 sig08 [T08] <<:
30     From: ne08 | To: ne08_left
31     Type: Stop | Direction: reverse | AtTrack: right
32     Position: [1351, 450] | Coordinate: 0.8601
33 sig21 [C21] <<:
34     From: ne02 | To: ne02_left
35     Type: Circulation | Direction: reverse | AtTrack: right
36     Position: [-548.9, 150] | Coordinate: 0.1428
37 sig22 [B22] <<:
38     From: ne03 | To: ne03_left
39     Type: Manouver | Direction: reverse | AtTrack: right
40     Position: [89.0, -150] | Coordinate: 0.8014
41 sig25 [C25] >>:
42     From: ne02 | To: ne02_right
43     Type: Circulation | Direction: normal | AtTrack: left
44     Position: [521.9, 150] | Coordinate: 0.8571
45 sig26 [B26] >>:
46     From: ne03 | To: ne03_right
47     Type: Manouver | Direction: normal | AtTrack: left
48     Position: [-111.0, -150] | Coordinate: 0.6869
49 sig29 [C29] <<:
50     From: ne06 | To: ne06_left
51     Type: Circulation | Direction: reverse | AtTrack: right
52     Position: [-548.9, 450] | Coordinate: 0.1428
53 sig30 [B30] <<:
54     From: ne07 | To: ne07_left
55     Type: Manouver | Direction: reverse | AtTrack: right
56     Position: [95.0, 750] | Coordinate: 0.8048
57 sig33 [C33] >>:
58     From: ne06 | To: ne06_right
59     Type: Circulation | Direction: normal | AtTrack: left
60     Position: [521.9, 450] | Coordinate: 0.8571
61 sig34 [B34] >>:
62     From: ne07 | To: ne07_right
63     Type: Manouver | Direction: normal | AtTrack: left
64     Position: [-105.0, 750] | Coordinate: 0.6904

```

Al finalizar la generación del señalamiento, el RNA ejecuta el Algoritmo 15, explicado en la Sección 2.4, para detectar todas las posibles rutas admitidas por la red para crear la tabla de enclavamientos. La cuál puede ser visualizada en el archivo Routes.RNA (Código D.7). La misma detalla las señales de inicio y final, los *netElements* abarcados por la ruta y cualquier infraestructura involucrada, incluyendo el estado que deben tener para que la ruta sea activada.

Código D.7: Routes.RNA

```
1 route_1 [sig02 >> sig25]:  
2     Path: ['ne01', 'ne02']  
3     Switches: ['Sw01']  
4 route_2 [sig02 >> sig26]:  
5     Path: ['ne01', 'ne03']  
6     Switches: ['Sw01']  
7 route_3 [sig04 << sig21]:  
8     Path: ['ne04', 'ne02']  
9     Switches: ['Sw02']  
10 route_4 [sig04 << sig22]:  
11     Path: ['ne04', 'ne03']  
12     Switches: ['Sw02']  
13 route_5 [sig06 >> sig33]:  
14     Path: ['ne05', 'ne06']  
15     Switches: ['Sw03']  
16 route_6 [sig06 >> sig34]:  
17     Path: ['ne05', 'ne07']  
18     Switches: ['Sw03']  
19 route_7 [sig08 << sig29]:  
20     Path: ['ne08', 'ne06']  
21     Switches: ['Sw04']  
22 route_8 [sig08 << sig30]:  
23     Path: ['ne08', 'ne07']  
24     Switches: ['Sw04']  
25 route_9 [sig21 << sig01]:  
26     Path: ['ne02', 'ne01']  
27     Switches: ['Sw01']  
28 route_10 [sig22 << sig01]:  
29     Path: ['ne03', 'ne01']  
30     Switches: ['Sw01']  
31 route_11 [sig25 >> sig03]:  
32     Path: ['ne02', 'ne04']  
33     Switches: ['Sw02']  
34 route_12 [sig26 >> sig03]:  
35     Path: ['ne03', 'ne04']  
36     Switches: ['Sw02']  
37 route_13 [sig29 << sig05]:  
38     Path: ['ne06', 'ne05']  
39     Switches: ['Sw03']  
40 route_14 [sig30 << sig05]:  
41     Path: ['ne07', 'ne05']  
42     Switches: ['Sw03']  
43 route_15 [sig33 >> sig07]:  
44     Path: ['ne06', 'ne08']  
45     Switches: ['Sw04']  
46 route_16 [sig34 >> sig07]:  
47     Path: ['ne07', 'ne08']  
48     Switches: ['Sw04']
```

D.4. Red de grafos generada por el RNA

La información exportada en el Código D.3 (Infrastructure.RNA) Código D.4 (SafePoint.RNA), Código D.6 (Signalling.RNA) y Código D.7 (Routes.RNA) es resumida de forma gráfica por el RNA para una mejor interpretación. El resultado de este resumen se ilustra en el diagrama de la Figura D.8.

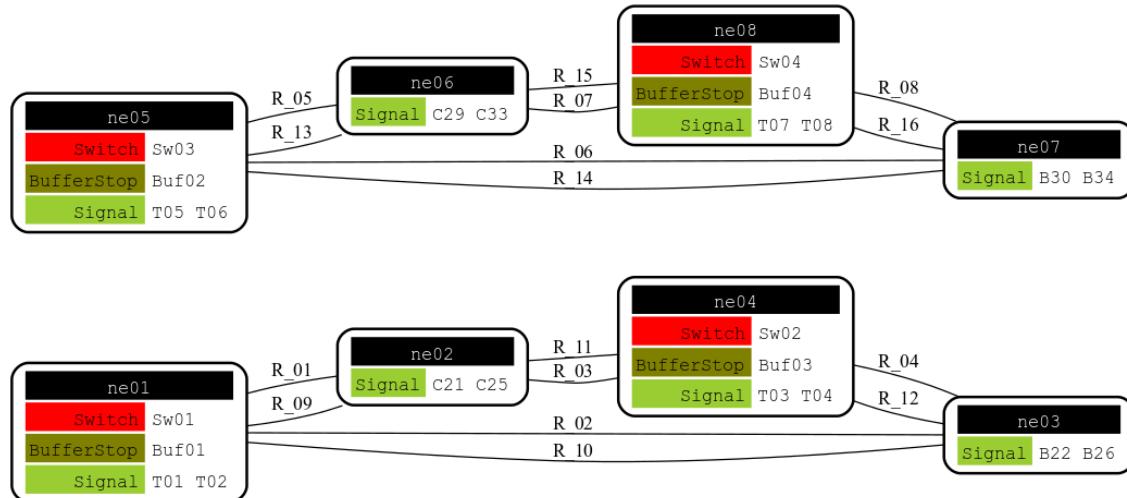


Figura D.8: Red de grafos generada por el RNA para el ejemplo 5.

Cada nodo del grafo de la Figura D.8 corresponde a un *netElement*. En cada nodo se listan todos los elementos ferroviarios contenidos por en *netElement*. Las aristas del grafo son las rutas que los conectan. De esta manera, es posible detectar visualmente cualquier nodo aislado de la red o nodos que solo son accedidos en un sentido. Por ejemplo, si entre dos nodos no existe una cantidad par de rutas, entonces solamente se puede circular entre esos nodos en un solo sentido.

D.5. Señalamiento generado por el RNA

El RNA también exporta la misma información mostrada en el Código D.8 en una hoja de cálculo, similar a la que se visualiza en la Tabla D.2.

Tabla D.2: Tabla de enclavamiento del ejemplo 5 generada por el RNA.

Ruta	Inicio	Final	Cambio	Plataforma	Cruce	netElement
R ₀₁	T ₀₂	C ₂₅	Sw ₀₁ ^N	-	-	ne ₀₁ -ne ₀₃
R ₀₂	T ₀₂	B ₂₆	Sw ₀₁ ^R	-	-	ne ₀₁ -ne ₀₄
R ₀₃	T ₀₄	C ₂₁	Sw ₀₂ ^N	-	-	ne ₀₄ -ne ₀₃
R ₀₄	T ₀₄	B ₂₆	Sw ₀₂ ^R	-	-	ne ₀₄ -ne ₀₄
R ₀₅	T ₀₆	C ₃₃	Sw ₀₃ ^N	-	-	ne ₀₅ -ne ₀₆
R ₀₆	T ₀₆	B ₃₄	Sw ₀₃ ^R	-	-	ne ₀₅ -ne ₀₇
R ₀₇	T ₀₈	C ₂₉	Sw ₀₄ ^N	-	-	ne ₀₈ -ne ₀₆
R ₀₈	T ₀₈	B ₃₀	Sw ₀₄ ^R	-	-	ne ₀₈ -ne ₀₇
R ₀₉	C ₂₁	T ₀₁	Sw ₀₁ ^N	-	-	ne ₀₂ -ne ₀₁
R ₁₀	B ₂₂	T ₀₁	Sw ₀₁ ^R	-	-	ne ₀₃ -ne ₀₁
R ₁₁	C ₂₅	T ₀₃	Sw ₀₂ ^N	-	-	ne ₀₂ -ne ₀₄
R ₁₂	B ₂₆	T ₀₃	Sw ₀₂ ^R	-	-	ne ₀₃ -ne ₀₄
R ₁₃	C ₂₉	T ₀₅	Sw ₀₃ ^N	-	-	ne ₀₆ -ne ₀₅
R ₁₄	B ₃₀	T ₀₅	Sw ₀₃ ^R	-	-	ne ₀₇ -ne ₀₅
R ₁₅	C ₃₃	T ₀₇	Sw ₀₄ ^N	-	-	ne ₀₆ -ne ₀₈
R ₁₆	B ₃₄	T ₀₇	Sw ₀₄ ^R	-	-	ne ₀₇ -ne ₀₈

En una primera inspección podemos ver que el nuevo señalamiento tiene 16 rutas, al igual que el señalamiento original que también posee 16 rutas (ver Tabla D.1). Esto se debe a que el señalamiento original ya contemplaba todas las rutas posibles y el RNA generó un nuevo señalamiento equivalente, sin eliminar rutas ni tampoco agregando rutas que no sean útiles.

D.6. Validación del sistema de enclavamientos

La validación de las rutas de la tabla de enclavamientos es realizada por el RNA aplicando el Algoritmo 16, explicado en la Sección 2.5. Las 16 rutas del señalamiento original (Tabla D.1) tienen 16 rutas equivalentes en el señalamiento generado por el RNA (Tabla D.2), tal como se puede visualizar en la Tabla D.3, generada automáticamente por el RNA.

Tabla D.3: Equivalencias entre las rutas originales y las generadas por el RNA.

Original	Señales	RNA	Señales
R ₀₁	S ₀₁ -S ₀₆	R ₀₁	T ₀₂ -C ₂₅
R ₀₂	S ₀₅ -S ₁₃	R ₀₉	C ₂₁ -T ₀₁
R ₀₃	S ₀₁ -S ₀₃	R ₀₂	T ₀₂ -B ₂₆
R ₀₄	S ₀₄ -S ₁₃	R ₁₀	B ₂₂ -T ₀₁
R ₀₅	S ₀₂ -S ₀₄	R ₀₃	T ₀₄ -C ₂₁
R ₀₆	S ₀₆ -S ₁₅	R ₁₁	C ₂₅ -T ₀₃
R ₀₇	S ₀₂ -S ₀₅	R ₀₄	T ₀₄ -B ₂₆
R ₀₈	S ₀₃ -S ₁₅	R ₁₂	B ₂₆ -T ₀₃
R ₀₉	S ₀₇ -S ₁₁	R ₀₅	T ₀₆ -C ₃₃
R ₁₀	S ₁₀ -S ₁₄	R ₁₃	C ₂₉ -T ₀₅
R ₁₁	S ₀₇ -S ₀₉	R ₀₆	T ₀₆ -B ₃₄
R ₁₂	S ₀₈ -S ₁₄	R ₁₄	B ₃₀ -T ₀₅
R ₁₃	S ₁₂ -S ₁₀	R ₀₇	T ₀₈ -C ₂₉
R ₁₄	S ₁₁ -S ₁₆	R ₁₅	C ₃₃ -T ₀₇
R ₁₅	S ₁₂ -S ₀₈	R ₀₈	T ₀₈ -B ₃₀
R ₁₆	S ₀₉ -S ₁₆	R ₁₆	B ₃₄ -T ₀₇

Todas las rutas generadas por el RNA (Tabla D.2) tienen una ruta equivalente en el señalamiento original (Tabla D.1). El RNA no ha generado nuevas señales ni rutas ya que el señalamiento original ya satisfacía todos los requerimientos de seguridad necesarios. Tampoco se eliminaron señales ni rutas, lo que demuestra que el RNA puede mejorar los sistemas de enclavamientos cuando es posible, o igualarlos cuando se ha alcanzado la cota máxima de seguridad, sin recurrir a redundancias improductivas.

Para finalizar, el RNA comprueba los principios de señalamiento ferroviario explicados en la Sección 2.6, aplicando los algoritmos indicados, de los cuales se obtuvieron los siguientes resultados:

- Principio de autoridad (Algoritmo 17): cobertura del 100 % de los *netElements*.
- Principio de claridad (Algoritmo 18): rutas 100 % independientes.
- Principio de anticipación (Algoritmo 19): cobertura del 100 % de los puntos críticos.
- Principio de granularidad (Algoritmo 20): 100 % de rutas divididas a su mínima expresión.
- Principio de terminalidad (Algoritmo 21): 100 % de finales de vías protegidos.
- Principio de infraestructura (Algoritmo 22): 100 % de infraestructura protegida.
- Principio de no bloqueo (Algoritmo 23): 100 % de cambios de vías protegidos.

D.7. Sistema generado por el ACG

En base a la red de grafos, ilustrada en la Figura D.8, el ACG determinó la siguiente cantidad de elementos, tal puede visualizarse en el Código D.8.

Código D.8: Cantidad de elementos a implementar por el ACG

```

1   n_netElements:8
2   n_switch:4
3   n_doubleSwitch:0
4   n_borders:0
5   n_buffers:4
6   n_levelCrossings:0
7   n_platforms:0
8   n_scissorCrossings:0
9   n_signals:16
10  N : 44

```

Se repetirán los pasos detallados en el ejemplo 1, Sección 5.2.7, por lo que solamente se destacarán aspectos particulares de este ejemplo. El ACG genera 62 archivos en formato VHDL. El archivo *Aarty_Z7-10.XDC* es el mismo para todos los ejemplos, al ser invariante respecto a la cantidad de pines a utilizar. Se deberá modificar el script mostrado en el Código 5.10 y cambiar el parámetro *chosen* a 5 para automatizar la importación de los archivos del ejemplo 5 y desvincular cualquier otro conjunto de archivos de ejemplos anteriores.

Una vez ejecutado el script, Vivado ordenará los archivos de forma jerárquica, donde el módulo *global* incluye todos los módulos que fueron detallados en la Sección 3.2. Cada una de las instancias del módulo *network* contienen sus propias 44 instancias de los mismos módulos de cada elemento ferroviario ya que N, cantidad de elementos ferroviarios, es 44 en el Código D.8. El ejemplo 5 utiliza mas de 13800 sub módulos conectados automáticamente mediante mas de 27000 señales, lo cual se aleja bastante de un desarrollo que pueda realizarse manualmente de forma trivial.

Cuando Vivado genera el diagrama de bloques ya tenemos la certeza de que el código VHDL ha pasado la prueba de sintaxis del entorno de desarrollo. A continuación, se deberá sintetizar e implementar el sistema para generar el bitstream que será utilizado para programar la FPGA. Los procesos de síntesis e implementación fueron detallados en el ejemplo 1, Sección 5.2.7.

Los resultados de ambos procesos son detallados en la Tabla D.4. Los porcentajes de uso son calculados por Vivado automáticamente, teniendo en cuenta que la plataforma Arty Z7 20 posee 53200 Look-Up-Tables (LUTs), 106400 Flip-Flops (FFs), 125 Pines de entrada y salida (IOs) y 32 Buffers (BUFGs), tal como se explicó en la Sección 4. En este ejemplo, la cantidad de recursos utilizados es baja y el tiempo de síntesis e implementación es de 41 y 57 segundos, respectivamente.

Tabla D.4: Síntesis e implementación del ejemplo 5 generado por el ACG.

Recursos	Síntesis	Implementación	Uso
LUT	2328	2307	4.38-4.34 %
FF	2344	2347	2.20-2.21 %
IO	15	15	12.00 %
BUFG	3	3	9.38 %

Apéndice E

Ejemplo 6

E.1. Topología ferroviaria original

El sexto ejemplo, ilustrado en la Figura E.1, es una topología diseñada por el autor de la tesis, en base a una línea principal con tres niveles de ramificaciones y curvas dentro de un mismo *netElement*. Las primeras ramificaciones, utilizando los cambio de vías Sw01, Sw02 o Sw05, es una ramificación simple. La segunda ramificación, utilizando el cambio de vías Sw03, es una ramificación compleja al incluir el cambio de vías Sw01 previamente. Ademas, los *netElements* ne4, ne7, ne10 y ne41 presentan curvas que incrementan la dificultad del diseño del señalamiento. El objetivo de este ejemplo fue comprobar el funcionamiento del RNA con una topología de múltiples ramificaciones anidadas combinadas con curvas. Para mas detalles de este ejemplo, incluyendo las figuras, tablas y explicaciones paso a paso, consultar el repositorio de GitHub [208].

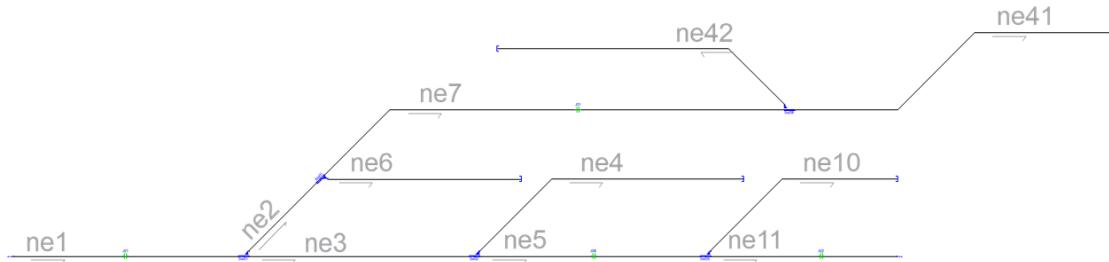


Figura E.1: Topología ferroviaria del ejemplo 6 sin señalamiento.

Para incrementar la dificultad del análisis y obtener resultados mas completos, se incluyeron finales de vías relativos y absolutos. No se incluyeron plataformas o cruces de vías.

E.2. Señalamiento original

El señalamiento original, ilustrado en la Figura E.2, incluye señales de parada próximas a los finales de vías absolutos (S11, S12, S13, S14, S16), señales de maniobras antes de converger en una vía principal (S10, S15, S20) y señales múltiples para cambios de vías divergentes (S01, S06, S07, S21), entre varias otras señales.

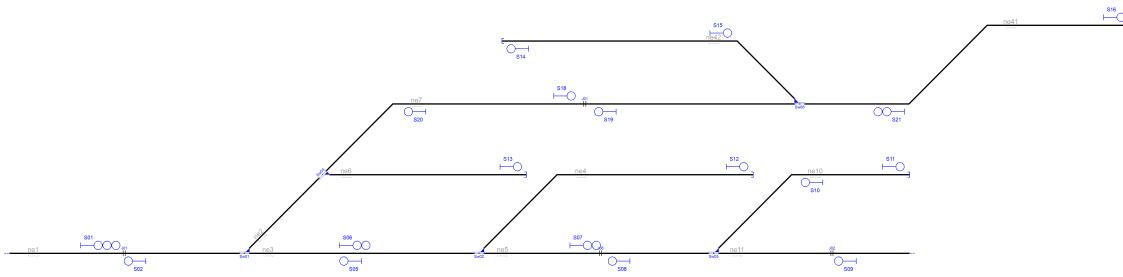


Figura E.2: Señalamiento original del ejemplo 6.

Estas señales permiten definir hasta un máximo de 16 rutas, todas ellas detalladas en la Tabla E.1. En una primera inspección, se puede comprobar que todos los elementos ferroviarios son alcanzados por al menos una de las rutas, en al menos una dirección. Además, todos los cambios de vías son utilizados, de forma simple o compuesta.

Tabla E.1: Tabla de enclavamiento original del ejemplo 6.

Ruta	Inicio	Final	Cambio	Plataforma	Cruce	netElement
R ₀₁	S ₀₁	S ₀₆	Sw ₀₁ ^N	-	-	ne ₀₁ -ne ₀₃
R ₀₂	S ₀₁	S ₁₃	Sw ₀₁ ^R +Sw ₀₃ ^R	-	-	ne ₀₁ -ne ₀₆
R ₀₃	S ₀₁	S ₁₈	Sw ₀₁ ^R +Sw ₀₃ ^R	-	-	ne ₀₁ -ne ₀₇
R ₀₄	S ₀₆	S ₀₇	Sw ₀₂ ^N	-	-	ne ₀₃ -ne ₀₅
R ₀₅	S ₀₆	S ₁₂	Sw ₀₂ ^R	-	-	ne ₀₃ -ne ₀₄
R ₀₆	S ₂₁	S ₁₉	Sw ₀₈ ^N	-	-	ne ₄₁ -ne ₀₇
R ₀₇	S ₂₁	S ₁₄	Sw ₀₈ ^R	-	-	ne ₄₁ -ne ₄₂
R ₀₈	S ₀₅	S ₀₂	Sw ₀₁ ^N	-	-	ne ₀₃ -ne ₀₁
R ₀₉	S ₀₉	S ₀₈	Sw ₀₅ ^N	-	-	ne ₁₁ -ne ₀₅
R ₁₀	S ₀₈	S ₀₅	Sw ₀₂ ^N	-	-	ne ₀₅ -ne ₀₃
R ₁₁	S ₁₀	S ₀₈	Sw ₀₅ ^R	-	-	ne ₁₀ -ne ₀₅
R ₁₂	S ₁₅	S ₁₆	Sw ₀₈ ^R	-	-	ne ₄₂ -ne ₄₁
R ₁₃	S ₁₈	S ₁₆	Sw ₀₈ ^N	-	-	ne ₀₇ -ne ₄₁
R ₁₄	S ₁₉	S ₂₀	-	-	-	ne ₀₇
R ₁₅	S ₂₀	S ₀₂	Sw ₀₁ ^R +Sw ₀₃ ^N	-	-	ne ₀₇ -ne ₀₁
R ₁₆	S ₀₇	S ₁₁	Sw ₀₅ ^R	-	-	ne ₀₅ -ne ₁₀

Algunas rutas abarcan mas de un *netElement*, como por ejemplo la ruta R15 que comienza en la señal S20 y finaliza en la señal S02, atravesando los *netElements* ne07 y ne01, utilizando los cambios de vías Sw01 y Sw03, en posición reversa y normal respectivamente.

E.3. Generación de señalamiento paso a paso

Inicialmente, el RNA ejecuta el Algoritmo 1 (ver Sección 2.1.3) para detectar todos los *netElements*, sus coordenadas iniciales y finales en la topología, y el sentido en el que fueron definidas. Al concluir el Algoritmo 1, el RNA ejecuta el Algoritmo 2 (ver Sección 2.1.3) para analizar la conexidad de la red. El resultado obtenido se muestra en el Código E.1, donde se describen las coordenadas de cada *netElement* y se confirma que la red es conexa.

Código E.1: Detección de *netElements* por parte del RNA

```

1 ##### Starting Railway Network Analyzer #####
2 Reading .railML file
3 Creating railML object
4 Analyzing railML object
5 Analyzing graph
6 ne1 [-1500, 450] [-600, 450] >>
7 ne2 [-600, 450] [-300, 750] >>
8 ne3 [-600, 450] [300, 450] >>
9 ne4 [300, 450] [1350, 750] >>
10 ne5 [300, 450] [1200, 450] >>
11 ne6 [-300, 750] [480, 750] >>
12 ne7 [-300, 750] [1530, 1020] >>
13 ne10 [1200, 450] [1950, 750] >>
14 ne11 [1200, 450] [1950, 450] >>
15 ne41 [1530, 1020] [2790, 1320] >>
16 ne42 [1530, 1020] [390, 1260] <<
17 The network is connected

```

Por ejemplo, el *netElement* ne42 inicia en la coordenada (1530;1020) y finaliza en la coordenada (390;1260). El símbolo << indica que ne42 se encuentra definido de derecha a izquierda, ya que la componente x de la coordenada final es mayor a la de la coordenada inicial. En este caso la componente y es diferente en ambas coordenadas, ya que el *netElement* ne42, tal como se aprecia en la Figura E.1, es una curva.. Además, se puede comprobar que la lista obtenida es consistente con la Figura E.2. Por ejemplo, ne1, ne2 y ne3 comparten la coordenada (-600;450), que coincide con la coordenada del cambio de vías Sw01.

A continuación, el RNA detectará la infraestructura ferroviaria, las curvas peligrosas y los puntos medios de los netElements que el RNA considera demasiado largos. El análisis de la infraestructura se detalla en la Sección 2.1.5, Sección 2.1.6, Sección 2.1.7 y Sección 2.1.8, mientras que la detección de curvas y puntos medios se detalla en la Sección 2.1.4. El RNA ejecuta el Algoritmo 3, Algoritmo 4 y Algoritmo 5 para confirmar la detección de cambios de vías simples, dobles y en tijeras. El resultado de este proceso se puede visualizar en el Código E.2.

Código E.2: Detección de puntos críticos por parte del RNA

```

1 Analyzing infrastructure --> Infrastructure.RNA
2 Detecting Danger --> Safe_points.RNA
3 ne1 has a RailJoint[J01] @ [-1060, 450]
4 ne3 has a Middle point @ [-375.0, 450]
5 ne3 has a Middle point @ [-150.0, 450]
6 ne3 has a Middle point @ [75.0, 450]
7 ne4 has a Curve(2 lines) @ [[600, 750]]
8 ne5 has a RailJoint[J06] @ [765, 450]
9 ne6 has a Middle point @ [-40.0, 750]
10 ne6 has a Middle point @ [220.0, 750]
11 ne7 has a RailJoint[J01] @ [705, 1020]
12 ne7 has a Curve(2 lines) @ [[-30, 1020]]
13 ne10 has a Curve(2 lines) @ [[1500, 750]]
14 ne11 has a RailJoint[J02] @ [1653, 450]
15 ne41 has a Curve(3 lines) @ [[1950, 1020], [2250, 1320]]

```

	ne42 has a Curve(2 lines) @ [[1290, 1260]]
--	--

Esta información es exportada por el RNA, con mayor detalle, en el archivo Infrastructure.RNA (Código E.3) que resume cada elemento ferroviario asociado a su respectivo *netElement*.

Código E.3: Infrastructure.RNA

```

1 Nodes: 11|Switches: 5|Signals: 0|Detectors: 4|Ends: 7|Barriers: 0
2 Node ne1:
3     Track = track1
4     TrainDetectionElements -> tde16
5         Type -> insulatedRailJoint
6         Neighbours = 2 -> ['ne3', 'ne2']
7         Switches -> Sw01
8             ContinueCourse -> right -> ne3
9             BranchCourse -> left -> ne2
10 Node ne2:
11     Track = track7
12     Neighbours = 4 -> ['ne1', 'ne3', 'ne7', 'ne6']
13     Switches -> Sw03
14         ContinueCourse -> left -> ne7
15         BranchCourse -> right -> ne6
16 Node ne3:
17     Track = track6
18     Neighbours = 4 -> ['ne1', 'ne2', 'ne5', 'ne4']
19     Switches -> Sw02
20         ContinueCourse -> right -> ne5
21         BranchCourse -> left -> ne4
22 Node ne4:
23     Track = track5
24     Type = BufferStop -> ['bus15']
25     Neighbours = 2 -> ['ne3', 'ne5']
26 Node ne5:
27     Track = track8
28     TrainDetectionElements -> tde25
29         Type -> insulatedRailJoint
30         Neighbours = 4 -> ['ne3', 'ne4', 'ne10', 'ne11']
31         Switches -> Sw05
32             ContinueCourse -> right -> ne11
33             BranchCourse -> left -> ne10
34 Node ne6:
35     Track = track4
36     Type = BufferStop -> ['bus14']
37     Neighbours = 2 -> ['ne2', 'ne7']
38 Node ne7:
39     Track = track9
40     TrainDetectionElements -> tde67
41         Type -> insulatedRailJoint
42         Neighbours = 4 -> ['ne2', 'ne6', 'ne41', 'ne42']
43 Node ne10:
44     Track = track3

```

```

45      Type = BufferStop -> ['bus7']
46      Neighbours = 2 -> ['ne5', 'ne11']
47 Node ne11:
48     Track = track2
49     TrainDetectionElements -> tde21
50         Type -> insulatedRailJoint
51     Neighbours = 2 -> ['ne5', 'ne10']
52 Node ne41:
53     Track = track10
54     Type = BufferStop -> ['bus62']
55     Neighbours = 2 -> ['ne7', 'ne42']
56     Switches -> Sw08
57         ContinueCourse -> left -> ne7
58         BranchCourse -> right -> ne42
59 Node ne42:
60     Track = track11
61     Type = BufferStop -> ['bus66']
62     Neighbours = 2 -> ['ne7', 'ne41']

```

La información de la infraestructura es utilizada por el RNA para detectar los puntos críticos de la red, es decir, las zonas donde es recomendable colocar una señal, según el sentido de circulación que se desee. El resultado es exportado al archivo SafePoints.RNA (Código E.4). En el caso de que un mismo *netElement* tenga más de un punto crítico para el mismo sentido, el RNA tomará el más cercano al elemento a proteger. El criterio de selección de puntos críticos se aplica para cada elemento ferroviario detectado, cada curva y cada cambio de vías y fue explicado en las secciones correspondientes ya mencionadas.

Código E.4: SafePoints.RNA

```

1 ne1:
2     Next: [[-1160.0, 450]]
3     Prev: [[-960.0, 450]]
4 ne3:
5     Next: [[-375.0, 450], [-150.0, 450], [75.0, 450]]
6     Prev: [[-375.0, 450], [-150.0, 450], [75.0, 450]]
7 ne4:
8     Prev: [[700.0, 750]]
9 ne5:
10    Next: [[665.0, 450]]
11    Prev: [[865.0, 450]]
12 ne6:
13    Next: [[-40.0, 750], [220.0, 750]]
14    Prev: [[-40.0, 750], [220.0, 750]]
15 ne7:
16    Next: [[605.0, 1020]]
17    Prev: [[805.0, 1020], [70.0, 1020]]
18 ne10:
19    Prev: [[1600.0, 750]]
20 ne11:
21    Next: [[1553.0, 450]]
22    Prev: [[1753.0, 450]]

```

```

23 ne41:
24     Next: [[1850.0, 1020]]
25     Prev: [[2350.0, 1320]]
26 ne42:
27     Next: [[1190.0, 1260]]

```

Una vez que el RNA detectó cada punto crítico de la red ferroviaria, procede a generar el señalamiento. El orden en que se procesan los elementos ferroviarios no impacta en el resultado final, pero para poder describirlo de forma ordenada se iniciará generando el señalamiento para proteger los finales de vías, las junturas entre rieles, las plataformas (explicado en la Sección 2.2.3), los cruces de vía (explicado en la Sección 2.2.4) y los cambios de vías (explicado en la Sección H.3). Luego se procederá a mostrar el señalamiento completo antes y después de la simplificación de señales (explicado en la Sección 2.3).

Tal como se explicó en la Sección 2.2.1, el RNA aplica el Algoritmo 6 y el Algoritmo 7 para generar las señales para proteger los finales de vías relativos y absolutos. Estas señales son ilustradas en la Figura E.3.

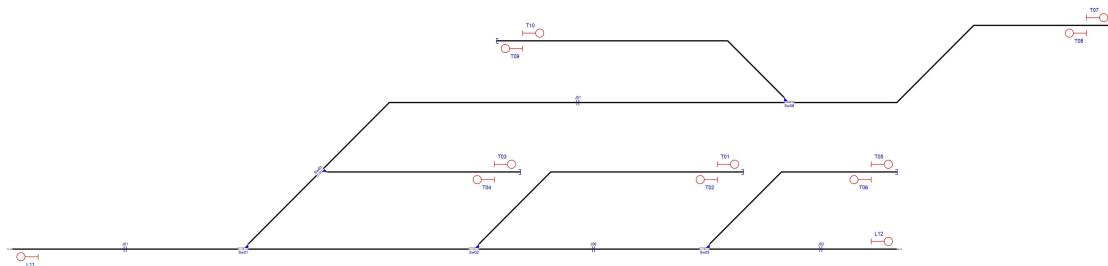


Figura E.3: Señalamiento generado por el RNA para proteger el final de vía.

Los finales de vías absolutos son protegidos por las señales de parada T01, T03, T05, T07 y T09; y las señales de partida son T02, T04, T06, T08 y T10. A su vez, los finales de vías relativos poseen las señales de parada L11 y L12, cercanos al límite del externo del *netElement* al que pertenecen.

La Figura E.3 ilustra la generación de señales destinadas a proteger las junturas entre los rieles. Estas señales se obtuvieron al aplicar el Algoritmo 8, tal como fue explicado en la Sección 2.2.2. Las señales generadas son todas las señales comprendidas entre J13 y J20, indicadas en color rojo.

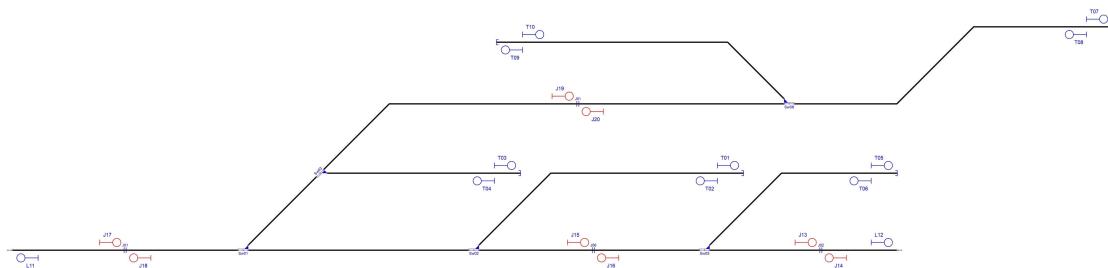


Figura E.4: Señalamiento generado por el RNA para proteger las junturas.

Al generar el señalamiento para proteger la infraestructura, tal como se explicó en la Sección 2.3.2, el Algoritmo 15 simplificará las señales entre dos elementos ferroviarios si no existe espacio suficiente entre ellos. En este ejemplo, no existen plataformas o cruces de vías que proteger. Por lo tanto, el RNA no asigna nuevo señalamiento, como se visualiza en la Figura E.5.

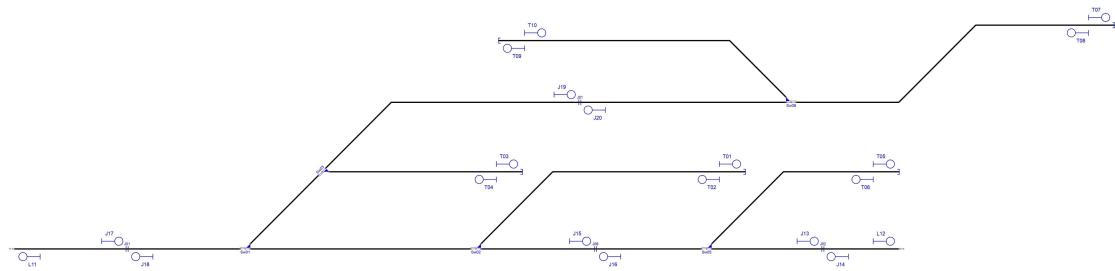


Figura E.5: Señalamiento generado por el RNA para proteger plataformas y cruces de vía.

Al aplicar el Algoritmo 11 de generación de señalamiento para cambios de vías, tal como fue explicado en la Sección , el RNA genera las señales C21, S22 y H23 para proteger el cambio de vías Sw01; las señales C25, S27, B26 y H28 para proteger el cambio de vías Sw02; las señales C29, B30 Y H24 para proteger el cambio de vías Sw03; las señales C31, S33, B32 y H34 para proteger el cambio de vías Sw05 y las señales C35, S37, B36 y H38 para proteger el cambio de vías Sw08. Las señales mencionadas se encuentran resaltadas en rojo en la Figura E.6.

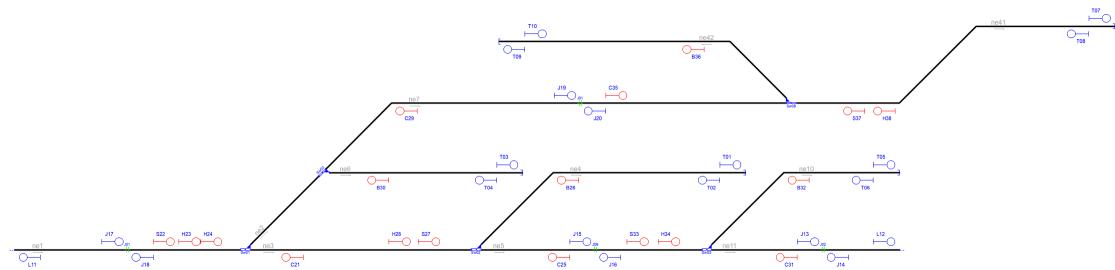


Figura E.6: Señalamiento generado por el RNA para proteger las máquinas de cambios.

Una vez obtenido todo el señalamiento, el RNA procede a simplificar las señales redundantes, repetidas o cuyas funciones o ubicaciones se superponen entre sí. El proceso de simplificación de señales fue explicado en la Sección 2.3. El Algoritmo 15 de herencia vertical fue aplicado en la señal B del cambio de vías Sw01, moviéndola hasta la señal C29 del cambio de vías Sw03. Además, la señal S del cambio de vías Sw03 fue movida a la señal H23 del cambio de vías Sw01.

Las señales simplificadas al aplicar el Algoritmo 15 de herencia horizontal son: L12, J15, J17, H23, H24, C25, H28, B30, C31, B32, H34, C35 y H38. La señal H23 fue eliminada por su cercanía con la señal S22, con la cual comparten dirección y sentido. Lo mismo ocurre entre las señales H24 y S22; entre las señales H28 y S27; entre las señales H34 y S33; y entre las señales H38 y S37. En todos los casos, se aplicó el Algoritmo 15, diseñado para agrupar objetos cercanos como un único objeto, generando el señalamiento acorde a los elementos contenidos en cada extremo del nuevo elemento contenedor.

Finalmente, las señales son simplificadas aplicando el Algoritmo 14 de eliminación por prioridad de señales. El resultado de este proceso es detallado en el Código E.5.

Código E.5: Reducción de señalamiento por prioridad de señales

```

1 Reducing redundant signals
2 T priority removing sig30 for sig04
3 T priority removing sig32 for sig06
4 L priority removing sig12 for sig13

```

```
5 J>H priority removing sig31 for sig14
6 J>S priority removing sig15 for sig33
7 J>H priority removing sig25 for sig16
8 J>S priority removing sig17 for sig22
9 J>H priority removing sig35 for sig19
10 Same position removing sig23 for sig22
11 Same position removing sig24 for sig22
12 Same position removing sig28 for sig27
13 Same position removing sig34 for sig33
14 Same position removing sig38 for sig37
```

El resultado de la simplificación del señalamiento se ilustra en la Figura E.7.

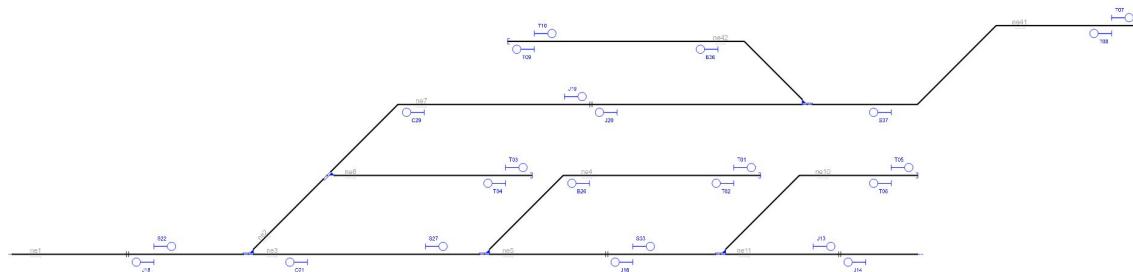


Figura E.7: Señalamiento generado y simplificado por el RNA.

Además, toda la información del señalamiento generado es exportada por el RNA en el archivo Signalling.RNA (Código 5.6), que incluye información detallada de la posición, orientación, sentido, coordenada, nombre y tipo de señal.

Código E.6: Signalling.RNA

```
1 sig01 [T01] >>:  
2     From: ne4 | To: bus15_right  
3     Type: Stop | Direction: normal | AtTrack: left  
4     Position: [1250, -750] | Coordinate: 0.9148  
5 sig02 [T02] <<:  
6     From: ne4 | To: ne4_left  
7     Type: Stop | Direction: reverse | AtTrack: right  
8     Position: [1250, -750] | Coordinate: 0.9148  
9 sig03 [T03] >>:  
10    From: ne6 | To: bus14_right  
11    Type: Stop | Direction: normal | AtTrack: left  
12    Position: [380, -750] | Coordinate: 0.8717  
13 sig04 [T04] <<:  
14    From: ne6 | To: ne6_left  
15    Type: Stop | Direction: reverse | AtTrack: right  
16    Position: [380, -750] | Coordinate: 0.8717  
17 sig05 [T05] >>:  
18    From: ne10 | To: bus7_right  
19    Type: Stop | Direction: normal | AtTrack: left  
20    Position: [1850, -750] | Coordinate: 0.8856
```

```

21 sig06 [T06] <<:
22   From: ne10 | To: ne10_left
23   Type: Stop | Direction: reverse | AtTrack: right
24   Position: [1850, -750] | Coordinate: 0.8856
25 sig07 [T07] >>:
26   From: ne41 | To: bus62_right
27   Type: Stop | Direction: normal | AtTrack: left
28   Position: [2690, -1320] | Coordinate: 0.9277
29 sig08 [T08] <<:
30   From: ne41 | To: ne41_left
31   Type: Stop | Direction: reverse | AtTrack: right
32   Position: [2690, -1320] | Coordinate: 0.9277
33 sig09 [T09] <<:
34   From: ne42 | To: bus66_left
35   Type: Stop | Direction: normal | AtTrack: left
36   Position: [490, -1260] | Coordinate: 0.3545
37 sig10 [T10] >>:
38   From: ne42 | To: ne42_right
39   Type: Stop | Direction: reverse | AtTrack: right
40   Position: [490, -1260] | Coordinate: 0.3545
41 sig13 [J13] >>:
42   From: ne11 | To: ne11_right
43   Type: Circulation | Direction: normal | AtTrack: left
44   Position: [1553.0, -450] | Coordinate: 0.4706
45 sig14 [J14] <<:
46   From: ne11 | To: ne11_left
47   Type: Circulation | Direction: reverse | AtTrack: right
48   Position: [1753.0, -450] | Coordinate: 0.7373
49 sig16 [J16] <<:
50   From: ne5 | To: ne5_left
51   Type: Circulation | Direction: reverse | AtTrack: right
52   Position: [865.0, -450] | Coordinate: 0.6277
53 sig18 [J18] <<:
54   From: ne1 | To: ne1_left
55   Type: Circulation | Direction: reverse | AtTrack: right
56   Position: [-960.0, -450] | Coordinate: 0.6
57 sig19 [J19] >>:
58   From: ne7 | To: ne7_right
59   Type: Circulation | Direction: normal | AtTrack: left
60   Position: [605.0, -1020] | Coordinate: 0.5236
61 sig20 [J20] <<:
62   From: ne7 | To: ne7_left
63   Type: Circulation | Direction: reverse | AtTrack: right
64   Position: [805.0, -1020] | Coordinate: 0.6266
65 sig21 [C21] <<:
66   From: ne3 | To: ne3_left
67   Type: Circulation | Direction: reverse | AtTrack: right
68   Position: [-375.0, -450] | Coordinate: 0.25
69 sig22 [S22] >>:
70   From: ne1 | To: ne1_right
71   Type: Circulation | Direction: normal | AtTrack: left

```

```

72     Position: [-960.0, -450] | Coordinate: 0.6
73 sig26 [B26] <<:
74     From: ne4 | To: ne4_left
75     Type: Manouver | Direction: reverse | AtTrack: right
76     Position: [700.0, -750] | Coordinate: 0.4464
77 sig27 [S27] >>:
78     From: ne3 | To: ne3_right
79     Type: Circulation | Direction: normal | AtTrack: left
80     Position: [75.0, -450] | Coordinate: 0.75
81 sig29 [C29] <<:
82     From: ne7 | To: ne7_left
83     Type: Manouver | Direction: reverse | AtTrack: right
84     Position: [70.0, -1020] | Coordinate: 0.2481
85 sig33 [S33] >>:
86     From: ne5 | To: ne5_right
87     Type: Circulation | Direction: normal | AtTrack: left
88     Position: [865.0, -450] | Coordinate: 0.6277
89 sig36 [B36] <<:
90     From: ne42 | To: ne42_right
91     Type: Manouver | Direction: normal | AtTrack: left
92     Position: [1190.0, -1260] | Coordinate: 0.9193
93 sig37 [S37] <<:
94     From: ne41 | To: ne41_left
95     Type: Circulation | Direction: reverse | AtTrack: right
96     Position: [1850.0, -1020] | Coordinate: 0.9277

```

Al finalizar la generación del señalamiento, el RNA ejecuta el Algoritmo 15, explicado en la Sección 2.4, para detectar todas las posibles rutas admitidas por la red para crear la tabla de enclavamientos. La cuál puede ser visualizada en el archivo Routes.RNA (Código E.7). La misma detalla las señales de inicio y final, los *netElements* abarcados por la ruta y cualquier infraestructura involucrada, incluyendo el estado que deben tener para que la ruta sea activada.

Código E.7: Routes.RNA

```

1 route_1 [sig02 << sig26]:
2     Path: ['ne4']
3 route_2 [sig04 << sig18]:
4     Path: ['ne6', 'ne2', 'ne1']
5     Switches: ['Sw01', 'Sw03']
6 route_3 [sig06 << sig16]:
7     Path: ['ne10', 'ne5']
8     Switches: ['Sw05']
9 route_4 [sig08 << sig37]:
10    Path: ['ne41']
11    Switches: ['Sw08']
12 route_5 [sig10 >> sig07]:
13    Path: ['ne42', 'ne41']
14    Switches: ['Sw08']
15 route_6 [sig14 << sig16]:
16    Path: ['ne11', 'ne5']
17    Switches: ['Sw05']

```

```
18 route_7 [sig16 << sig21]:  
19     Path: ['ne5', 'ne3']  
20     Switches: ['Sw02', 'Sw05']  
21 route_8 [sig19 >> sig07]:  
22     Path: ['ne7', 'ne41']  
23     Switches: ['Sw08']  
24 route_9 [sig20 << sig29]:  
25     Path: ['ne7']  
26 route_10 [sig21 << sig18]:  
27     Path: ['ne3', 'ne1']  
28     Switches: ['Sw01', 'Sw02']  
29 route_11 [sig22 >> sig27]:  
30     Path: ['ne1', 'ne3']  
31     Switches: ['Sw01', 'Sw02']  
32 route_12 [sig22 >> sig19]:  
33     Path: ['ne1', 'ne2', 'ne7']  
34     Switches: ['Sw01', 'Sw03']  
35 route_13 [sig22 >> sig03]:  
36     Path: ['ne1', 'ne2', 'ne6']  
37     Switches: ['Sw01', 'Sw03']  
38 route_14 [sig26 << sig21]:  
39     Path: ['ne4', 'ne3']  
40     Switches: ['Sw02']  
41 route_15 [sig27 >> sig33]:  
42     Path: ['ne3', 'ne5']  
43     Switches: ['Sw02', 'Sw05']  
44 route_16 [sig27 >> sig01]:  
45     Path: ['ne3', 'ne4']  
46     Switches: ['Sw02']  
47 route_17 [sig29 << sig18]:  
48     Path: ['ne7', 'ne2', 'ne1']  
49     Switches: ['Sw01', 'Sw03']  
50 route_18 [sig33 >> sig05]:  
51     Path: ['ne5', 'ne10']  
52     Switches: ['Sw05']  
53 route_19 [sig33 >> sig13]:  
54     Path: ['ne5', 'ne11']  
55     Switches: ['Sw05']  
56 route_20 [sig36 << sig09]:  
57     Path: ['ne42']  
58 route_21 [sig37 << sig20]:  
59     Path: ['ne41', 'ne7']  
60     Switches: ['Sw08']  
61 route_22 [sig37 << sig36]:  
62     Path: ['ne41', 'ne42']  
63     Switches: ['Sw08']
```

E.4. Red de grafos generada por el RNA

La información exportada en el Código E.3 (Infrastructure.RNA) Código E.4 (SafePoint.RNA), Código E.6 (Signalling.RNA) y Código E.7 (Routes.RNA) es resumida de forma gráfica por el RNA para una mejor interpretación. El resultado de este resumen se ilustra en el diagrama de la Figura E.8.

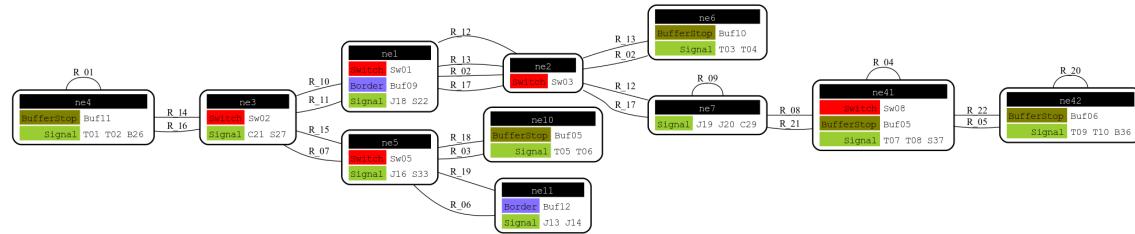


Tabla E.2: Tabla de enclavamiento del ejemplo 6 generada por el RNA.

Ruta	Inicio	Final	Cambio	Plataforma	Cruce	netElement
R ₀₁	T ₀₂	B ₂₆	-	-	-	ne ₀₄
R ₀₂	T ₀₄	J ₁₈	Sw ₀₁ ^R +Sw ₀₃ ^R	-	-	ne ₀₆ -ne ₀₁
R ₀₃	T ₀₆	J ₁₆	Sw ₀₅ ^R	-	-	ne ₁₀ -ne ₀₅
R ₀₄	T ₀₈	S ₃₇	-	-	-	ne ₄₁
R ₀₅	T ₁₀	T ₀₇	Sw ₀₈ ^R	-	-	ne ₄₂ -ne ₄₁
R ₀₆	J ₁₄	J ₁₆	Sw ₀₅ ^N	-	-	ne ₁₁ -ne ₀₅
R ₀₇	J ₁₆	C ₂₁	Sw ₀₂ ^N	-	-	ne ₀₅ -ne ₀₃
R ₀₈	J ₁₉	T ₀₇	Sw ₀₈ ^N	-	-	ne ₀₇ -ne ₄₁
R ₀₉	J ₂₀	C ₂₉	-	-	-	ne ₀₇
R ₁₀	C ₂₁	J ₁₈	Sw ₀₁ ^N	-	-	ne ₀₃ -ne ₀₁
R ₁₁	S ₂₂	S ₂₇	Sw ₀₁ ^N	-	-	ne ₀₁ -ne ₀₃
R ₁₂	S ₂₂	J ₁₉	Sw ₀₁ ^R +Sw ₀₃ ^N	-	-	ne ₀₁ -ne ₀₇
R ₁₃	S ₂₂	T ₀₃	Sw ₀₁ ^R +Sw ₀₃ ^R	-	-	ne ₀₁ -ne ₀₆
R ₁₄	B ₂₆	C ₂₁	Sw ₀₂ ^R	-	-	ne ₀₄ -ne ₀₃
R ₁₅	S ₂₇	S ₃₃	Sw ₀₂ ^N	-	-	ne ₀₃ -ne ₀₅
R ₁₆	S ₂₇	T ₀₁	Sw ₀₂ ^R	-	-	ne ₀₃ -ne ₀₄
R ₁₇	C ₂₉	J ₁₈	Sw ₀₁ ^R +Sw ₀₃ ^N	-	-	ne ₀₇ -ne ₀₁
R ₁₈	S ₃₃	J ₁₃	Sw ₀₅ ^N	-	-	ne ₀₅ -ne ₁₁
R ₁₉	S ₃₃	T ₀₅	Sw ₀₅ ^R	-	-	ne ₀₅ -ne ₁₀
R ₂₀	B ₃₆	T ₀₉	-	-	-	ne ₄₂
R ₂₁	S ₃₇	J ₂₀	Sw ₀₈ ^N	-	-	ne ₄₁ -ne ₀₇
R ₂₂	S ₃₇	B ₃₆	Sw ₀₈ ^R	-	-	ne ₄₁ -ne ₄₂

En una primera inspección podemos ver que el nuevo señalamiento tiene 22 rutas, versus las 16 rutas del señalamiento original (ver Tabla E.1). Esto se debe a que todas las vías son consideradas de ambos sentidos por el RNA, lo cuál queda de manifiesto cuando se comprueba que todas las plataformas y cruces de vía son atravesados por dos rutas, una en cada dirección.

E.6. Validación del sistema de enclavamientos

La validación de las rutas de la tabla de enclavamientos es realizada por el RNA aplicando el Algoritmo 16, explicado en la Sección 2.5. Las 16 rutas del señalamiento original (Tabla E.1) tienen 16 rutas equivalentes en el señalamiento generado por el RNA (Tabla E.2), tal como se puede visualizar en la Tabla E.3, generada automáticamente por el RNA.

Tabla E.3: Equivalencias entre las rutas originales y las generadas por el RNA.

Original	Señales	RNA	Señales
R ₀₁	S ₀₁ -S ₀₆	R ₁₁	S ₂₂ -S ₂₇
R ₀₂	S ₀₁ -S ₁₃	R ₁₃	S ₂₂ -T ₀₃
R ₀₃	S ₀₁ -S ₁₈	R ₁₂	S ₂₂ -J ₁₉
R ₀₄	S ₀₆ -S ₀₇	R ₁₅	S ₂₇ -S ₃₃
R ₀₅	S ₀₆ -S ₁₂	R ₁₆	S ₂₇ -T ₀₁
R ₀₆	S ₂₁ -S ₁₉	R ₂₁	S ₃₇ -J ₂₀
R ₀₇	S ₂₁ -S ₁₄	R ₂₂	S ₃₇ -B ₃₆
R ₀₈	S ₀₅ -S ₀₂	R ₁₀	C ₂₁ -J ₁₈
R ₀₉	S ₀₉ -S ₀₈	R ₀₆	J ₁₄ -J ₁₆
R ₁₀	S ₀₈ -S ₀₅	R ₀₇	J ₁₆ -C ₂₁
R ₁₁	S ₁₀ -S ₀₈	R ₀₃	T ₀₆ -J ₁₆
R ₁₂	S ₁₅ -S ₁₆	R ₀₅	T ₁₀ -T ₀₇
R ₁₃	S ₁₈ -S ₁₆	R ₀₈	J ₁₉ -T ₀₇
R ₁₄	S ₁₉ -S ₂₀	R ₀₈	J ₂₀ -C ₂₉
R ₁₅	S ₂₀ -S ₀₂	R ₁₇	C ₂₉ -J ₁₈
R ₁₆	S ₀₇ -S ₁₁	R ₁₉	S ₃₃ -T ₀₅

Las rutas R1, R2, R4, R14, R18 y R20 (Tabla E.2) generadas por el RNA que no tienen equivalencias en el señalamiento original (Tabla E.1) se deben a que el RNA creó señales extras. La ruta R1 fue creada por el RNA al añadir la señal T02 para proteger el final de vía del *netElement* ne04, creando una ruta con la señal B26. La ruta R2 fue creada por el RNA al añadir la señal T04 para proteger el final de vía del *netElement* ne06, creando una ruta con la señal J18. La ruta R4 fue creada por el RNA al añadir la señal T08 para proteger el final de vía del *netElement* ne41, creando una ruta con la señal S37.

Respecto a las otras tres rutas: la ruta R14 fue creada por el RNA al añadir la señal B26 para proteger al cambio Sw02 previo a la curva del *netElement* ne04, formando una ruta con la señal C21; la ruta R18 fue creada por el RNA al añadir la señal J13 para proteger la juntura del *netElement* ne11, formando una ruta con la señal S33; la ruta R20 fue creada por el RNA al añadir la señal T09 para proteger el final de vía del *netElement* ne42, creando una ruta con la señal B36.

Los elementos indicados (finales de vías, curvas y cambios de vías), no se encontraban completamente protegidos en el señalamiento original.

Para finalizar, el RNA comprueba los principios de señalamiento ferroviario explicados en la Sección 2.6, aplicando los algoritmos indicados, de los cuales se obtuvieron los siguientes resultados:

- Principio de autoridad (Algoritmo 17): cobertura del 100 % de los *netElements*.
- Principio de claridad (Algoritmo 18): rutas 100 % independientes.
- Principio de anticipación (Algoritmo 19): cobertura del 100 % de los puntos críticos.
- Principio de granularidad (Algoritmo 20): 100 % de rutas divididas a su mínima expresión.
- Principio de terminalidad (Algoritmo 21): 100 % de finales de vías protegidos.
- Principio de infraestructura (Algoritmo 22): 100 % de infraestructura protegida.

- Principio de no bloqueo (Algoritmo 23): 100 % de cambios de vías protegidos.

E.7. Sistema generado por el ACG

En base a la red de grafos, ilustrada en la Figura E.8, el ACG determinó la siguiente cantidad de elementos, tal puede visualizarse en el Código E.8.

Código E.8: Cantidad de elementos a implementar por el ACG

```

1  n_netElements:11
2  n_switch:5
3  n_doubleSwitch:0
4  n_borders:2
5  n_buffers:5
6  n_levelCrossings:0
7  n_platforms:0
8  n_scissorCrossings:0
9  n_signals:24
10 N : 62

```

Se repetirán los pasos detallados en el ejemplo 1, Sección 5.2.7, por lo que solamente se destacarán aspectos particulares de este ejemplo. El ACG genera 80 archivos en formato VHDL. El archivo *Arty_Z7-10.XDC* es el mismo para todos los ejemplos, al ser invariante respecto a la cantidad de pines a utilizar. Se deberá modificar el script mostrado en el Código 5.10 y cambiar el parámetro *chosen* a 6 para automatizar la importación de los archivos del ejemplo 6 y desvincular cualquier otro conjunto de archivos de ejemplos anteriores.

Una vez ejecutado el script, Vivado ordenará los archivos de forma jerárquica, donde el módulo *global* incluye todos los módulos que fueron detallados en la Sección 3.2. Cada una de las instancias del módulo *network* contienen sus propias 62 instancias de los mismos módulos de cada elemento ferroviario ya que N, cantidad de elementos ferroviarios, es 62 en el Código E.8. El ejemplo 6 utiliza mas de 19870 sub módulos conectados automáticamente mediante mas de 37910 señales, lo cual se aleja bastante de un desarrollo que pueda realizarse manualmente de forma trivial.

Cuando Vivado genera el diagrama de bloques ya tenemos la certeza de que el código VHDL ha pasado la prueba de sintaxis del entorno de desarrollo. A continuación, se deberá sintetizar e implementar el sistema para generar el bitstream que será utilizado para programar la FPGA. Los procesos de síntesis e implementación fueron detallados en el ejemplo 1, Sección 5.2.7.

Los resultados de ambos procesos son detallados en la Tabla E.4. Los porcentajes de uso son calculados por Vivado automáticamente, teniendo en cuenta que la plataforma Arty Z7 20 posee 53200 Look-Up-Tables (LUTs), 106400 Flip-Flops (FFs), 125 Pines de entrada y salida (IOs) y 32 Buffers (BUFGs), tal como se explicó en la Sección 4. En este ejemplo, la cantidad de recursos utilizados es baja y el tiempo de síntesis e implementación es de 49 y 1 minuto con 10 segundos, respectivamente.

Tabla E.4: Síntesis e implementación del ejemplo 6 generado por el ACG.

Recursos	Síntesis	Implementación	Uso
LUT	3388	3348	6.37-6.29 %
FF	3793	3796	3.56-3.57 %
IO	15	15	12.00 %
BUFG	3	3	9.38 %

Apéndice F

Ejemplo 7

F.1. Topología ferroviaria original

El primer ejemplo, ilustrado en la Figura F.1, es una topología diseñada por el autor de la tesis, en base a múltiples niveles de ramificaciones. La primera ramificación, utilizando los cambios de vías Sw18 y Sw19, es una ramificación doble que lleva a una vía secundaria donde las formaciones pueden maniobrar para volver a la red. La segunda ramificación, utilizando los cambios de vías Sw18 y Sw14, es una ramificación compleja al incluir el cambio de vías Sw14 a continuación del Sw18. Ademas, se incluyeron curvas en los *netElements* ne41 y ne32. El objetivo de este ejemplo fue comprobar el funcionamiento del RNA con una topología de múltiples ramificaciones que llevan a vías sin salida. Para mas detalles de este ejemplo, incluyendo las figuras, tablas y explicaciones paso a paso, consultar el repositorio de GitHub [208].

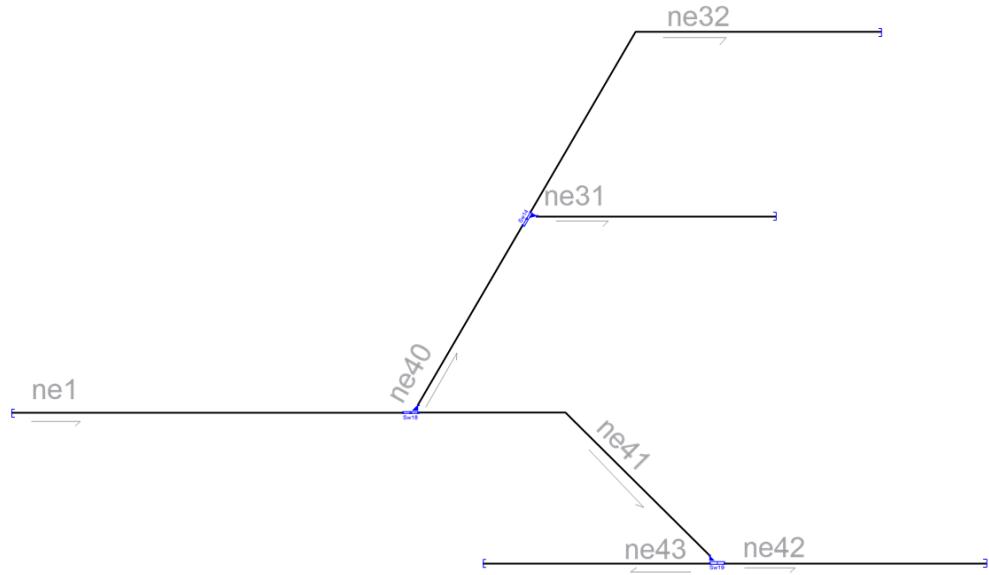


Figura F.1: Topología ferroviaria del ejemplo 7 sin señalamiento.

Para incrementar la dificultad del análisis y obtener resultados mas completos, todos los finales

de vías son absolutos. No se incluyeron plataformas ni cruces de vías. La distribución de los cambios de vías se diseñó para abarcar la mayor cantidad de casos posibles.

F.2. Señalamiento original

El señalamiento original, ilustrado en la Figura F.2, incluye señales de parada próximas a los finales de vías absolutos (S06, S07, S08, S09, S10), señales de maniobras antes de converger en una vía principal (S02, S04, S05) y señales múltiples para cambios de vías divergentes (S01, S03).

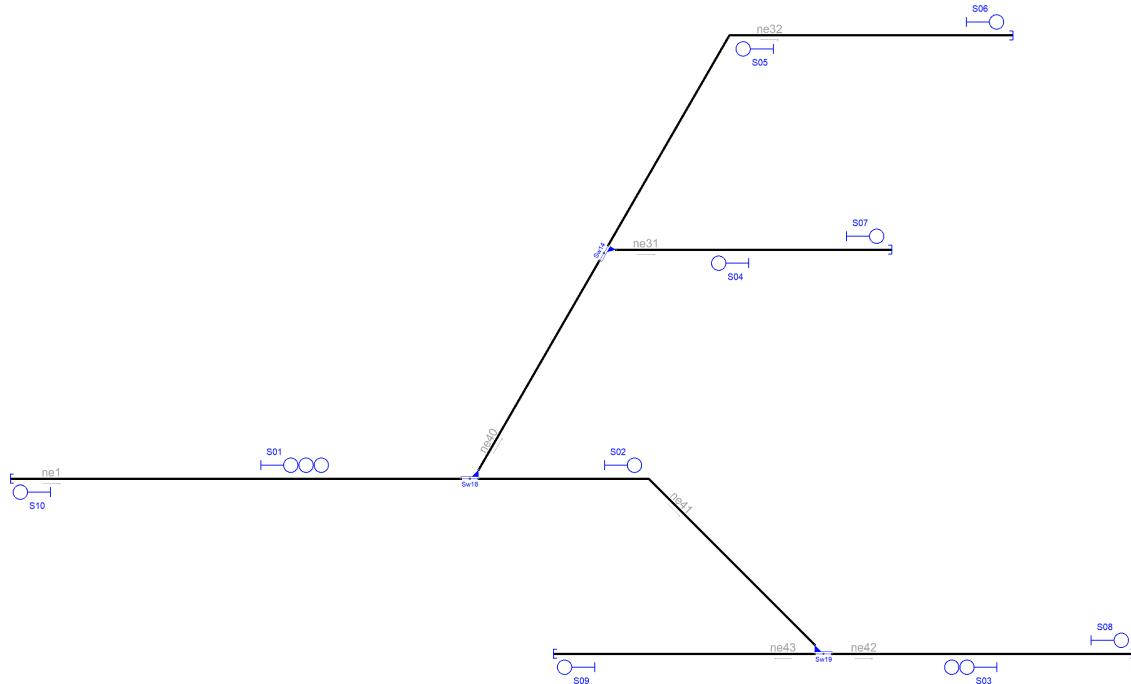


Figura F.2: Señalamiento original del ejemplo 7.

Estas señales permiten definir hasta un máximo de 8 rutas, todas ellas detalladas en la Tabla F.1. En una primera inspección, se puede comprobar que todos los elementos ferroviarios son alcanzados por al menos una de las rutas, en al menos una dirección. Además, todos los cambios de vías son utilizados, de forma simple o compuesta.

Tabla F.1: Tabla de enclavamiento original del ejemplo 7.

Ruta	Inicio	Final	Cambio	Plataforma	Cruce	netElement
R ₀₁	S ₀₁	S ₀₂	Sw ₁₈ ^N	-	-	ne ₀₁ -ne ₄₁
R ₀₂	S ₀₁	S ₀₆	Sw ₁₄ ^N +Sw ₁₈ ^R	-	-	ne ₀₁ -ne ₃₂
R ₀₃	S ₀₁	S ₀₇	Sw ₁₄ ^R +Sw ₁₈ ^R	-	-	ne ₀₁ -ne ₃₁
R ₀₄	S ₀₃	S ₀₉	Sw ₁₉ ^N	-	-	ne ₄₂ -ne ₄₃
R ₀₅	S ₀₃	S ₁₀	Sw ₁₈ ^N +Sw ₁₉ ^R	-	-	ne ₄₂ -ne ₀₁
R ₀₆	S ₀₂	S ₀₈	Sw ₁₉ ^R	-	-	ne ₄₁ -ne ₄₂
R ₀₇	S ₀₄	S ₁₀	Sw ₁₄ ^R +Sw ₁₈ ^R	-	-	ne ₃₁ -ne ₀₁
R ₀₈	S ₀₅	S ₁₀	Sw ₁₄ ^N +Sw ₁₈ ^R	-	-	ne ₃₂ -ne ₀₁

Todas las rutas abarcan mas de un *netElement*, como por ejemplo la ruta R08 que comienza en la señal S05 y finaliza en la señal S10, atravesando los *netElements* ne32 y ne01, utilizando los cambios de vías Sw14 y Sw18, en posición normal y reversa respectivamente.

F.3. Generación de señalamiento paso a paso

Inicialmente, el RNA ejecuta el Algoritmo 1 (ver Sección 2.1.3) para detectar todos los *netElements*, sus coordenadas iniciales y finales en la topología, y el sentido en el que fueron definidas. Al concluir el Algoritmo 1, el RNA ejecuta el Algoritmo 2 (ver Sección 2.1.3) para analizar la conexidad de la red. El resultado obtenido se muestra en el Código F.1, donde se describen las coordenadas de cada *netElement* y se confirma que la red es conexa.

Código F.1: Detección de *netElements* por parte del RNA

```

1 ##### Starting Railway Network Analyzer #####
2 Reading .railML file
3 Creating railML object
4 Analyzing railML object
5 Analyzing graph
6 ne1 [-770, -30] [260, -30] >>
7 ne31 [554, 480] [1190, 480] >>
8 ne32 [554, 480] [1460, 957] >>
9 ne40 [260, -30] [554, 480] >>
10 ne41 [260, -30] [1040, -420] >>
11 ne42 [1040, -420] [1730, -420] >>
12 ne43 [1040, -420] [440, -420] <<
13 The network is connected

```

Por ejemplo, el *netElement* ne42 inicia en la coordenada (1040;-420) y finaliza en la coordenada (1730;-420). El símbolo >> indica que ne1 se encuentra definido de izquierda a derecha, ya que la componente x de la coordenada final es mayor a la de la coordenada inicial, teniendo la misma componente y. Además, se puede comprobar que la lista obtenida es consistente con la Figura F.2. Por ejemplo, ne1, ne40 y ne41 comparten la coordenada (260;-30), que coincide con la coordenada del cambio de vías Sw18.

A continuación, el RNA detectará la infraestructura ferroviaria, las curvas peligrosas y los puntos medios de los *netElements* que el RNA considera demasiado largos. El análisis de la infra-

estructura se detalla en la Sección 2.1.5, Sección 2.1.6, Sección 2.1.7 y Sección 2.1.8, mientras que la detección de curvas y puntos medios se detalla en la Sección 2.1.4. El RNA ejecuta el Algoritmo 3, Algoritmo 4 y Algoritmo 5 para confirmar la detección de cambios de vías simples, dobles y en tijeras. El resultado de este proceso se puede visualizar en el Código F.2.

Código F.2: Detección de puntos críticos por parte del RNA

```

1 Analyzing infrastructure --> Infrastructure.RNA
2 Detecting Danger --> Safe_points.RNA
3 ne1 has a Middle point @ [-564.0, -30]
4 ne1 has a Middle point @ [-358.0, -30]
5 ne1 has a Middle point @ [-152.0, -30]
6 ne1 has a Middle point @ [54.0, -30]
7 ne31 has a Middle point @ [766.0, 480]
8 ne31 has a Middle point @ [978.0, 480]
9 ne32 has a Curve(2 lines) @ [[830, 957]]
10 ne41 has a Curve(2 lines) @ [[650, -30]]
11 ne42 has a Middle point @ [1270.0, -420]
12 ne42 has a Middle point @ [1500.0, -420]
13 ne43 has a Middle point @ [640.0, -420]
14 ne43 has a Middle point @ [840.0, -420]
```

Esta información es exportada por el RNA, con mayor detalle, en el archivo Infrastructure.RNA (Código F.3) que resume cada elemento ferroviario asociado a su respectivo *netElement*.

Código F.3: Infrastructure.RNA

```

1 Nodes: 7|Switches: 3|Signals: 0|Detectors: 0|Ends: 5|Barriers: 0
2 Node ne1:
3     Track = track1
4     Type = BufferStop -> ['bus1']
5     Neighbours = 2 -> ['ne41', 'ne40']
6     Switches -> Sw18
7         ContinueCourse -> right -> ne41
8         BranchCourse -> left -> ne40
9 Node ne31:
10    Track = track2
11    Type = BufferStop -> ['bus4']
12    Neighbours = 2 -> ['ne40', 'ne32']
13 Node ne32:
14    Track = track4
15    Type = BufferStop -> ['bus35']
16    Neighbours = 2 -> ['ne31', 'ne40']
17 Node ne40:
18    Track = track3
19    Neighbours = 4 -> ['ne1', 'ne31', 'ne32', 'ne41']
20    Switches -> Sw14
21        ContinueCourse -> left -> ne32
22        BranchCourse -> right -> ne31
23 Node ne41:
24    Track = track5
```

```

25     Neighbours = 4 -> ['ne1', 'ne40', 'ne42', 'ne43']
26 Node ne42:
27     Track = track6
28     Type = BufferStop -> ['bus48']
29     Neighbours = 2 -> ['ne41', 'ne43']
30     Switches -> Sw19
31         ContinueCourse -> left -> ne43
32         BranchCourse -> right -> ne41
33 Node ne43:
34     Track = track7
35     Type = BufferStop -> ['bus47']
36     Neighbours = 2 -> ['ne41', 'ne42']

```

La información de la infraestructura es utilizada por el RNA para detectar los puntos críticos de la red, es decir, las zonas donde es recomendable colocar una señal, según el sentido de circulación que se desee. El resultado es exportado al archivo SafePoints.RNA (Código F.4). En el caso de que un mismo *netElement* tenga más de un punto crítico para el mismo sentido, el RNA tomará el más cercano al elemento a proteger. El criterio de selección de puntos críticos se aplica para cada elemento ferroviario detectado, cada curva y cada cambio de vías y fue explicado en las secciones correspondientes ya mencionadas.

Código F.4: SafePoints.RNA

```

1 ne1:
2     Next: [[-564.0, -30], [-358.0, -30], [-152.0, -30], [54.0, -30]]
3     Prev: [[-564.0, -30], [-358.0, -30], [-152.0, -30], [54.0, -30]]
4 ne31:
5     Next: [[766.0, 480], [978.0, 480]]
6     Prev: [[766.0, 480], [978.0, 480]]
7 ne32:
8     Prev: [[930.0, 957]]
9 ne41:
10    Next: [[550.0, -30]]
11 ne42:
12    Next: [[1270.0, -420], [1500.0, -420]]
13    Prev: [[1270.0, -420], [1500.0, -420]]
14 ne43:
15    Next: [[640.0, -420], [840.0, -420]]
16    Prev: [[640.0, -420], [840.0, -420]]

```

Una vez que el RNA detectó cada punto crítico de la red ferroviaria, procede a generar el señalamiento. El orden en que se procesan los elementos ferroviarios no impacta en el resultado final, pero para poder describirlo de forma ordenada se iniciará generando el señalamiento para proteger los finales de vías, las junturas entre rieles, las plataformas (explicado en la Sección 2.2.3), los cruces de vía (explicado en la Sección 2.2.4) y los cambios de vías (explicado en la Sección H.3). Luego se procederá a mostrar el señalamiento completo antes y después de la simplificación de señales (explicado en la Sección 2.3).

Tal como se explicó en la Sección 2.2.1, el RNA aplica el Algoritmo 6 y el Algoritmo 7 para generar las señales para proteger los finales de vías relativos y absolutos. Estas señales son ilustradas en la Figura F.3.

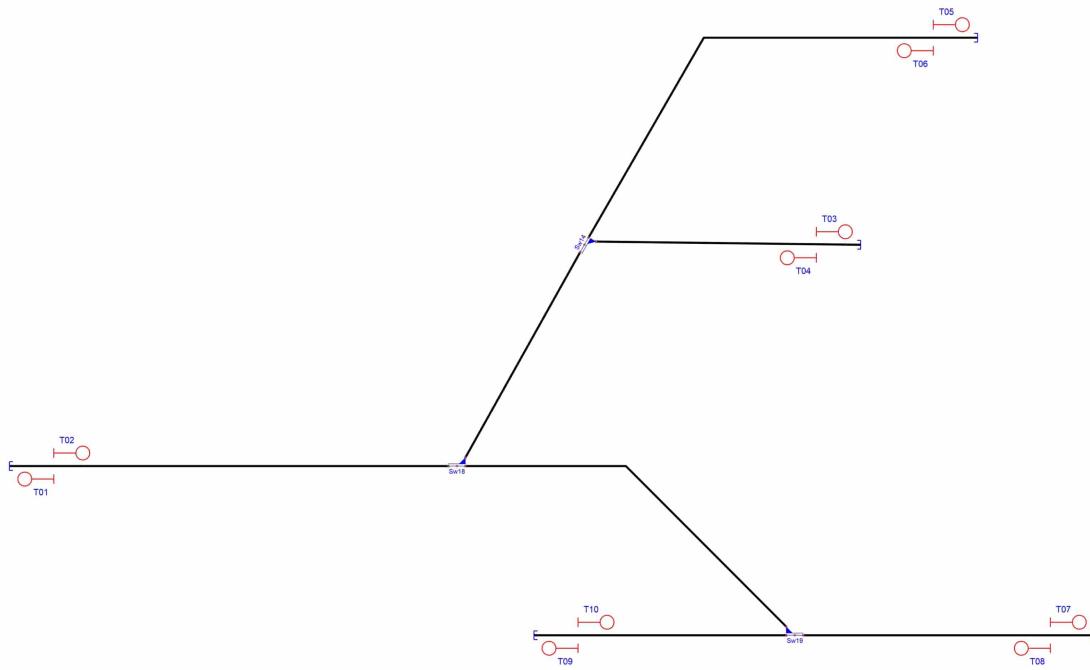


Figura F.3: Señalamiento generado por el RNA para proteger el fin de vía.

Los finales de vías absolutos son protegidos por las señales de parada T01, T03, T05, T07 y T09; y las señales de partida son T02, T04, T06, T08 y T10. No existen finales de vías relativos que proteger, por lo que el RNA asigna señalamiento para ese fin. Al tampoco existir junturas que proteger, la Figura F.4 no presenta cambios.

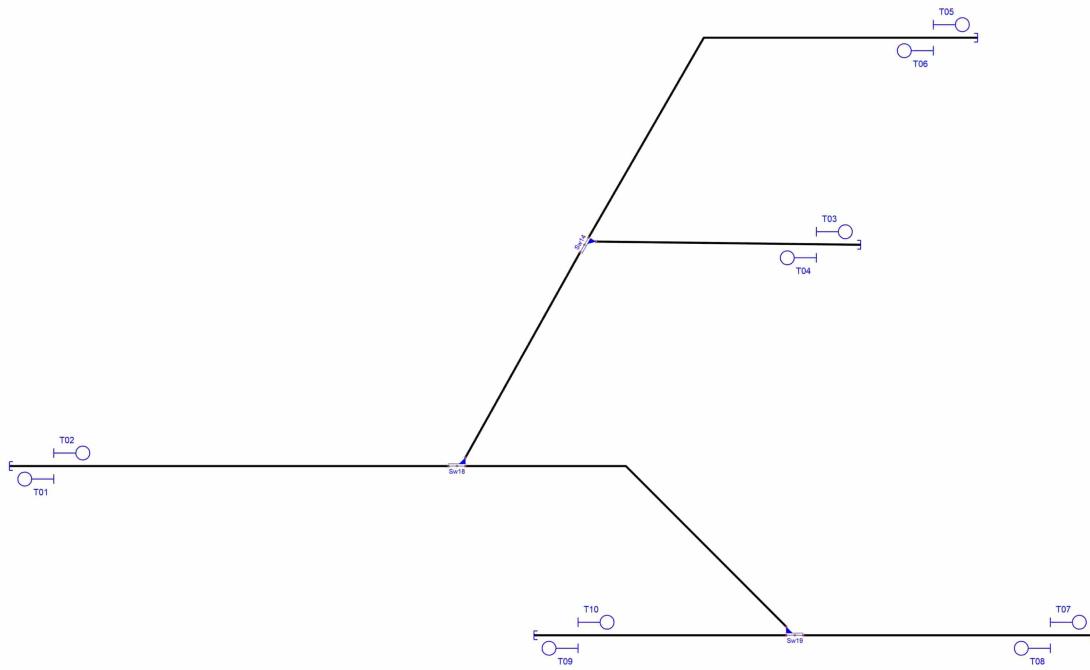


Figura F.4: Señalamiento generado por el RNA para proteger las junturas.

Al generar el señalamiento para proteger la infraestructura, tal como se explicó en la Sección 2.3.2, el Algoritmo 15 simplificará las señales entre dos elementos ferroviarios si no existe espacio suficiente entre ellos. Al no existir plataformas o cruces de vías el señalamiento que se ilustra en la Figura F.5 no presenta cambios.

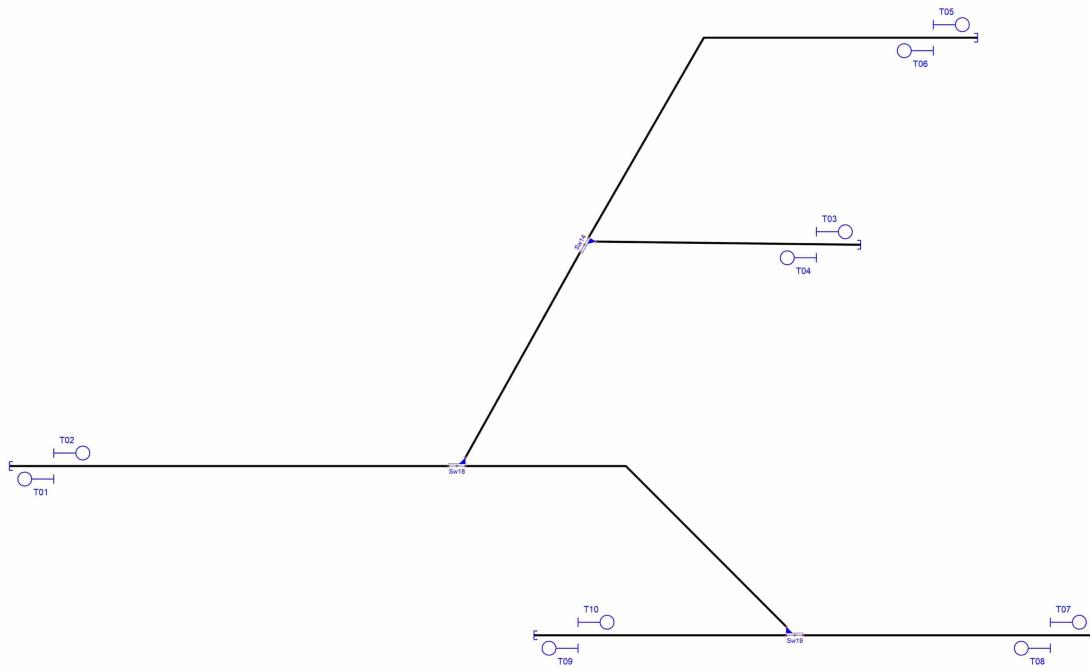


Figura F.5: Señalamiento generado por el RNA para proteger plataformas y cruces de vía.

Al aplicar el Algoritmo 11 de generación de señalamiento para cambios de vías, tal como fue explicado en la Sección , el RNA genera las señales S14, C13 y H15 para proteger el cambio de vías Sw18; las señales C11, B12 y H16 para proteger el cambio de vías Sw14 y las señales S19, C17, B18 y H20 para proteger el cambio de vías Sw19. Las señales mencionadas se encuentran resaltadas en rojo en la Figura F.6.

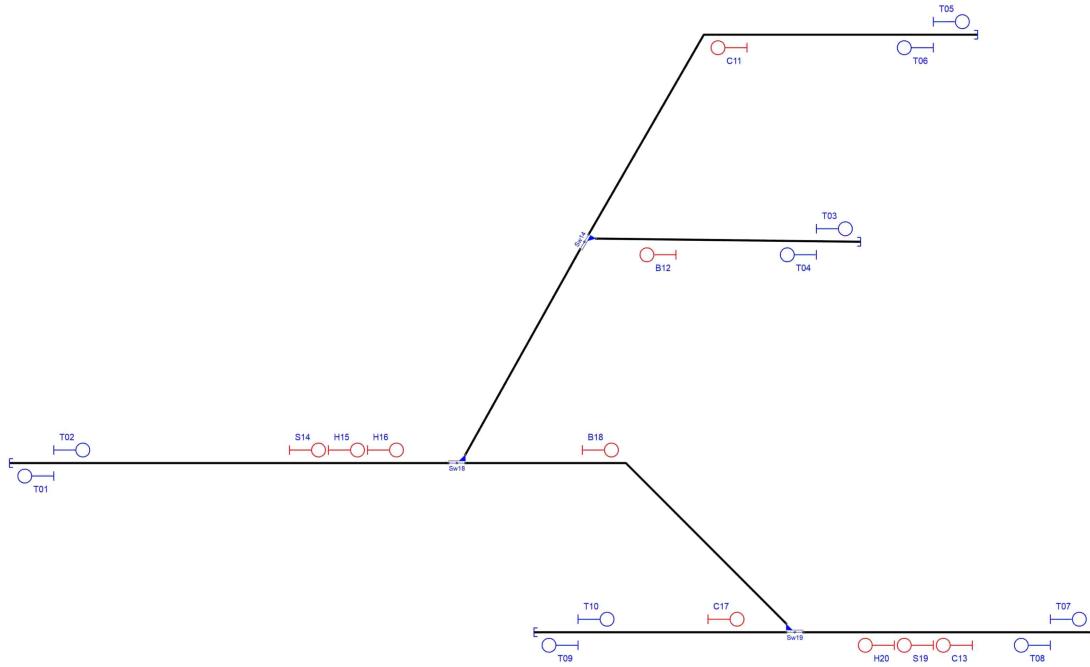


Figura F.6: Señalamiento generado por el RNA para proteger los cambios de vías.

Una vez obtenido todo el señalamiento, el RNA procede a simplificar las señales redundantes, repetidas o cuyas funciones o ubicaciones se superponen entre sí. El proceso de simplificación de señales fue explicado en la Sección 2.3. El Algoritmo 15 de herencia vertical fue aplicado en las señales B entre los cambios de vías Sw18 y Sw19, desplazando las señales hasta convertirlas en las señales B12 y B18 respectivamente. Análogamente, las señales C y S del *netElement* se convirtieron en las señales H15 y C17 respectivamente.

Las señales simplificadas al aplicar el Algoritmo 15 de herencia horizontal son: C11, B12, H15, H16, C17, C13, S19 y H20. Las señales H15 y H16 fueron eliminadas por su cercanía con la señal S14, con la cual comparten dirección y sentido. Lo mismo ocurre entre las señales H20 y C13. En todos los casos, se aplicó el Algoritmo 15, diseñado para agrupar objetos cercanos como un único objeto, generando el señalamiento acorde a los elementos contenidos en cada extremo del nuevo elemento contendedor.

Finalmente, las señales son simplificadas aplicando el Algoritmo 14 de eliminación por prioridad de señales. El resultado de este proceso es detallado en el Código F.5.

Código F.5: Reducción de señalamiento por prioridad de señales

```

1 Reducing redundant signals
2 T priority removing sig12 for sig04
3 T priority removing sig11 for sig06
4 T priority removing sig13 for sig08
5 T priority removing sig19 for sig08

```

```

6   T priority removing sig17 for sig10
7   Same position removing sig15 for sig14
8   Same position removing sig16 for sig14
9   Same position removing sig20 for sig13

```

El resultado de la simplificación del señalamiento se ilustra en la Figura F.7.

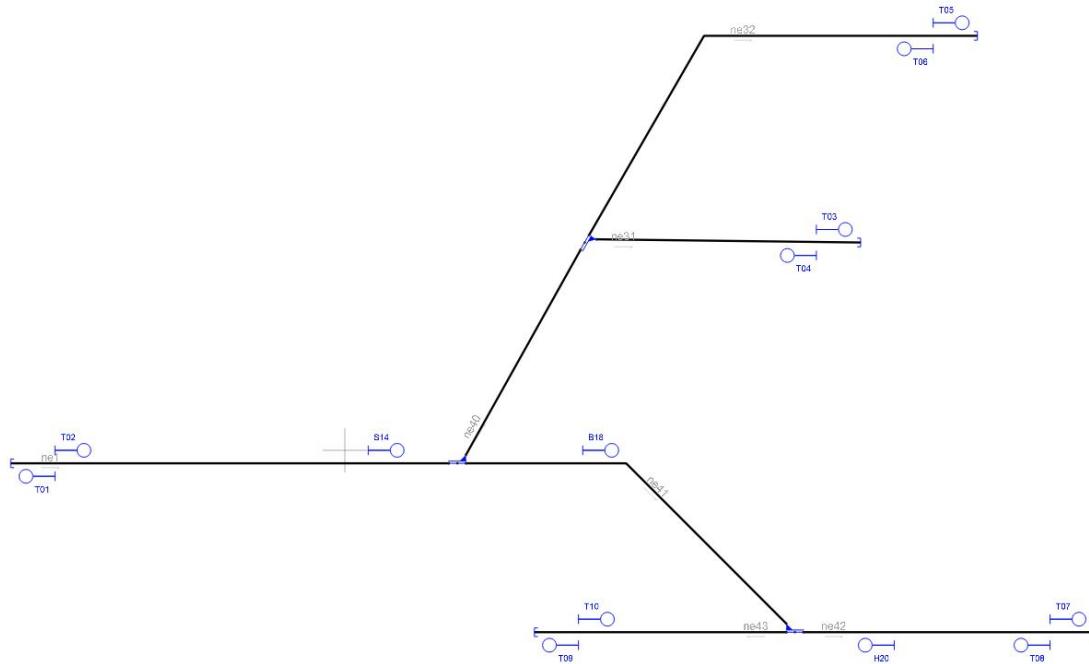


Figura F.7: Señalamiento generado y simplificado por el RNA.

Además, toda la información del señalamiento generado es exportada por el RNA en el archivo Signalling.RNA (Código F.6), que incluye información detallada de la posición, orientación, sentido, coordenada, nombre y tipo de señal.

Código F.6: Signalling.RNA

```

1 sig01 [T01] <<:
2   From: ne1 | To: bus1_left
3   Type: Stop | Direction: reverse | AtTrack: right
4   Position: [-670, 30] | Coordinate: 0.0970
5 sig02 [T02] >>:
6   From: ne1 | To: ne1_right
7   Type: Stop | Direction: normal | AtTrack: left
8   Position: [-670, 30] | Coordinate: 0.0970
9 sig03 [T03] >>:
10  From: ne31 | To: bus4_right
11  Type: Stop | Direction: normal | AtTrack: left
12  Position: [1090, -480] | Coordinate: 0.8427
13 sig04 [T04] <<:
14  From: ne31 | To: ne31_left

```

```

15      Type: Stop | Direction: reverse | AtTrack: right
16      Position: [1090, -480] | Coordinate: 0.8427
17 sig05 [T05] >>:
18     From: ne32 | To: bus35_right
19     Type: Stop | Direction: normal | AtTrack: left
20     Position: [1360, -957] | Coordinate: 0.9153
21 sig06 [T06] <<:
22     From: ne32 | To: ne32_left
23     Type: Stop | Direction: reverse | AtTrack: right
24     Position: [1360, -957] | Coordinate: 0.9153
25 sig07 [T07] >>:
26     From: ne42 | To: bus48_right
27     Type: Stop | Direction: normal | AtTrack: left
28     Position: [1630, 420] | Coordinate: 0.8550
29 sig08 [T08] <<:
30     From: ne42 | To: ne42_left
31     Type: Stop | Direction: reverse | AtTrack: right
32     Position: [1630, 420] | Coordinate: 0.8550
33 sig09 [T09] <<:
34     From: ne43 | To: bus47_left
35     Type: Stop | Direction: normal | AtTrack: left
36     Position: [540, 420] | Coordinate: 0.1666
37 sig10 [T10] >>:
38     From: ne43 | To: ne43_right
39     Type: Stop | Direction: reverse | AtTrack: right
40     Position: [540, 420] | Coordinate: 0.1666
41 sig14 [S14] >>:
42     From: ne1 | To: ne1_right
43     Type: Circulation | Direction: normal | AtTrack: left
44     Position: [54.0, 30] | Coordinate: 0.8
45 sig18 [B18] >>:
46     From: ne41 | To: ne41_right
47     Type: Manouver | Direction: normal | AtTrack: left
48     Position: [550.0, 30] | Coordinate: 0.8937
49 sig20 [H20] <<:
50     From: ne42 | To: ne42_left
51     Type: Manouver | Direction: reverse | AtTrack: right
52     Position: [1270.0, 420] | Coordinate: 0.3333

```

Al finalizar la generación del señalamiento, el RNA ejecuta el Algoritmo 15, explicado en la Sección 2.4, para detectar todas las posibles rutas admitidas por la red para crear la tabla de enclavamientos. La cuál puede ser visualizada en el archivo Routes.RNA (Código F.7). La misma detalla las señales de inicio y final, los *netElements* abarcados por la ruta y cualquier infraestructura involucrada, incluyendo el estado que deben tener para que la ruta sea activada.

Código F.7: Routes.RNA

```

1 route_1 [sig02 >> sig14]:
2     Path: ['ne1']
3     Switches: ['Sw18']
4 route_2 [sig04 << sig01]:

```

```

5      Path: ['ne31', 'ne40', 'ne1']
6      Switches: ['Sw14', 'Sw18']
7 route_3 [sig06 << sig01]:
8      Path: ['ne32', 'ne40', 'ne1']
9      Switches: ['Sw14', 'Sw18']
10 route_4 [sig08 << sig20]:
11     Path: ['ne42']
12     Switches: ['Sw19']
13 route_5 [sig10 >> sig07]:
14     Path: ['ne43', 'ne42']
15     Switches: ['Sw19']
16 route_6 [sig14 >> sig18]:
17     Path: ['ne1', 'ne41']
18     Switches: ['Sw18']
19 route_7 [sig14 >> sig03]:
20     Path: ['ne1', 'ne40', 'ne31']
21     Switches: ['Sw14', 'Sw18']
22 route_8 [sig14 >> sig05]:
23     Path: ['ne1', 'ne40', 'ne32']
24     Switches: ['Sw14', 'Sw18']
25 route_9 [sig18 >> sig07]:
26     Path: ['ne41', 'ne42']
27     Switches: ['Sw19']
28 route_10 [sig20 << sig01]:
29     Path: ['ne42', 'ne41', 'ne1']
30     Switches: ['Sw18', 'Sw19']
31 route_11 [sig20 << sig09]:
32     Path: ['ne42', 'ne43']
33     Switches: ['Sw19']

```

F.4. Red de grafos generada por el RNA

La información exportada en el Código F.3 (Infrastructure.RNA) Código F.4 (SafePoint.RNA), Código F.6 (Signalling.RNA) y Código F.7 (Routes.RNA) es resumida de forma gráfica por el RNA para una mejor interpretación. El resultado de este resumen se ilustra en el diagrama de la Figura F.8.

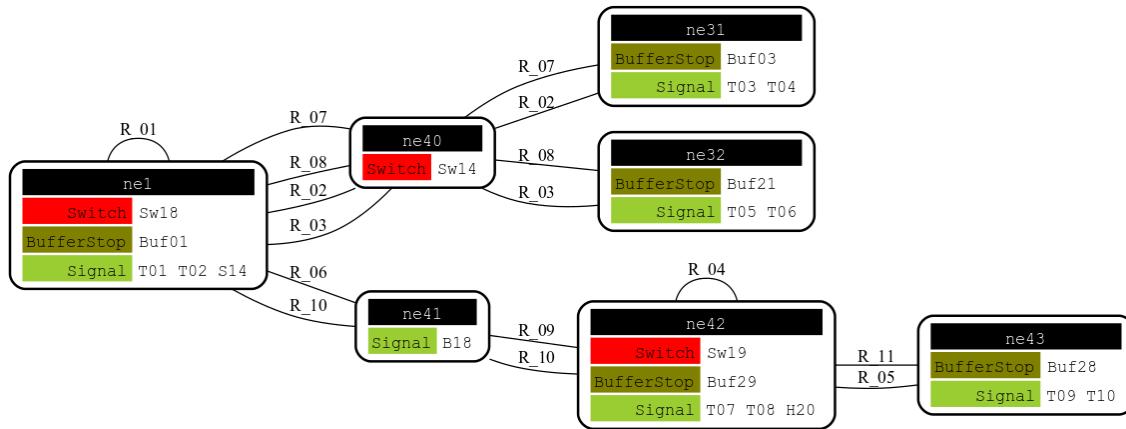


Figura F.8: Red de grafos generada por el RNA para el ejemplo 7.

Cada nodo del grafo de la Figura F.8 corresponde a un *netElement*. En cada nodo se listan todos los elementos ferroviarios contenidos por en *netElement*. Las aristas del grafo son las rutas que los conectan. De esta manera, es posible detectar visualmente cualquier nodo aislado de la red o nodos que solo son accedidos en un sentido. Por ejemplo, si entre dos nodos no existe una cantidad par de rutas, entonces solamente se puede circular entre esos nodos en un solo sentido.

F.5. Señalamiento generado por el RNA

El RNA también exporta la misma información mostrada en el Código F.8 en una hoja de cálculo, similar a la que se visualiza en la Tabla F.2.

Tabla F.2: Tabla de enclavamiento del ejemplo 7 generada por el RNA.

Ruta	Inicio	Final	Cambio	Plataforma	Cruce	netElement
R ₀₁	T ₀₂	S ₁₄	-	-	-	ne01
R ₀₂	T ₀₄	T ₀₁	Sw ₁₄ ^R +Sw ₁₈ ^R	-	-	ne31-ne01
R ₀₃	T ₀₆	T ₀₁	Sw ₁₄ ^N +Sw ₁₈	-	-	ne32-ne01
R ₀₄	T ₀₈	H ₂₀	-	-	-	ne42
R ₀₅	T ₁₀	T ₀₇	Sw ₁₉ ^N	-	-	ne43-ne42
R ₀₆	S ₁₄	B ₁₈	Sw ₁₈ ^N	-	-	ne01-ne41
R ₀₇	S ₁₄	T ₀₅	Sw ₁₈ ^R +Sw ₁₄ ^N	-	-	ne01-ne32
R ₀₈	S ₁₄	T ₀₃	Sw ₁₈ ^R +Sw ₁₄	-	-	ne01-ne31
R ₀₉	B ₁₈	T ₀₇	Sw ₁₉ ^R	-	-	ne41-ne42
R ₁₀	H ₂₀	T ₀₉	Sw ₁₉ ^N	-	-	ne42-ne43
R ₁₁	H ₂₀	T ₀₁	Sw ₁₉ ^R +Sw ₁₈ ^N	-	-	ne42-ne01

En una primera inspección podemos ver que el nuevo señalamiento tiene 11 rutas, versus las 8 rutas del señalamiento original (ver Tabla F.1). Esto se debe a que el RNA añade protecciones extras para los finales de vía absolutos, ausentes en el señalamiento original.

F.6. Validación del sistema de enclavamientos

La validación de las rutas de la tabla de enclavamientos es realizada por el RNA aplicando el Algoritmo 16, explicado en la Sección 2.5. Las 8 rutas del señalamiento original (Tabla F.1) tienen 8 rutas equivalentes en el señalamiento generado por el RNA (Tabla F.2), tal como se puede visualizar en la Tabla F.3, generada automáticamente por el RNA.

Tabla F.3: Equivalencias entre las rutas originales y las generadas por el RNA.

Original	Señales	RNA	Señales
R ₀₁	S ₀₁ -S ₀₂	R ₀₆	S ₁₄ -B ₁₈
R ₀₂	S ₀₁ -S ₀₆	R ₀₇	S ₁₄ -T ₀₅
R ₀₃	S ₀₁ -S ₀₇	R ₀₈	S ₁₄ -T ₀₃
R ₀₄	S ₀₃ -S ₀₉	R ₀₉	B ₁₈ -T ₀₇
R ₀₅	S ₀₃ -S ₁₀	R ₁₁	H ₂₀ -T ₀₉
R ₀₆	S ₀₂ -S ₀₈	R ₁₀	H ₂₀ -T ₀₁
R ₀₇	S ₀₄ -S ₁₀	R ₀₂	T ₀₄ -T ₀₁
R ₀₈	S ₀₅ -S ₁₀	R ₀₃	T ₀₆ -T ₀₁

Las rutas R1, R4 y R5 (Tabla F.2) generadas por el RNA que no tienen equivalencias en el señalamiento original (Tabla F.1) se deben a que el RNA creó señales extras. Las señales T02, T08 y T10 fueron creadas por el RNA para proteger los finales de vía absolutos. La Ruta R1 fue establecida por el RNA al crear la señal T02 para proteger el final de vía del *netElement* ne01, creando una ruta con la señal S14. La Ruta R4 fue establecida por el RNA al crear la señal T08 para proteger el final de vía del *netElement* ne42, creando una ruta con la señal S14. La ruta R4 añade una parada intermedia entre las rutas R4 y R5 del señalamiento original, previo al cambio de vías Sw19. La Ruta R5 fue establecida por el RNA al crear la señal T10 para proteger el final de vía del *netElement* ne43, creando una ruta con la señal T07. Estos elementos ferroviarios no se encontraban protegidos en el señalamiento original, además que particionar las rutas R4 y R5 originales en R4+R10 y R4+R11 respectivamente incrementa la movilidad de la red.

Para finalizar, el RNA comprueba los principios de señalamiento ferroviario explicados en la Sección 2.6, aplicando los algoritmos indicados, de los cuales se obtuvieron los siguientes resultados:

- Principio de autoridad (Algoritmo 17): cobertura del 100 % de los *netElements*.
- Principio de claridad (Algoritmo 18): rutas 100 % independientes.
- Principio de anticipación (Algoritmo 19): cobertura del 100 % de los puntos críticos.
- Principio de granularidad (Algoritmo 20): 100 % de rutas divididas a su mínima expresión.
- Principio de terminalidad (Algoritmo 21): 100 % de finales de vías protegidos.
- Principio de infraestructura (Algoritmo 22): 100 % de infraestructura protegida.
- Principio de no bloqueo (Algoritmo 23): 100 % de cambios de vías protegidos.

F.7. Sistema generado por el ACG

En base a la red de grafos, ilustrada en la Figura F.8, el ACG determinó la siguiente cantidad de elementos, tal puede visualizarse en el Código F.8.

Código F.8: Cantidad de elementos a implementar por el ACG

```

1  n_netElements:7
2  n_switch:3
3  n_doubleSwitch:0
4  n_borders:0
5  n_buffers:5
6  n_levelCrossings:0
7  n_platforms:0
8  n_scissorCrossings:0
9  n_signals:13
10 N : 34

```

Se repetirán los pasos detallados en el ejemplo 1, Sección 5.2.7, por lo que solamente se destacarán aspectos particulares de este ejemplo. El ACG genera 52 archivos en formato VHDL. El archivo *Arty_Z7-10.XDC* es el mismo para todos los ejemplos, al ser invariante respecto a la cantidad de pines a utilizar. Se deberá modificar el script mostrado en el Código 5.10 y cambiar el parámetro *chosen* a 7 para automatizar la importación de los archivos del ejemplo 7 y desvincular cualquier otro conjunto de archivos de ejemplos anteriores.

Una vez ejecutado el script, Vivado ordenará los archivos de forma jerárquica, donde el módulo *global* incluye todos los módulos que fueron detallados en la Sección 3.2. Cada una de las instancias del módulo *network* contienen sus propias 34 instancias de los mismos módulos de cada elemento ferroviario ya que N, cantidad de elementos ferroviarios, es 34 en el Código F.8. El ejemplo 7 utiliza mas de 10800 sub módulos conectados automáticamente mediante mas de 21150 señales, lo cual se aleja bastante de un desarrollo que pueda realizarse manualmente de forma trivial.

Cuando Vivado genera el diagrama de bloques ya tenemos la certeza de que el código VHDL ha pasado la prueba de sintaxis del entorno de desarrollo. A continuación, se deberá sintetizar e implementar el sistema para generar el bitstream que será utilizado para programar la FPGA. Los procesos de síntesis e implementación fueron detallados en el ejemplo 1, Sección 5.2.7.

Los resultados de ambos procesos son detallados en la Tabla F.4. Los porcentajes de uso son calculados por Vivado automáticamente, teniendo en cuenta que la plataforma Arty Z7 20 posee 53200 Look-Up-Tables (LUTs), 106400 Flip-Flops (FFs), 125 Pines de entrada y salida (IOs) y 32 Buffers (BUFGs), tal como se explicó en la Sección 4. En este ejemplo, la cantidad de recursos utilizados es baja y el tiempo de síntesis e implementación es de 35 y 54 segundos, respectivamente.

Tabla F.4: Síntesis e implementación del ejemplo 7 generado por el ACG.

Recursos	Síntesis	Implementación	Uso
LUT	1824	1798	3.43-3.38 %
FF	2008	2011	1.89 %
IO	15	15	12.00 %
BUFG	3	3	9.38 %

Apéndice G

Ejemplo 8

G.1. Topología ferroviaria original

El primer ejemplo, ilustrado en la Figura G.1, es una topología diseñada por el autor de la tesis, en base a dos líneas principales conectadas por un cambio de vías y seis cruces de vías. Los cambios de vías Sw11 y Sw12 permiten el intercambio de formaciones entre ambas vías principales. El objetivo de este ejemplo fue comprobar el funcionamiento del RNA con una topología de doble vía conectadas por dos cambios de vías, similares a las que se pueden encontrar en estaciones reales. Para mas detalles de este ejemplo, incluyendo las figuras, tablas y explicaciones paso a paso, consultar el repositorio de GitHub [208].

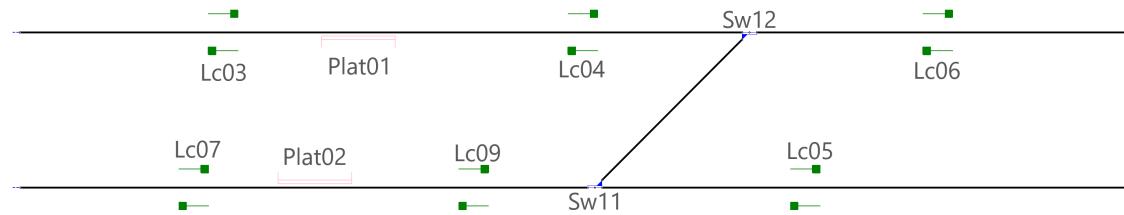


Figura G.1: Topología ferroviaria del ejemplo 8 sin señalamiento.

Para incrementar la dificultad del análisis y obtener resultados mas completos, todos los finales de vías son relativos y se añadieron las plataformas (Platform01, Platform02) y cruces de vías (Lc03, Lc04, Lc05, Lc06, Lc07, LC09). La infraestructura se distribuyó de forma tal de tener que en algunos casos el espacio entre ambos fuese suficiente (LevelCrossing04 y Platform01) y en otros no (LevelCrossing07 y Platform02).

G.2. Señalamiento original

El señalamiento original, ilustrado en la Figura G.2, incluye señales de parada próximas a los finales de vías relativos (S01, S02, S03, S04), señales de partida en las plataformas (S10, S16), señales de protección antes de cada paso a nivel (S06, S07, S08, S10, S11, S12, S13, S14, S15, S16), entre varias otras señales.

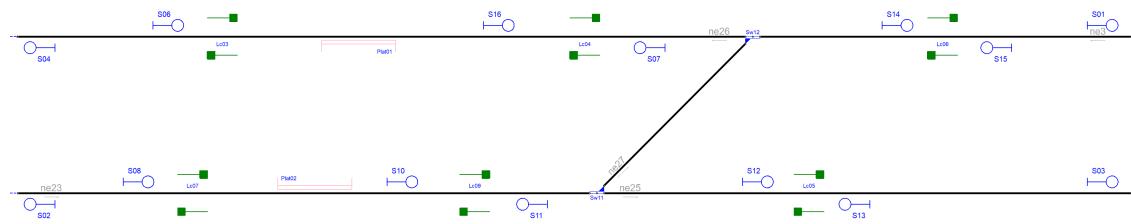


Figura G.2: Señalamiento original del ejemplo 8.

Estas señales permiten definir hasta un máximo de 12 rutas, todas ellas detalladas en la Tabla G.1. En una primera inspección, se puede comprobar que todos los elementos ferroviarios son alcanzados por al menos una de las rutas, en al menos una dirección. Además, todos los cambios de vías son utilizados, de forma simple o compuesta.

Tabla G.1: Tabla de enclavamiento original del ejemplo 8.

Ruta	Inicio	Final	Cambio	Plataforma	Cruce	netElement
R ₀₁	S ₀₆	S ₁₆	-	Plat ₀₁	Lc ₀₃	ne ₂₆
R ₀₂	S ₀₇	S ₀₅	-	Plat ₀₁	Lc ₀₄	ne ₂₆
R ₀₃	S ₀₈	S ₁₀	-	Plat ₀₂	Lc ₀₇	ne ₂₃
R ₀₄	S ₁₀	S ₁₂	Sw ₁₁ ^N	-	Lc ₀₉	ne ₂₃ -ne ₂₅
R ₀₅	S ₁₀	S ₁₄	Sw ₁₁ ^R +Sw ₁₂ ^R	-	Lc ₀₉	ne ₂₃ -ne ₀₃
R ₀₆	S ₁₁	S ₀₉	-	Plat ₀₂	Lc ₀₉	ne ₂₃
R ₀₇	S ₁₂	S ₀₃	-	-	Lc ₀₅	ne ₂₅
R ₀₈	S ₁₃	S ₁₁	-	-	Lc ₀₅	ne ₂₅ -ne ₂₃
R ₀₉	S ₁₄	S ₀₁	-	-	Lc ₀₆	ne ₀₃
R ₁₀	S ₁₅	S ₀₇	Sw ₁₂ ^N	-	Lc ₀₆	ne ₀₃ -ne ₂₆
R ₁₁	S ₁₅	S ₁₁	Sw ₁₁ ^R +Sw ₁₂ ^N	-	Lc ₀₆	ne ₀₃ -ne ₂₃
R ₁₂	S ₁₆	S ₁₄	-	-	Lc ₀₄	ne ₂₆ -ne ₀₃

Algunas rutas abarcan mas de un *netElement*, como por ejemplo la ruta R11 que comienza en la señal S15 y finaliza en la señal S11, atravesando los *netElements* ne03 y ne23, utilizando los cambios de vías Sw11 y Sw12, en posición reversa y normal respectivamente.

G.3. Generación de señalamiento paso a paso

Inicialmente, el RNA ejecuta el Algoritmo 1 (ver Sección 2.1.3) para detectar todos los *netElements*, sus coordenadas iniciales y finales en la topología, y el sentido en el que fueron definidas. Al concluir el Algoritmo 1, el RNA ejecuta el Algoritmo 2 (ver Sección 2.1.3) para analizar la conexidad de la red. El resultado obtenido se muestra en el Código G.1, donde se describen las coordenadas de cada *netElement* y se confirma que la red es conexa.

Código G.1: Detección de *netElements* por parte del RNA

```

1 ##### Starting Railway Network Analyzer #####
2 Reading .railML file
3 Creating railML object

```

```

4     Analyzing railML object
5     Analyzing graph
6     ne3 [2040, 120] [1020, 120] <<
7     ne23 [-960, -300] [600, -300] >>
8     ne25 [600, -300] [2040, -300] >>
9     ne26 [1020, 120] [-960, 120] <<
10    ne27 [600, -300] [1020, 120] >>
11    The network is connected

```

Por ejemplo, el *netElement* ne26 inicia en la coordenada (1020;120) y finaliza en la coordenada (-960;120). El símbolo << indica que ne1 se encuentra definido de derecha a izquierda, ya que la componente x de la coordenada final es menor a la de la coordenada inicial, teniendo la misma componente y. Además, se puede comprobar que la lista obtenida es consistente con la Figura G.2. Por ejemplo, ne03, ne26 y ne27 comparten la coordenada (1020;120), que coincide con la coordenada del cambio de vías Sw12.

A continuación, el RNA detectará la infraestructura ferroviaria, las curvas peligrosas y los puntos medios de los netElements que el RNA considera demasiado largos. El análisis de la infraestructura se detalla en la Sección 2.1.5, Sección 2.1.6, Sección 2.1.7 y Sección 2.1.8, mientras que la detección de curvas y puntos medios se detalla en la Sección 2.1.4. El RNA ejecuta el Algoritmo 3, Algoritmo 4 y Algoritmo 5 para confirmar la detección de cambios de vías simples, dobles y en tijeras. El resultado de este proceso se puede visualizar en el Código G.2.

Código G.2: Detección de puntos críticos por parte del RNA

```

1     Analyzing infrastructure --> Infrastructure.RNA
2     Detecting Danger --> Safe_points.RNA
3     ne3 has a LevelCrossing[Lc06] @ [1536, -120]
4     ne23 has a Platform[Plat02] @ [-160, 300]
5     ne23 has a LevelCrossing[Lc07] @ [-494, 300]
6     ne23 has a LevelCrossing[Lc09] @ [266, 300]
7     ne25 has a LevelCrossing[Lc05] @ [1166, 300]
8     ne26 has a Platform[Plat01] @ [-41, -120]
9     ne26 has a LevelCrossing[Lc03] @ [-404, -120]
10    ne26 has a LevelCrossing[Lc04] @ [572, -120]

```

Esta información es exportada por el RNA, con mayor detalle, en el archivo Infrastructure.RNA (Código G.3) que resume cada elemento ferroviario asociado a su respectivo *netElement*.

Código G.3: Infrastructure.RNA

```

1 Nodes: 5|Switches: 2|Signals: 0|Detectors: 0|Ends: 4|Barriers: 6
2 Node ne3:
3     Track = track2
4     Neighbours = 2 -> ['ne26', 'ne27']
5     Level crossing -> Lc06
6         Protection -> true | Barriers -> none | Lights -> none Acoustic ->
7             ↛ none
8         Position -> [1491, -120] | Coordinate: 0.5373
9     Switches -> Sw12
10        ContinueCourse -> right -> ne26
11        BranchCourse -> left -> ne27

```

```

11 Node ne23:
12   Track = track3
13   Neighbours = 2 -> ['ne25', 'ne27']
14   Level crossing -> Lc07
15     Protection -> true | Barriers -> none | Lights -> none Acoustic ->
16       ↛ none
17     Position -> [-449, 300] | Coordinate: 0.3273
18   Level crossing -> Lc09
19     Protection -> true | Barriers -> none | Lights -> none Acoustic ->
20       ↛ none
21     Position -> [311, 300] | Coordinate: 0.8148
22   Switches -> Sw11
23     ContinueCourse -> right -> ne25
24     BranchCourse -> left -> ne27
25 Node ne25:
26   Track = track4
27   Neighbours = 2 -> ['ne23', 'ne27']
28   Level crossing -> Lc05
29     Protection -> true | Barriers -> none | Lights -> none Acoustic ->
30       ↛ none
31     Position -> [1211, 300] | Coordinate: 0.4248
32 Node ne26:
33   Track = track1
34   Neighbours = 2 -> ['ne3', 'ne27']
35   Level crossing -> Lc03
36     Protection -> true | Barriers -> none | Lights -> none Acoustic ->
37       ↛ none
38     Position -> [-449, -120] | Coordinate: 0.7421
39   Level crossing -> Lc04
40     Protection -> true | Barriers -> none | Lights -> none Acoustic ->
       ↛ none
      Position -> [527, -120] | Coordinate: 0.2487
41 Node ne27:
42   Track = track5
43   Neighbours = 4 -> ['ne3', 'ne23', 'ne25', 'ne26']

```

La información de la infraestructura es utilizada por el RNA para detectar los puntos críticos de la red, es decir, las zonas donde es recomendable colocar una señal, según el sentido de circulación que se desee. El resultado es exportado al archivo SafePoints.RNA (Código G.4). En el caso de que un mismo *netElement* tenga más de un punto crítico para el mismo sentido, el RNA tomará el más cercano al elemento a proteger. El criterio de selección de puntos críticos se aplica para cada elemento ferroviario detectado, cada curva y cada cambio de vías y fue explicado en las secciones correspondientes ya mencionadas.

Código G.4: SafePoints.RNA

```

1 ne3:
2   Next: [[1336, -120]]
3   Prev: [[1736, -120]]
4 ne23:
5   Next: [[-360, 300], [-694, 300], [66, 300]]

```

```
6             Prev: [[40, 300], [-294, 300], [466, 300]]
7 ne25:
8             Next: [[966, 300]]
9             Prev: [[1366, 300]]
10 ne26:
11            Next: [[-241, -120], [-604, -120], [372, -120]]
12            Prev: [[159, -120], [-204, -120], [772, -120]]
```

Una vez que el RNA detectó cada punto crítico de la red ferroviaria, procede a generar el señalamiento. El orden en que se procesan los elementos ferroviarios no impacta en el resultado final, pero para poder describirlo de forma ordenada se iniciará generando el señalamiento para proteger los finales de vías, las junturas entre rieles, las plataformas (explicado en la Sección 2.2.3), los cruces de vía (explicado en la Sección 2.2.4) y los cambios de vías (explicado en la Sección H.3). Luego se procederá a mostrar el señalamiento completo antes y después de la simplificación de señales (explicado en la Sección 2.3).

Tal como se explicó en la Sección 2.2.1, el RNA aplica el Algoritmo 6 y el Algoritmo 7 para generar las señales para proteger los finales de vías relativos y absolutos. Estas señales son ilustradas en la Figura G.3.

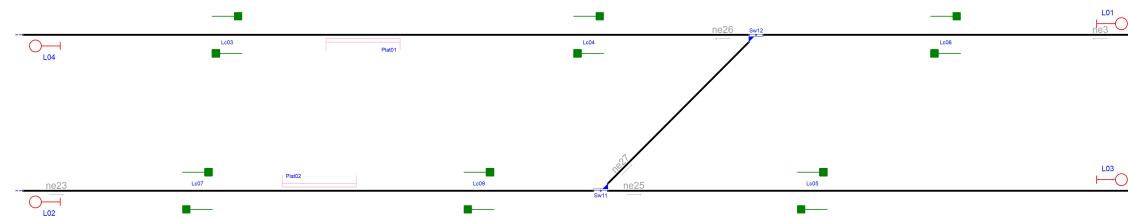


Figura G.3: Señalamiento generado por el RNA para proteger el fin de vía.

Al no existir finales de vías absolutos, el RNA no les asignó señalamiento. En cambio, los finales de vías relativos poseen las señales de parada L01, L02, L03 y L04, cercanos al límite del externo del *netElement* al que pertenecen. La Figura G.4 no presenta cambios en el señalamiento, al no existir junturas entre los rieles que proteger.

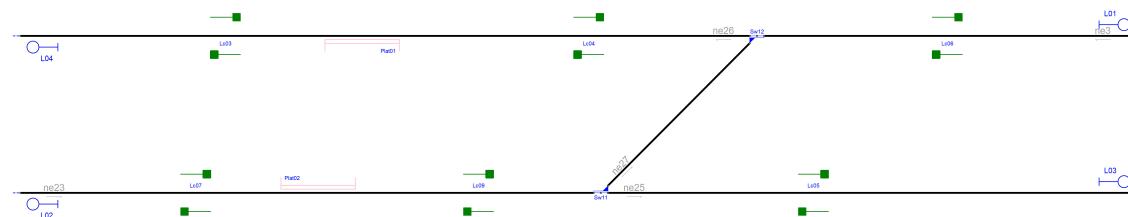


Figura G.4: Señalamiento generado por el RNA para proteger las junturas.

Al generar el señalamiento para proteger la infraestructura, tal como se explicó en la Sección 2.3.2, el Algoritmo 15 simplificará las señales entre dos elementos ferroviarios si no existe espacio suficiente entre ellos, tal como sucede con los elementos LevelCrossing03 y Platform01. El señalamiento generado para proteger las plataformas y los cruces de vía, producto de aplicar el Algoritmo 9 y el Algoritmo 10, respectivamente, se ilustra en rojo en la Figura G.5. Las señales generadas para proteger las plataformas son las señales de partida P17, P18, P19 y P20, mientras que las señales que protegen los cruces de vía son todas las señales entre X05 y X16.

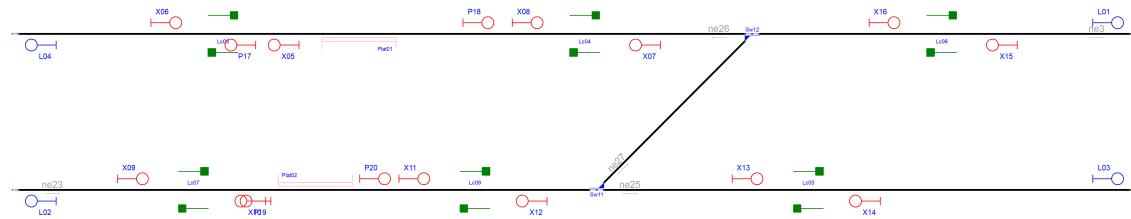


Figura G.5: Señalamiento generado por el RNA para proteger plataformas y cruces de vía.

Al aplicar el Algoritmo 11 de generación de señalamiento para cambios de vías, tal como fue explicado en la Sección , el RNA genera las señales S22, C21 y H23 para proteger el cambio de vías Sw11 y las señales S25, C24 y H26 para proteger el cambio de vías Sw12. Las señales mencionadas se encuentran resaltadas en rojo en la Figura G.6.

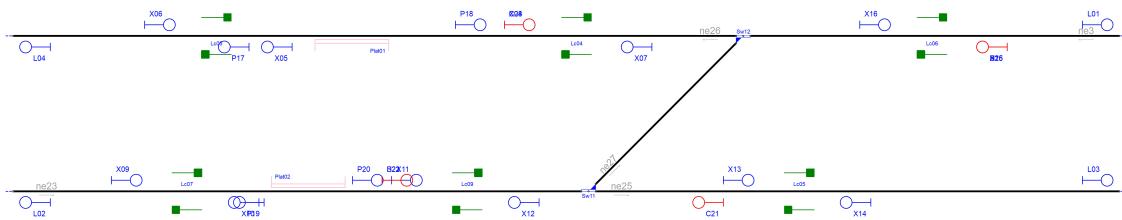


Figura G.6: Señalamiento generado por el RNA para proteger los cambios de vías.

Una vez obtenido todo el señalamiento, el RNA procede a simplificar las señales redundantes, repetidas o cuyas funciones o ubicaciones se superponen entre sí. El proceso de simplificación de señales fue explicado en la Sección 2.3. El Algoritmo 15 de herencia vertical fue aplicado en las señales B entre los cambios de vías Sw11 y Sw12, desplazando las señales hasta convertirlas en las señales H33 y H36 respectivamente.

Las señales simplificadas al aplicar el Algoritmo 15 de herencia horizontal son: X11, H23, P18, X08, H26, X15, S19, P17 y X10. Las señales P20, X11 y H23 fueron eliminadas por su cercanía con la señal S22, con la cual comparten dirección y sentido. Lo mismo ocurre entre las señales H26 y X15. En todos los casos, se aplicó el Algoritmo 15, diseñado para agrupar objetos cercanos como un único objeto, generando el señalamiento acorde a los elementos contenidos en cada extremo del nuevo elemento contenedor.

Finalmente, las señales son simplificadas aplicando el Algoritmo 14 de eliminación por prioridad de señales. El resultado de este proceso es detallado en el Código G.5.

Código G.5: Reducción de señalamiento por prioridad de señales

```

1 Reducing redundant signals
2 removing sig17 for sig05
3 removing sig18 for sig08
4 removing sig08 for sig24
5 removing sig10 for sig19
6 removing sig11 for sig22
7 removing sig21 for sig14
8 removing sig15 for sig25
9 removing sig20 for sig22
10 removing sig23 for sig22

```

11 | removing sig26 for sig25

El resultado de la simplificación del señalamiento se ilustra en la Figura G.7.

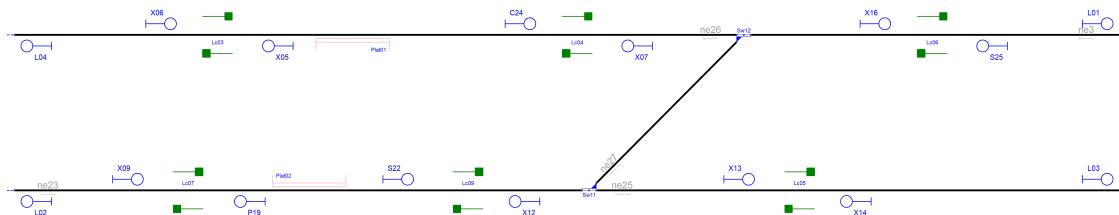


Figura G.7: Señalamiento generado y simplificado por el RNA.

Además, toda la información del señalamiento generado es exportada por el RNA en el archivo Signalling.RNA (Código 5.6), que incluye información detallada de la posición, orientación, sentido, coordenada, nombre y tipo de señal.

Código G.6: Signalling.RNA

```
1 sig01 [L01] >>:  
2     From: ne3 | To: lb70_right  
3     Type: Circulation | Direction: reverse | AtTrack: right  
4     Position: [1940, -120] | Coordinate: 0.9019  
5 sig02 [L02] <<:  
6     From: ne23 | To: oe178_left  
7     Type: Circulation | Direction: reverse | AtTrack: right  
8     Position: [-860, 300] | Coordinate: 0.0641  
9 sig03 [L03] >>:  
10    From: ne25 | To: oe179_right  
11    Type: Circulation | Direction: normal | AtTrack: left  
12    Position: [1940, 300] | Coordinate: 0.9305  
13 sig04 [L04] <<:  
14    From: ne26 | To: lb69_left  
15    Type: Circulation | Direction: normal | AtTrack: left  
16    Position: [-860, -120] | Coordinate: 0.0505  
17 sig05 [X05] <<:  
18    From: ne26 | To: ne26_right  
19    Type: Circulation | Direction: normal | AtTrack: left  
20    Position: [-204, 120] | Coordinate: 0.4005  
21 sig06 [X06] >>:  
22    From: ne26 | To: ne26_left  
23    Type: Circulation | Direction: reverse | AtTrack: right  
24    Position: [-604, 120] | Coordinate: 0.2168  
25 sig07 [X07] <<:  
26    From: ne26 | To: ne26_right  
27    Type: Circulation | Direction: normal | AtTrack: left  
28    Position: [772, 120] | Coordinate: 0.8831  
29 sig09 [X09] >>:  
30    From: ne23 | To: ne23_right  
31    Type: Circulation | Direction: normal | AtTrack: left
```

```

32     Position: [-694, -300] | Coordinate: 0.4207
33 sig12 [X12] <<:
34     From: ne23 | To: ne23_left
35     Type: Circulation | Direction: reverse | AtTrack: right
36     Position: [466, -300] | Coordinate: 0.9917
37 sig13 [X13] >>:
38     From: ne25 | To: ne25_right
39     Type: Circulation | Direction: normal | AtTrack: left
40     Position: [966, -300] | Coordinate: 0.4880
41 sig14 [X14] <<:
42     From: ne25 | To: ne25_left
43     Type: Circulation | Direction: reverse | AtTrack: right
44     Position: [1366, -300] | Coordinate: 0.6757
45 sig16 [X16] >>:
46     From: ne3 | To: ne3_left
47     Type: Circulation | Direction: reverse | AtTrack: right
48     Position: [1336, 120] | Coordinate: 0.3890
49 sig19 [P19] <<:
50     From: ne23 | To: ne23_left
51     Type: Circulation | Direction: reverse | AtTrack: right
52     Position: [-280, -300] | Coordinate: 0.5813
53 sig22 [S22] >>:
54     From: ne23 | To: ne23_right
55     Type: Circulation | Direction: normal | AtTrack: left
56     Position: [40, -300] | Coordinate: 0.7475
57 sig24 [C24] >>:
58     From: ne26 | To: ne26_right
59     Type: Circulation | Direction: reverse | AtTrack: right
60     Position: [372, 120] | Coordinate: 0.6835
61 sig25 [S25] <<:
62     From: ne3 | To: ne3_left
63     Type: Circulation | Direction: normal | AtTrack: left
64     Position: [1736, 120] | Coordinate: 0.7403

```

Al finalizar la generación del señalamiento, el RNA ejecuta el Algoritmo 15, explicado en la Sección 2.4, para detectar todas las posibles rutas admitidas por la red para crear la tabla de enclavamientos. La cuál puede ser visualizada en el archivo Routes.RNA (Código G.7). La misma detalla las señales de inicio y final, los *netElements* abarcados por la ruta y cualquier infraestructura involucrada, incluyendo el estado que deben tener para que la ruta sea activada.

Código G.7: Routes.RNA

```

1 route_1 [X05 << L04]:
2     Path: ['ne26']
3     LevelCrossings: ['Lc03']
4 route_2 [X06 >> C24]:
5     Path: ['ne26']
6     Platforms: ['Plat01']
7     LevelCrossings: ['Lc03']
8 route_3 [X07 << X05]:
9     Path: ['ne26']

```

```

10      Platforms: ['Plat01']
11      LevelCrossings: ['Lc04']
12 route_4 [X09 >> S22]:
13     Path: ['ne23']
14     Platforms: ['Plat02']
15     LevelCrossings: ['Lc07']
16 route_5 [X12 << P19]:
17     Path: ['ne23']
18     Platforms: ['Plat02']
19     LevelCrossings: ['Lc09']
20 route_6 [X13 >> L03]:
21     Path: ['ne25']
22     LevelCrossings: ['Lc05']
23 route_7 [X14 << X12]:
24     Path: ['ne25', 'ne23']
25     Switches: ['Sw11_N']
26     LevelCrossings: ['Lc05']
27 route_8 [X16 >> L01]:
28     Path: ['ne3']
29     LevelCrossings: ['Lc06']
30 route_9 [P19 << L02]:
31     Path: ['ne23']
32     LevelCrossings: ['Lc07']
33 route_10 [S22 >> X13]:
34     Path: ['ne23', 'ne25']
35     Switches: ['Sw11_N']
36     LevelCrossings: ['Lc09']
37 route_11 [S22 >> X16]:
38     Path: ['ne23', 'ne27', 'ne3']
39     Switches: ['Sw11_R', 'Sw12_R']
40     LevelCrossings: ['Lc09']
41 route_12 [C24 >> X16]:
42     Path: ['ne26', 'ne3']
43     Switches: ['Sw12_N']
44     LevelCrossings: ['Lc04']
45 route_13 [S25 << X07]:
46     Path: ['ne3', 'ne26']
47     Switches: ['Sw12_N']
48     LevelCrossings: ['Lc06']
49 route_14 [S25 << X12]:
50     Path: ['ne3', 'ne27', 'ne23']
51     Switches: ['Sw11_R', 'Sw12_R']
52     LevelCrossings: ['Lc06']

```

G.4. Red de grafos generada por el RNA

La información exportada en el Código G.3 (Infrastructure.RNA) Código G.4 (SafePoint.RNA), Código G.6 (Signalling.RNA) y Código G.7 (Routes.RNA) es resumida de forma gráfica por el RNA para una mejor interpretación. El resultado de este resumen se ilustra en el diagrama de la Figura

G.8.

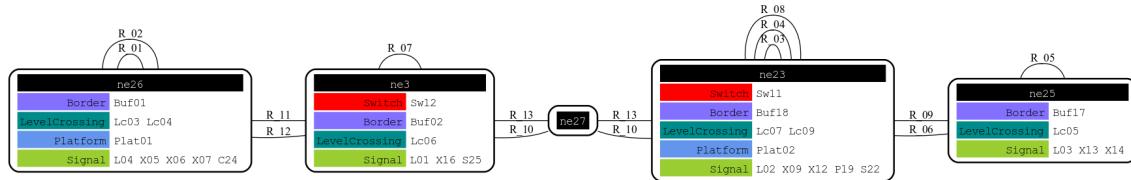


Figura G.8: Red de grafos generada por el RNA para el ejemplo 8.

Cada nodo del grafo de la Figura G.8 corresponde a un *netElement*. En cada nodo se listan todos los elementos ferroviarios contenidos por en *netElement*. Las aristas del grafo son las rutas que los conectan. De esta manera, es posible detectar visualmente cualquier nodo aislado de la red o nodos que solo son accedidos en un sentido. Por ejemplo, si entre dos nodos no existe una cantidad par de rutas, entonces solamente se puede circular entre esos nodos en un solo sentido.

G.5. Señalamiento generado por el RNA

El RNA también exporta la misma información mostrada en el Código G.8 en una hoja de cálculo, similar a la que se visualiza en la Tabla G.2.

Tabla G.2: Tabla de enclavamiento del ejemplo 8 generada por el RNA.

Ruta	Inicio	Final	Cambio	Plataforma	Cruce	netElement
R ₀₁	X ₀₅	L ₀₄	-	-	Lc ₀₃	ne ₂₆
R ₀₂	X ₀₆	C ₂₄	-	Plat ₀₁	Lc ₀₃	ne ₂₆
R ₀₃	X ₀₇	X ₀₅	-	Plat ₀₁	Lc ₀₄	ne ₂₆
R ₀₄	X ₀₉	S ₂₂	-	Plat ₀₂	Lc ₀₇	ne ₂₃
R ₀₅	X ₁₂	P ₁₉	-	Plat ₀₂	Lc ₀₉	ne ₂₃
R ₀₆	X ₁₃	L ₀₃	-	-	Lc ₀₅	ne ₂₅
R ₀₇	X ₁₄	X ₁₂	Sw ₁₁ ^N	-	Lc ₀₅	ne ₂₅ -ne ₂₃
R ₀₈	X ₁₆	L ₀₁	-	-	Lc ₀₆	ne ₀₃
R ₀₉	P ₁₉	L ₀₂	-	-	Lc ₀₇	ne ₂₃
R ₁₀	S ₂₂	X ₁₃	Sw ₁₁ ^N	-	Lc ₀₉	ne ₂₃ -ne ₂₅
R ₁₁	S ₂₂	X ₁₆	Sw ₁₁ ^R +Sw ₁₂ ^R	-	Lc ₀₉	ne ₂₃ -ne ₀₃
R ₁₂	C ₂₄	X ₁₆	Sw ₁₂ ^N	-	Lc ₀₄	ne ₂₆ -ne ₀₃
R ₁₃	S ₂₅	X ₀₇	Sw ₁₂ ^N	-	Lc ₀₆	ne ₀₃ -ne ₂₆
R ₁₄	S ₂₅	X ₁₂	Sw ₀₄ ^R +Sw ₀₇ ^N	-	Lc ₀₆	ne ₀₃ -ne ₂₃

En una primera inspección podemos ver que el nuevo señalamiento tiene 14 rutas, versus las 12 rutas del señalamiento original (ver Tabla G.1). Esto se debe a que el RNA añadió paradas intermedias entre algunos elementos, dividiendo algunas rutas demasiado largas.

G.6. Validación del sistema de enclavamientos

La validación de las rutas de la tabla de enclavamientos es realizada por el RNA aplicando el Algoritmo 16, explicado en la Sección 2.5. Las 12 rutas del señalamiento original (Tabla G.1) tienen 12 rutas equivalentes en el señalamiento generado por el RNA (Tabla G.2), tal como se puede visualizar en la Tabla G.3, generada automáticamente por el RNA.

Tabla G.3: Equivalencias entre las rutas originales y las generadas por el RNA.

Original	Señales	RNA	Señales
R ₀₁	S ₀₆ -S ₁₆	R ₀₂	X ₀₆ -C ₂₄
R ₀₂	S ₀₇ -S ₀₅	R ₀₃	X ₀₇ -X ₀₅
R ₀₃	S ₀₈ -S ₁₀	R ₀₄	X ₀₉ -S ₂₂
R ₀₄	S ₁₀ -S ₁₂	R ₁₀	S ₂₂ -X ₁₃
R ₀₅	S ₁₀ -S ₁₄	R ₁₁	S ₂₂ -X ₁₆
R ₀₆	S ₁₁ -S ₀₉	R ₀₉	P ₁₉ -L ₀₂
R ₀₇	S ₁₂ -S ₀₃	R ₀₆	X ₁₃ -L ₀₃
R ₀₈	S ₁₃ -S ₁₁	R ₀₇	X ₁₄ -X ₁₂
R ₀₉	S ₁₄ -S ₀₁	R ₀₈	X ₁₆ -L ₀₁
R ₁₀	S ₁₅ -S ₀₇	R ₁₃	S ₂₅ -X ₀₇
R ₁₁	S ₁₅ -S ₁₁	R ₁₄	S ₂₅ -X ₁₂
R ₁₂	S ₁₆ -S ₁₄	R ₁₂	C ₂₄ -X ₁₆

Las rutas R1 y R5 (Tabla 5.2) generadas por el RNA que no tienen equivalencias en el señalamiento original (Tabla 5.1) se deben a que el RNA creó señales extras. La ruta R1 es definida por el RNA al crear la señal X05 entre la plata forma Plat01 y el cruce de vías Lc03, lo cual genera una parada intermedia que antes no existía, hasta culminar la ruta en la señal L04. De la misma manera, el RNA define la ruta R5 al crear la señal P19, lo cual genera una parada intermedia entre la plataforma Plat02 y el cruce de vías Lc07. En definitiva, el RNA dividió las rutas R2 y R6 originales en las nuevas rutas R3+R1 y R5+R9. Lo cual mejora la logística de la red ferroviaria.

Para finalizar, el RNA comprueba los principios de señalamiento ferroviario explicados en la Sección 2.6, aplicando los algoritmos indicados, de los cuales se obtuvieron los siguientes resultados:

- Principio de autoridad (Algoritmo 17): cobertura del 100 % de los *netElements*.
- Principio de claridad (Algoritmo 18): rutas 100 % independientes.
- Principio de anticipación (Algoritmo 19): cobertura del 100 % de los puntos críticos.
- Principio de granularidad (Algoritmo 20): 100 % de rutas divididas a su mínima expresión.
- Principio de terminalidad (Algoritmo 21): 100 % de finales de vías protegidos.
- Principio de infraestructura (Algoritmo 22): 100 % de infraestructura protegida.
- Principio de no bloqueo (Algoritmo 23): 100 % de cambios de vías protegidos.

G.7. Sistema generado por el ACG

En base a la red de grafos, ilustrada en la Figura G.8, el ACG determinó la siguiente cantidad de elementos, tal puede visualizarse en el Código G.8.

Código G.8: Cantidad de elementos a implementar por el ACG

```

1  n_netElements:5
2  n_switch:2
3  n_doubleSwitch:0
4  n_borders:4
5  n_buffers:0
6  n_levelCrossings:6
7  n_platforms:2
8  n_scissorCrossings:0
9  n_signals:16
10 N : 42

```

Se repetirán los pasos detallados en el ejemplo 1, Sección 5.2.7, por lo que solamente se destacarán aspectos particulares de este ejemplo. El ACG genera 60 archivos en formato VHDL. El archivo *Arty_Z7-10.XDC* es el mismo para todos los ejemplos, al ser invariante respecto a la cantidad de pines a utilizar. Se deberá modificar el script mostrado en el Código 5.10 y cambiar el parámetro *chosen* a 8 para automatizar la importación de los archivos del ejemplo 8 y desvincular cualquier otro conjunto de archivos de ejemplos anteriores.

Una vez ejecutado el script, Vivado ordenará los archivos de forma jerárquica, donde el módulo *global* incluye todos los módulos que fueron detallados en la Sección 3.2. Cada una de las instancias del módulo *network* contienen sus propias 42 instancias de los mismos módulos de cada elemento ferroviario ya que N, cantidad de elementos ferroviarios, es 42 en el Código G.8. El ejemplo 8 utiliza mas de 13150 sub módulos conectados automáticamente mediante mas de 25250 señales, lo cual se aleja bastante de un desarrollo que pueda realizarse manualmente de forma trivial.

Cuando Vivado genera el diagrama de bloques ya tenemos la certeza de que el código VHDL ha pasado la prueba de sintaxis del entorno de desarrollo. A continuación, se deberá sintetizar e implementar el sistema para generar el bitstream que será utilizado para programar la FPGA. Los procesos de síntesis e implementación fueron detallados en el ejemplo 1, Sección 5.2.7.

Los resultados de ambos procesos son detallados en la Tabla G.4. Los porcentajes de uso son calculados por Vivado automáticamente, teniendo en cuenta que la plataforma Arty Z7 20 posee 53200 Look-Up-Tables (LUTs), 106400 Flip-Flops (FFs), 125 Pines de entrada y salida (IOs) y 32 Buffers (BUFGs), tal como se explicó en la Sección 4. En este ejemplo, la cantidad de recursos utilizados es baja y el tiempo de síntesis e implementación es de 38 y 53 segundos, respectivamente.

Tabla G.4: Síntesis e implementación del ejemplo 8 generado por el ACG.

Recursos	Síntesis	Implementación	Uso
LUT	2234	2164	4.20-4.07 %
FF	2281	2284	2.14-2.15 %
IO	15	15	12.00 %
BUFG	3	3	9.38 %

Apéndice H

Ejemplo 9

H.1. Topología ferroviaria original

El noveno y último ejemplo, ilustrado en la Figura H.1, es una topología diseñada por el autor de la tesis, de una estación real de Argentina. Presenta una vía principal con doble desvío, utilizado para maniobras y para el ascenso y descenso de los pasajeros en alguna de las tres plataformas centrales. Las vías son atravesadas perpendicularmente por dos calles, representadas por los seis cruces de vías. Todos los cambios de vías son simples, pero anidados, para permitir acceder a las vías superiores. Para mas detalles de este ejemplo, incluyendo las figuras, tablas y explicaciones paso a paso, consultar el repositorio de GitHub [208].

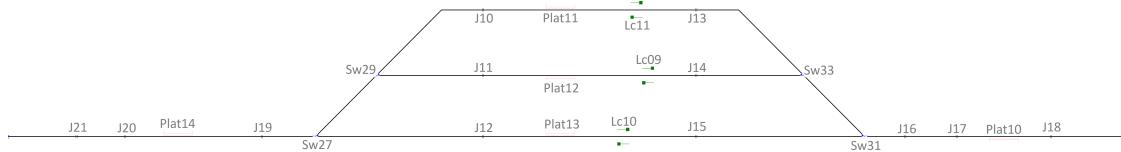


Figura H.1: Topología ferroviaria del ejemplo 9 sin señalamiento.

La topología presenta varias junturas entre los rieles, ya que el sistema original presentaba circuitos de vías y contadores de ejes, que fueron removidos para este ejercicio. No obstante, se mantienen las junturas para incrementar la dificultad del análisis.

H.2. Señalamiento original

El señalamiento original, ilustrado en la Figura H.2, no incluye señales al ser un ejemplo de diseño de una red ferroviaria para una locación real, de la cual no fue proporcionada ninguna información salvo la topología de la red. El objetivo de este ejemplo fue comparar el señalamiento generado sin tener ninguna otra referencia externa.

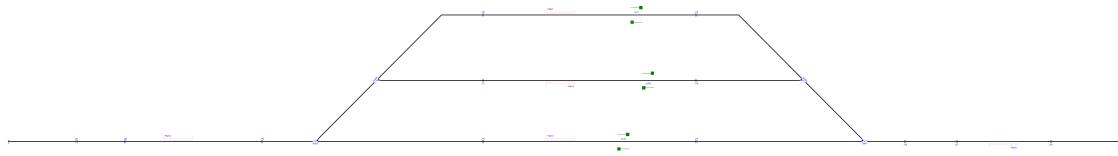


Figura H.2: Señalamiento original del ejemplo 9.

La cantidad de rutas existentes es indefinida, así como también el sentido de circulación de las vías.

H.3. Generación de señalamiento paso a paso

Inicialmente, el RNA ejecuta el Algoritmo 1 (ver Sección 2.1.3) para detectar todos los *netElements*, sus coordenadas iniciales y finales en la topología, y el sentido en el que fueron definidas. Al concluir el Algoritmo 1, el RNA ejecuta el Algoritmo 2 (ver Sección 2.1.3) para analizar la conexidad de la red. El resultado obtenido se muestra en el Código H.1, donde se describen las coordenadas de cada *netElement* y se confirma que la red es conexa.

Código H.1: Detección de *netElements* por parte del RNA

```

1 ##### Starting Railway Network Analyzer #####
2 Reading .railML file
3 Creating railML object
4 Analysing railML object
5 Analysing graph
6 ne3 [9384, 0] [7584, 0] <<
7 ne40 [1680, 0] [3796, 0] >>
8 ne46 [3796, 0] [7584, 0] >>
9 ne48 [4216, 420] [3796, 0] <<
10 ne49 [4216, 420] [7164, 420] >>
11 ne50 [7164, 420] [4216, 420] <<
12 ne53 [7164, 420] [7584, 0] >>
13 The network is connected

```

Por ejemplo, el *netElement* ne50 inicia en la coordenada (7164;420) y finaliza en la coordenada (4216;420). El símbolo << indica que ne50 se encuentra definido de derecha a izquierda, ya que la componente x de la coordenada final es menor a la de la coordenada inicial, teniendo la misma componente y. Además, se puede comprobar que la lista obtenida es consistente con la Figura H.2. Por ejemplo, ne48, ne49 y ne50 comparten la coordenada (4216;420), que coincide con la coordenada del cambio de vías Sw29.

A continuación, el RNA detectará la infraestructura ferroviaria, las curvas peligrosas y los puntos medios de los netElements que el RNA considera demasiado largos. El análisis de la infraestructura se detalla en la Sección 2.1.5, Sección 2.1.6, Sección 2.1.7 y Sección 2.1.8, mientras que la detección de curvas y puntos medios se detalla en la Sección 2.1.4. El RNA ejecuta el Algoritmo 3, Algoritmo 4 y Algoritmo 5 para confirmar la detección de cambios de vías simples, dobles y en tijeras. El resultado de este proceso se puede visualizar en el Código H.2.

Código H.2: Detección de puntos críticos por parte del RNA

```

1 |          Analysing infrastructure --> Infrastructure.RNA

```

```

2 Detecting Danger --> Safe_points.RNA
3 ne3 has a RailJoint[J16] @ [7864, 0]
4 ne3 has a RailJoint[J17] @ [8219, 0]
5 ne3 has a RailJoint[J18] @ [8867, 0]
6 ne3 has a Platform[Plat10] @ [8542, 0]
7 ne40 has a RailJoint[J19] @ [3428, 0]
8 ne40 has a RailJoint[J20] @ [2485, 0]
9 ne40 has a RailJoint[J21] @ [2149, 0]
10 ne40 has a Platform[Plat14] @ [2848, 0]
11 ne46 has a RailJoint[J12] @ [4952, 0]
12 ne46 has a RailJoint[J15] @ [6424, 0]
13 ne46 has a Platform[Plat13] @ [5487, 0]
14 ne46 has a LevelCrossing[Lc10] @ [5915, 0]
15 ne49 has a RailJoint[J10] @ [4952, 870]
16 ne49 has a RailJoint[J13] @ [6424, 870]
17 ne49 has a Platform[Plat11] @ [5487, -870]
18 ne49 has a LevelCrossing[Lc11] @ [6006, -870]
19 ne49 has a Curve(3 lines) @ [[4666, 870], [6714, 870]]
20 ne50 has a RailJoint[J11] @ [4952, 420]
21 ne50 has a RailJoint[J14] @ [6424, 420]
22 ne50 has a Platform[Plat12] @ [5487, -420]
23 ne50 has a LevelCrossing[Lc09] @ [6096, -420]

```

Esta información es exportada por el RNA, con mayor detalle, en el archivo Infrastructure.RNA (Código H.3) que resume cada elemento ferroviario asociado a su respectivo *netElement*.

Código H.3: Infrastructure.RNA

```

1 Nodes: 7|Switches: 4|Signals: 0|Detectors: 12|Ends: 2|Barriers: 3
2 Node ne3:
3     Track = track2
4     TrainDetectionElements -> tde83
5         Type -> insulatedRailJoint
6     TrainDetectionElements -> tde84
7         Type -> insulatedRailJoint
8     TrainDetectionElements -> tde85
9         Type -> insulatedRailJoint
10    Type = BufferStop -> ['bus5']
11    Neighbours = 2 -> ['ne46', 'ne53']
12    Switches -> Sw31
13        ContinueCourse -> left -> ne46
14        BranchCourse -> right -> ne53
15 Node ne40:
16     Track = track1
17     TrainDetectionElements -> tde86
18         Type -> insulatedRailJoint
19     TrainDetectionElements -> tde87
20         Type -> insulatedRailJoint
21     TrainDetectionElements -> tde88
22         Type -> insulatedRailJoint
23     Type = BufferStop -> ['bus1']

```

```

24     Neighbours = 2 -> ['ne46', 'ne48']
25     Switches -> Sw27
26         ContinueCourse -> right -> ne46
27         BranchCourse -> left -> ne48
28 Node ne46:
29     Track = track3
30     TrainDetectionElements -> tde71
31         Type -> insulatedRailJoint
32     TrainDetectionElements -> tde82
33         Type -> insulatedRailJoint
34     Neighbours = 4 -> ['ne3', 'ne40', 'ne48', 'ne53']
35     Level crossing -> Lc10
36         Protection -> true | Barriers -> none | Lights -> none Acoustic ->
37             ↛ none
38             Position -> [5960, 0] | Coordinate: 0.5712
39 Node ne48:
40     Track = track4
41     Neighbours = 4 -> ['ne40', 'ne46', 'ne49', 'ne50']
42     Switches -> Sw29
43         ContinueCourse -> left -> ne49
44         BranchCourse -> right -> ne50
45 Node ne49:
46     Track = track5
47     TrainDetectionElements -> tde69
48         Type -> insulatedRailJoint
49     TrainDetectionElements -> tde80
50         Type -> insulatedRailJoint
51     Neighbours = 3 -> ['ne48', 'ne50', 'ne53']
52     Level crossing -> Lc11
53         Protection -> true | Barriers -> none | Lights -> none Acoustic ->
54             ↛ none
55             Position -> [6051, -870] | Coordinate: 0.6086
56 Node ne50:
57     Track = track6
58     TrainDetectionElements -> tde70
59         Type -> insulatedRailJoint
60     TrainDetectionElements -> tde81
61         Type -> insulatedRailJoint
62     Neighbours = 3 -> ['ne48', 'ne49', 'ne53']
63     Level crossing -> Lc09
64         Protection -> true | Barriers -> none | Lights -> none Acoustic ->
65             ↛ none
66             Position -> [6051, -420] | Coordinate: 0.3776
67 Node ne53:
68     Track = track7
69     Neighbours = 4 -> ['ne3', 'ne46', 'ne49', 'ne50']
70     Switches -> Sw33
71         ContinueCourse -> right -> ne49
72         BranchCourse -> left -> ne50

```

La información de la infraestructura es utilizada por el RNA para detectar los puntos críticos de la red, es decir, las zonas donde es recomendable colocar una señal, según el sentido de circulación que se desee. El resultado es exportado al archivo SafePoints.RNA (Código H.4). En el caso de que un mismo *netElement* tenga más de un punto crítico para el mismo sentido, el RNA tomará el más cercano al elemento a proteger. El criterio de selección de puntos críticos se aplica para cada elemento ferroviario detectado, cada curva y cada cambio de vías y fue explicado en las secciones correspondientes ya mencionadas.

Código H.4: SafePoints.RNA

```

1 ne3:
2     Next: [[7764.0, 0], [8119.0, 0], [8767.0, 0]]
3     Prev: [[7964.0, 0], [8319.0, 0], [8967.0, 0]]
4 ne40:
5     Next: [[3328.0, 0], [2385.0, 0], [2049.0, 0]]
6     Prev: [[3528.0, 0], [2585.0, 0], [2249.0, 0]]
7 ne46:
8     Next: [[4852.0, 0], [6324.0, 0], [5715, 0]]
9     Prev: [[5052.0, 0], [6524.0, 0], [6115, 0]]
10 ne49:
11    Next: [[4852.0, 870], [6324.0, 870], [5806, -870], [6614.0, 870]]
12    Prev: [[5052.0, 870], [6524.0, 870], [6206, -870], [4766.0, 870]]
13 ne50:
14    Next: [[4852.0, 420], [6324.0, 420], [5896, -420]]
15    Prev: [[5052.0, 420], [6524.0, 420], [6296, -420]]

```

Una vez que el RNA detectó cada punto crítico de la red ferroviaria, procede a generar el señalamiento. El orden en que se procesan los elementos ferroviarios no impacta en el resultado final, pero para poder describirlo de forma ordenada se iniciará generando el señalamiento para proteger los finales de vías, las junturas entre rieles, las plataformas (explicado en la Sección 2.2.3), los cruces de vía (explicado en la Sección 2.2.4) y los cambios de vías (explicado en la Sección H.3). Luego se procederá a mostrar el señalamiento completo antes y después de la simplificación de señales (explicado en la Sección 2.3).

Tal como se explicó en la Sección 2.2.1, el RNA aplica el Algoritmo 6 y el Algoritmo 7 para generar las señales para proteger los finales de vías relativos y absolutos. Estas señales son ilustradas en la Figura H.3.



Figura H.3: Señalamiento generado por el RNA para proteger el fin de vía.

Los finales de vías absolutos son protegidos por las señales de parada T01 y T03, y las señales de partida son T02 y T04. A su vez, al no existir los finales de vías relativos, el RNA no les asignó ninguna señal para su protección.

La Figura H.4 ilustra la generación de señales destinadas a proteger las junturas entre los rieles. Estas señales se obtuvieron al aplicar el Algoritmo 8, tal como fue explicado en la Sección 2.2.2

Las señales generadas son todas las señales entre J05 y J28, indicadas en color rojo.



Figura H.4: Señalamiento generado por el RNA para proteger las junturas.

Al generar el señalamiento para proteger la infraestructura, tal como se explicó en la Sección 2.3.2, el Algoritmo 15 simplificará las señales entre dos elementos ferroviarios si no existe espacio suficiente entre ellos, tal como sucede con los elementos LevelCrossing09 y Platorm12. El señalamiento generado para proteger las plataformas y los cruces de vía se ilustra en rojo en la Figura H.5. Las señales generadas para proteger las plataformas no fueron generadas, al encontrarse próximas a las señales de protección de junturas, por lo que el RNA decidió no superponer ambas señales. Mientras que las señales que protegen los cruces de vía son las señales X29 a X34.



Figura H.5: Señalamiento generado por el RNA para proteger plataformas y cruces de vía.

Al aplicar el Algoritmo 11 de generación de señalamiento para cambios de vías, tal como fue explicado en la Sección , el RNA genera las señales S36 , C35, H36 y H38 para proteger el cambio de vías Sw27; las señales S42, C41, H43 y H44 para proteger el cambio de vías Sw31; las señales C39 y B46 para proteger el cambio de vías Sw29 y la señal C45 para proteger el cambio de vías Sw33. Las señales mencionadas se encuentran resaltadas en rojo en la Figura H.6.



Figura H.6: Señalamiento generado por el RNA para proteger los cambios de vías.

Una vez obtenido todo el señalamiento, el RNA procede a simplificar las señales redundantes, repetidas o cuyas funciones o ubicaciones se superponen entre sí. El proceso de simplificación de señales fue explicado en la Sección 2.3. El Algoritmo 15 de herencia vertical fue aplicado en las señales B entre los cambios de vías Sw31 y Sw33, desplazando las señales hasta convertirlas en las señales H43 y H respectivamente. Análogamente, entre los cambios de vías Sw27 y Sw29 se convirtieron en las señales H37 y H38 respectivamente.

Las señales simplificadas al aplicar el Algoritmo 15 de herencia horizontal son: J22, J28, J27, C39, J08, C35, C45, X34, X30, X29, J15, X32, J19, J20, J18, J23, H37, H38, B40, H43 y H44. Las señales J23, H37 y H38 fueron eliminadas por su cercanía con la señal S36, con la cual comparten dirección y sentido. Lo mismo ocurre entre el par de señales H43/H44 y la señal S42; además de varios otros casos de simplificaciones simples. En todos los casos, se aplicó el Algoritmo 15, diseñado para agrupar objetos cercanos como un único objeto, generando el señalamiento acorde a los elementos contenidos en cada extremo del nuevo elemento contenedor.

Finalmente, las señales son simplificadas aplicando el Algoritmo 14 de eliminación por prioridad de señales. El resultado de este proceso es detallado en el Código H.5.

Código H.5: Reducción de señalamiento por prioridad de señales

```

1 Reducing redundant signals
2 removing J22 for T02
3 removing J28 for T03
4 removing J27 for T04
5 removing C39 for J06
6 removing J08 for B40
7 removing C35 for J10
8 removing C45 for J11
9 removing X34 for J12
10 removing X30 for J13
11 removing X29 for J14
12 removing J15 for C41
13 removing X32 for J16
14 removing J19 for J17
15 removing J20 for J18
16 removing J18 for S42
17 removing J23 for S36
18 removing H37 for S36
19 removing H38 for S36
20 removing B40 for B46
21 removing H43 for S42
22 removing H44 for S42

```

El resultado de la simplificación del señalamiento se ilustra en la Figura H.7.

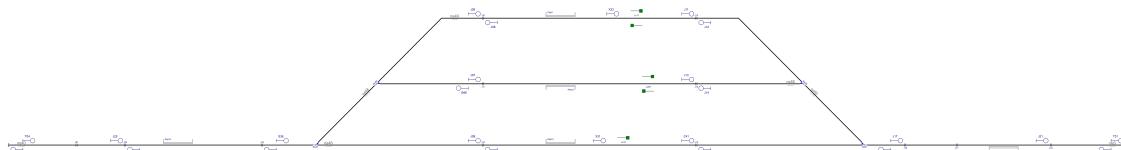


Figura H.7: Señalamiento generado y simplificado por el RNA.

Además, toda la información del señalamiento generado es exportada por el RNA en el archivo Signalling.RNA (Código 5.6), que incluye información detallada de la posición, orientación, sentido, coordenada, nombre y tipo de señal.

Código H.6: Signalling.RNA

```

1 T01 [T01] >:
2     From: ne3 | To: bus5_right
3     Type: Stop | Direction: reverse | AtTrack: right
4     Position: [9284, 0] | Coordinate: 0.9444
5 T02 [T02] <:
6     From: ne3 | To: ne3_left
7     Type: Stop | Direction: normal | AtTrack: left
8     Position: [9284, 0] | Coordinate: 0.9444
9 T03 [T03] <:
10    From: ne40 | To: bus1_left
11    Type: Stop | Direction: reverse | AtTrack: right
12    Position: [1780, 0] | Coordinate: 0.0472
13 T04 [T04] >:
14     From: ne40 | To: ne40_right
15     Type: Stop | Direction: normal | AtTrack: left
16     Position: [1780, 0] | Coordinate: 0.0472
17 J05 [J05] >:
18     From: ne49 | To: ne49_right
19     Type: Circulation | Direction: normal | AtTrack: left
20     Position: [4852.0, -870] | Coordinate: 0.4392
21 J06 [J06] <:
22     From: ne49 | To: ne49_left
23     Type: Circulation | Direction: reverse | AtTrack: right
24     Position: [5052.0, -870] | Coordinate: 0.4995
25 J07 [J07] >:
26     From: ne50 | To: ne50_right
27     Type: Circulation | Direction: reverse | AtTrack: right
28     Position: [4852.0, -420] | Coordinate: 0.2157
29 J09 [J09] >:
30     From: ne46 | To: ne46_right
31     Type: Circulation | Direction: normal | AtTrack: left
32     Position: [4852.0, 0] | Coordinate: 0.2787
33 J10 [J10] <:
34     From: ne46 | To: ne46_left
35     Type: Circulation | Direction: reverse | AtTrack: right
36     Position: [5052.0, 0] | Coordinate: 0.3315
37 J11 [J11] >:
38     From: ne49 | To: ne49_right
39     Type: Circulation | Direction: normal | AtTrack: left
40     Position: [6324.0, -870] | Coordinate: 0.8825
41 J12 [J12] <:
42     From: ne49 | To: ne49_left
43     Type: Circulation | Direction: reverse | AtTrack: right
44     Position: [6524.0, -870] | Coordinate: 0.9427
45 J13 [J13] >:
46     From: ne50 | To: ne50_right
47     Type: Circulation | Direction: reverse | AtTrack: right
48     Position: [6324.0, -420] | Coordinate: 0.7150
49 J14 [J14] <:

```

```

50      From: ne50 | To: ne50_left
51      Type: Circulation | Direction: normal | AtTrack: left
52      Position: [6524.0, -420] | Coordinate: 0.7829
53 J16 [J16] <<:
54     From: ne46 | To: ne46_left
55     Type: Circulation | Direction: reverse | AtTrack: right
56     Position: [6524.0, 0] | Coordinate: 0.7201
57 J17 [J17] >>:
58     From: ne3 | To: ne3_right
59     Type: Circulation | Direction: reverse | AtTrack: right
60     Position: [7764.0, 0] | Coordinate: 0.1
61 J21 [J21] >>:
62     From: ne3 | To: ne3_right
63     Type: Circulation | Direction: reverse | AtTrack: right
64     Position: [8767.0, 0] | Coordinate: 0.6572
65 J24 [J24] <<:
66     From: ne40 | To: ne40_left
67     Type: Circulation | Direction: reverse | AtTrack: right
68     Position: [3528.0, 0] | Coordinate: 0.8733
69 J25 [J25] >>:
70     From: ne40 | To: ne40_right
71     Type: Circulation | Direction: normal | AtTrack: left
72     Position: [2385.0, 0] | Coordinate: 0.3331
73 J26 [J26] <<:
74     From: ne40 | To: ne40_left
75     Type: Circulation | Direction: reverse | AtTrack: right
76     Position: [2585.0, 0] | Coordinate: 0.4276
77 X31 [X31] >>:
78     From: ne46 | To: ne46_right
79     Type: Circulation | Direction: normal | AtTrack: left
80     Position: [5715, 0] | Coordinate: 0.5065
81 X33 [X33] >>:
82     From: ne49 | To: ne49_right
83     Type: Circulation | Direction: normal | AtTrack: left
84     Position: [5806, 870] | Coordinate: 1.0096
85 S36 [S36] >>:
86     From: ne40 | To: ne40_right
87     Type: Circulation | Direction: normal | AtTrack: left
88     Position: [3528.0, 0] | Coordinate: 0.8733
89 C41 [C41] >>:
90     From: ne46 | To: ne46_right
91     Type: Circulation | Direction: normal | AtTrack: left
92     Position: [6324.0, 0] | Coordinate: 0.6673
93 S42 [S42] <<:
94     From: ne3 | To: ne3_left
95     Type: Circulation | Direction: normal | AtTrack: left
96     Position: [7764.0, 0] | Coordinate: 0.1
97 B46 [B46] <<:
98     From: ne50 | To: ne50_right
99     Type: Manouver | Direction: normal | AtTrack: left
100    Position: [4852.0, -420] | Coordinate: 0.2157

```

Al finalizar la generación del señalamiento, el RNA ejecuta el Algoritmo 15, explicado en la Sección 2.4, para detectar todas las posibles rutas admitidas por la red para crear la tabla de enclavamientos. La cuál puede ser visualizada en el archivo Routes.RNA (Código H.7). La misma detalla las señales de inicio y final, los *netElements* abarcados por la ruta y cualquier infraestructura involucrada, incluyendo el estado que deben tener para que la ruta sea activada.

Código H.7: Routes.RNA

```

1 route_1 [T02 << S42]:
2     Path: ['ne3']
3     Platforms: ['Plat10']
4 route_2 [T04 >> J25]:
5     Path: ['ne40']
6 route_3 [J05 >> J11]:
7     Path: ['ne49']
8     Platforms: ['Plat11']
9     LevelCrossings: ['Lc11']
10 route_4 [J06 << J24]:
11     Path: ['ne49', 'ne48', 'ne40']
12     Switches: ['Sw27_R', 'Sw29_N']
13 route_5 [J07 >> J13]:
14     Path: ['ne50']
15     Platforms: ['Plat12']
16     LevelCrossings: ['Lc09']
17 route_6 [J09 >> X31]:
18     Path: ['ne46']
19     Platforms: ['Plat13']
20 route_7 [J10 << J24]:
21     Path: ['ne46', 'ne40']
22     Switches: ['Sw27_N']
23 route_8 [J11 >> J17]:
24     Path: ['ne49', 'ne53', 'ne3']
25     Switches: ['Sw31_R', 'Sw33_N']
26 route_9 [J12 << J06]:
27     Path: ['ne49']
28     Platforms: ['Plat11']
29     LevelCrossings: ['Lc11']
30 route_10 [J13 >> J17]:
31     Path: ['ne50', 'ne53', 'ne3']
32     Switches: ['Sw31_R', 'Sw33_R']
33 route_11 [J14 << B46]:
34     Path: ['ne50']
35     Platforms: ['Plat12']
36     LevelCrossings: ['Lc09']
37 route_12 [J16 << J10]:
38     Path: ['ne46']
39     Platforms: ['Plat13']
40     LevelCrossings: ['Lc10']
41 route_13 [J17 >> J21]:
```

```

42     Path: ['ne3']
43     Platforms: ['Plat10']
44 route_14 [J21 >> T01]:
45     Path: ['ne3']
46 route_15 [J24 << J26]:
47     Path: ['ne40']
48     Platforms: ['Plat14']
49 route_16 [J25 >> S36]:
50     Path: ['ne40']
51     Platforms: ['Plat14']
52 route_17 [J26 << T03]:
53     Path: ['ne40']
54 route_18 [X31 >> C41]:
55     Path: ['ne46']
56     LevelCrossings: ['Lc10']
57 route_19 [X33 >> J17]:
58     Path: ['ne49', 'ne53', 'ne3']
59     Switches: ['Sw31_R', 'Sw33_N']
60     LevelCrossings: ['Lc11']
61 route_20 [S36 >> J09]:
62     Path: ['ne40', 'ne46']
63     Switches: ['Sw27_N']
64 route_21 [S36 >> J05]:
65     Path: ['ne40', 'ne48', 'ne49']
66     Switches: ['Sw27_R', 'Sw29_N']
67 route_22 [S36 >> J07]:
68     Path: ['ne40', 'ne48', 'ne50']
69     Switches: ['Sw27_R', 'Sw29_R']
70 route_23 [C41 >> J17]:
71     Path: ['ne46', 'ne3']
72     Switches: ['Sw31_N']
73 route_24 [S42 << J16]:
74     Path: ['ne3', 'ne46']
75     Switches: ['Sw31_N']
76 route_25 [S42 << J12]:
77     Path: ['ne3', 'ne53', 'ne49']
78     Switches: ['Sw31_R', 'Sw33_N']
79 route_26 [S42 << J14]:
80     Path: ['ne3', 'ne53', 'ne50']
81     Switches: ['Sw31_R', 'Sw33_R']
82 route_27 [B46 << J24]:
83     Path: ['ne50', 'ne48', 'ne40']
84     Switches: ['Sw27_R', 'Sw29_R']

```

H.4. Red de grafos generada por el RNA

La información exportada en el Código H.3 (Infrastructure.RNA) Código H.4 (SafePoint.RNA), Código H.6 (Signalling.RNA) y Código H.7 (Routes.RNA) es resumida de forma gráfica por el RNA para una mejor interpretación. El resultado de este resumen se ilustra en el diagrama de la Figura

H.8.

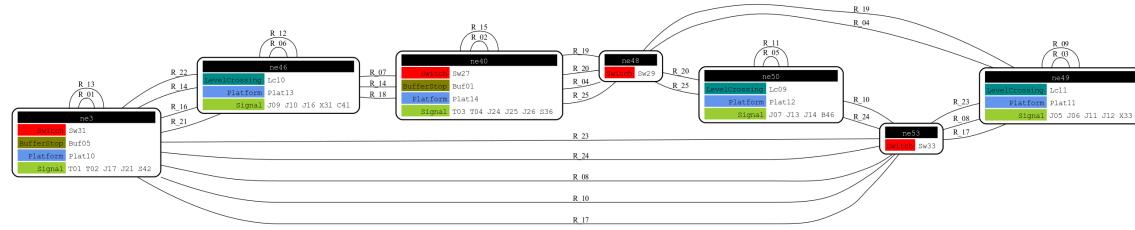


Figura H.8: Red de grafos generada por el RNA para el ejemplo 9.

Cada nodo del grafo de la Figura H.8 corresponde a un *netElement*. En cada nodo se listan todos los elementos ferroviarios contenidos por en *netElement*. Las aristas del grafo son las rutas que los conectan. De esta manera, es posible detectar visualmente cualquier nodo aislado de la red o nodos que solo son accedidos en un sentido. Por ejemplo, si entre dos nodos no existe una cantidad par de rutas, entonces solamente se puede circular entre esos nodos en un solo sentido.

H.5. Señalamiento generado por el RNA

El RNA también exporta la misma información mostrada en el Código H.8 en una hoja de cálculo, similar a la que se visualiza en la Tabla H.1.

Tabla H.1: Tabla de enclavamiento del ejemplo 9 generada por el RNA.

Ruta	Inicio	Final	Cambio	Plataforma	Cruce	netElement
R ₀₁	T ₀₂	S ₄₂	-	Plat ₁₀	-	ne ₃ -ne ₃
R ₀₂	T ₀₄	J ₂₅	-	-	-	ne ₄₀ -ne ₄₀
R ₀₃	J ₀₅	J ₁₁	-	Plat ₁₁	Lc ₁₁	ne ₄₉ -ne ₄₉
R ₀₄	J ₀₆	J ₂₄	Sw ₂₇ ^R +Sw ₂₉ ^N	-	-	ne ₄₉ -ne ₄₀
R ₀₅	J ₀₇	J ₁₃	-	Plat ₁₂	Lc ₀₉	ne ₅₀ -ne ₅₀
R ₀₆	J ₀₉	X ₃₁	-	Plat ₁₃	-	ne ₄₆ -ne ₄₆
R ₀₇	J ₁₀	J ₂₄	Sw ₂₇ ^N	-	-	ne ₄₆ -ne ₄₀
R ₀₈	J ₁₁	J ₁₇	Sw ₃₁ ^R +Sw ₃₃ ^N	-	-	ne ₁₄₉ -ne ₀₃
R ₀₉	J ₁₂	J ₀₆	-	Plat ₁₁	Lc ₁₁	ne ₄₉ -ne ₄₉
R ₁₀	J ₁₃	J ₁₇	Sw ₃₁ ^N +Sw ₃₃ ^R	-	-	ne ₅₀ -ne ₀₃
R ₁₁	J ₁₄	B ₄₆	-	Plat ₁₂	Lc ₀₉	ne ₅₀ -ne ₅₀
R ₁₂	J ₁₆	J ₁₀	-	Plat ₁₃	Lc ₁₀	ne ₄₆ -ne ₄₆
R ₁₃	J ₁₇	J ₂₁	-	Plat ₁₀	-	ne ₀₃ -ne ₀₃
R ₁₄	J ₂₁	T ₀₁	-	-	-	ne ₀₃ -ne ₀₃
R ₁₅	J ₂₄	J ₂₆	-	Plat ₁₄	-	ne ₄₀ -ne ₄₀
R ₁₆	J ₂₅	S ₃₆	-	Plat ₁₄	-	ne ₄₀ -ne ₄₀
R ₁₇	J ₂₆	T ₀₃	-	-	-	ne ₄₀ -ne ₄₀
R ₁₈	X ₃₁	C ₄₁	-	-	Lc ₁₀	ne ₄₆ -ne ₄₆
R ₁₉	X ₃₃	J ₁₇	Sw ₃₁ ^R +Sw ₃₃ ^N	-	Lc ₁₁	ne ₄₉ -ne ₀₃
R ₂₀	S ₃₆	J ₀₉	Sw ₂₇ ^N	-	-	ne ₄₀ -ne ₄₆
R ₂₁	S ₃₆	J ₀₅	Sw ₂₇ ^R +Sw ₂₉ ^N	-	-	ne ₄₀ -ne ₄₉
R ₂₂	S ₃₆	J ₀₇	Sw ₂₇ ^R +Sw ₂₉ ^R	-	-	ne ₄₀ -ne ₅₀
R ₂₃	C ₄₁	J ₁₇	Sw ₃₁ ^N	-	-	ne ₄₆ -ne ₀₃
R ₂₄	S ₄₂	J ₁₆	Sw ₃₁ ^N	-	-	ne ₀₃ -ne ₄₆
R ₂₅	S ₄₂	J ₁₂	Sw ₃₁ ^R +Sw ₃₃ ^N	-	-	ne ₀₃ -ne ₄₉
R ₂₆	S ₄₂	J ₁₄	Sw ₃₁ ^R +Sw ₃₃ ^R	-	-	ne ₀₃ -ne ₅₀
R ₂₇	B ₄₆	J ₂₄	Sw ₂₇ ^R +Sw ₂₉ ^R	-	-	ne ₅₀ -ne ₄₀

En una primera inspección podemos ver que el nuevo señalamiento tiene 27 rutas. Las mismas cubren toda la topología en ambas direcciones, permitiendo todos los movimientos posibles. Además, todas las rutas inician y terminan en lugares críticos: antes de una bifurcación o convergencia de vías, antes de una plataforma, antes de un cruce de vías o antes de una juntura. Lo cual permite al conductor anticiparse a los próximos posibles peligros.

H.6. Validación del sistema de enclavamientos

Para finalizar, el RNA comprueba los principios de señalamiento ferroviario explicados en la Sección 2.6, aplicando los algoritmos indicados, de los cuales se obtuvieron los siguientes resultados:

- Principio de autoridad (Algoritmo 17): cobertura del 100 % de los *netElements*.
- Principio de claridad (Algoritmo 18): Al no existir un señalamiento original, no es posible realizar una comparación ruta a ruta entre ambos sistemas.
- Principio de anticipación (Algoritmo 19): cobertura del 100 % de los puntos críticos.

- Principio de granularidad (Algoritmo 20): Al no existir un señalamiento original, no es posible realizar una comparación ruta a ruta entre ambos sistemas.
- Principio de terminalidad (Algoritmo 21): 100 % de finales de vías protegidos.
- Principio de infraestructura (Algoritmo 22): 100 % de infraestructura protegida.
- Principio de no bloqueo (Algoritmo 23): 100 % de cambios de vías protegidos.

H.7. Sistema generado por el ACG

En base a la red de grafos, ilustrada en la Figura H.8, el ACG determinó la siguiente cantidad de elementos, tal puede visualizarse en el Código H.8.

Código H.8: Cantidad de elementos a implementar por el ACG

```

1   n_netElements:7
2   n_switch:4
3   n_doubleSwitch:0
4   n_borders:0
5   n_buffers:2
6   n_levelCrossings:3
7   n_platforms:5
8   n_scissorCrossings:0
9   n_signals:25
10  N : 66

```

Se repetirán los pasos detallados en el ejemplo 1, Sección 5.2.7, por lo que solamente se destacarán aspectos particulares de este ejemplo. El ACG genera 84 archivos en formato VHDL. El archivo *Arty_Z7-10.XDC* es el mismo para todos los ejemplos, al ser invariante respecto a la cantidad de pines a utilizar. Se deberá modificar el script mostrado en el Código 5.10 y cambiar el parámetro *chosen* a 9 para automatizar la importación de los archivos del ejemplo 9 y desvincular cualquier otro conjunto de archivos de ejemplos anteriores.

Una vez ejecutado el script, Vivado ordenará los archivos de forma jerárquica, donde el módulo *global* incluye todos los módulos que fueron detallados en la Sección 3.2. Cada una de las instancias del módulo *network* contienen sus propias 66 instancias de los mismos módulos de cada elemento ferroviario ya que N, cantidad de elementos ferroviarios, es 66 en el Código H.8. El ejemplo 9 utiliza mas de 22900 sub módulos conectados automáticamente mediante mas de 42650 señales, lo cual se aleja bastante de un desarrollo que pueda realizarse manualmente de forma trivial.

Cuando Vivado genera el diagrama de bloques ya tenemos la certeza de que el código VHDL ha pasado la prueba de sintaxis del entorno de desarrollo. A continuación, se deberá sintetizar e implementar el sistema para generar el bitstream que será utilizado para programar la FPGA. Los procesos de síntesis e implementación fueron detallados en el ejemplo 1, Sección 5.2.7.

Los resultados de ambos procesos son detallados en la Tabla H.2. Los porcentajes de uso son calculados por Vivado automáticamente, teniendo en cuenta que la plataforma Arty Z7 20 posee 53200 Look-Up-Tables (LUTs), 106400 Flip-Flops (FFs), 125 Pines de entrada y salida (IOs) y 32 Buffers (BUFGs), tal como se explicó en la Sección 4. En este ejemplo, la cantidad de recursos utilizados es baja y el tiempo de síntesis e implementación es de 50 y 1 minuto con 11 segundos, respectivamente.

Tabla H.2: Síntesis e implementación del ejemplo 9 generado por el ACG.

Recursos	Síntesis	Implementación	Uso
LUT	3857	3829	7.25-7.20 %
FF	4134	4137	3.89 %
IO	15	15	12.00 %
BUFG	3	3	9.38 %

Referencias

- [1] A. Iliasov, D. Taylor, L. Laibinis y A. Romanovsky, “Practical Verification of Railway Signalling Programs,” *IEEE Transactions on Dependable and Secure Computing*, 2022. DOI: 10.1109/TDSC.2022.3141555.
- [2] M. Heinrich et al., “Security Requirements Engineering in Safety-Critical Railway Signalling Networks,” *Security and Communication Networks*, 2018. DOI: 10.1155/2019/8348925.
- [3] R. Safety y S. B. (RSSB), “Signalling Principles Handbook: Interlocking Principles (Former Railway Group Standard GK/RT0060) - NR/L2/SIG/30009/GKRT0060,” 2020.
- [4] N. Goverment, “Rail Signalling Principles for Light Rail Networks,” *Transport Asest Standards Authority*, 2020.
- [5] R. I. Safety y S. B. (RISSB), “Signalling Principles,” 2018.
- [6] N. H. Konig y G. B. Raymond, “Standards for functions and interfaces as a basis for CBTC on mainline railways in Europe,” 2003.
- [7] M. A. Oz, O. T. Kaymakci y A. Koyun, “A safety related perspective for the power supply systems in railway industry,” *Eksplotacja i Niewazownosc - Maintenance and Reliability*, 2017. DOI: 10.17531/ein.2017.1.16.
- [8] H. Olsen y M. Owens, “SSI - Australian Railways,” *ARTC, Australian Rail Track Corporation LTD*, 2005.
- [9] R. Safety y S. B. (RSSB), “Block System Interface Requirements,” 2013.
- [10] “Reglamento Interno Técnico Operativo,” Trenes Argentinos. (1993), dirección: <https://www.argentina.gob.ar/sites/default/files/rito.pdf> (visitado 11-02-2024).
- [11] F. How. “Interlocking, back to basic.” (2022), dirección: <https://www.irse.org/Careers-Exam-Support-Resources/Module-A>.
- [12] “Fundamental Requirements for Train Control Systems,” Institution of Railway Signal Engineers. (2024), dirección: <https://www.irse.org/Publications-Resources/Misc-publications> (visitado 11-02-2024).
- [13] M. P. Lindegaard, P. Viuf y A. E. Haxthausen, “Modelling Railway Interlocking system,” *IFAC Control in Transportation Systems*, 2000. DOI: 10.1016/S1474-6670(17)38143-0.
- [14] “Normas para los cruces entre caminos y vias ferreas,” *Ministerio de Economía, Secretaría de Estado de Transporte y Obras Públicas de la República Argentina*,
- [15] A. Chiappini, A. Cimatti, L. Macchi y B. Vittorini, “Formalization and validation of a subset of the European Train Control System,” *ACM/IEEE 32nd International Conference on Software Engineering*, 2010. DOI: 10.1145/1810295.1810312.
- [16] L. Huang, “The Past, Present and Future of Railway Interlocking System,” *2020 IEEE 5th International Conference on Intelligent Transportation Engineering (ICITE)*, 2020. DOI: 10.1109/ICITE50838.2020.9231438.

- [17] S. Patalay, "Analysis of Railway Interlocking Systems,"
- [18] R. Cavada, A. Cimatti, S. Mover, M. Sessa, G. Cadavero y G. Scaglione, "Analysis of Relay Interlocking Systems via SMT-based Model Checking of Switched Multi-Domain Kirchhoff Networks," *Formal Methods in Computer Aided Design (FMCAD)*, 2018. doi: 10.23919/FMCAD.2018.8603007.
- [19] F. van Dijk, W. Fokkink, G. Kolk, P. van de Ven y B. van Vlijmen, "EURIS, a Specification Method for Distributed Interlockings," *Computer Safety, Reliability and Security*, 1998. doi: 10.1007/3-540-49646-7_23.
- [20] R. Dobias y H. Kubatova, "FPGA Based Desing of the Railway's Interlocking Equipments," *Euromicro Symposium on Digital System Design*, 2004. doi: 10.1109/DSD.2004.1333312.
- [21] A. Cribbens, "Solid-state interlocking (SSI): an integrated electronic signalling system for mainline railways," *IEE Proceedings B - Electric Power Applications*, 1987. doi: 10.1049/ip-b.1987.0024.
- [22] D. Lutovac y T. Lutovac, "Towards an universal computer interlocking system," 1998.
- [23] S. Raghapur, "Safety Integrity Level - an Overview for FPGA Engineers," 2018.
- [24] "Safety design on FPGA's using soft Lockstep Processors," 2016.
- [25] "Safe FPGA Design Practices Safe FPGA Design Practices for Instrumentation and for Instrumentation and Control in Nuclear Plants,"
- [26] B. F. Flesch, B. Brand, R. M. de Figueiredo, L. R. Prade y M. R. da Silva, "Proposal of a functional safety methodology applied to fault tolerance in FPGA applications," *Latin-American Test Symposium (LATW)*, 2016. doi: 10.1109/LATW.2016.7483331.
- [27] A. Hayek y J. Börcsök, "SRAM-Based FPGA Design Techniques for Safety Related Systems Conforming to IEC 61508," *International Conference on Advances in Computational Tools for Engineering Applications (ACTEA)*, 2012. doi: 10.1109/ICTEA.2012.6462892.
- [28] "8 Reasons to Use FPGAs in IEC 61508 Functional Safety Applications," *Altera*, 2013.
- [29] "Developing Functional Safety Systems with TÜV-Qualified FPGAs," *Altera*, 2010.
- [30] "DO-254 for the FPGA Designer," *Xilinx*, 2012.
- [31] D. Sabena et al., "Reconfigurable High Performance Architectures: How much are they ready for safety-critical applications?" *IEEE European Test Symposium (ETS)*, 2014. doi: 10.1109/ETS.2014.6847820.
- [32] C. Bernardeschi, L. Cassano y A. Domenici, "SRAM-Based FPGA Systems for Safety-Critical Applications: A Survey on Design Standards and Proposed Methodologies," *Journal of Computer Science and Technology*, 2013. doi: 10.1007/s11390-015-1530-5.
- [33] "On Applying Software Development Best Practice to FPGAs in Safety-Critical Systems," 2000.
- [34] C. Bernardeschi, L. Cassano y A. Domenici, "SRAM-based FPGA Systems for Safety-Critical Applications: A Survey on Design Standards and Proposed Methodologies," *Journal of Computer Science and Technology*, 2015.
- [35] G. Corradi, R. Girardey y J. Becker, "Xilinx tools facilitate development of FPGA Applications for IEC61508," *NASA/ESA Conference on Adaptive Hardware and Systems (AHS)*, 2012. doi: 10.1109/AHS.2012.6268669.
- [36] "Railway and Industry Business Expertise," *MIOS Elettronica*, 2020.

- [37] I. Bakhmach, V. Kharchenko, A. Siora, V. Sklyar y A. Andrashov, “Experience of I&C systems modernization using FPGA technology,” *American Nuclear Society International Topical Meeting on Nuclear Plant Instrumentation, Control and Human-Machine Interface*, 2010.
- [38] I. Bakhmach, V. Kharchenko, A. Siora, V. Sklyar y V. Tokarev, “Advanced I&C systems for NPPS based on FPGA technology: European experience,” *International Conference on Nuclear Engineering*, 2009.
- [39] V. Sklyar, V. Kharchenko, A. Siora, S. Malokhatko, V. Golovir e Y. Beliy, “Reliability and Availability Analysis of FPGA-based Instrumentation and Control Systems,” *International Conference The Experience of Designing and Application of CAD Systems in Microelectronics (CADSM)*, 2011.
- [40] V. Kharchenko, V. Sklyar, O. Odarushchenko y A. Ivasuyk, “Fault-Injection Testing: FIT-Ability, Optimal Procedure and Tool for FPGA-Based Systems SIL Certification,” *East-West Design & Test Symposium (EWDTS)*, 2013. DOI: 10.1109/EWDTS.2013.6673129.
- [41] V. Kharchenko, A. Siora, V. Sklyar, A. Volkoviy y V. Bezsaliiy, “Multi-diversity versus common cause failures: FPGA-based multi-version NPP I&C systems,” *International Topical Meeting on Nuclear Plant Instrumentation, Control, and Human-Machine Interface Technologies (NPIC & HMIT)*, 2010.
- [42] A. Siora, V. Sklyar, Y. Rozen, S. Vinogradskaya y S. Vinogradskaya, “Licensing principles of FPGA-based NPP I&C systems,” *International Conference on Nuclear Engineering*, 2009. DOI: 10.1115/ICONE17-75270.
- [43] A. Fernández-León, A. Pouponnot y S. Habinc, “ESA FPGA Task Force: Lessons Learned,” 2002. dirección: <https://api.semanticscholar.org/CorpusID:198956430>.
- [44] M. M. Nicolás, L. F. Santiago, G. R. Adrián, Á. Nicolás y L. Ariel, “FPGA implementation of a critical railway interlocking system,” *IEEE Latin America Transactions*, 2020. DOI: 10.1109/TLA.2019.9082240.
- [45] V. Kharchenko, “Diversity for Safety and Security of Embedded and Cyber Physical Systems: Fundamentals Review and Industrial Cases,” *Biennial Baltic Electronics Conference (BEC)*, 2016. DOI: 10.1109/BEC.2016.7743719.
- [46] “Isolation Design Flow for Xilinx 7 Series FPGAs or Zynq-7000 AP SoCs (ISE Tools),” 2015.
- [47] “Isolation Design Flow for Xilinx 7 Series FPGAs or Zynq-7000 AP SoCs (Vivado Tools),” 2016.
- [48] D. Macii, M. Avancini, L. Benciolini, S. Dalpez, M. Corra y R. Passerone, “Design of a Redundant FPGA-based Safety System for Railroad Vehicles,” *Euromicro Conference on Digital System Design*, 2014. DOI: 10.1109/DSD.2014.96.
- [49] E. Gracie, A. Hayek y J. Börcsök, “Evaluation of FPGA Design Tools for Safety Systems with On-Chip Redundancy Referring to the Standard IEC 61508,” *International Conference on System Reliability and Safety (ICRS)*, 2017. DOI: 10.1109/ICRS.2017.8272853.
- [50] K. S. Morgan, D. L. McMurtrey, B. H. Pratt y M. J. Wirthlin, “A Comparison of TMR With Alternative Fault-Tolerant Design Techniques for FPGAs,” *IEEE Transactions on Nuclear Science*, 2007. DOI: 10.1109/TNS.2007.910871.
- [51] J. Anwer, M. Platzner y S. Meisner, “FPGA Redundancy Configurations: An Automated Design Space Exploration,” *IEEE International Parallel & Distributed Processing Symposium Workshops*, 2014. DOI: 10.1109/IPDPSW.2014.37.
- [52] “Triple module redundancy design techniques for Virtex FPGAs,” *Xilinx*, 2001.

- [53] F. Kastensmidt, L. Sterpone, L. Carro y M. Reorda, "On the optimal design of triple modular redundancy logic for SRAM-based FPGAs," *Design, Automation and Test in Europe*, 2005. DOI: 10.1109/DATe.2005.229.
- [54] V. S. Kharchenko, V. S. Kharchenko, A. A. Siora, V. V. Sklyar y V. I. Tokarev, "Diversity-oriented FPGA-based NPP I&C systems: safety assesment, development, implementation," *International Conference on Nuclear Engineering*, 2010. DOI: 10.1115/ICONE18-29754.
- [55] V. Kharchenko, V. Sklyar y A. V. Volkoviy, "Defence-in-Depth and Diversity Analysis of FPGA-Based NPP I&C Systems: Conception, Technique and Tool," *International Conference on Nuclear Engineering and the ASME*, 2012. DOI: 10.1115/ICONE20-POWER2012-54349.
- [56] R. A. Ghignone et al., "Modelling, Simulation and Code Generation for Electronic Railway Interlocking Systems," *IEEE Latin America Transactions*, 2021. DOI: 10.1109/TLA.2021.9423859.
- [57] M. Banci y A. Fantechi, "Geographical Versus Functional Modelling by Statecharts of Interlocking Systems," *Electronic Notes in Theoretical Computer Science*, 2005. DOI: 10.1016/j.entcs.2004.08.055.
- [58] M. S. Durmus, S. Takai y M. T. Soylemez, "Decision-Making Strategies in Fixed-Block Railway Signaling Systems: A Discrete Event Systems Approach," *EEJ Transactions on Electrical and Electronic Engineering*, 2015. DOI: 10.1002/tee.22052.
- [59] W. Wong, "A Simple Graph Theory and Its Application in Railway Signalling," *International Workshop on the HOL Theorem Proving System and Its Applications*, 2002. DOI: 10.1109/HOL.1991.596304.
- [60] D. Wang, X. Chen y H. Huang, "A graph theory based new approach to route location in railway interlocking," *Computers & Industrial Engineering*, 2013. DOI: 10.1016/j.cie.2013.09.019.
- [61] I. Bethke, "Selecting sets of disjoint paths in a railway graph," *Graduate project*, 2005.
- [62] M. A. N. Oz, I. Sener, O. T. Kaymakci, I. Ustoğlu y G. Cansever, "Topology Based Automatic Formal Model Generation for Point Automation Systems," *Informartion technology and control*, 2015. DOI: 10.5755/j01.itc.44.1.7382.
- [63] T. Ye, X. Zhang, Y. Zhang y J. Liu, "Towards a Railway Topology Ontology toIntegrate and Query Rail Data Silos," *International Semantic Web Conference*,
- [64] E. Roanes-Lozano y L. M. Laita, "An applicable topology independent model for railway interlocking systems," *Mathematics and Computers in Simulation (MATCOM)*, 1998. DOI: 10.1016/S0378-4754(97)00093-1.
- [65] A. Kuzu, O. Songuler, A. Sonat, S. Turk, B. Birol y E. H. Dogruguvan, "Automatic interlocking table generation from railway topology," *IEEE International Conference on Mechatronics*, 2011. DOI: 10.1109/ICMECH.2011.5971206.
- [66] U. R. S. Department, "Towards a Universal Topology Model for Railways and Data Exchange Format for Infrastructure," *UIC RailTopoModel and railML Conference*, 2015.
- [67] "IEC 61508-1-2010 Functional safety of electrical/electronic/programmable electronic safety-related systems - Part 1: General requirements," *International Standard*, 2010.
- [68] "IEC 61508-2-2010 Functional safety of electrical/electronic/programmable electronic safety-related systems - Part 2: Requirements for electrical/electronic/programmable electronic safety-related systems," *International Standard*, 2010.
- [69] "IEC 61508-3-2010 Functional safety of electrical/electronic/programmable electronic safety-related systems - Part 3: Software requirements," *International Standard*, 2010.

- [70] “IEC 61508-4-2010 Functional safety of electrical/electronic/programmable electronic safety-related systems - Part 4: Definitions and abbreviations,” *International Standard*, 2010.
- [71] “IEC 61508-5-2010 Functional safety of electrical/electronic/programmable electronic safety-related systems - Part 5: Examples of methods for the determination of safety integrity levels,” *International Standard*, 2010.
- [72] “IEC 61508-6-2010 Functional safety of electrical/electronic/programmable electronic safety-related systems - Part 6: Guidelines on the application of IEC 61508-2 and IEC 61508-3,” *International Standard*, 2010.
- [73] “IEC 61508-7-2010 Functional safety of electrical/electronic/programmable electronic safety-related systems - Part 7: Overview of techniques and measures,” *International Standard*, 2010.
- [74] “Developing Safety Critical Applications that Meet IEC 61508 Standards, Using System-on-Chip Devices with Embedded ARM Cortex-M3 and FPGA,” *Microsemi*, 2013.
- [75] E. Gracic, A. Hayek y J. Börcsök, “Implementation of a Fault-Tolerant System Using Safety-Related Xilinx Tools Conforming to the Standard IEC 61508,” *International Conference on System Reliability and Science (ICSR)*, 2016. doi: 10.1109/ICSR.2016.7815842.
- [76] J. C. Knight, “Safety Critical Systems: Challenges and Directions,” *International Conference on Software Engineering (ICSE)*, 2002.
- [77] T. Mens, J. Magee y B. Rumpe, “Evolving software architecture descriptions of critical systems,” *IEEE Computer Society*, 2010.
- [78] G. Chen, D. Fan y J. Yang, “Research and Implementation of Fault-Tolerant Computer Interlocking System,” *International Conference on Computational Intelligence and Software Engineering*, 2010. doi: 10.1109/CISE.2010.5676767.
- [79] CENELEC, “EN 50126-1 Railway Applications - The Specification and Demonstration of Reliability, Availability, Maintainability and Safety (RAMS) - Part 1: Generic RAMS Process,” 2018.
- [80] CENELEC, “EN 50126-2 Railway Applications - The Specification and Demonstration of Reliability, Availability, Maintainability and Safety (RAMS) - Part 2: Systems Approach to Safety,” 2018.
- [81] CENELEC, “EN 50126-3 Railway applications. The specification and demonstration of reliability, availability, maintainability and safety (RAMS) Guide to the application of EN 50126-1 for rolling stock RAM,” 2008.
- [82] CENELEC, “EN 50126-4 Railway applications. The Specification and Demonstration of Reliability, Availability, Maintainability and Safety (RAMS). Part 4. Functional Safety. Electrical/Electronic/Programmable electronic systems,” 2012.
- [83] CENELEC, “EN 50126-5 Railway applications. The Specification and Demonstration of Reliability, Availability, Maintainability and Safety (RAMS). Part 5. Functional Safety. Software,” 2012.
- [84] CENELEC, “EN 50128 Railway applications - Communication, signalling and processing systems - Software for railway control and protection systems,” 2012.
- [85] CENELEC, “EN 50129 Railway applications - Communication, signalling and processing systems - Safety related electronic systems for signalling,” 2020.
- [86] “Reliability, Safety and Security of railway systems,” *First International Conference, RSS-Rail 2022*, 2016. doi: 10.1007/978-3-031-05814-1.
- [87] M. Bellek, “Design and RAMS analysis of railway interlocking systems using formal methods,” *Department of Electrical Engineering, Istanbul Technical University*, 2013.

- [88] Q. Mahboob y E. Zio, "Handbook of RAMS in railway systems theory and practice," *CRC Press*, 2018.
- [89] T. Kishi y N. Noda, "Software Design based on Architecture Conformance," 1999.
- [90] M. S. Durmuş, U. Yıldırım, O. Eriş y M. T. Söylemez, "Safety-Critical Interlocking Software Development Process for Fixed-Block Signalization Systems," *Symposium on Control in Transportation Systems*, 2012. DOI: 10.3182/20120912-3-BG-2031.00034.
- [91] "The Xilinx Isolation Design Flow for Fault-Tolerant Systems," *Xilinx*, 2013.
- [92] Y. Ichinomiya, S. Tanoue, M. Amagasaki, M. Iida, M. Kuga y T. Sueyoshi, "Improving the Robustness of a Softcore Processor against SEUs by using TMR and Partial Reconfiguration," *IEEE Annual International Symposium on Field-Programmable Custom Computing Machines*, 2010. DOI: 10.1109/FCCM.2010.16.
- [93] T. Tamandl y P. Preininger, "Online Self Tests for Microcontrollers in Safety Related Systems," *IEEE International Conference on Industrial Informatics*, 2007. DOI: 10.1109/INDIN.2007.4384745.
- [94] E.-j. Joung y K.-h. Shin, "Suggestions of Development Methodology for Railway Software," *International Technical Conference on Circuits/Systems, Computers and Communications*, 2008.
- [95] U. Yıldırım, M. S. Durmuş y M. T. Söylemez, "Application of Functional Safety on Railways Part II: Software Development," *Asian Control Conference (ASCC)*, 2011.
- [96] R. Olay, "Safety Critical Applications," *Microsemi Industrial Business Manager*, 2012.
- [97] "Development of Safety Related Systems," *Lattice Semiconductor*, 2015.
- [98] "Functional safety in process instrumentation with SIL rating," *Siemens*, 2003.
- [99] D. Streitferdt, A. Zimmermann, J. Schaffner y M. Kallenbach, "Component-Wise Software Certification for Safety-Critical Embedded Devices," *nnual Industrial Automation and Electromechanical Engineering Conference (IEMECON)*, 2017. DOI: 10.1109/IEMECON.2017.8079584.
- [100] A. Drozd, V. Kharchenko, A. Siora y V. Sklyar, "Component-Based Safety-Oriented On-Line Testing of Digital Systems," *Component-Based Safety-Oriented On-Line Testing of Digital Systems*, 2010. DOI: 10.1109/EWDTs.2010.5742122.
- [101] J. Drozd, A. Drozd, S. Antoshchuk y V. Kharchenko, "Natural development of the resources in design and testing of the computer systems and their components," *International Conference on Intelligent Data Acquisition and Advanced Computing Systems (IDAACS)*, 2013. DOI: 10.1109/IDAACS.2013.6662656.
- [102] A. Drozd, V. Kharchenko, S. Antoshchuk, J. Sulima y M. Drozd, "Checkability of the Digital Components in Safety-Critical Systems: Problems and Solutions," *East-West Design & Test Symposium (EWDTs)*, 2011. DOI: 10.1109/EWDTs.2011.6116606.
- [103] A. Drozd, V. Kharchenko, S. Antoshchuk, J. Drozd, M. Lobachev y J. Sulima, "The Use of Natural Resources for Increasing a Checkability of the Digital Components in Safety-Critical Systems," *East-West Design & Test Symposium (EWDTs)*, 2013. DOI: 10.1109/EWDTs.2013.6673209.
- [104] J. Drozd, O. Drozd, S. Antoshchuk, A. Kushnerov y V. Nikul, "Effectiveness of Matrix and Pipeline FPGA-Based Arithmetic Components of Safety-Related Systems," *International Conference on Intelligent Data Acquisition and Advanced Computing Systems: Technology and Applications (IDAACS)*, 2015. DOI: 10.1109/IDAACS.2015.7341410.

- [105] B.-g. Cai1, C.-m. Jin, L.-c. Ma, Y. Cao y H. Nakamura, “Analysis on the application of on-chip redundancy in the safety-critical system,” *EICE Electronics Express*, 2014. DOI: 10.1587/elex.11.20140153.
- [106] R. Girardey, M. Hübner y J. Becker, “Safety Aware Place and Route for On-Chip Redundancy in Safety Critical Applications,” *IEEE Computer Society Annual Symposium on VLSI*, 2010. DOI: 10.1109/ISVLSI.2010.51.
- [107] M. S. Durmuş, O. Eriş, U. Yıldırım y M. T. Söylemez, “A New Voting Strategy in Diverse Programming for Railway Interlocking Systems,” *International Conference on Transportation, Mechanical, and Electrical Engineering (TMEE)*, 2011. DOI: 10.1109/TMEE.2011.6199304.
- [108] F. Mazzanti, A. Ferrari y G. O. Spagnolo, “Towards formal methods diversity in railways: an experience report with seven frameworks,” *International Journal on Software Tools for Technology Transfer*, 2018. DOI: 10.1007/s10009-018-0488-3.
- [109] I. Zaza, “Report of a comparative analysis of the Interlocking Systems,” *Department of Information Engineering (DINFO), University of Florence*, 2013.
- [110] K. Shimamura et al., “A Fail-safe Microprocessor Using Dual Synthesizable Processor Cores,” *AP-ASIC'99. First IEEE Asia Pacific Conference on ASICs (Cat. No.99EX360)*, 1999. DOI: 10.1109/APASIC.1999.824026.
- [111] V. Kharchenko, E. Babeshko, V. Sklyar, A. Siora y V. Tokarev, “Combined Implementation of Dependability Analysis Techniques for NPP I&C Systems Assessment,” *Energy and Power Engineering*, 2011.
- [112] G. Park, Y. Yu, H. T. Kim, Y. Kwon, H. Park y C. H. Jeong, “Regulatory Issues on Using Programmable Logic Device in Nuclear Power Plants,” *Korean Nuclear Society*, 2012.
- [113] M. Kumar, A. Kabra, G. Karmakar y P. Marathe, “A Review of Defences against Common Cause Failures in Reactor Protection Systems,” *International Conference on Reliability, Infocom Technologies and Optimization (ICRITO)*, 2015. DOI: 10.1109/ICRITO.2015.7359232.
- [114] “Trackguard Westrace Mk II,” Siemens Mobility. (2018), dirección: <https://assets.new.siemens.com/siemens/assets/api/uuid:688f3a74-6f27-446d-81b7-899827b02631/trackguard-westrace-mkii-en.pdf> (visitado 11-02-2024).
- [115] “Alstoms Smartlock equipment at the heart of modular signalling project in the UK,” Alstom Transport. (2011), dirección: <https://www.alstom.com/press-releases-news/2011/3/Alstom-Smartlock> (visitado 11-02-2024).
- [116] “The Hitachi WSP2G Computer Based Interlocking System,” Hitachi Rail. (2022), dirección: <https://www.rissb.com.au/wp-content/uploads/2022/07/FastTrack-NNewsletter-July-2022-Maharajahs-Express.pdf> (visitado 11-02-2024).
- [117] Thales. “Route Control Systems.” (2024), dirección: <https://www.thalesgroup.com/en/route-control-systems> (visitado 11-02-2024).
- [118] Bombardier. “Bombardier Marks a Century of Rail Control Leadership.” (2015), dirección: <https://bombardier.com/en/media/news/bombardier-marks-century-rail-control-leadership> (visitado 11-02-2024).
- [119] Kyosan. “Railway Signaling Solutions, Interlocking Equipment.” (2024), dirección: <https://www.kyosan.co.jp/english/product/signal03.html> (visitado 11-02-2024).
- [120] Hima. “COTS Rail Applications – a global movement that is growing rapidly.” (2024), dirección: <https://www.hima.com/en/industries-solutions/cots-rail-references> (visitado 11-02-2024).

- [121] CRRC. “CRRC SRI won the signal system order for China’s first hydrogen energy tram,” CRRC Qingdao Sifang Rolling Stock Research Institute. (2018), dirección: <https://www.crrcgc.cc/sfsen/g11483/s21363/t291490.aspx> (visitado 11-02-2024).
- [122] CAF. “Quasar Q4, Electronic Interlocking,” CAF Signalling. (2024), dirección: <https://www.cafsignalling.com/en/products-and-services/electronic-interlocking/> (visitado 11-02-2024).
- [123] Transmashholding. “Innovative Rail Traffic Control Systems.” (2024), dirección: <https://tmhsmart.ru/en/> (visitado 11-02-2024).
- [124] “Definition and technology trend of train signaling system,” Hyundai Rotem. (2024), dirección: <https://tech.hyundai-rotem.com/en/new-normal/definition-and-technology-trend-of-train-signaling-system/> (visitado 11-02-2024).
- [125] “GE Transportation Increases Safety and Efficiency on TriMet Transit Network in Portland,” General Electric transportation. (2010), dirección: <https://www.ge.com/news/taxonomy/term/2344> (visitado 11-02-2024).
- [126] Caterpillar. “Signalling Products & Systems.” (2024), dirección: <https://www.progressrail.com/en/Segments/Infrastructure/Signaling/ECM.html> (visitado 11-02-2024).
- [127] “Electronic interlocking systems with remote control,” Stadler Rail. (2024), dirección: <https://www.stadlerrail.com/en/signalling/branchline/> (visitado 11-02-2024).
- [128] “IRS 30100 -RailTopoModel - Railway infrastructure topological model,” *International Union of Railways*, 2016.
- [129] P. Nesi, I. Zaza y P. Bellini, “Raiss-Railway Signalling : Safety and Security,” *Department of Information Engineering (DINFO), University of Florence*, 2014.
- [130] “Feasibility study RailTopoModel,” *International Union of Railways*, 2013.
- [131] A. Hlubuček, “RailTopoModel and RailML3 in overall context,” *Acta Polytechnica CTU Proceedings*, 2017. DOI: 10.14311/APP.2017.11.0016.
- [132] M. Bosschaart, E. Quaglietta, B. Janssen y R. M. P. Goverde, “Efficient formalization of railway interlocking data in RailML,” *Information Systems*, 2015. DOI: 10.1016/j.is.2014.11.007.
- [133] “Using railML for Exchanging Timetable Data,” 2017.
- [134] Railml.org. “Home - railML.org.” (2022), dirección: <http://www.railml.org> (visitado 21-08-2024).
- [135] A. Nash, D. Huerlimann, J. Schuette y V. P. Krauss, “RailML – A standard data interface for railroad applications,” *Comprail*, 2004.
- [136] Railml.org. “RailML 3.2 Common.” (2022), dirección: <http://wiki3.railml.org/DataModel/3.2/CO/> (visitado 21-08-2024).
- [137] Railml.org. “RailML 3.2 Infrastructure.” (2022), dirección: <http://wiki3.railml.org/DataModel/3.2/IS/> (visitado 21-08-2024).
- [138] Railml.org. “RailML 3.2 Interlocking.” (2022), dirección: <http://wiki3.railml.org/DataModel/3.2/IL/> (visitado 21-08-2024).
- [139] Railml.org. “RailML 3.2 RollingStock.” (2022), dirección: <http://wiki3.railml.org/DataModel/3.2/RS/> (visitado 21-08-2024).
- [140] Railml.org. “RailML 3.2 TimeTable.” (2022), dirección: <http://wiki3.railml.org/DataModel/3.2/TT/> (visitado 21-08-2024).
- [141] Railml.org. “railML® partners.” (2024), dirección: <https://www.railml.org/en/introduction/partners.html> (visitado 21-08-2024).

- [142] Maprex. “Maprex Train Simulator.” (2024), dirección: <https://maprex.co.kr/> (visitado 21-08-2024).
- [143] “IVU.rail,” IVU Traffic Technologies. (2024), dirección: <https://www.ivu.com/solutions/highlights/ivurail> (visitado 21-08-2024).
- [144] Railml.org. “railVIVID: The railML Viewer & Validator.” (2024), dirección: <https://www.railml.org/en/user/railvivid.html> (visitado 21-08-2024).
- [145] S.-S. John. “VIS-ALL 3D.” (2024), dirección: <https://john-software.de/produkte/vis-all-3d/> (visitado 21-08-2024).
- [146] “Railway Infrastructure and Layout Aided Designer,” Design 4 Rail y Track Planner. (2024), dirección: <https://design4rail.com/service/d4rhorizon/> (visitado 21-08-2024).
- [147] Wikipedia. “Universal Serial Bus (USB).” (2024), dirección: <https://en.wikipedia.org/wiki/USBs> (visitado 18-07-2024).
- [148] Wikipedia. “Bluetooth.” (2024), dirección: <https://en.wikipedia.org/wiki/Bluetooth> (visitado 18-07-2024).
- [149] Wikipedia. “General Packet Radio Service (GPRS).” (2024), dirección: https://en.wikipedia.org/wiki/General_Packet_Radio_Service (visitado 18-07-2024).
- [150] “Global Rolling Stock Market: Industry Analysis and Forecast (2023-2029),” Maximize Market Research. (2024), dirección: <https://www.maximizemarketresearch.com/market-report/global-rolling-stock-market/26747/> (visitado 11-02-2024).
- [151] U. Yıldırım, M. S. Durmus y M. T. Soylemez, “Automatic Interlocking Table Generation for Railway Stations using Symbolic Algebra,” *IFAC Symposium on Control in Transportation Systems*, 2012. DOI: 10.3182/20120912-3-BG-2031.00035.
- [152] M. S. Durmus, “A control and automation engineering approach to railway interlocking system design,” 2014.
- [153] I. Ristic, “Automated development of railway signalling control tables: A case study from Serbia,” *Mechatronics and Intelligent Transportation Systems*, 2023. DOI: 10.56578/mits020404.
- [154] A. E. Haxthausen, “Automated generation of formal safety conditions from railway interlocking tables,” *International Journal on Software Tools for Technology Transfer*, 2013. DOI: 10.1007/s10009-013-0295-9.
- [155] Q. Qu, “Research on Life Evaluation of Computer Interlocking System Based on Neural Network,” *International Conference on Sensing, Diagnostics, Prognostics, and Control (SDPC)*, 2018. DOI: 10.1109/SDPC.2018.8664937.
- [156] M. T. Söylemez, M. S. Durmuş, U. Yıldırım, S. Türk y A. Sonat, “The Application of Automation Theory to Railway Signalization Systems: The Case of Turkish National Railway Signalization Project,” *IFAC World Congress*, 2011. DOI: 10.3182/20110828-6-IT-1002.03755.
- [157] X. Chen, Y. He y H. Huang, “An approach to automatic development of interlocking logic based on statechart,” *Enterprise Information Systems*, 2011. DOI: 10.1080/17517575.2011.575475.
- [158] M. F. Ariyachandra e I. Brilakis, “Application of Railway Topology for the Automated Generation of Geometric Digital Twins of Railway Masts,” *European Conference on Product & Process Modelling*, 2021. DOI: 10.1201/9781003191476-52.
- [159] C. Xiangxian, H. Hai y H. Yulin, “Automatic Generation of Relay Logic for Interlocking System Based on Statechart,” *Second World Congress on Software Engineering*, 2010. DOI: 10.1109/WCSE.2010.31.

- [160] A. Das, M. K. Gangwar, D. Ghosh, C. Mandal, A. Sengupta y M. M. Waris, “Automatic Generation of Route Control Chart From Validated Signal Interlocking Plan,” *IEEE Transactions on intelligent transportation systems*, 2020. DOI: 10.1109/TITS.2020.2993794.
- [161] A. Rehman, S. Latif y N. A. Zafar, “Automata Based Railway Gate Control System at Level Crossing,” *International Conference on Communication Technologies (ComTech)*, 2019. DOI: 10.1109/COMTECH.2019.8737833.
- [162] M. A. N. Oz, I. Sener, O. T. Kaymakci, I. Ustoglu y G. Cansever, “A Tool for Automatic Formal Modeling of Railway Interlocking Systems,” *International Conference on Computer as a Tool (EUROCON)*, 2015. DOI: 10.1109/EUROCON.2015.7313752.
- [163] T. Gonschorek, L. Bedau y F. Ortmeier, “Automatic Model-based Verification of Railway Interlocking Systems using Model Checking,” *Proceedings of ESREL*, 2018.
- [164] L. Zhang, “Railway Signal Interlocking Logic Simulation System,” *International Conference on Control and Computer Vision*, 2019. DOI: 10.1145/3341016.3341017.
- [165] A. Ferrari, A. Fantechi, G. Magnani, D. Grasso y M. Tempestini, “The Metro Rio case study,” *Science of Computer Programming*, 2013. DOI: 10.1016/j.scico.2012.04.003.
- [166] M. Banci, A. Fantechi y S. Gnesi, “Some experiences on Formal specification of Railway Interlocking Systems using Statecharts,” 2005.
- [167] K. Winter y N. J. Robinson, “Modelling Large Railway Interlockings and Model Checking Small Ones,” *Australasian computer science conference*, 2003.
- [168] P. James, “SAT-based Model Checking and its applications to Train Control Systems,” *Department of Computer Science, Swansea University*, 2010.
- [169] B. T. Celebi y O. T. Kaymakci, “Verifying the accuracy of interlocking tables for railway signalling systems using abstract state machines,” *Journal of Modern Transportation*, 2016. DOI: 10.1007/s40534-016-0119-1.
- [170] C. George y A. Haxthausen, “The logic of the RAISE specification language,” *Computing and Informatics*, 2003. DOI: 10.1007/978-3-540-74107-7_7.
- [171] S. Ghosh, A. Das, N. Basak, P. Dasgupta y A. Katiyar, “Formal Methods for Validation and Test Point Prioritization in Railway Signaling Logic,” *IEEE Transactions on Intelligent Transportation Systems*, 2017. DOI: 10.1109/TITS.2016.2586512.
- [172] S. Chadwick, P. James, M. Roggenbach y T. Wetner, “Formal Methods for Industrial Interlocking Verification,” *International Conference on Intelligent Rail Transportation (ICIRT)*, 2018. DOI: 10.1109/ICIRT.2018.8641579.
- [173] Q. Cappart, C. Limbrée, P. Schaus, J. Quilbeuf, L.-M. Traonouez y A. Legay, “Verification of Interlocking Systems Using Statistical Model Checking,” *International Symposium on High Assurance Systems Engineering (HASE)*, 2017. DOI: 10.1109/HASE.2017.10.
- [174] J. Mocki y L. Vlacic, “Railway interlocking process - Building a base for formal methods,” *IEEE International Conference on Intelligent Rail Transportation Proceedings*, 2013. DOI: 10.1109/ICIRT.2013.6696284.
- [175] S. Ghosh, A. Das, N. Basak, P. Dasgupta y A. Katiyar, “Formal Methods for Validation and Test Point Prioritization in Railway Signaling Logic,” *IEEE Transactions on intelligent transportation systems*, 2016. DOI: 10.1109/TITS.2016.2586512.
- [176] A. Hernando, R. Maestre y E. Roanes-Lozano, “A New Algebraic Approach to Decision Making in a RailwayInterlocking System Based on Preprocess,” *Mathematical Problems in Engineering*, 2018. DOI: 10.1155/2018/4982974.

- [177] J. Falampin, H. Le-Dang, M. Leuschel y D. Plagge, “Improving Railway Data Validation with ProB,” *Industrial Deployment of System Engineering Methods*, 2013. doi: 10.1007/978-3-642-33170-1_4.
- [178] A. Iliasov, P. Stankaitis y D. E. Adjepon-Yamoah, “Static Verification of Railway Schema and Interlocking Design Data,” *Proceedings of Reliability, Safety, and Security of Railway Systems (RSSRail)*, 2016. doi: 10.1007/978-3-319-33951-1_9.
- [179] A. Ferrari y M. ter Beek, “Formal Methods in Railways: A Systematic Mapping Study,” *ACM Computing Surveys*, 2022. doi: 10.1145/3520480.
- [180] B. Luteberget y C. Johansen, “Efficient verification of railway infrastructure designs against standard regulations,” 2017. doi: 10.1007/s10703-017-0281-z.
- [181] G. Lukács y T. Bartha, “Formal Modeling and Verification of the Functionality of Electronic Urban Railway Control Systems Through a Case Study,” *Urban Rail Transit*, 2022. doi: 10.1007/s40864-022-00177-8.
- [182] D. Basile, F. Mazzanti y A. Ferrari, “Experimenting with Formal Verification and Model-Based Development in Railways: The Case of UMC and Sparx Enterprise Architect,” *Formal Methods for Industrial Critical Systems*, 2023. doi: 10.1007/978-3-031-43681-9_1.
- [183] A. Ferrari, A. Fantechi, S. Gnesi y G. Magnani, “Model-Based Development and Formal Methods in the Railway Industry,” *IEEE Software*, 2013. doi: 10.1109/MS.2013.44.
- [184] S. Ghosh, A. Das, N. Basak, P. Dasgupta y A. Katiyar, “Formal Methods for Validation and Test Point Prioritization in Railway Signaling Logic,” *IEEE Transactions on Intelligent Transportation Systems*, 2016. doi: 10.1109/TITS.2016.2586512.
- [185] A. Iliasov y A. Romanovsky, “Formal Analysis of Railway Signalling Data,” *International Symposium on High Assurance Systems Engineering (HASE)*, 2016. doi: 10.1109/HASE.2016.44.
- [186] A. Iliasov y A. Romanovsky, “SafeCap Domain Language for Reasoning about Safety and Capacity,” *Workshop on Dependable Transportation Systems/Recent Advances in Software Dependability*, 2012. doi: 10.1109/WDTS-RASD.2012.11.
- [187] A. Ferrari et al., “Survey on Formal Methods and Tools in Railways: The ASTRail Approach,” 2019. doi: 10.1007/978-3-030-18744-6_15.
- [188] A. Iliasov, D. Taylor, L. Laibinis y A. Romanovsky, “Formal Verification of Signalling Programs with SafeCap,” *International Conference on Computer Safety, Reliability and Security*, 2018. doi: 10.1007/978-3-319-99130-6_7.
- [189] M. Huber y S. King, “Towards an Integrated Model Checker for Railway Signalling Data,” *International Symposium of Formal Methods Europe*, 2002.
- [190] S. Busard, Q. Cappart, C. Limbree, C. Pecheur y P. Schaus, “Verification of railway interlocking systems,” *International Workshop on Engineering Safety and Security Systems*, 2015. doi: 10.4204/EPTCS.184.2.
- [191] A. Iliasov, I. Lopatkin y A. Romanovsky, “The SafeCap Platform for Modelling Railway Safety and Capacity,” *International Conference on Computer Safety, Reliability and Security*, 2013. doi: 10.1007/978-3-642-40793-2_12.
- [192] A. Iliasov, I. Lopatkin y A. Romanovsky, “Practical Formal Methods in Railways – The SafeCap Approach,” *Proceedings of Reliable Software Technologies (Ada-Europe)*, 2014. doi: 10.1007/978-3-319-08311-7_14.
- [193] P. Behm, P. Benoit, A. Faivre y J.-M. Meynadier, “Meteor A Successful Application of B in a Large Project,” *International Symposium on Formal Methods*, 1999.

- [194] F. Badeau y A. Amelot, "Using B as a High Level Programming Language in an Industrial Project: Roissy VAL," 2005. doi: 10.1007/11415787_20.
- [195] M. Butler et al., "The First Twenty-Five Years of Industrial Use of the B-Method," *Formal Methods for Industrial Critical Systems*, 2020. doi: 10.1007/978-3-030-58298-2_8.
- [196] J.-R. Abrial, "Formal Methods: Theory Becoming Practice," *Universal Computer Science*, 2007.
- [197] M. N. Menéndez. "Repositorio bibliográfico." (2024), dirección: <https://github.com/Martin-N-Menendez/PhDThesis/tree/main/Bibliografia> (visitado 21-08-2024).
- [198] A. Ferrari, F. Mazzanti, D. Basile y M. ter Beek and, "Systematic Evaluation and Usability Analysis of Formal Tools for Railway System Design," *IEEE Transactions On Software Engineering*, 2021. doi: 10.1109/TSE.2021.3124677.
- [199] A. Ferrari, F. Mazzanti, D. Basile, M. H. ter Beek y A. Fantechi, "Comparing Formal Tools for System Design: a Judgment Study," *IEEE/ACM 42nd International Conference on Software Engineering (ICSE)*, 2020.
- [200] CONICET-GICSAFe. "Grupo de Investigación en Calidad y Seguridad de las Aplicaciones Ferroviarias (GICSAFe)." (2023), dirección: <https://sites.google.com/view/conicet-gicsafe/inicio> (visitado 10-06-2023).
- [201] "Trenes Argentinos," Trenes Argentinos. (2024), dirección: <https://www.argentina.gob.ar/transporte/trenes> (visitado 11-02-2024).
- [202] CONICET. "Primer premio INNOVAR 2018 para un Monitor de Barreras para optimizar el sistema ferroviario." (2018), dirección: <https://www.conicet.gov.ar/primer-premio-innovar-2018-para-un-monitor-de-barreras-para-optimizar-el-sistema-ferroviario/> (visitado 10-06-2023).
- [203] Argentina.gob.ar. "Se conocieron los ganadores de INNOVAR 2018." (2018), dirección: <https://www.argentina.gob.ar/noticias/se-conocieron-los-ganadores-de-innovar-2018> (visitado 10-06-2023).
- [204] M. Menéndez, S. Germino, F. Larosa y A. Lutenberg, "Automatic generation of VHDL code for a railway interlocking system," *International Journal of Embedded Systems*, 2022. doi: 10.1504/IJES.2021.121088.
- [205] L. Dórdolo et al., "Modular system for the monitoring and management of railway signaling equipment," *IEEE Latin America Transactions*, 2020. doi: 10.1109/TITS.2023.3317256.
- [206] M. N. Menéndez, S. Germino, L. D. Díaz-Charris y A. Lutenberg, "Automatic Railway Signaling Generation for Railways Systems Described on Railway Markup Language (railML)," *IEEE Transactions on Intelligent Transportation Systems*, 2023. doi: 10.1109/TITS.2023.3317256.
- [207] S. Germino, M. Menéndez y A. Lutenberg, "An XSLT-Based Proposal to Ease Embedded Critical Systems Tools Implementation, Verification, Validation, Testing, and Certification Efforts," *IEEE embedded systems letters*, 2022. doi: 10.1109/LES.2022.3221810.
- [208] M. N. Menéndez. "RNA, ACG, AGG and layouts." (2024), dirección: <https://github.com/GICSAFePhD> (visitado 21-08-2024).
- [209] A. Avizienis, J.-C. Laprie, B. Randell y C. Landwehr, "Basic Concepts and Taxonomy of Dependable and Secure Computing," *IEEE Transactions on Dependable and Secure Computing*, 2004. doi: 10.1109/TDSC.2004.2.
- [210] M. Drozd y A. Drozd, "Safety-Related Instrumentation and Control Systems and a Problem of the Hidden Faults," *International Conference on Digital Technologies (DT)*, 2014. doi: 10.1109/DT.2014.6868692.

- [211] J.-F. Demoutiez, “The foundation for an universal Infraestructure Data Exchange Format,” *ERIM Conference*, 2013.
- [212] N. A. Zafar, S. A. Khan y K. Araki, “Towards the safety properties of moving block railway interlocking system,” *International Journal of Innovative Computing, Information and Control*, 2011.
- [213] Durmuş, M. S., Takai, S., Söylemez y M. T., “Fault Diagnosis in Fixed-Block Railway Signaling Systems: A DiscreteEvent Systems Approach,” *EEJ Transactions on electrical and electronic engineering*, 2014. DOI: 10.1002/tee.22001.
- [214] J. Široký, P. Nachtigall, E. Tischer y J. Gašparík, “Simulation of Railway Lines with a Simplified Interlocking System,” *MDPI*, 2021. DOI: 10.3390/su13031394.
- [215] C. Zheng, S. Assaf y B. Eynard, “Towards modelling and standardisation techniques for railway infrastructure,” *Product Lifecycle Management and the Industry of the Future*, 2018. DOI: 10.1007/978-3-319-72905-3_23.
- [216] A. Hernando, E. Roanes-Lozano, J. L. Galan-García y G. Aguilera-Venegas, “Decision making in railway interlocking systems based on calculating the remainder of dividing a polynomial by a set of polynomials,” *Electronic Research Archive*, 2023. DOI: 10.3934/era.2023313.
- [217] M. Aanes y H. P. Thai, “Modelling and Verification of Relay Interlocking Systems,” 2012.
- [218] G. Pinter, Z. Micskei e I. Majzik, “Supporting design and development of safety critical applications by model based tools,” 2009.
- [219] Z. Wang, C.-g. Geng1, X.-x. Chen, D. Wang, H. Huang y A.-a. Guan, “Modeling Safety-Critical System Requirements with Hierarchical State Machine,” *International Conference on Information Science, Electronics and Electrical Engineering*, 2014. DOI: 10.1109/InfoSEEE.2014.6947759.
- [220] S. Bacherini et al., “Modelling a Railway Signalling System using SDL,” 2003. dirección: <https://api.semanticscholar.org/CorpusID:17261702>.
- [221] “Model Driven Engineering of railway control systems with the openETCS process,” 2014.
- [222] B. Aristyo, K. Pradityo, T. Tamba, Y. Nazaruddin y A. Widjyotriatmo, “Model Checking-based Safety Verification of a Petri Net Representation of Train Interlocking Systems,” *Annual Conference of the Society of Instrument and Control Engineers of Japan (SICE)*, 2018. DOI: 10.23919/SICE.2018.8492661.
- [223] U. Yildirim, M. S. Durmus y M. T. Söylemez, “Fail-Safe Signalization and Interlocking Design for a Railway Yard: An Automation Petri Net Approach,” *International Symposium on Intelligent and Manufacturing Systems*, 2010.
- [224] B. Malakar y B. Roy, “Railway Fail-Safe Signalization and Interlocking Design Based On Automation Petri Net,” *International Conference on Information Communication and Embedded Systems*, 2014. DOI: 10.1109/ICICES.2014.7034154.
- [225] C.-K. Chen, “A Petri net design of FPGA-based controller for a class of nuclear I&C systems,” *Institute of Nuclear Energy Research*, 2011. DOI: 10.1016/j.nucengdes.2011.04.004.
- [226] X. Hei, L. Chang, W. Ma, J. Gao y G. Xie, “Automatic transformation from UML Statechart to Petri Nets for safety analysis and verification,” *International Conference on Quality, Reliability, Risk, Maintenance, and Safety Engineering*, 2011. DOI: 10.1109/ICQR2MSE.2011.5976760.

- [227] J. Liu, Y. Zhang, J. Han, J. He, J. Sun y T. Zhou, “Intelligent Hazard-Risk Prediction Modelfor Train Control Systems,” *IEEE Transactions on intelligent transportation systems*, 2020. doi: 10.1109/TITS.2019.2945333.
- [228] G. Liu y Z. Hou, “Railway Traffic Object Detection Using DifferentialFeature Fusion Convolution Neural Network,” *IEEE Transactions on intelligent transportation systems*, 2020. doi: 10.1109/TITS.2020.2969993.
- [229] “Adaptive Iterative Learning Control for SubwayTrains Using Multiple-Point-Mass DynamicModel Under Speed Constraint,” *IEEE Transactions on intelligent transportation systems*, 2020. doi: 10.1109/TITS.2020.2970000.
- [230] H. Su, M. Chai, H. Liu, J. Chai y C. Yue, “A Model-Based Testing System for Safety of Railway Interlocking,” *International Conference on Intelligent Transportation Systems (ITSC)*, 2022. doi: 10.1109/ITSC55140.2022.9922557.
- [231] A. Lewiński y K. Trzaska–Rycaj, “The Safety Related Software for Railway Control with Respect to Automatic Level Crossing Signaling System,” *International Conference on Transport Systems Telematics*, 2010.
- [232] H. Wang, C. Gao y S. Liu, “Model-based Software Development for Automatic Train Protection System,” *Asia-Pacific Conference on Computational Intelligence and Industrial Applications (PACIIA)*, 2009. doi: 10.1109/PACIIA.2009.5406387.
- [233] N. Silva y R. Lopes, “Practical Experiences with real-world systems: Security in the World of Reliable and Safe Systems,” *Annual IEEE/IFIP Conference on Dependable Systems and Networks Workshop (DSN-W)*, 2013. doi: 10.1109/DSNW.2013.6615515.
- [234] “Aplicacion de normativa CENELEC a desarrollo y explotacion de material rodante,” *CAF*,
- [235] H. Jonsson, S. Larsson y S. Punnekkat, “Agile Practices in Regulated Railway Software Development,” *International Symposium on Software Reliability Engineering Workshops*, 2012. doi: 10.1109/ISSREW.2012.80.
- [236] A. Ceccarelli, I. Majzik, D. Iovino, F. Caneschi, G. Pinter y A. Bondavalli, “A Resilient SIL 2 Driver Machine Interface for Train Control Systems,” *International Conference on Dependability of Computer Systems DepCoS-RELCOMEX*, 2008. doi: 10.1109/DepCoS-RELCOMEX.2008.33.
- [237] A. Andrashov, V. Kharchenko, V. Sklyar, A. Siora y L. Reva, “Verification of FPGA-based NPP I&C systems: general approach and techniques,” *International Conference on Nuclear Engineering*, 2011.
- [238] G. Y. Park, C. H. Jung y D. I. Kim, “A Study on the Verification and Validation of Programmable Logic Component in A Nuclear Power Plant,” *Korean Nuclear Society*, 2007.
- [239] A. Idani, Y. Ledru y G. Vega, “Alliance of model-driven engineering with a proof-based formal,” *Innovations in Systems and Software Engineering*, 2020. doi: 10.1007/s11334-020-00366-3.
- [240] A. E. Haxthausen, A. Fantechi y G. Gori, “Decomposing the Verification of Interlocking Systems,” *Lecture Notes in Computer Science*, 2023. doi: 10.1007/978-3-031-40132-9_7.
- [241] P. James, F. Moller y M. Roggenbach, “Software Model Checking of Interlocking Programs,” *Lecture Notes in Computer Science*, 2023. doi: 10.1007/978-3-031-40132-9_9.
- [242] M. N. Menéndez. “Layouts analyzed with RNA.” (2022), dirección: <https://github.com/GICSAFePhD/RailML> (visitado 21-08-2024).
- [243] Wikipedia. “Accidente ferroviario de Versalles.” (2024), dirección: https://es.wikipedia.org/wiki/Accidente_ferroviario_de_Versalles (visitado 21-08-2024).

- [244] V. Chandra y M. Verma, "Fail-Safe Interlocking System for Railways," *IEEE Design & Test of Computers*, 1991. DOI: 10.1109/54.75664.
- [245] "Fail-Safe Signalization Design for a Railway Yard: A Level Crossing Case," *IFAC World Congress*, 2010. DOI: 10.3182/20100830-3-DE-4013.00056.
- [246] Wikipedia. "UK railway signalling." (2024), dirección: https://en.wikipedia.org/wiki/UK_railway_signalling (visitado 18-07-2024).
- [247] Wikipedia. "Train communication network (TCN)." (2024), dirección: https://en.wikipedia.org/wiki/Train_communication_network (visitado 18-07-2024).
- [248] M. S. Durmuş, U. Yıldırım y M. T. Söylemez, "Application of Functional Safety on Railways Part I: Modelling & Design," *Asian Control Conference (ASCC)*, 2011.
- [249] A. R. T. C. Limited. "Working of Level Crossings - Rules 1 to 11." (2024), dirección: <https://www.artc.com.au/uploads/TA20-Section-9.pdf> (visitado 18-07-2024).
- [250] tkinter. "Python interface to Tcl/Tk." (2024), dirección: <https://docs.python.org/3/library/tkinter.html> (visitado 18-07-2024).
- [251] "All Aboard with Xilinx Exploring the Future of Trains and Railways," *Xilinx*, 2020.
- [252] "SOC for Railway Train & Railways," *Xilinx Webinar*, 2020.
- [253] AMD. "Vivado Design Suite." (2024), dirección: <https://www.xilinx.com/products/design-tools/vivado.html> (visitado 18-07-2024).
- [254] "Arty Evaluation Board Tutorial LwIP Applications for the Arty Evaluation Board," 2015.
- [255] INTEL. "Quartus Prime Design Software." (2024), dirección: <https://www.intel.com/content/www/us/en/products/details/fpga/development-tools/quartus-prime.html> (visitado 18-07-2024).
- [256] N. developers. "Network Analysis in Python." (2024), dirección: <https://networkx.org/> (visitado 18-07-2024).
- [257] Graphviz. "open source graph visualization software." (2024), dirección: <https://graphviz.org/> (visitado 18-07-2024).
- [258] M. N. Menéndez. "Videos demostrativos." (2024), dirección: https://www.youtube.com/watch?v=CXtid3R2SAG&list=PLZ0XnTXa7AZ2g0SDj3jUp7RSoLuD_Jkyb (visitado 18-07-2024).
- [259] L. S. Corporation. "IC FPGA 39 I/O 48QFN." (2024), dirección: <https://www.digikey.com/en/products/detail/lattice-semiconductor-corporation/ICE5LP4K-SG48ITR/5324267> (visitado 18-07-2024).