

Taller de Lógica Digital - Parte 2

Organización del Computador 1

Primer Cuatrimestre 2023

Ejercicios

1. Componentes de 3 estados

a) Completar la siguiente tabla:

A	A _{en}	B	B _{en}	C	C _{en}	Estimado	Obtenido
0	0	0	0	0	0	No Conectado	No Conectado
0	1	1	1	0	0	Error	Error
1	0	1	0	1	0	No Conectado	No Conectado
1	1	0	0	0	1	Error	Error
0	1	0	1	0	1	0	0
0	1	1	1	1	1	Error	Error
1	0	1	1	1	0	1	1

b) Completar la siguiente tabla:

Color	Interpretación
Gris	Cable sin ninguna conexión
Verde claro	Que la señal es 1
Verde oscuro	Que la señal es 0
Azul	La señal es indefinida o desconocida
Rojo	Están pasando dos valores distintos por el mismo cable

c) Enunciar la regla:

La condición o regla sería la siguiente:

Si dos o más componentes de 3 estados están dejando pasar la señal entonces esas señales deben tener el mismo valor

d) Explicar cuáles son y por qué:

Las combinaciones basura son aquellas que tienen más de un componente de 3 estados activo al mismo tiempo. Esto se debe a que son lógicamente inútiles (Y la misma lógica podría ser representada con menos compuertas de forma más simple)

2. Transferencia entre registros

a) Detallar entradas y salidas:

Entradas:

clk: control que determina cuando se guarda el dato de entrada Force_input

Force_input: dato a almacenar en los registros

en_Force_input: control para almacenar un valor arbitrario en el circuito

Salidas:

R0, R1, R2: de monitoreo de dato almacenado en los registros

b) Secuencia de señales:

La secuencia sería la siguiente:

en_Force_input en 1, escritura de R1 en 1, Force_input en 1, un clk (franco ascendente)

c) Secuencia de señales:

en_out R0 en 1, w de R2 en 1, clk(franco ascendente), desactivo w de R1 y desactivo en_out R0, ---- en_out de R2 en 1, w de R0 en 1, clk(franco ascendente), desactivo w de R0, desactivo en_out de R2--- activo w de R2, activo en_out de R1 , clk(franco ascendente).

3. Máquina de 4 registros con suma y resta.

a) Detallar entradas y salidas:

Entradas Control:

OP : señal de control de operaciones de la ALU

clk : señal de control para guardar en los registros

De Reg0_Write ...Reg3_Write : señal de control que habilita la escritura

De Reg0_EnableOut...Reg3_EnableOut: señal de control que habilita la salida de los registros 00 a 03

ALU_A_Write y ALU_B_Write : señal de control que habilita a la escritura de los registros de la ALU A y B

ALU_EnableOut: señal de control que habilita al calculo almacenado en la ALU_regs

en_Force_input: señal de control que habilita la entrada de un valor abitrario a los registros de 00 a 03

Entrada:

Force_input : ingresa un valor arbitrario en los registros 00 al 03

Salidas:

FLAGS de la ALU

N : Indica si el valor almacenado es negativo

Z : Indica si el valor almacenado es 0

V: Indicar si hubo overflow

C: en el caso de la suma indica si hubo carry -out y en el caso de la resta indica si hubo borrow.

b) Detallar el contenido de cada display:

Empezemos por los displays de los registros del 00 al 03 todos representen el valor almacenado en su registro de 4 bits correspondiente, luego los displays conectados a A y B debug representan el valor almacenado en los registros A y B de la ALU_regs, por ultimo el display S_Debug representa el valor almacenado resultante de la operacion realizada por la ALU_regs. Como observacion final todos los displays interpretan la informacion almacenada como sin signo y en base hexadecimal.

c) Secuencia de señales:

Activo Reg2_Write de R2, activo en_Force_input, Force_input ingreso 0100 (4), pongo un clk(franco ascendente), clk (0),

---- Desactivo Reg2_Write de R2, activo Reg3_Write R3, Force_input 1101 (-3),clk (franco ascendente).

Los numeros estan interpretados en complemento a 2.

d) Completar la siguiente tabla:

Valor inicial	Resultado operación 1		Flags	Resultado operación 2		Flags
(4, 0)	4	4	N:0,Z:0,V:0,C:0	4	4	N:0,Z:0,V:0,C:0
(7, -1)	-8	8	N:1,Z:0,V:1,C:1	7	7	N:0,Z:0,V:0,C:0
(-8, -2)	6	6	N:0,Z:0,V:1,C:1	-6	10	N:1,Z:0,V:1,C:1
(8, -9)						

Los resultados interpretados en sin signo y en complemento a 2.

e) Explicar

Corrección

Integrantes:

Nombre y Apellido:

LU:

Nombre y Apellido:

LU:

Para uso de los docentes:

1	2	3