# Лабораторные работы 5

# АРХИТЕКТУРНЫЕ ОСОБЕННОСТИ СИСТЕМНЫХ ШИН QPI, FSB HT, DMI DRAM И ИХ ВЗАИМОДЕЙСТВИЕ С БЛОКАМИ ПК

**5.1 Цель работы**

Протестировать системные шины на системной плате, ознакомиться с основными характеристиками ПК.

* 1. **Материально-техническое обеспечение работы.**

Аппаратные средства: компьютер с характеристиками:

* Компьютер с 32-/64- разрядным процессором с набором инструкций SSE 2 на тактовой частоте не ниже 1ГГц;
* ОЗУ 32-/64- разрядным с объемом памяти не менее 1Gb
* Свободного места на накопителе на жестком магнитном диске (НЖМД) с объемом памяти не менее 3Gb
* Программные средства:

Операционная система: Windows ХР, 7, 8,10.

Программное обеспечение AIDA 64, текстовый редактор Microsoft Word 2003-2016.

**5.3 Краткие теоретические сведения.**

**FSB (Front Site Bus)** – системная шина, которая соединяет ЦП с северным мостом чипсета материнской платы.

Появление и развитие системной шины (Front Side Bus, FSB) неразрывно связано с историей развития архитектуры процессоров компании Intel. Нынешняя параллельная системная шина типа Gunning Transceiver Logic (GTL) и ее модификации Asinchronic Gunning Transceiver Logic (AGTL), AGTL+ и GTL+ обслуживает процессоры семейств Intel Pentium 4, Pentium D, Celeron.   
Системная шина связывает собственно процессор и северный мост НМСЛ. Шина представлена линиями, подключенными к транзисторам с открытым стоком и терминированными нагрузочными резисторами.

Системная шина объединяет несколько магистралей: данных, адреса, служебную, питания.

Разрядность шины данных в значительной мере определяет производительность процессора.

Вторая группа линий шины, используемых процессором, — адресная. Адреса описывают номера ячеек памяти, в которых хранятся данные. Чем выше разрядность адресной шины, тем большее число ячеек памяти можно использовать для хранения данных, тем больше адресуемая память вычислительной системы.

Третья группа сигналов, необходимая процессору для работы, относится к служебным. С их помощью чипсет и процессор обмениваются командами и запросами, по служебной шине осуществляется тактирование и синхронизация процессора, управление напряжением питания.

**Шина HT** (HyperTransport) основана на передаче пакетов. Каждый пакет состоит из 32-разрядных слов, вне зависимости от физической ширины шины (количества информационных линий). Первое слово в пакете — всегда управляющее слово. Если пакет содержит адрес, то последние 8 бит управляющего слова сцеплены со следующим 32-битным словом, в результате образуется 40-битный адрес.

Пакеты HyperTransport передаются по шине последовательно. Увеличение пропускной способности влечёт за собой увеличение ширины шины. HyperTransport может использоваться для передачи служебных сообщений системы, для передачи прерываний, для конфигурирования устройств, подключённых к шине и для передачи данных.

**Шина QPI** (QuickPath Interconnect) служит для соединения устройств в системе между собой, а также для «общения» процессоров между собой в многопроцессорных системах. Этому способствует её кэш-когерентность (передача кэш-данных в обход оперативной памяти на полной скорости шины).

В сокетах LGA 1156 и LGA 1155 шина применяется, только внутри процессора для связи ядер, контроллёров оперативной памяти и PCI-Express.

Шина имеет два 20-ти разрядных соединения, которые передают данные в двух направлениях. 4 разряда используются для передачи служебной информации и исправления ошибок (ECC), а остальные 16 разрядов для передачи данных (4\1). Шина способна работать со скоростью 6,4 Gb\c (3,2 ГГц), что суммарно составляет 25,6 Gb\c (12,8 Gb\c в одну сторону).

**Уровни протоколов**

Технология QuickPath Interconnect является одной из частей того, что в компании Intel называют архитектурой QuickPath Architecture. Архитектура QuickPath Architecture разработана для пяти сетевых уровней, которые можно соотнести с некоторыми сетевыми уровнями модели OSI  
**Физический уровень (Physical Layer)** архитектуры QuickPath Architecture описывает физическую разводку соединений, включая передатчики и приемники данных и полосы шириной 20-бит в каждом направлении.   
**Канальный уровень (Link Layer)** архитектуры QuickPath Architecture описывает фактическую отправку и прием данных по 72-битным сегментам с 8 битами, используемыми для CRC определения ошибок. Всего это составляет 80 бит, отправляемых по каждым 20 полосам в каждом направлении!  
**Уровень маршрутизации (Routing Layer)** отвечает за отправку 72-битного сегмента данных в канальный уровень. В этом 72-битном сегменте данных 64 бита занимают данные и 8 занимает заголовок. 8-битный заголовок состоит из цели и типа сообщения. 64 бита данных представляют собой то, что в Intel используют для расчета общей производительности QuickPath Interconnect (в отличие от всех 80 бит).   
**Транспортный уровень (Transport Layer)** отвечает за обработку ошибок в передаче данных и запрашивает повторную передачу при обнаружении ошибок.   
**Уровень протокола (Protocol Layer)** в QuickPath Architecture отвечает за когерентность кэшей и за то, как программы более высокого уровня будут получать доступ к механизмам передачи данных в QuickPath Interconnect.

**5.4 Порядок выполнения работ.**

**1) «Разгон» процессора с помощью BIOS**

а) Запустите ПК зайдите в программу, для этого в ходе самотестирования ПК необходимо многократным нажатием клавиши Delete открыть главное меню программы.

б) Выбрать пункт меню «Frequence/VoltageControl» открывшееся окно предоставляет доступ к меню две активные строки:

* CPU Host Clock Control;
* CPU Clock Ratio или Host/DRAM  Clock Ratio.

пункт «CPU Host Clock Control»

Выбор способа управления (ручной или автоматический) частотой шины FSB и коэффициентом умножения, что может понадобиться при разгоне.

Значения опции:

* Disabled (или Auto Detect) – автоматическая установка частоты шины FSB и коэффициента умножения;
* Enabled (или User Define) – ручная установка частоты шины FSB и коэффициента умножения с помощью параметров.

Если выбираете пункт «Enabled», то будут активизированы пункты:

- CPU HostFrequency (Mhz) предоставляется возможность вручную оптимизировать частоту шины FSB с учетом минимального и максимального значения для конкретного процессора

- PCI/AGP Divider выбираются подходящие частоты на шинах PCI и AGP.

При изменении данного пункта автоматически меняются значения в пунктах MemoryFrequency (MHz) и PCI/AGP Frequency (MHz), если на текущий момент они не активны. Изменения отображаются в конкретных цифрах например:

* MemoryFrequency (MHz) – 266.
* PCI/AGP Frequency (MHz) – 44/48.

Таким образом, поддержка частоты системной шины 133 МГц означает, что Вы можете установить в эту плату процессор с частотой системной шины 133 МГц, материнская плата его "узнает" и правильно выставит делители частоты шин PCI и AGP.

Когда Вы выставляете частоту системной шины 133 МГц при процессоре с шиной на 100 МГц — это просто разгон, при этом частоты PCI и AGP и повышаются автоматически. Для того, чтобы их привести в норму, достаточно в BIOS изменить следующий параметр - "PCI/AGP Divider".

Если необходимо понизить частоту оперативной памяти в этом случае желательно изменить параметр "Host/DRAM Clockratio".

Приведённый пример получился при FSB 133 МГц и PCI/AGP Divider [Disabled]. При смене значения параметра на [PLL/16] мы получаем номинальные 33/66 МГц на шинах PCI и AGP.

CPU Clock Ratio или Host/DRAM Clock Ratio

Опция CPU ClockRatio относится к категории опций, предназначенных для настройки параметров работы центрального процессора (ЦП). Ее назначение – изменение множителя частоты системной шины, позволяющего установить рабочую частоту процессора.

Эту опцию можно встретить далеко не во всех BIOS, а лишь там, где материнская плата позволяет пользователю самостоятельно устанавливать множитель. На тех платах, где данная операция невозможна, опция может носить исключительно информационный характер и показывать заранее определенное значение множителя. Опция также может носить и другие названия, например, CPU Ratio или MultiplierFactor. Обычно она располагается в разделе BIOS, посвященном настройке параметров частот и напряжений материнской платы и процессора (иногда в специальном разделе, посвященном исключительно настройкам процессора). Для всех версий BIOS, где установка параметра разрешена, часто бывает необходимо предварительно включить саму возможность редактирования частоты при помощи другой опции, например, опции CPU HostClockControl.

MemoryFrequency - опция, присутствующая только у асинхронных чипсетов, позволяет задать частоту шины памяти независимо от частоты шины процессора. В качестве значений для данной опции могут выступать реальные или эффективные значения тактовой частоты шины памяти, при этом может присутствовать вариант Auto, позволяющий считать информацию о режимах работы модуля из микросхемы SPD.

В различных версиях BIOS данная опция может иметь и следующие названия :

1. [DRAM Clock](http://www.probios.ru/options/ram/sdram-ddr-ddr2-ddr3/dram-clock.html).
2. [DRAM Clock By](http://www.probios.ru/options/ram/sdram-ddr-ddr2-ddr3/dram-clock-by.html).
3. [DRAM Frequency](http://www.probios.ru/options/ram/sdram-ddr-ddr2-ddr3/dram-frequency.html).
4. [MEM (DDR), MHz](http://www.probios.ru/options/ram/sdram-ddr-ddr2-ddr3/mem-ddr-mhz.html).
5. [MEM Clock Setting](http://www.probios.ru/options/ram/sdram-ddr-ddr2-ddr3/mem-clock-setting.html).
6. [Memclock index value (Mhz)](http://www.probios.ru/options/ram/sdram-ddr-ddr2-ddr3/memclock-index-value-mhz.html).
7. [Memclock index value or Limit](http://www.probios.ru/options/ram/sdram-ddr-ddr2-ddr3/memclock-index-value-or-limit.html).
8. [Memclock Value](http://www.probios.ru/options/ram/sdram-ddr-ddr2-ddr3/memclock-value.html).
9. [Memory Clock (Mhz)](http://www.probios.ru/options/ram/sdram-ddr-ddr2-ddr3/memory-clock-mhz.html).
10. [Memory clock Value or Limit](http://www.probios.ru/options/ram/sdram-ddr-ddr2-ddr3/memory-clock-value-or-limit.html).
11. [New MEM Speed (DDR)](http://www.probios.ru/options/ram/sdram-ddr-ddr2-ddr3/new-mem-speed-ddr.html).
12. [SDRAM Frequency](http://www.probios.ru/options/ram/sdram-ddr-ddr2-ddr3/sdram-frequency.html).
13. [SystemMemoryFrequency](http://www.probios.ru/options/ram/sdram-ddr-ddr2-ddr3/system-memory-frequency.html).

В зависимости от версии BIOS для настройки частоты центрального процессора и частоты системной шины могут встречаться следующие виды опций:

Опции настройка частоты шины FSB CPU FSB Clock:

Установка частоты системной шины (на основе частоты системной шины вычисляется тактовая частота ЦП).

Значения опции:

*Auto* – автоматическая установка частоты системной шины;

*Значения частоты системной шины:* Данная опция может встретиться также под следующими названиями:

* CPU Host Frequency (Mhz);
* FSB Frequency;
* External Clock.

Опция CPU Host/PCI Clock: Выбор способа управления (ручной или автоматический) частотой шины FSB и шины PCI.

Значения опции:

Default (или Auto) – автоматическая установка (значения по умолчанию) частоты системной шины и шины PCI;

Значения частоты системной шины и шины PCI .

Данная опция может встретиться также под следующими названиями:

- CPU FSB/PCI Clock

- CPU Operation Speed

- CPU:System Frequency Multiple

С помощью опции можно установить коэффициент для вычисления рабочий частота системной шины.

Опция FSB (CPU:SDRAM:PCI): отображает информацию о соотношении или значениях частот системной шины, шины памяти и шины PCI.

Опция PSB Parking: предназначена для перехода шины FSB в энергосберегающий режим при отсутствии активности процессора и системного контроллера чипсета.

Значения опции PSB Parking: Enabled\ Disabled– позволит переводить шину FSB в энергосберегающий режим при отсутствии активности процессора и системного контроллера чипсета;

Опция FSB TurboMode: оптимизация при обмене данными по системной шине.

Значения опции TurboMode:

Enabled – использовать оптимизацию;

Disabled – отключить

Опция FSB/SDRAM/PCI Frequency (MHz)

С помощью данной опции можно установить конкретные значения частот системной шины, оперативной памяти и шины PCI.

Опция FSB:SDRAM:PCI Frequency Ratio

С помощью данной опции можно установить соотношение частот системной шины, оперативной памяти и шины PCI. Опция используется только на тех материнских платах, чипсет которых поддерживает асинхронную роботу данных шин.

Опция FSBStraptoNorthBridge: Изменение режима работы северного моста чипсета в зависимости от частоты FSB.

Значения опции FSBStraptoNorthBridge:

Auto - автоматически настройка в зависимости от частоты FSB;

Значение частоты FSB, для которой устанавливается режим работы чипсета.

Опция FSB-Memory Clock Mode: Выбор способа управления частотами FSB и памяти.

Значения опции FSB-Memory Clock Mode:

* *Auto* – частоты FSB и памяти устанавливаются автоматически;
* *Linked* – частота FSB настраивается вручну (частота оперативной памяти будет изменятся пропорционально автоматически);
* *Unlinked* – частоты FSB и памяти устанавливаются отдельно и вручную.

Опция FSB Speed: отображает информацию о частоте системной шины процессора.

Данная опция может встретиться также под следующими названиями:

- Current FSB Frequency

- CPU BUS Frequency

- CPU FSB (Mhz)

- System Frequency

- Set System Operation Frequency

Опция System/AGP Frequency: отображает информацию о соотношении или значениях частот системной шины и шины AGP.

Опция System/SDRAM Frequency Ratio: отображает информацию о соотношении или значениях частот системной шины и шины памяти.

Данная опция может встретиться также под следующими названиями:

* System/Memory Frequency Ratio
* CPU/Memory Frequency Ratio
* SystemMemoryMultiplier

В отчете начертите таблицу 5.1:

Таблица 5.1 – Результаты расчетов и измерений

|  |  |
| --- | --- |
| Параметры | результат |
| Собственная частота процессора (МГц) |  |
| Частота шины FSB (МГц) |  |
| Коэффициент умножения тактовой частоты процессора |  |
| Частота передачи данных процессором ( МГц) |  |
| Разрядность системной шины (бит) |  |
| Пропускная способность системной шины () |  |
| Частота шины памяти( МГц) |  |
| Разрядность шины данных (бит) |  |
| Пропускная способность шины данных(Gb\c) |  |

**2) Расчёт коэффициента умножения «К» тактовой частоты процессора**:

Известно, что частота процессора в несколько раз больше, чем базовая частота магистрали. Для согласования их работы вычисляют коэффициент умножения тактовой частоты «К», который предстоит рассчитать студенту по следующему алгоритму:

- Выполняя двойной щелчок мышью на пунктах Desktopcomputer /Motherboard / CPU, добейтесь отображения информации о центральном процессоре компьютера.

По данным определите частоту процессора в МГц (R1 - Size) и частоту магистрали т. е. шины FSB (R2 - Clock).

- Рассчитайте коэффициент умножения тактовой частоты процессора K по формуле:

К= Fcpu \Ffsb

где Fcpu - частота процессора

Ffsb - частота системной шины

К - коэффициент умножения

Запишите данные в таблицу 5.1.

**3) Расчёт пропускной способности системной шины.**

Между северным мостом и процессором данные передаются по системной шине с частотой, превышающей частоту шины FSB в 4 раза.

Узнайте с какой частотой процессор может получать и передавать данные: частота передачи данных процессором = частота шины FSB (МГц) 4.

Рассчитайте пропускную способность системной шины, предварительно выяснив из отображаемой на экране информации разрядность шины, т. е. число бит, которое может быть передано за 1 секунду (B1 -Width). Для расчёта воспользуйтесь формулой:

Пропускная способность системной шины = частота передачи данных процессором \* разрядность шины (бит).

[Ответ](http://www.testsoch.info/essay/ekzamenacionnye-esse/) запишите в Gb/с.

**4) Расчёт пропускной способности шины данных.**

Обмен данными между процессором и оперативной памятью производиться по шине памяти, частота которой может быть в 2 раза меньше, чем частота шины процессора.

Вычислите частоту шины памяти :

частота шины памяти =частота передачи данных процессором / 2

Двойным щелчком мыши раскройте меню Systemmemory → DIMMSDRAM и узнайте разрядность шины данных (- Width) .

Рассчитайте пропускную способность шины данных по формуле:

пропускная способность шины данных =частота шины памяти \* разрядность.

Ответ запишите в Gb/с.

**5.5 Содержание отчета**

В отчете следует указать:

1. Цель работы
2. Программно-аппаратные средства, используемые при выполнении работы.
3. Основную часть (описание самой работы), выполненную согласно следующих требований:

* Наличие заполненных таблиц.
* Наличие копий выполнения основных тестовых задач.

1. Заключение (выводы)

**5.6 Контрольные вопросы**

1. Что определяют разрядности шины данных и шины адреса?
2. Чем архитектурно различаются между собой системная шина FSB, системная шина QPI, системная шина HT?
3. Чем отличается принцип подключения шин HT, DMI, DRAM, FSB и шине QPI?
4. Чем отличается модель системной шины HT от модели системной шины QPI?
5. Какие шины входят в состав системной магистрали FSB?
6. Как архитектурно отличаются версии системной магистрали FSB?
   1. **Литература.**
7. Гук М.В Аппаратные средства РС. Энциклопедия аппаратных ресурсов ПК. /– СПб: БХВ – Петербург, 2010
8. Догадин, Н.Б. Архитектура компьютера: Учебное пособие. / Н.Б. Догадин. - М.: БИНОМ. Лаборатория знаний, 2008 - 271 с.
9. Костров, Б.В. Архитектура микропроцессорных систем. / Б.В. Костров, В.Н. Ручкин; допущено УМО. - М.: Диалог-Мифи, 2007. - 304 с.
10. Старков, В.В. Компьютерное железо: архитектура, устройство и конфигурирование. / В.В. Старков. - М.: Горячая линия-Телеком, 2007. - 424 с.
11. Максимов, Н.В., Партыка, Т.Л., Попов, И.И. Архитектура ЭВМ и вычислительных систем: Учебник. – М.: ФОРУМ: ИНФРА-М, 2005.
12. Цифровая электроника, микропроцессоры и микроЭВМ: Учебное пособие по дисциплине "Электроника"./ Сост. В.В. Кангин, М.В. Кангин, В.Н. Меретюк. – Арзамас: Ассоциация ученых, 2004. - 111 с.

Гимор, И Введение в микропроцессорную технику: Перевод англ\И Гимор М. Мир 1984г. -334с