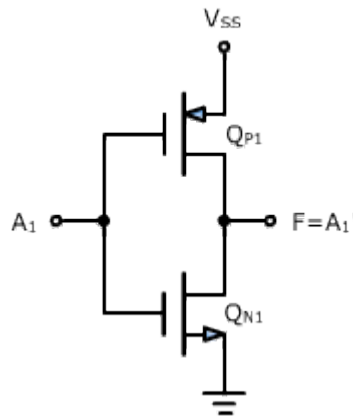


## TARÉA DE TÉCNICAS DE INTEGRACIÓN

Ejercicio: Realizar la simulación en SPICE de una compuerta NOT teniendo en cuenta la utilización de las normas de la tecnología CNM25.

La configuración de la compuerta inversora utilizando transistores CMOS es la siguiente:



Para poder realizar la simulación empleando la tecnología CMN25 se utilizó el software de simulación Ltspice el cual permite utilizar modelos y netlist de spice sin ningún inconveniente. Con el fin de utilizar los parámetros correctos de la tecnología se emplearon los modelos de la librería C5\_models.txt y se utilizó el siguiente netlist:

CMOS Inverter

```
.lib './C5_models.txt' TT
```

```
mNMos VSS IN OUT VSS NMOS l=0.18u w=0.27u
```

```
mPMOS IN OUT VDD PMOS l=0.18u w=0.27u
```

```
cLoad OUT VSS 20pF
```

```
vVDD VDD 0 2.5
```

```
vVSS VSS 0 0
```

```
vIN IN 0 pulse( 0 2.5 100ps 100ps 100ps 2ns 4ns )
```

```
.dc vIN start=0 stop=2.5 step=0.01
```

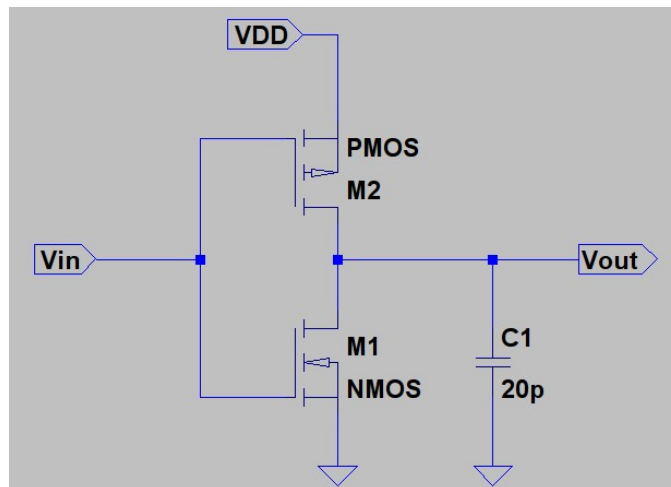
```
.tran 1ps 8ns
```

```
.option post
```

```
.end
```

En la primera línea se incluye la librería de los modelos, la cual debe estar en el mismo directorio que el del archivo de netlist. Posteriormente se hace el llamado de los transistores NMOS y CMOS, los cuales se unen a los nodos correspondientes siguiendo el siguiente orden: Source, gate, drain, y bulk. También se especifican el ancho y el largo correspondientes a cada transistor.

También se utiliza un capacitor de 20nF en el nodo de salida y se definen las alimentaciones y tipos de simulación del circuito. El esquemático correspondiente se puede observar a continuación:



Por último, la simulación resultante se muestra en la siguiente gráfica:

