

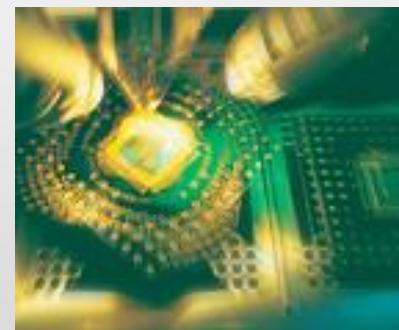
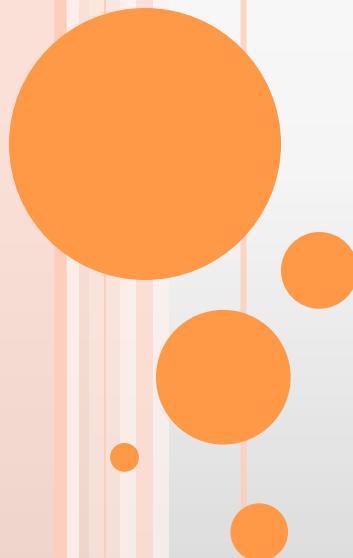
TECNICAS DE INTEGRACION

Ing. Iván Jaramillo J.

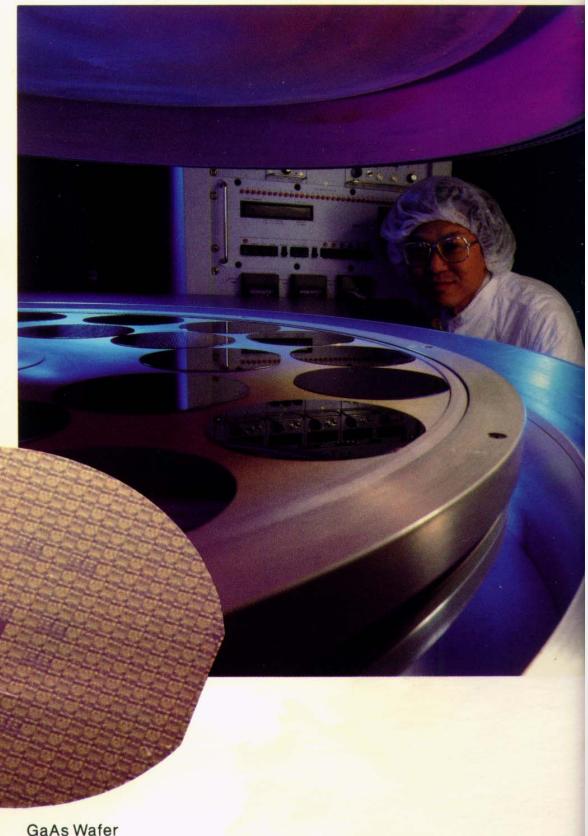
ijaramilloj@unal.edu.co

www.gmun.unal.edu.co/ijaramilloj

II-2013



FABRICACIÓN DE CI EN CMOS



OBLEA DE SILICIO



PROCESO TECNOLOGICO

Diseño Lógico

Máscaras

Fotolitografía

Proyección de las máscaras

- | P. a distancia
- | P. por contacto

Otras Técnicas

- | Electron Beam
- | Ion Beam

Procesos

Oxidación

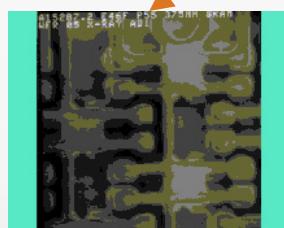
- | O. Húmeda
- | O. Seca

Deposición

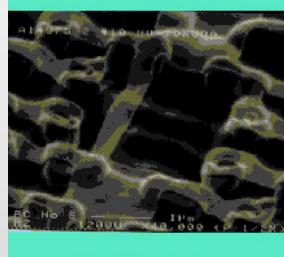
Grabado

Difusión

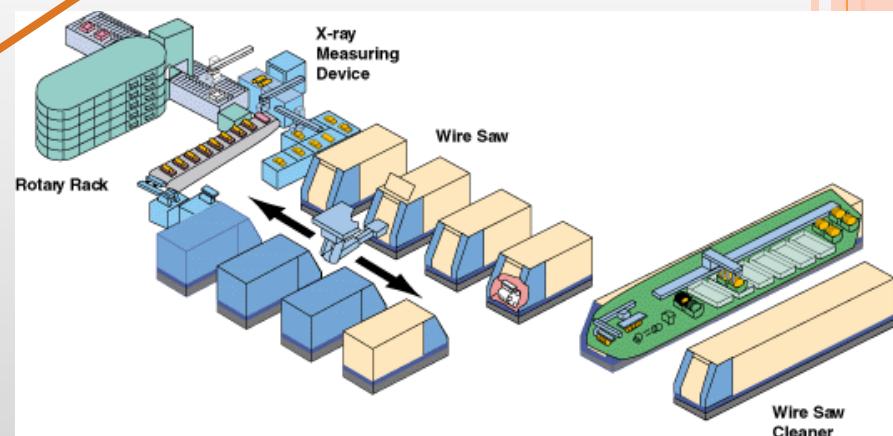
Implantación



Resist Pattern



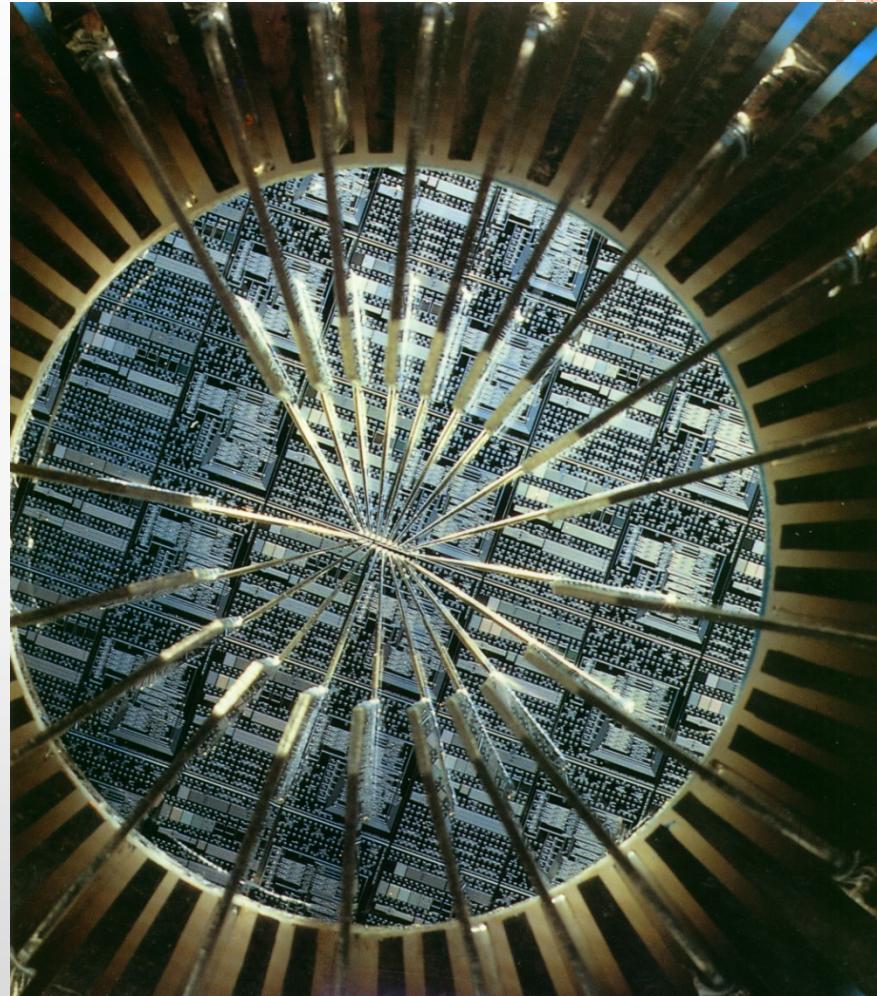
Etched Pattern



PRUEBAS

CI OK

Rendimiento = #CI Fabricados



EMPAQUE

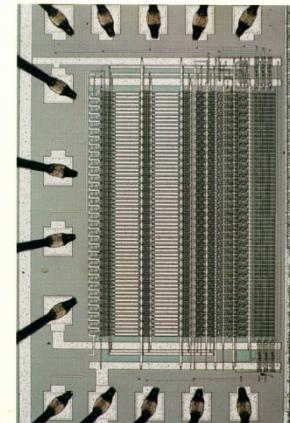
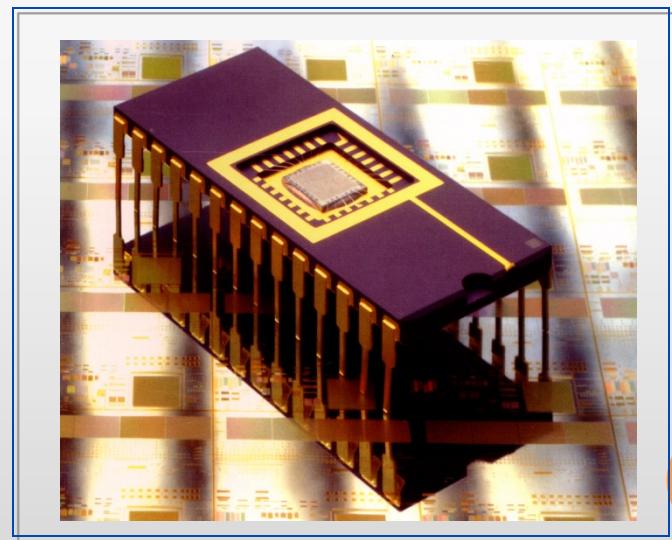
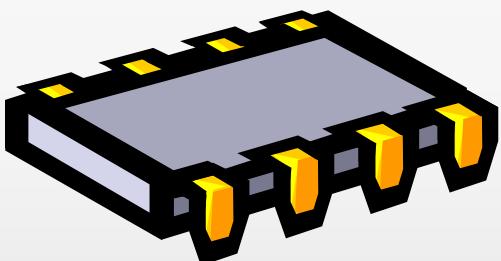


Plate 13



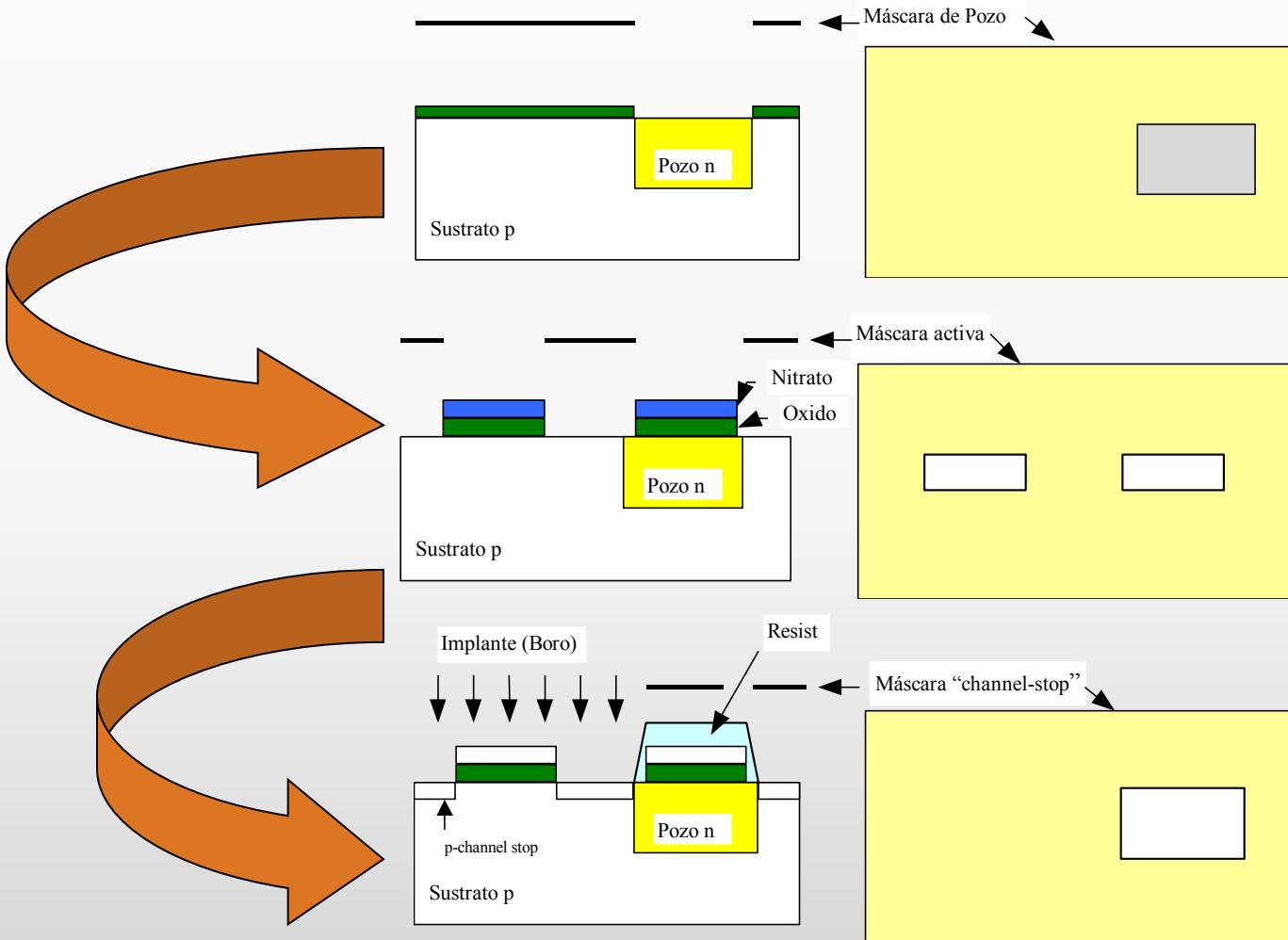
TIPOS DE PROCESO



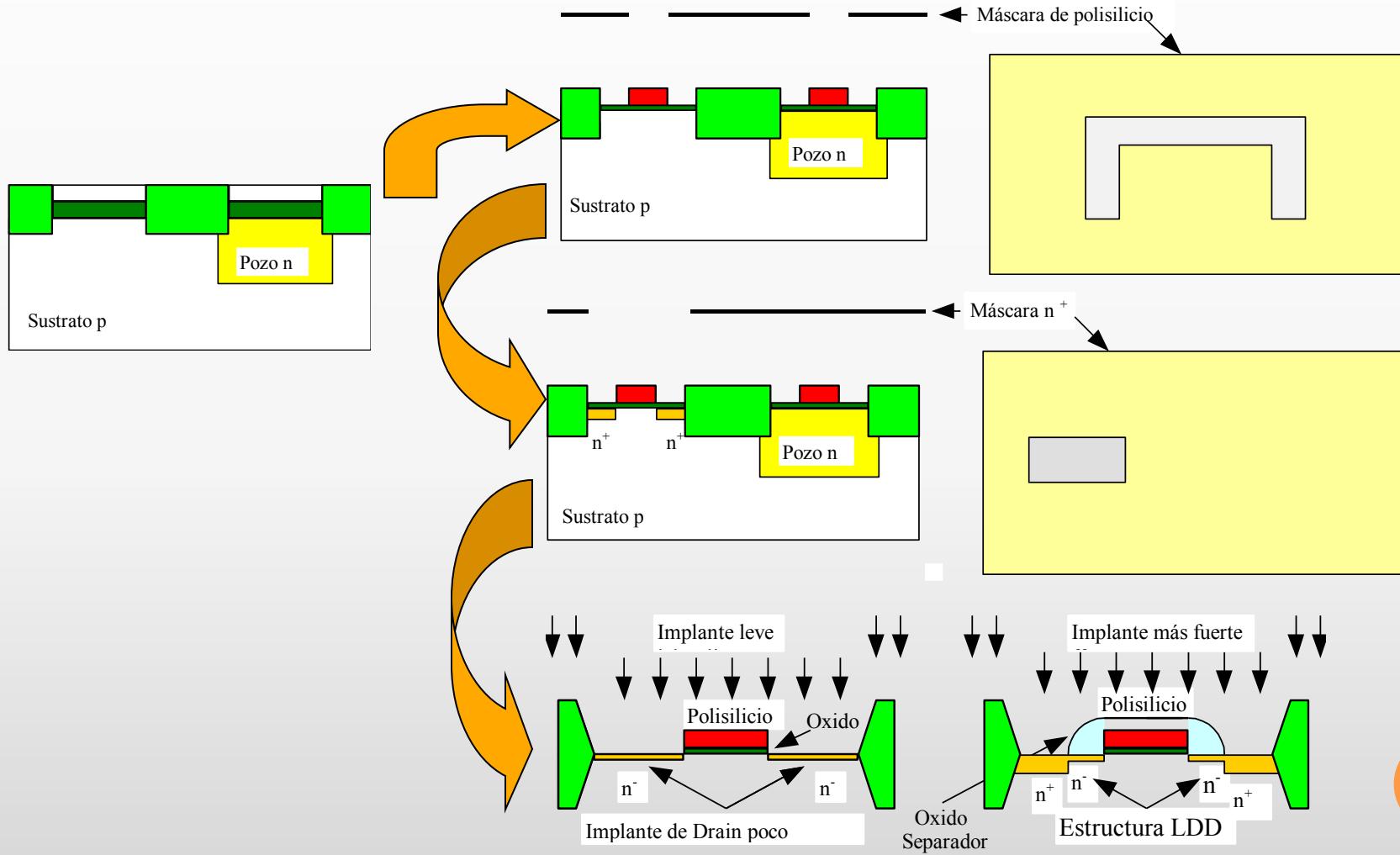
- PROCESO DE POZO n (n-WELL)
- PROCESO DE POZO p (p-WELL)
- PROCESO DE TINAS GEMELAS (TWIN-TUB)
- PROCESO DE SILICIO SOBRE AISLADOR
- LOCOS (Local Oxidation of Silicon)



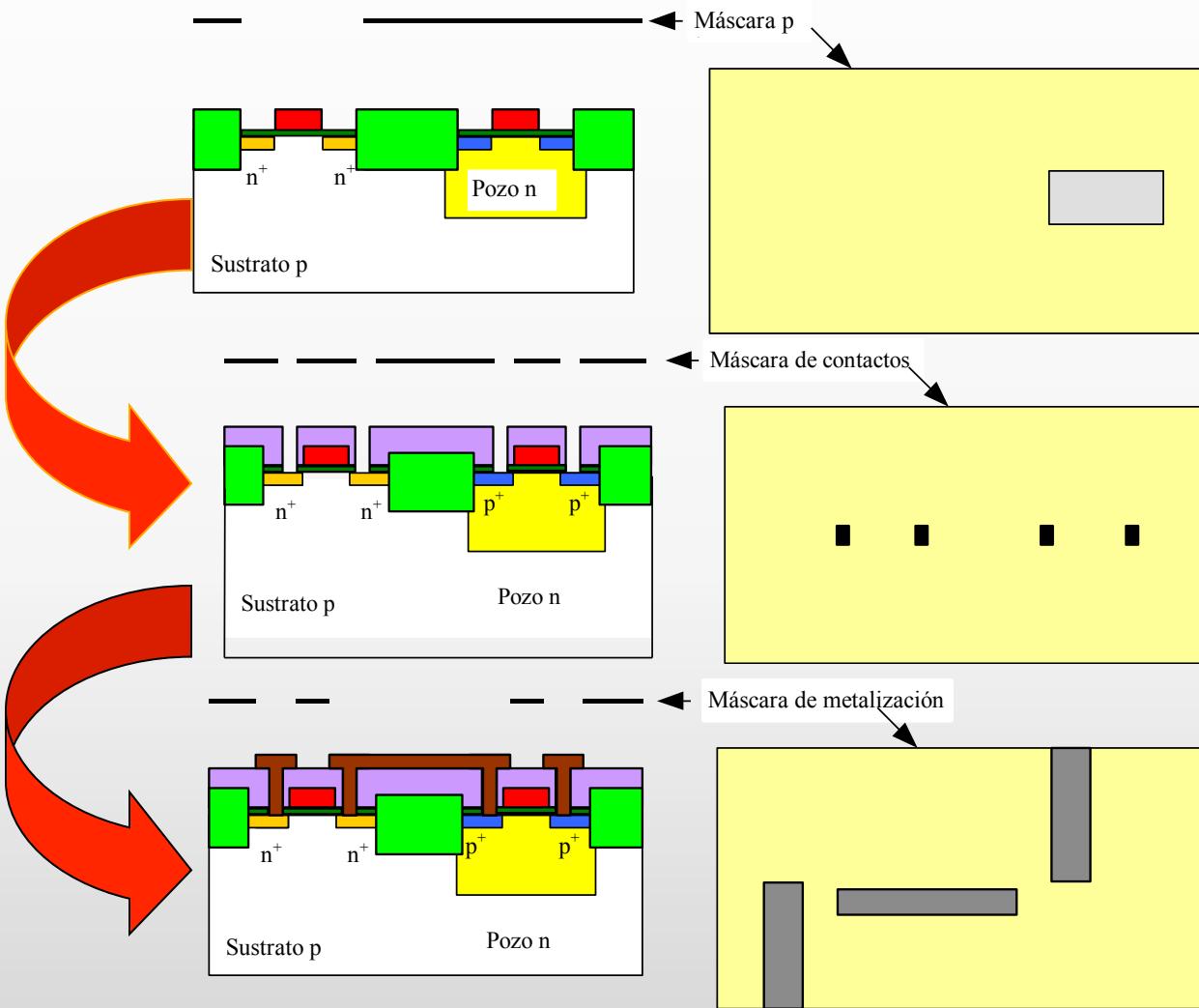
PROCESO POZO-N



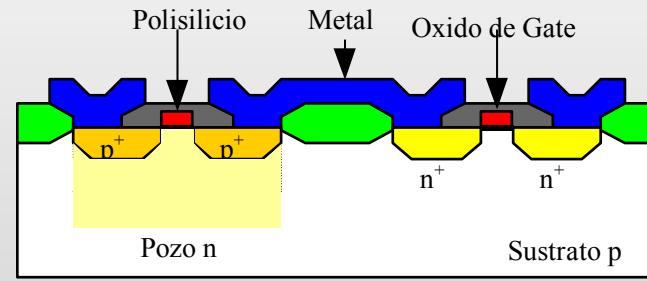
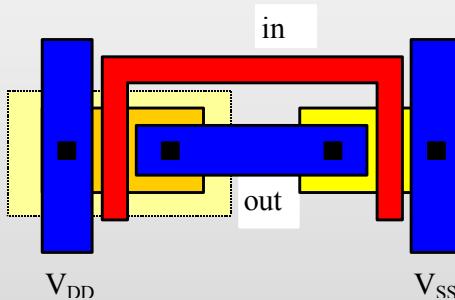
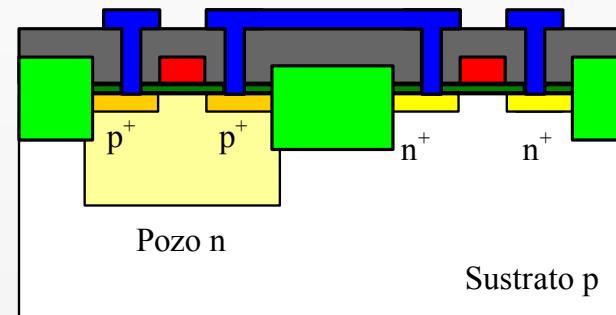
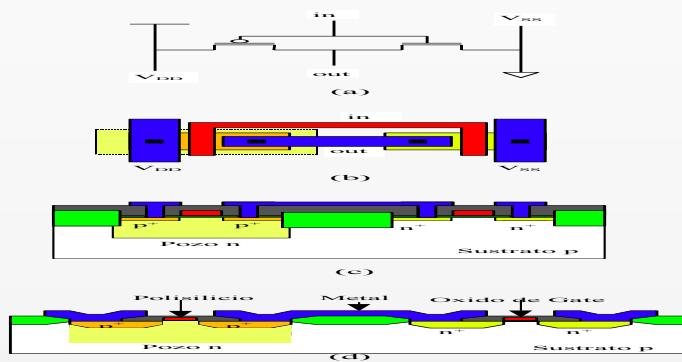
PROCESO POZO-N(1)



PROCESO POZO-N(2)



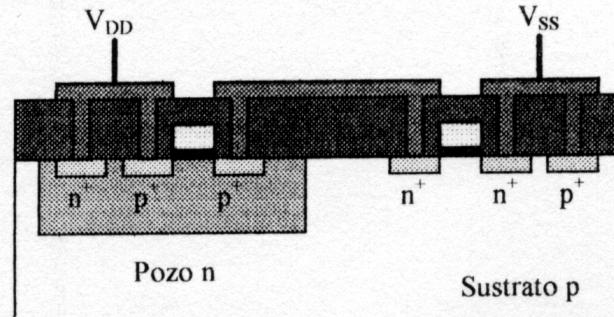
INVERSOR CMOS BASICO



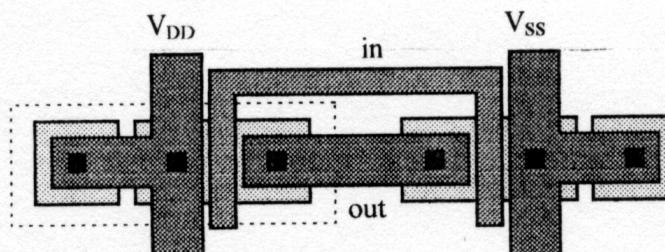
BODY CONTACS

SUSTRATO P - V_{SS}

POZO N - V_{DD}



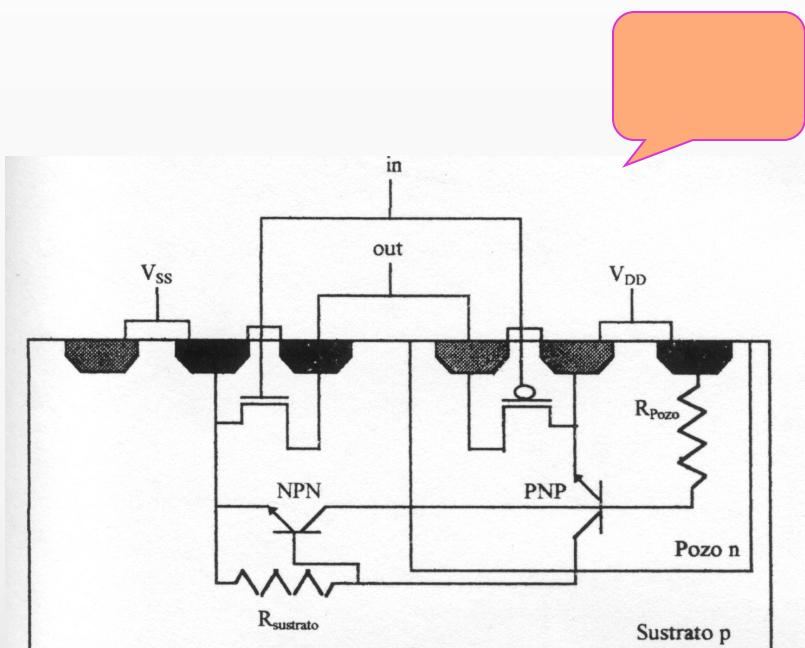
(a)



(b)

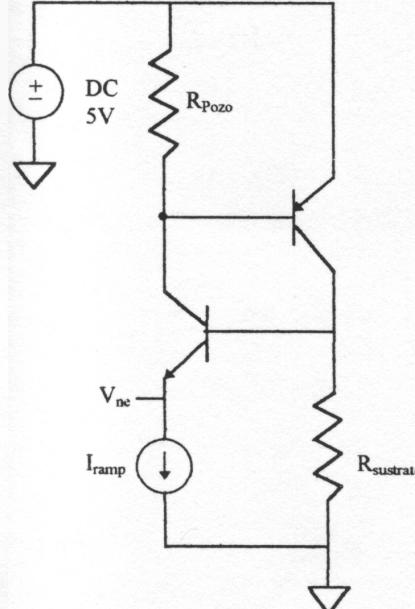
Body Contacts en un proceso CMOS de Pozo n (a) Sección transversal del inversor; (b) Layout correspondiente al inversor.

LATCH - UP

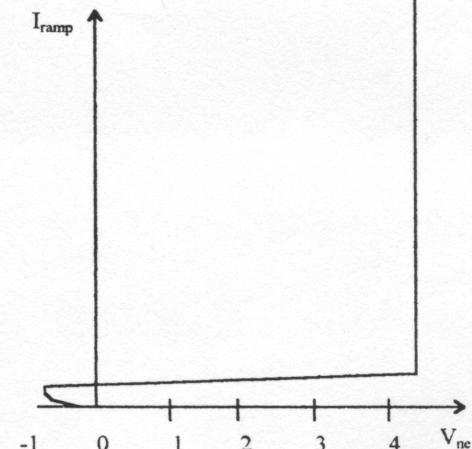


Origen del Efecto Latch-Up.

■ p^+
■ n^+



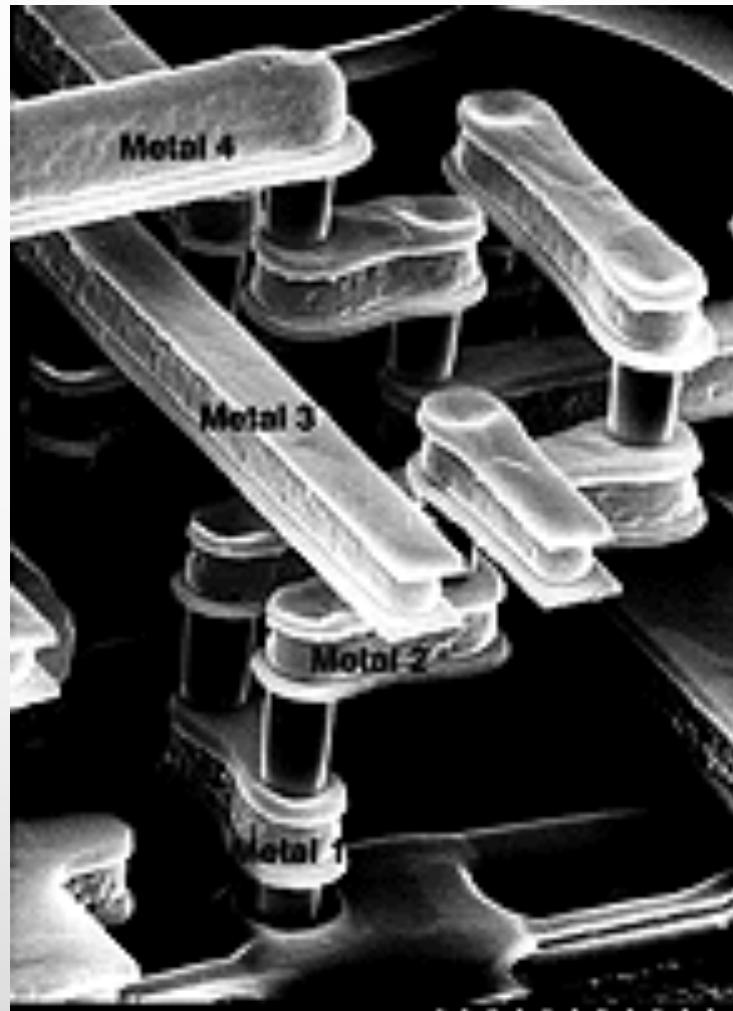
(a)



(b)

Latch-Up en dispositivos CMOS: (a) Modelo; (b) Característica V-I.

FORMAS DE INTERCONEXIÓN



FABRICACIÓN DE CI

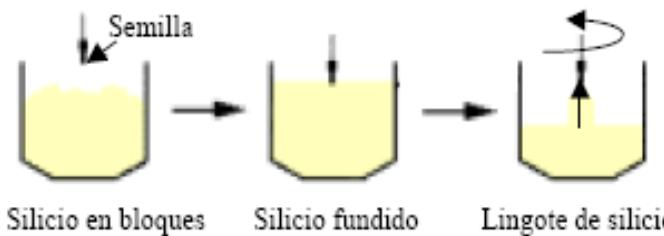
- Procesos tecnológicos
- Obtención de Si monocristalino
- Creación de capas
- Introducción de impurezas
- Oxidación
- Corte y encapsulado
- Proceso de fabricación CMOS
- Latch-up
- Reglas de Diseño
- Diseño de Layouts CMOS



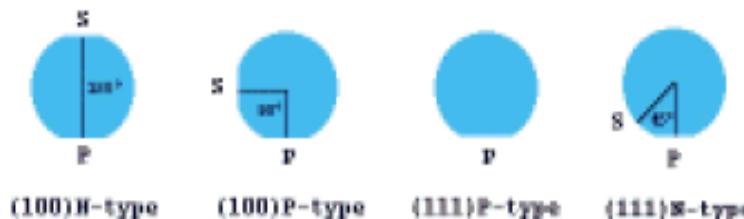
Oblea de silicio monocristalino

El silicio se obtiene de la arena común y se purifica hasta llegar al 99.9999999%
(1 átomo de impureza por cada 10 billones de átomos de Si)

Posteriormente se obtiene un lingote de silicio monocristalino, siguiendo el proceso de Czochralski:



Y se corta en rodajas de 250~600 μm



Depósito de capas:

Silicio:

Pozo, capas ocultas, ...

Silicio policristalino (poly):

Puertas de los transistores

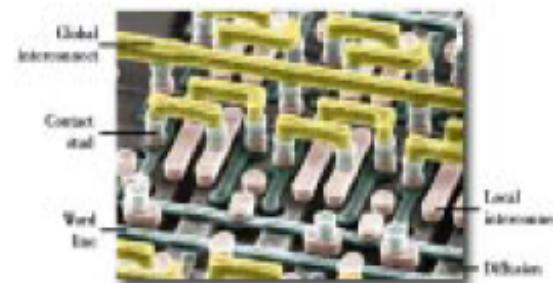
Metal (Al):

Interconexión de nodos

Oxido de Silicio:

Aislante

- Depósito física: Evaporación
Sputtering
- Depósito química: El silicio actúa de catalizador.
- Crecimiento Epitaxial: Creación de una capa de silicio monocristalino con la misma orientación pero con dopado distinto



Introducción de impurezas

Impurezas Donadoras (N)

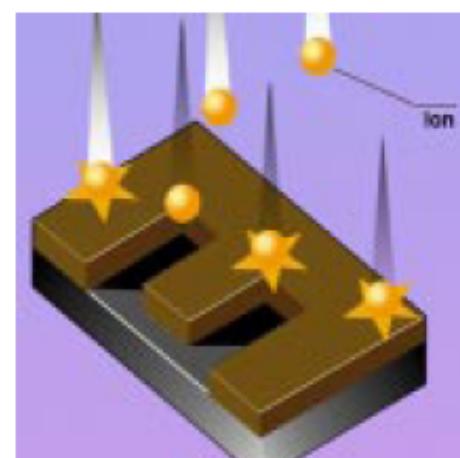
Fósforo (grupo V)

Impurezas Aceptoras (P)

Boro (grupo III)

Difusión de impurezas: La oblea de silicio se introduce en una atmósfera rica en átomos de B ó P y estos substituyen a los de silicio. Es un proceso isotrópico

Implantación iónica: El silicio es bombardeado con iones de impurezas que substituyen a los de Si. Es necesario recocer la oblea para regenerar la estructura cristalina



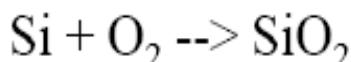
Oxidación.

El SiO_2 se utiliza como aislante, dieléctrico y máscara contra el dopado

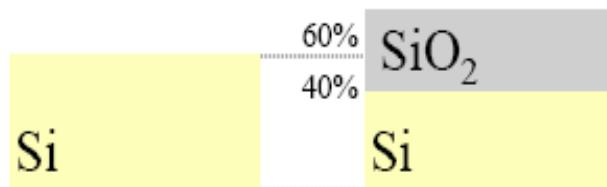
Oxidación Húmeda: (más rápida, menos denso)



Oxidación Seca:



El SiO_2 crece tanto hacia dentro como hacia afuera de la superficie de la oblea:

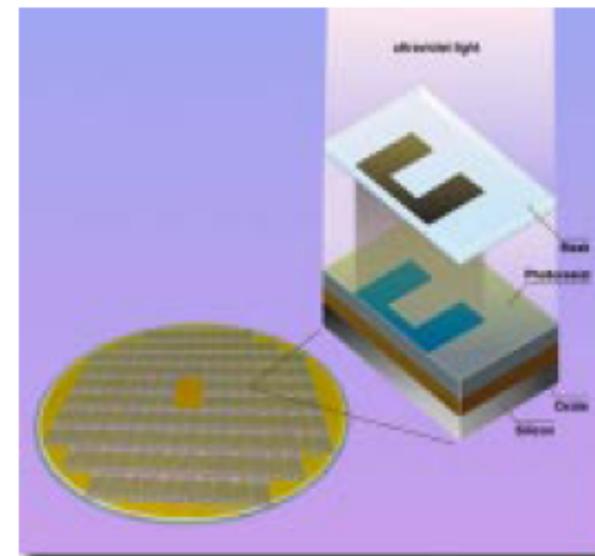


Definición de patrones

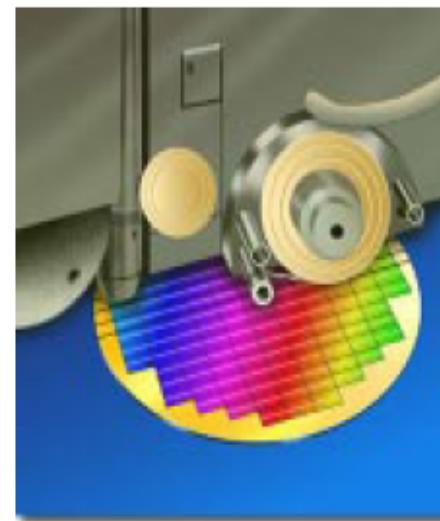
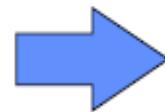
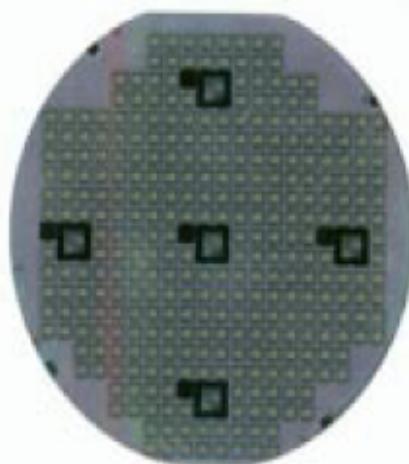
Máscaras fotolitográficas

Negativa: Se eliminan las zonas no expuestas
Positiva se eliminan las zonas expuestas

Electrón Beam



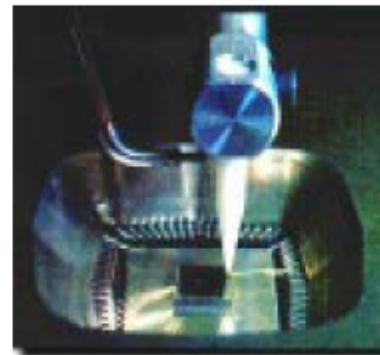
Corte de la oblea



Encapsulado



Colocado
(Abenitik)



Wire Bonding
(Mücke & Sötte Industries, Inc.)



Wire Bonding
(Kajio Corporation)



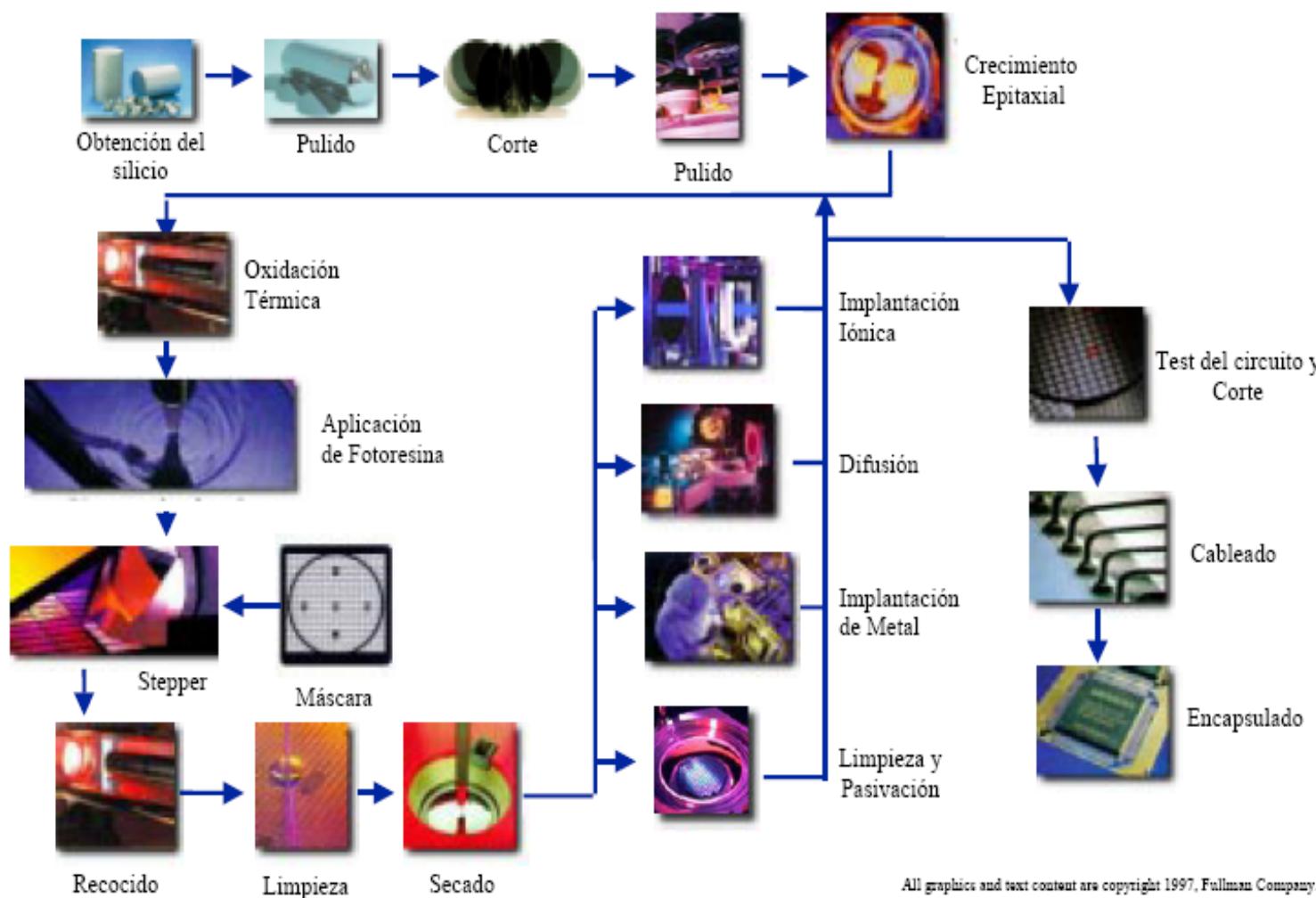
Quad Package Device
(Siemens AmG)

Colocado

Cableado

Encapsulado

Proceso Tecnológico CMOS

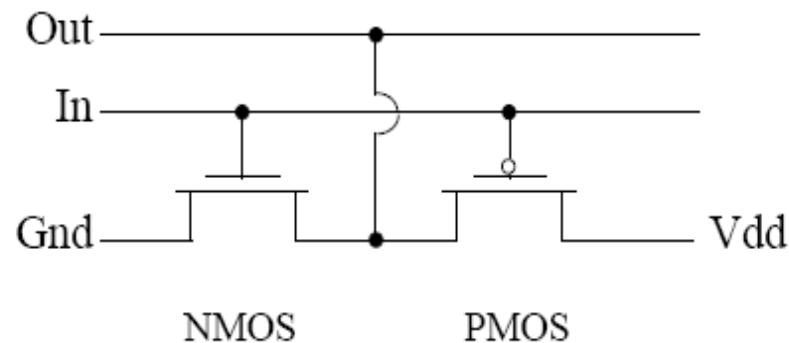
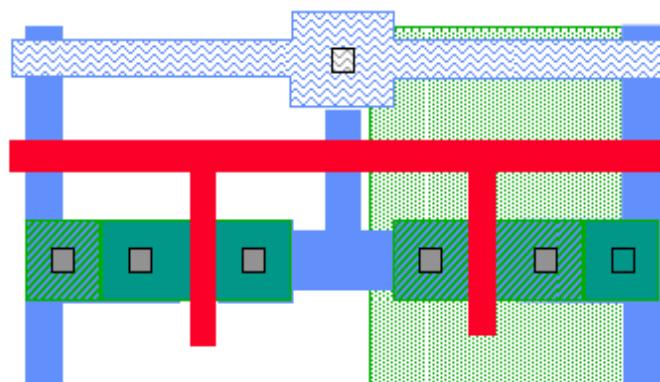


Inversor CMOS

Layout:

Leyenda:

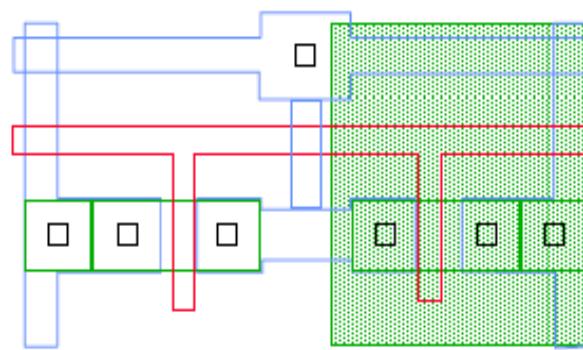
-  Metal 2
-  Vía
-  Metal 1
-  Contacto
-  Polisilicio
-  Difusión N
-  Difusión P
-  Pozo N



Máscara de pozo N

1 Difusión del Pozo N

espesor=7-10 Å



2 Recrecimiento de
óxido fino



Máscaras de difusión N y P

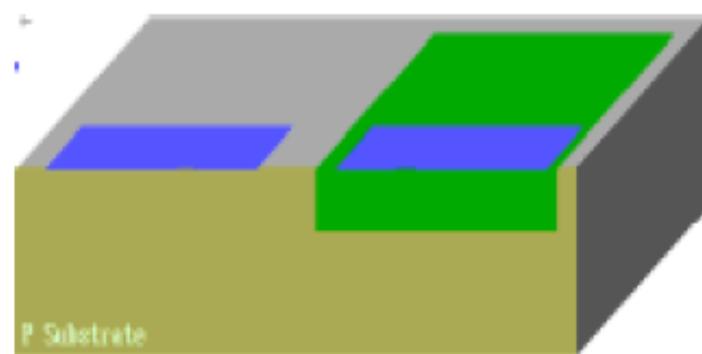
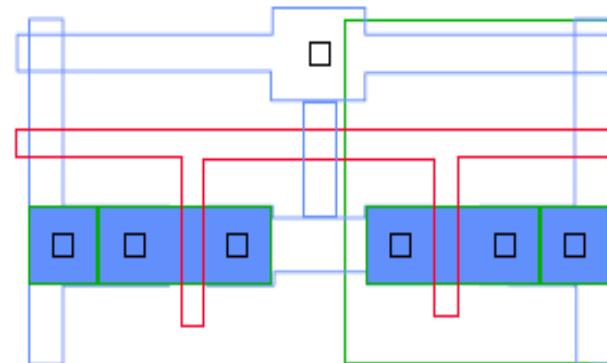
3 Implantación de una barrera
de Si_3N_4

(protección de las *zonas activas*)

4 Recrecimiento del óxido grueso de aislamiento

(máscara inversa)

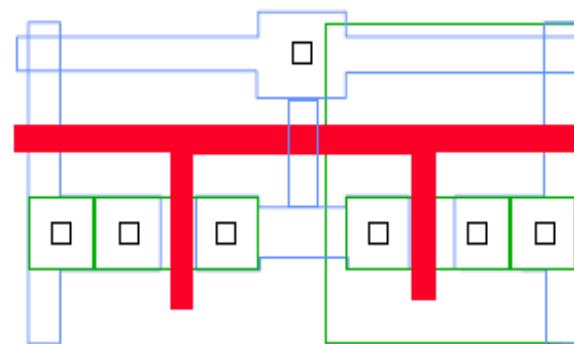
5 Limpieza del óxido fino
y el Si_3N_4



Máscara de polisilicio

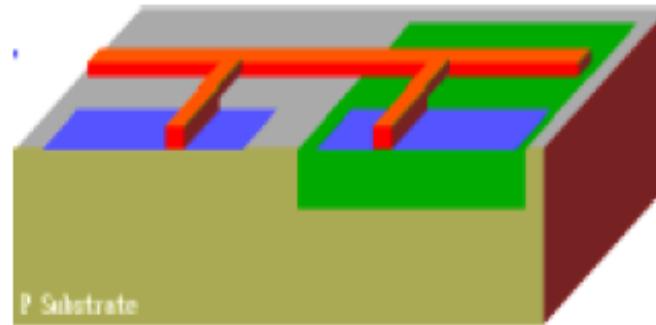
6 Recrecimiento del óxido de
puerta

espesor = 350-500 Å



7 Implantación del polisilicio

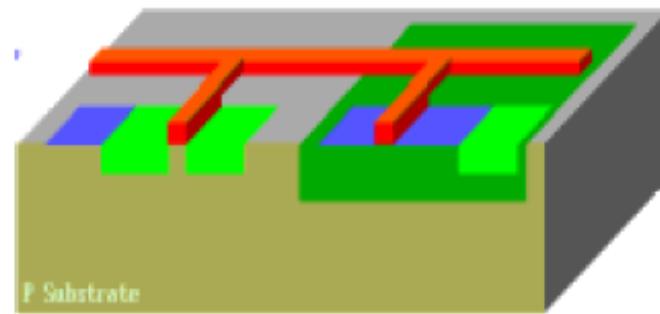
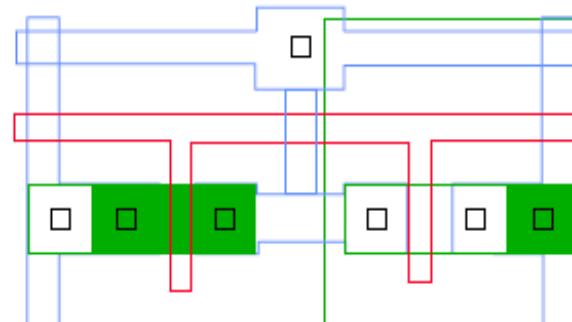
espesor = 5000-1000
Å



Máscara de difusión N

8 Difusión N

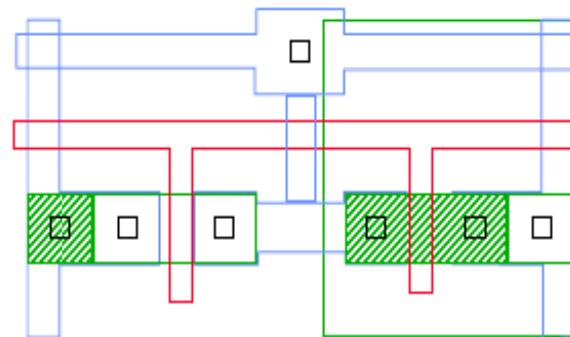
espesor = 0.5-1.5 Å



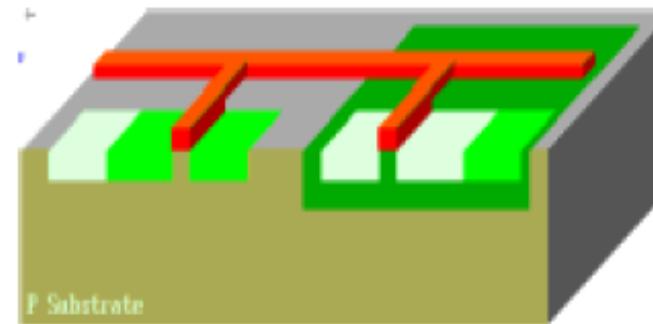
Máscara de difusión P

9 Difusión P

espesor = 0.5-1.5 Å

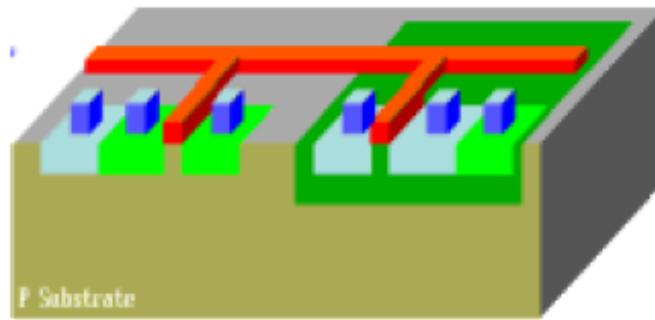
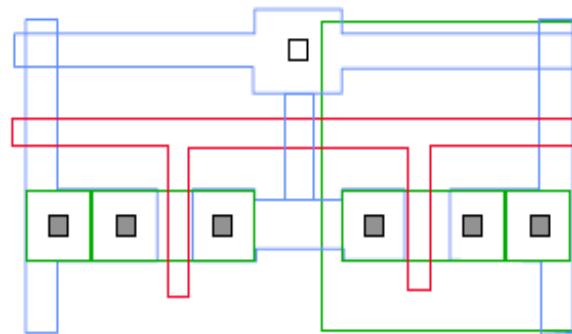


10 Deposición de SiO₂ en
toda la oblea



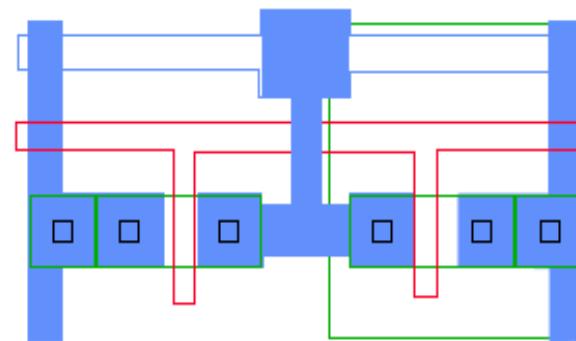
Máscara de Contactos

11 Apertura de los Contactos
diff-metal_1

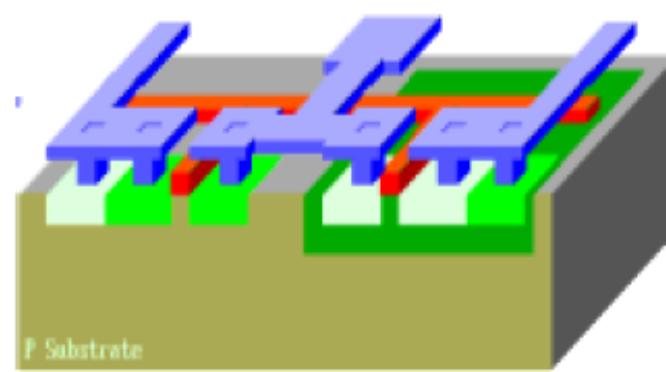


Máscara de Metal_1

12 Metalización Metal_1
espesor = 10000 Å

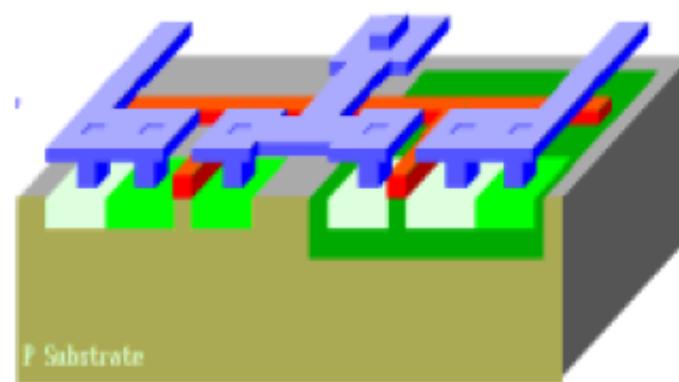
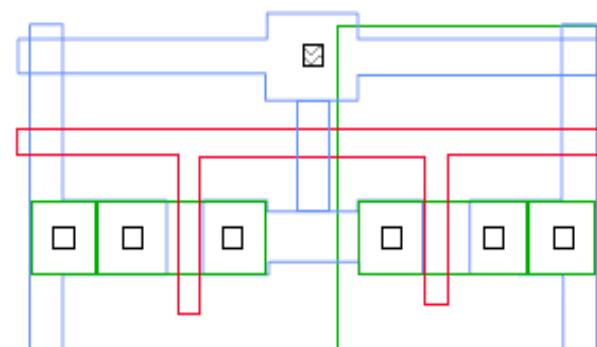


13 Deposición de SiO₂
espesor = 5,000 - 10,000 Å



Máscara de Vías

14 Apertura de las Vías
(contactos metal_1-metal_2)

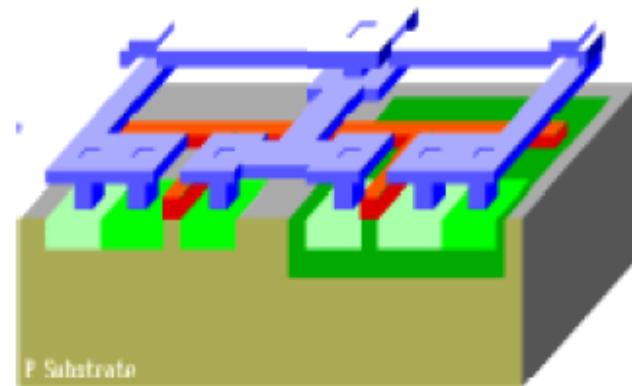
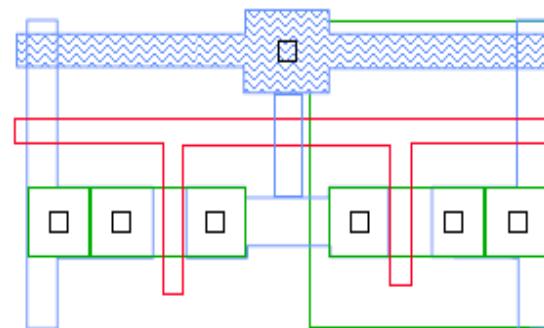


Máscara de Metal_2

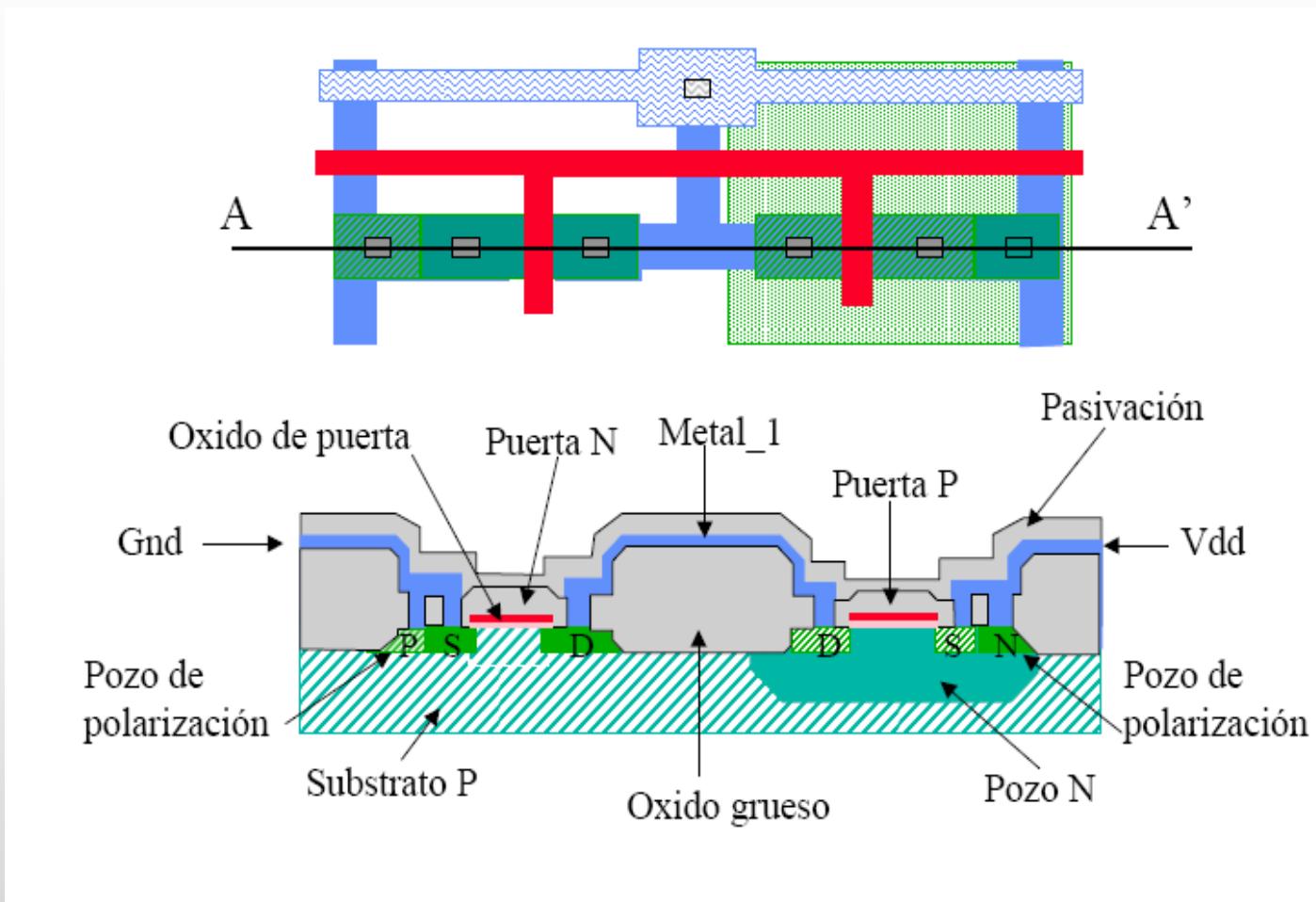
15 Metalización Metal_2

espesor = 10000 Å

16 Pasivación y apertura de los contactos de soldadura



Sección transversal A-A'



SALA BLANCA



PHOTO RESIST



OXIDACIÓN



