

## **Optativa de Electrónica Digital**

### **Diseño y Verificación de Sistemas Digitales Integrados**

### **Semestre 1-2011**

Número de créditos: 3

Intensidad Horaria: 4 horas

Teoría: 2 horas

Laboratorios: 2 horas

Profesor Sebastian Eslava G. Ms.C., Ph.D.

[jseslavag@unal.edu.co](mailto:jseslavag@unal.edu.co)

Twitter: @jseslavag

Web: <http://gmun.unal.edu.co/~jseslavag>

#### **Objetivo General:**

Al concluir la materia el alumno estará en capacidad de especificar, analizar e implementar sistemas electrónicos hardware-software utilizando de manera práctica y concreta las técnicas modernas de diseño de alto nivel de sistema (conocido en la literatura como *System Level Design SLD*). De esta forma, esta materia le permitirá al estudiante ver cómo los conceptos aprendidos en los cursos de electrónica digital son aplicados en diseño de sistemas hardware-software.

#### **Objetivos Específicos:**

- Dar a conocer al estudiante conceptos y técnicas de diseño de sistemas electrónicos integrados sobre silicio, conocidos en la literatura como *System-on-Chip SoC*.
- Presentar e implementar diferentes tareas identificadas para el diseño a nivel de sistemas (*SLD*).
- Utilizar herramientas de código abierto (*open source*) para el análisis y diseño de un *SoC* como SystemC [1] y ArchC [2].
- Complementar los conocimientos en el área de diseño de circuitos digitales, ofreciendo al estudiante todas las fases del mismo desde la especificación, análisis de la arquitectura (esta materia propuesta), descripción RTL (cursos de digitales) e implementación en silicio (curso de técnicas de integración)

#### **Metodología:**

La materia será teórico-práctica. Cada concepto será acompañado de lecturas que presentan e introducen al estudiante al estado del arte de los diferentes tópicos de la disciplina.

La parte práctica será realizada en forma paralela acorde a la teoría. Adicionalmente las prácticas tendrán una evolución progresiva para que el estudiante pueda comprender de una forma clara y eficiente el contexto tanto de la disciplina como de los temas abordados en ella y su relación con los cursos pre-requisitos.

Se realizará un proyecto final en el cual los estudiantes diseñarán e implementarán un sistema completo hardware-software utilizando los resultados obtenidos en las prácticas anteriores.

La evaluación será realizada con dos (2) exámenes parciales. Las lecturas serán evaluadas a través de informes y discusiones de los temas propuestos.

### **Contenido Teórico Detallado:**

<b>Fecha</b>	<b>Tema</b>
Febrero 9	Presentación programa,
Febrero 16	SystemC
Febrero 23	Sistemas Embebidos + SoC (System on Chip)
Marzo 2	Estructuras de comunicación (buses)
Marzo 9	Estructuras de comunicación (NoC)
Marzo 16	Metodologías de Diseño de SoC
Marzo 23	Parcial 01
Marzo 30	TLM - Características modelado
Abril 6	TLM - Niveles de abstracción
Abril 13	Análisis de desempeño
Abril 27	Principios de Verificación funcional
Mayo 4	Técnicas de Verificación funcional
Mayo 11	Parcial 02

### **Contenido Práctico:**

#### Laboratorio 1.

Introducción a SystemC. El objetivo de esta práctica es familiarizar al estudiante con este lenguaje, modelando un circuito digital al nivel RTL.

#### Laboratorio 2.

Automatización del diseño con SystemC. El objetivo de esta práctica es utilizar estrategias que permitan automatizar tareas del flujo de diseño de un sistema digital.

#### Laboratorio 3.

Descripción de un procesador usando ArchC. En esta práctica el estudiante describirá y simulara la arquitectura y organización de un procesador. Generará la aplicación (software) y realizará la cross-compilación

#### Laboratorio 4.

Estructuras de comunicación y análisis de desempeño. En este laboratorio se realizará el análisis de desempeño de una estructura de comunicación basada en buses o NoC.

#### Proyecto Final.

Temas: Verificación funcional, Análisis de desempeño, Herramientas de diseño, NoC.

### **Evaluación:**

Examen parcial (2).	40%
Prácticas de laboratorio.	30%
Proyecto final.	20%
Lecturas.	10%

### **Herramientas de hardware y software necesarios**

#### **Software:**

- Compiladores gcc y biblioteca de compilación SystemC (<http://www.osci.org>), licencia de código abierto, disponible públicamente.
- Biblioteca del estándar TLM, licencia de código abierto, disponible públicamente.
- Bibliotecas de análisis y compilación del lenguaje ArchC, licencia de código abierto, disponible públicamente (<http://www.archc.org>).

#### **Hardware:**

- Laboratorio de sistemas digitales, con computadores equipados con el sistema operativo Linux, (Ubuntu, Fedora Electronic Lab, <http://spins.fedoraproject.org/fel>).

### **Bibliografía**

- “Computer architecture: A Quantitative approach, Third Edition”; J. Hennessy and D. Patterson; Morgan Kaufman Series.
- “SystemC: From the Ground Up”; D.C. Black and J. Donovan; Kluwer.
- Manual de ArchC, disponible en <http://www.archc.org>
- Manual de SystemC, disponible en <http://www.systemc.org>
- “ESL Design and Verification: A prescription for Electronic system level methodology”; G. Martin, B. Bailey, A. Piziali; Morgan Kaufman Series.
- “Transaction level modeling with SystemC: TLM Concepts and Applications for embedded Systems”, F. Ghenassia; Springer.
- “On-Chip Communication Architectures: System on Chip Interconnect”; S. Pasricha, N. Dutt; Morgan Kauffman Series.

La bibliografía a ser estudiada sobre el estado del arte, será obtenida de revistas científicas (*journals*) y memorias de congresos del área (*proceedings*), disponibles en diferentes bases de datos accesibles a través del sistema de bibliotecas de la Universidad Nacional.

### **Referencias**

[1] SystemC, disponible en <http://www.systemc.org>

[2] ArchC, disponible en <http://www.archc.org>

#### **Notas:**

1. La nota mínima aprobatoria es mayor o igual a 3.0
2. No existe la aproximación.
3. Prohibido el uso de celulares en clase
4. Prohibido el consumo de bebidas, comidas y/o fumar en clase y laboratorios