

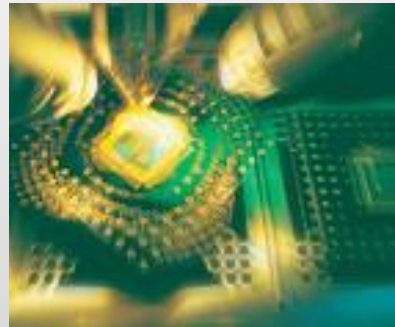
# TECNICAS DE INTEGRACION

Ing. Iván Jaramillo J.

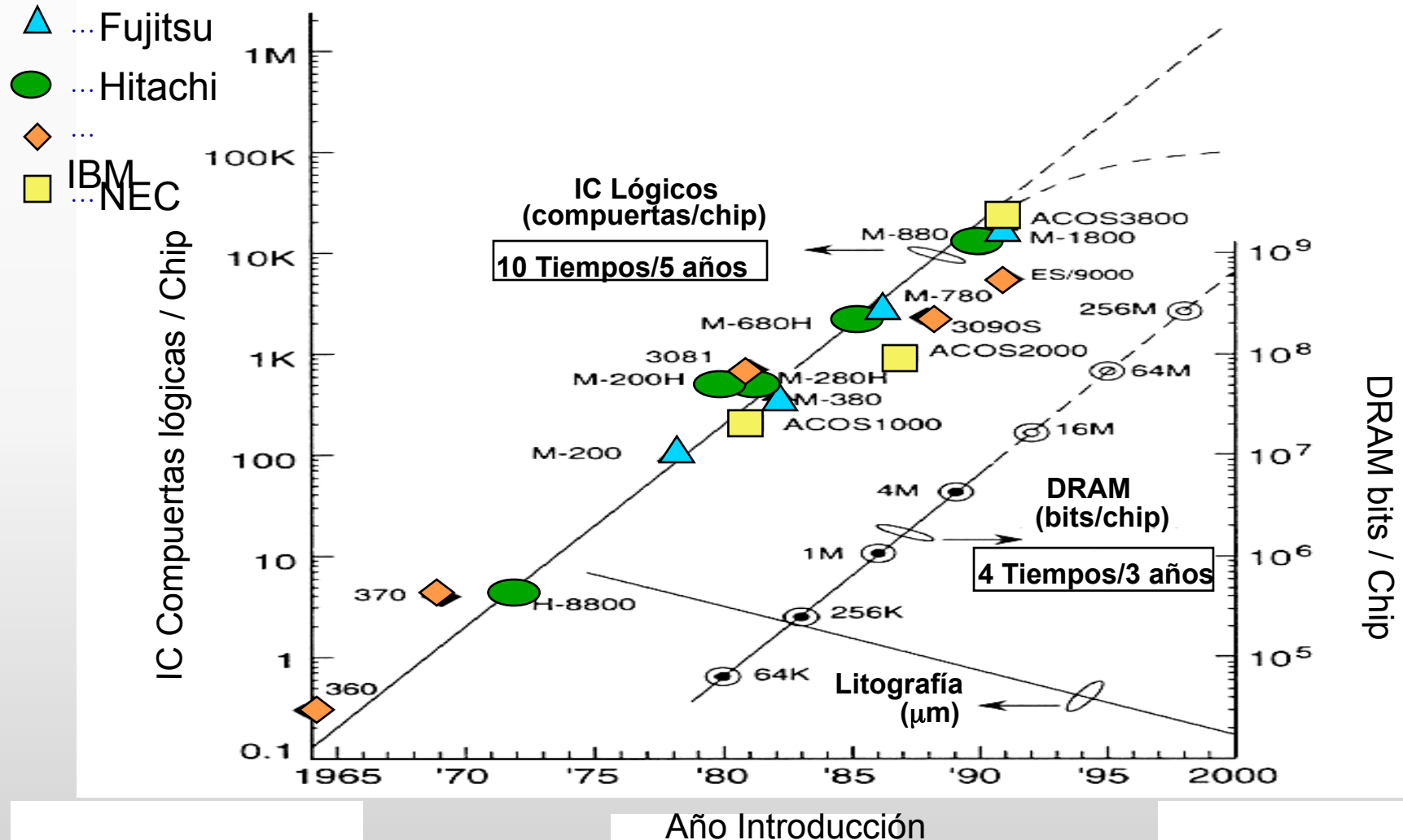
[ijaramilloj@unal.edu.co](mailto:ijaramilloj@unal.edu.co)

[www.gmun.unal.edu.co/~ijaramilloj](http://www.gmun.unal.edu.co/~ijaramilloj)

II-2013



# EVOLUCIÓN EN COMPLEJIDAD



# SILICIO EN 2010

**Area Dado: 2.5x2.5 cm**

**Voltaje: 0.6 V**

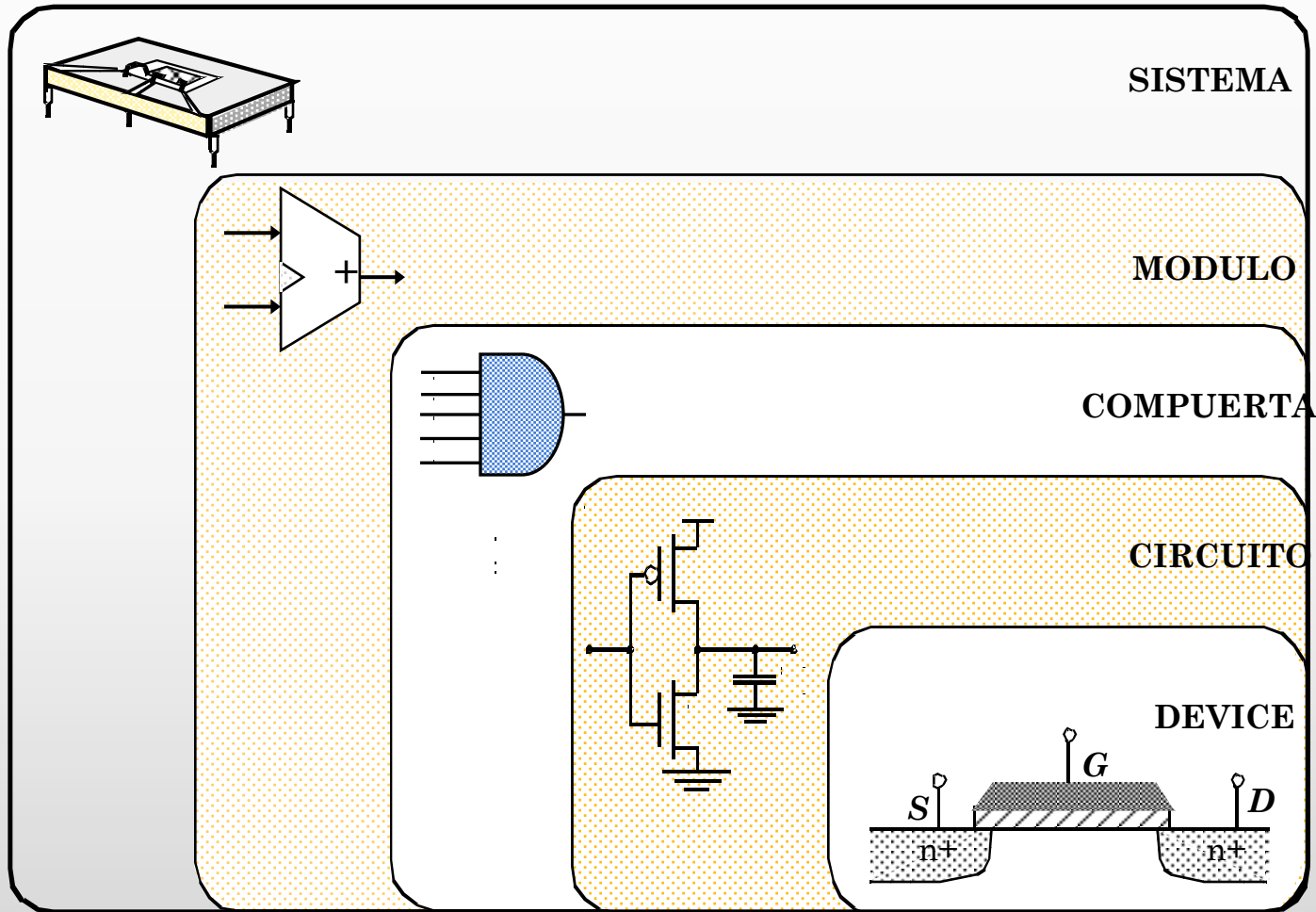
**Tecnología: 0.07  $\mu\text{m}$**

	Densidad (Gbits/cm <sup>2</sup> )	Tiempo de Acceso (ns)
DRAM	8.5	10
DRAM (Lógica)	2.5	10
SRAM (Cache)	0.3	1.5

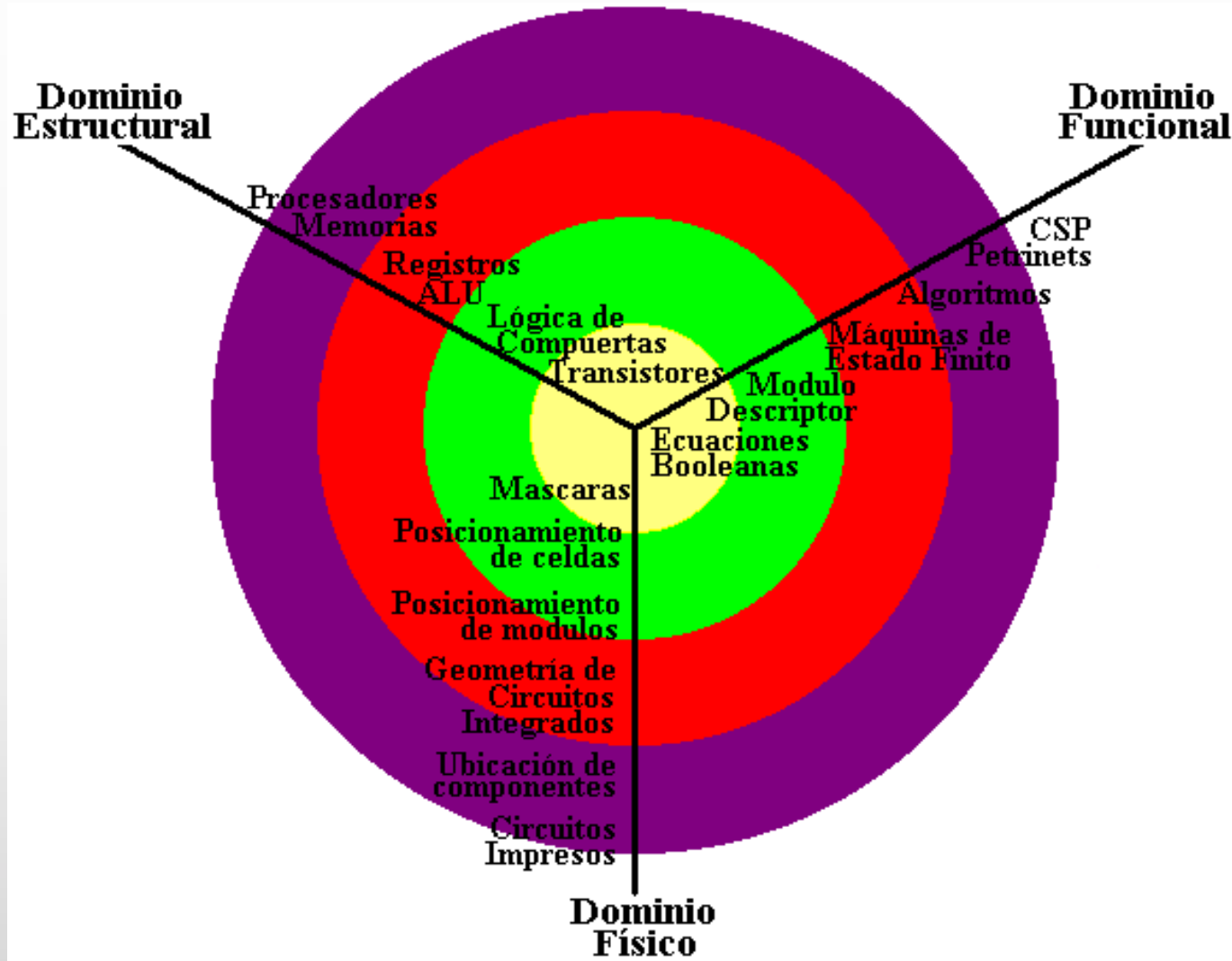
	Densidad (Mcompuertas/cm <sup>2</sup> )	Máx. Av. Potencia (W/cm <sup>2</sup> )	Tiempo de Reloj (GHz)
Estilo	25	54	3
Celda Estandar	10	27	1.5
Tipo de Compuerta	5	18	1
Cubrimiento sencillo GA	2.5	12.5	0.7
FPGA	0.4	4.5	0.25



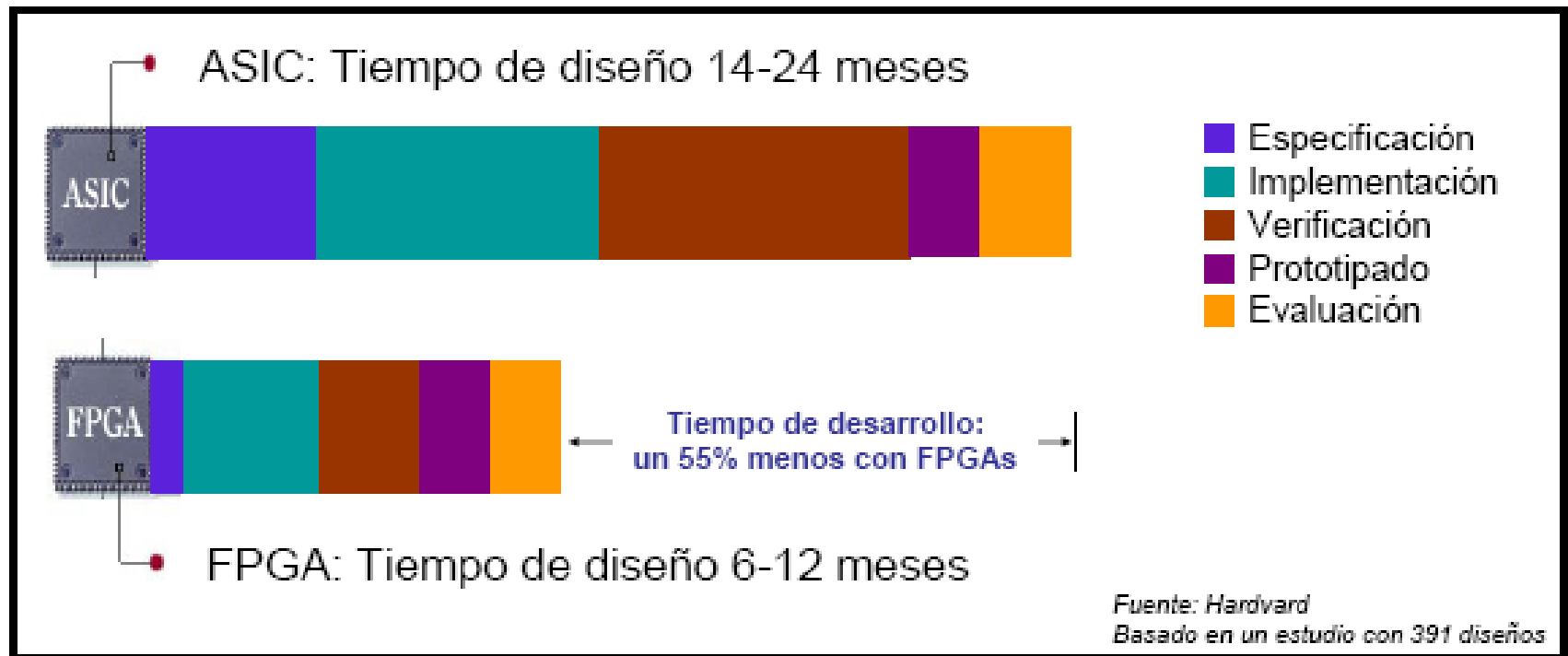
# DISEÑO NIVELES DE ABSTRACCIÓN



# Diagrama Gajsky



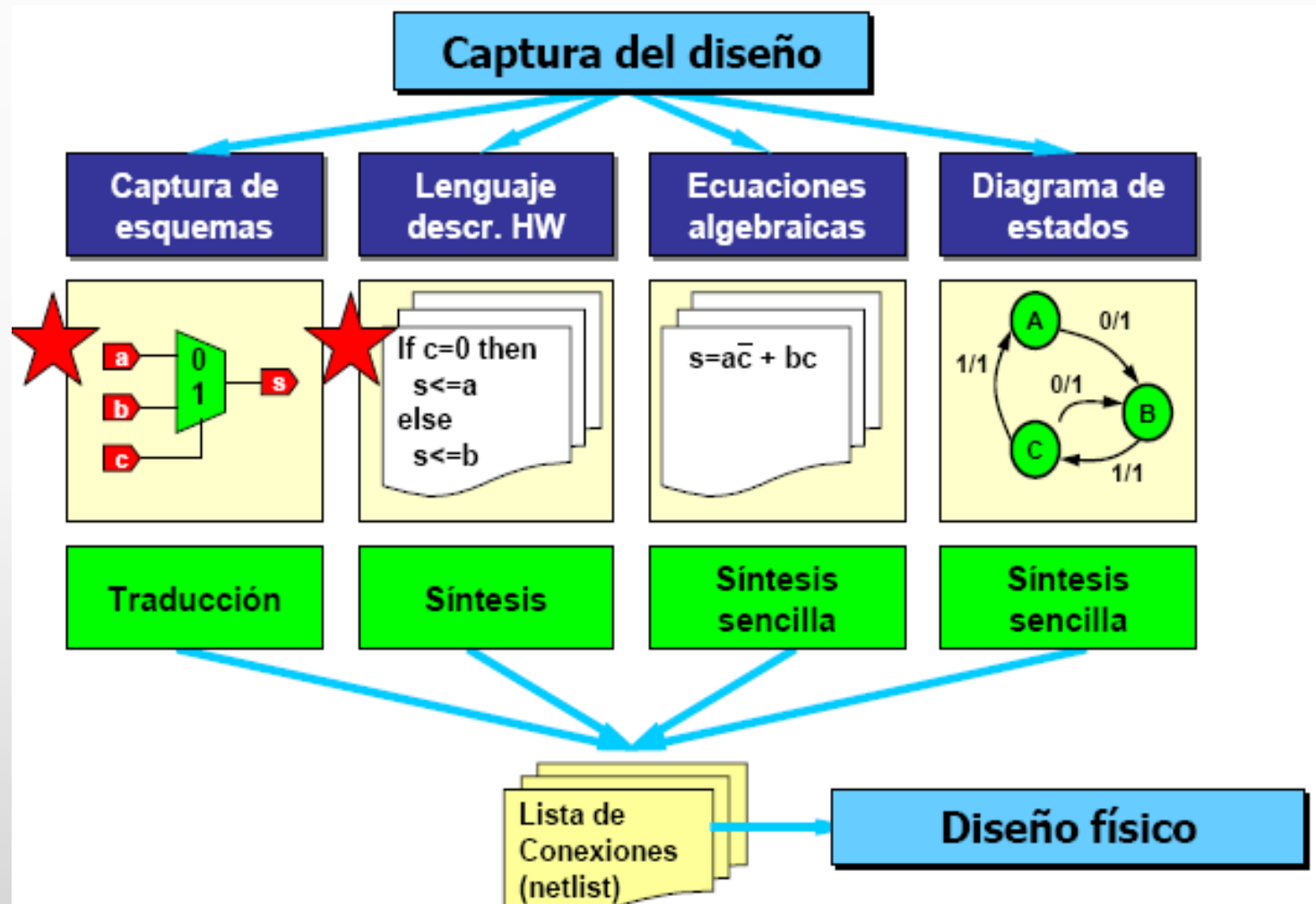
# FPGA vs ASIC



# DISEÑO SOBRE FPGA



# CAPTURA DEL DISEÑO





# DISEÑO FÍSICO

## Captura del diseño

### Mapeado (Mapping)

Agrupar o descomponer los símbolos lógicos en los elementos físicos que componen la FPGA (CLBs, IOBs, etc.)

### Emplazamiento (Placement)

Colocar los CLBs resultantes en los CLBs disponibles de la FPGA, atendiendo a criterios de proximidad para reducir el tiempo de propagación de las señales en el interior del circuito

### Conexionado (Routing)

Gestionar los recursos de conexionado locales (vecino a vecino), de larga distancia (buses y matrices de conexión) o globales (relojes, resets, etc.)

### Cálculo de retardos

Estimación de tiempos de propagación en función de las puertas usadas, su carga y sus interconexiones, para poder realizar simulaciones precisas

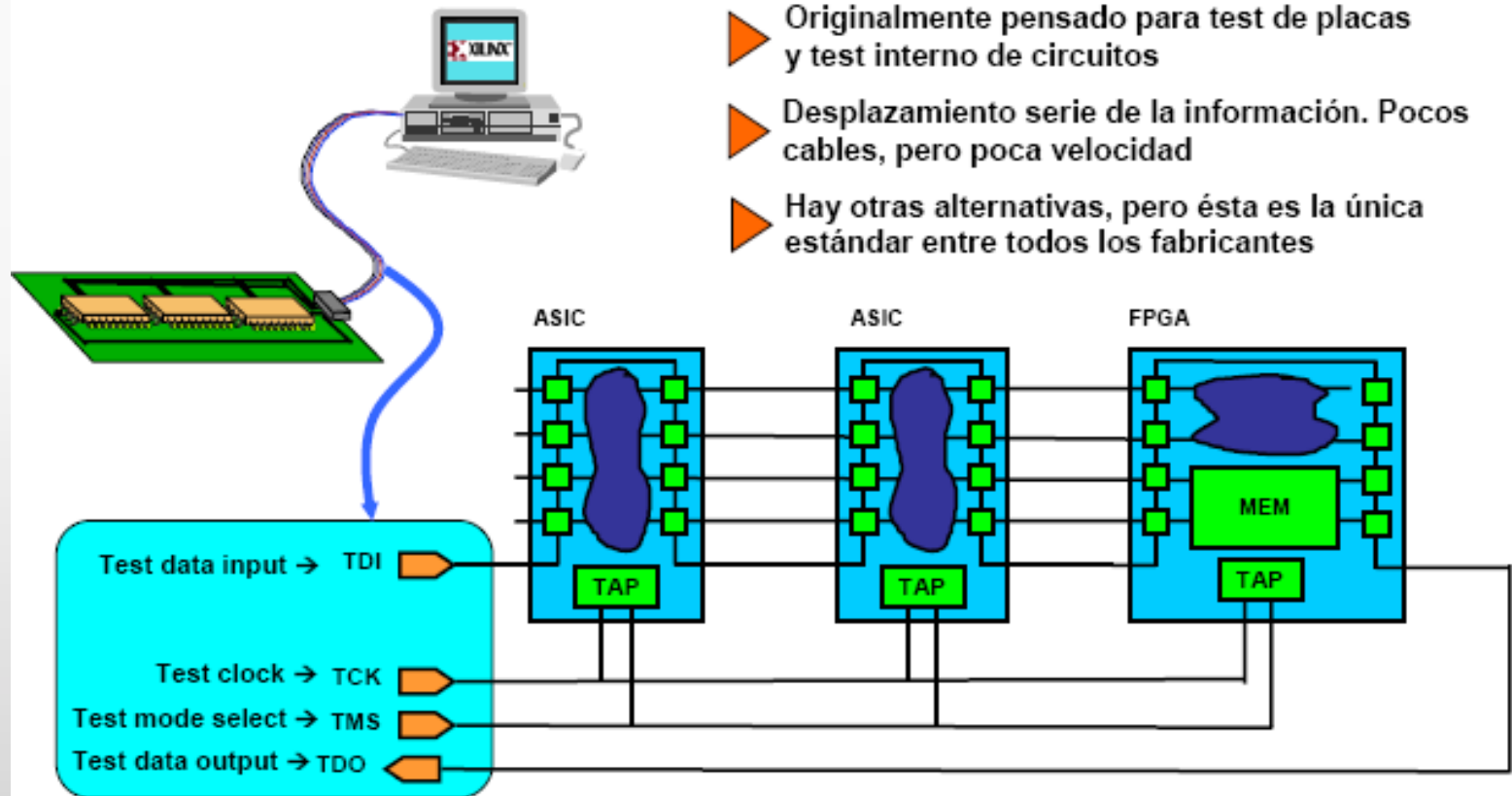
### Configuración

Generar la secuencia de bits que configura el dispositivo adecuadamente

## Programación

# PROGRAMACIÓN DEL FPGA

## Programación basada en el estándar IEEE 1149.1 (JTAG o Boundary Scan)



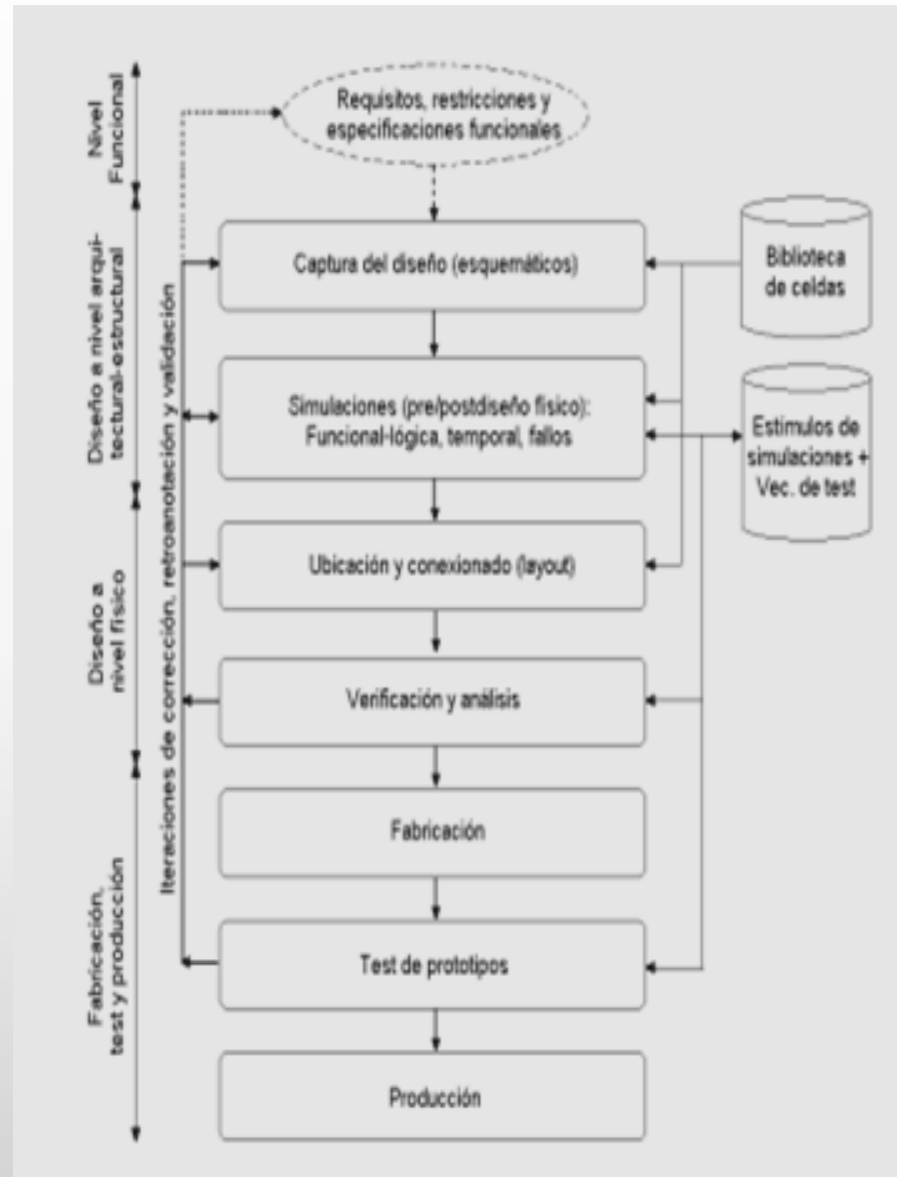
# MÉTODOS DE DISEÑO

## Métodos de diseño:

- El método de diseño utilizado para la descripción de hardware, utiliza en su etapa de comprobación del circuito herramientas asistidas por computador CAD, para de este modo poder simular el comportamiento de los dispositivos a un costo bajo.
- Existen dos tipos de diseño:
  - Bottom-Up: para diseños de baja escala.
  - Top-Down: para diseños de mayor escala.



# DISEÑO BOTTOM UP



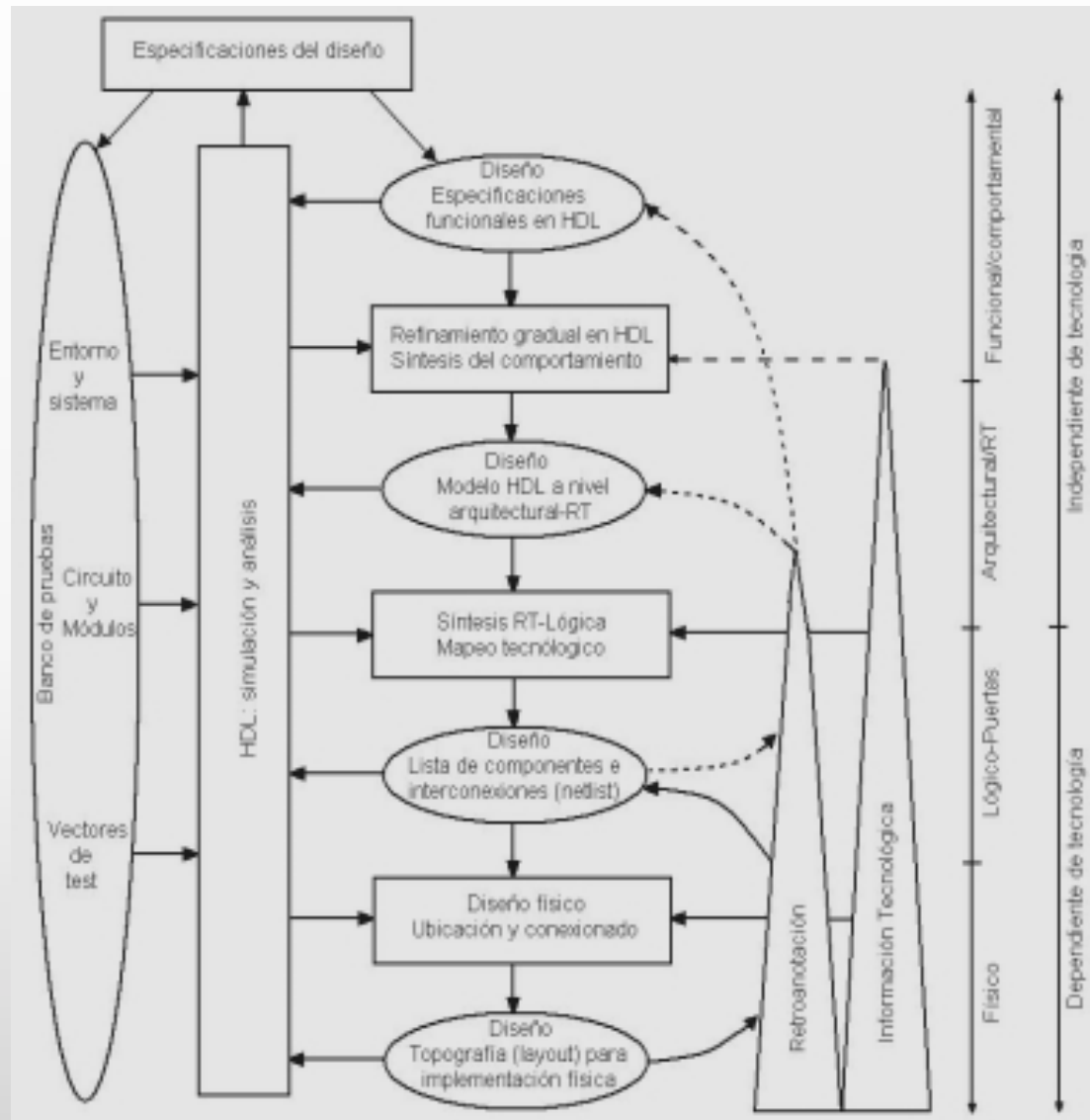
# TOP - DOWN

## Diseño Top-Down:

- Se parte de un diseño complejo de alto nivel, para luego ir descomponiéndolo en diseños mas sencillos y simples.
- Solo las herramientas CAD se encargan de descomponer el sistema en sub-módulos, el usuario simplemente debe centrarse en la descripción comportamental del diseño.
- Una ventaja de este tipo de diseño consiste en aprovechar métodos de diseño genéricos, los cuales permiten reutilizar diseños anteriores para crear otros con similares características.



# DISEÑO TOP DOWN



# HERRAMIENTAS

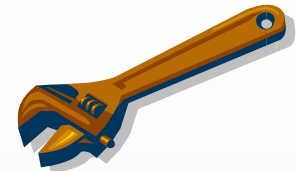


## Herramientas de Diseño:

- EDA (Electronics Design Automation): todo tipo de herramientas hardware y software permiten el diseño electrónico.
- Entre ellos se encuentran las herramientas CAD que permiten, entre varias cosas, la simulación de los sistemas.
- Los dispositivos hardware deben poseer características sofisticadas en cuanto a velocidad e interfaces sofisticadas.



# CAD



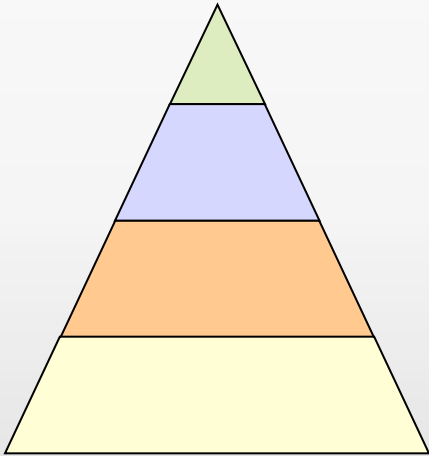
## Tipos de herramientas CAD:

- Lenguajes de descripción de hardware: Se describe el circuito de manera estructural o funcional. Existen diferentes lenguajes, entre ellos los mas utilizados VHDL, VERILOG, ABEL.
- Capturas de esquemas: todavía se utiliza, a través de módulos, la descripción del circuito y sus componentes.
- Grafos y diagramas de flujo: se realiza la descripción del sistema de manera gráfica, sin caracterizar los componentes.





# CARACTERISTICAS



**Diseño Modular:** con este método se pretende convertir los diseños más genéricos para de esta manera minimizar los errores que se pudieran presentar, disminuye la complejidad del diseño, parametriza los diseños permitiendo ser reutilizados, siempre y cuando la división del diseño sea la más eficiente de todas.

En el diseño **modular** se debe tener en cuenta

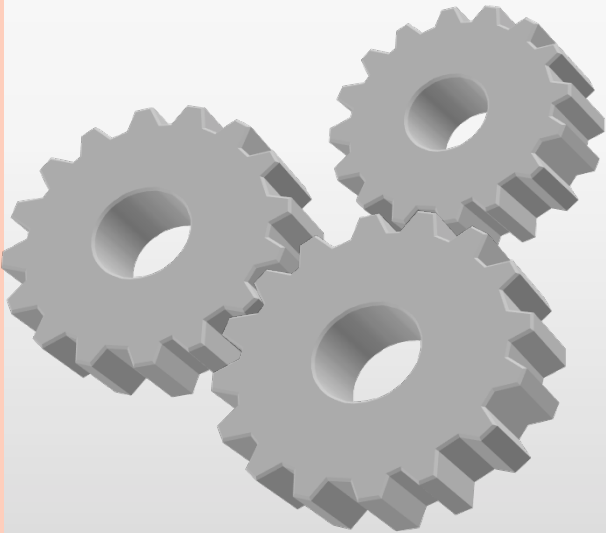
- **Diseño jerárquico:** cada nivel inferior posee una descripción mas detallada de su tarea.
- **Abstracción procedimental:** se tratan los módulos como cajas negras.
- **Estructuras Regulares :** Sub-módulos de características similares.



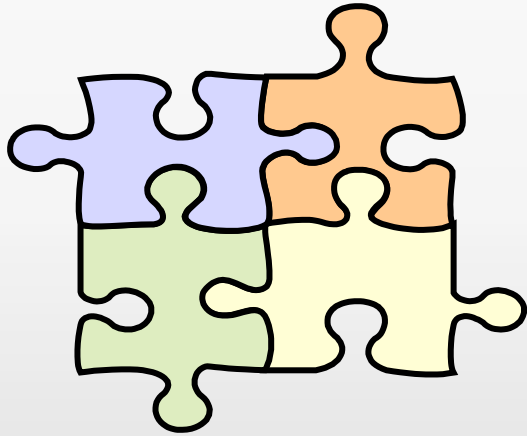
# CARACTERISTICAS

## Diseño Modular:

- Ingeniería concurrente: se reparten las tareas de una manera mas eficiente implementando el trabajo multidisciplinario y paralelo.



# MODULOS



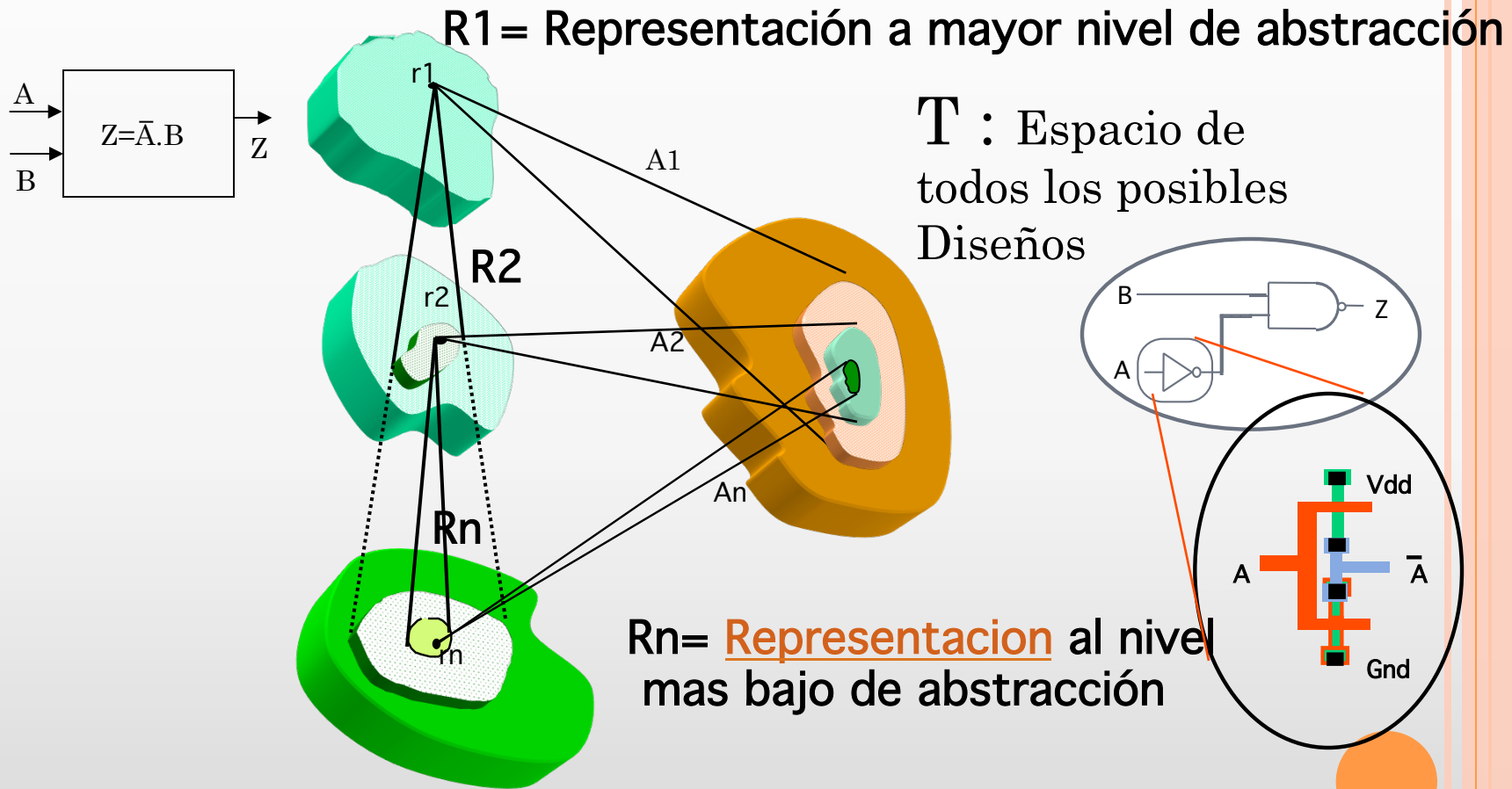
**Módulos reutilizables y tiempo de diseño:** son aquellos utilizados como plantillas para poder ser utilizados en diseños futuros.

- Módulos interfaz: tales estándares conocidos como USB, SPI, entre otros.
- Módulos de visualización: procesan información para que esta sea accesible.
- Módulos aritméticos: tantos módulos como operaciones se puedan utilizar.

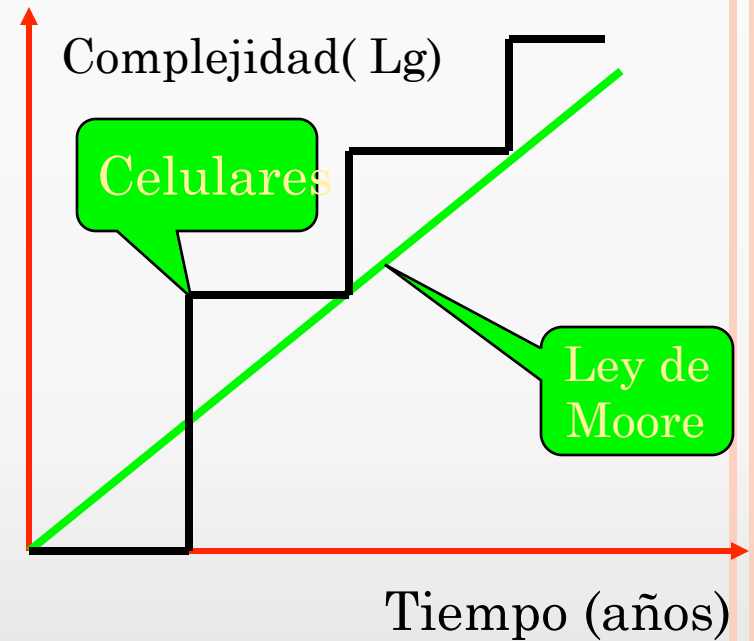
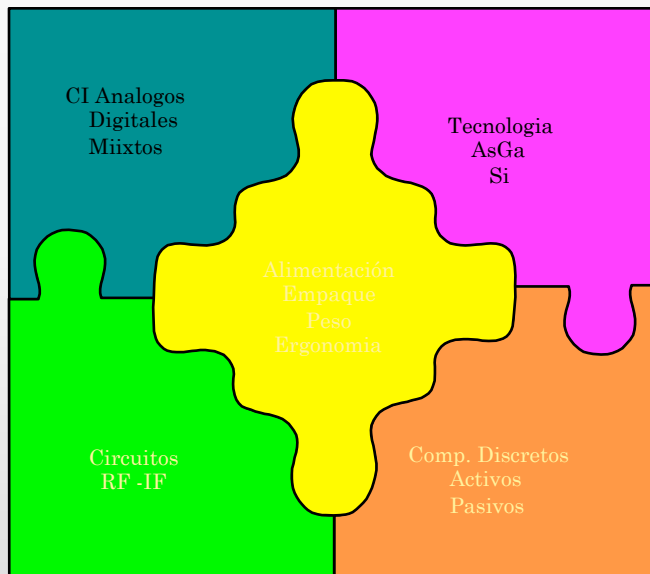
De esta manera se garantiza que los diseños no comienzan de cero, sino pueden trabajar con base en estos módulos existentes y pueden dividir las tareas de una forma concurrente.



# Diseño Estructurado y la Exploración del Espacio de Diseño

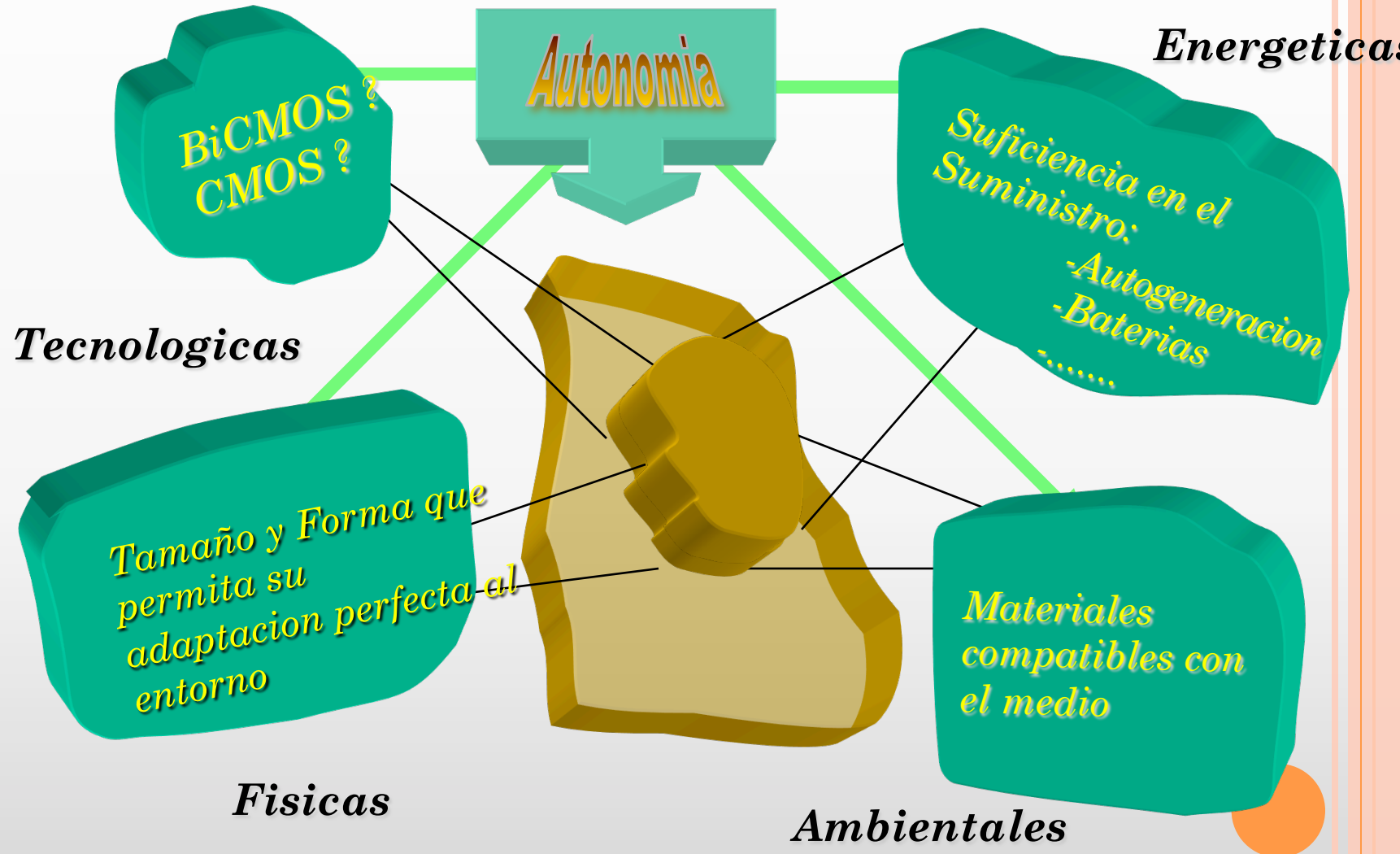


# Ejemplo de los Teléfonos Celulares



# Necesidades:

## 1. Metodología de Especificación



# RECOMENDACIONES DE DISEÑO



- Diseño Síncrono:
- Todos los elementos de memoria son activos por flanco (flip-flop)
- El mismo flanco activo del reloj es aplicado a todos los flip-flop en el mismo instante de tiempo
- Diseño testeable:
- Desde las entradas primarias se puede dar valor a cualquier nodo del circuito
- Desde las salidas primarias, se puede observar este valor



## TEMA DE TRABAJO

- APLICACIÓN : SEMAFORO SOBRE CRUCE VEHICULAR CON PASO DE PEATONES
  - DISEÑO FUNCIONAL
  - DISEÑO ESTRUCTURAL
  - DISEÑO FISICO

