۱- کدام یک از موارد زیر، از اجزای تشکیل دهنده یک تراشه FPGA نمیباشد؟

ت) DSP48 ها

الف) I/O Block ها

د) SPI Interface ها

ج) DCM ها

۲- کدام یک از موارد زیر نادرست است؟

- الف) در FPGA می توان در هر لحظه چندین عملیات را اجرا کرد اما در میکروپروسسور، می توان در هر لحظه یک دستور را اجرا نمود.
- ب) برنامه نویسی FPGA برای کاربرد خاص، به صورت توصیف سختافزاری است، اما میکروپروسسورها به صورت نرمافزارهای درون حافظه آنها برنامهنویسی میشوند.
- ج) ساختمان FPGA ها ثابت و غیر قابل تغییر است اما ساختار میکروپروسسورها متناسب با نوع برنامهنویسی آن، متغیر است.
- د) FPGA ها در ابتدا خام هستند و قادر به انجام اپلیکیشنی نیستند، اما میکروپروسسورها دارای cpu هستند و قادرند تا دستور العملها خاصی را اجرا کنند.

۳- در کد نمونه زیر، مقدار سیگنال A پس از اجرا، کدام است؟

```
architecture Behavioral of test is
signal A : STD_LOGIC_VECTOR (7 downto 0) := x"00";
signal B : STD_LOGIC_VECTOR (7 downto 0) := x"63";
signal C : STD_LOGIC_VECTOR (7 downto 0) := x"94";
signal D : STD_LOGIC_VECTOR (7 downto 0) := x"A5";
begin

D <= B xor C;
A <= B(7 downto 4) & D(3 downto 0);
end Behavioral;</pre>
```

x"76" (ب x"67" (الف

x"56" (3 x"65" (7

۴- کدام صفت زیر، تعیین کننده رخداد تغییر در مقدار سیگنال X است؟

X'Event (ت X'Active (الف)

X'Range (ه X'Stable 5ns (ج

۵- کدام یک از موارد زیر، از کاربردهای واحد DCM نیست؟

ب) ایجاد اختلاف فاز برای کلاک ورودی

الف) تصحیح جیتر کلاک ورودی

د) تغییر Duty Cycle کلاک ورودی

ج) تغییر فرکانس کلاک ورودی

 9 در یک ماشین حالت با 1 فلیپفلاپ، می توان چند حالت مختلف را ایجاد کرد

جالت
$$2^n$$
 (د) حالت n^2 جالت

۷- در یک سیستم با کلاک ۲۰ مگاهرتز، میزان خطای مدار واسط UART برای استاندارد RS232 با بادریت ۵۷۶۰۰ و نرخ نمونهبرداری ۱ سپمل بر ثانیه، به کدام گزینه نزدیک تر است؟

$$0.1\% \le .0.5\%$$
 ($0.1\% \le .0.5\%$

الف) %0.01%

 $0.5\% \le , <1\%$ (7

 Λ از کدام نوع ارتباط است I^2

ب) ارتباط دوطرفه Full-Duplex

الف) ارتباط یک طرفه

د) ارتباط Broadcast

ج) ارتباط دو طرفه Half-Duplex

۹- در نمودار تایمینگ زیر، که برای ماژولی با پروتکل ارتباطی SPI در دیتاشیت ترسیم شده است،فاصله زمانی مشخص شده (۲)، بیانگر کدام یک از موارد زیر میباشد؟

ت hold time (ت

الف- cs setup time

د) sck low time

sck rise time (ج

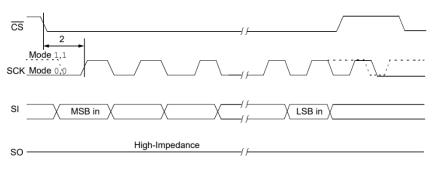
۱۰- کدام یک از موارد زیر، در پاکت دیتای پروتکل ارتباطی ${f I}^2{f C}$ وجود ندارد؟

ات Parity

Slave Module Address (الف

Start Bit (د

ج) Acknowledge



سوالات تشريحي:

نمونه کدهای زیر مفروض است، این کدها پس از اجرای عملیات سنتر، با خطا روبرو شده است. با توجه به کد و گزارش سنتر، محل خطا و علت آن را تشریح کنید.

-11

```
library IEEE;
use IEEE.STD_LOGIC_1164.ALL;
entity test is
port(
clk: in std_logic
);
end test;

architecture Behavioral of test is
signal A : STD_LOGIC_VECTOR (7 downto 0);
signal B : STD_LOGIC_VECTOR (7 downto 0) := x"33";
signal C : STD_LOGIC_VECTOR (7 downto 0) := x"B6";

begin

A <= B / C;
end Behavioral;</pre>
```

```
Compiling vhdl file "E:/test/test.vhd" in Library work.

Entity <test> compiled.

ERROR: HDLParsers: 808 - "E:/test/test.vhd" Line 45. / can not have such operands in this context.

-->
```

-17

```
use IEEE.STD LOGIC 1164.ALL;
entity test2 is
     Port ( clk : in STD LOGIC;
             sel : in STD_LOGIC;
a : in STD_LOGIC;
b : in STD_LOGIC;
q : out STD_LOGIC);
end test2;
architecture Behavioral of test2 is
begin
process(clk)
begin
if rising edge(clk) then
     case sel is
          when '0' => q <= a;
when '1' => q <= b;</pre>
     end case;
end if;
end process;
end Behavioral;
Console
   Compiling vhdl file "E:/test/test2.vhd" in Library work.
```

Compiling vhdl file "E:/test/test2.vhd" in Library work.

Entity <test2> compiled.

ERROR: HDLParsers: 813 - "E:/test/test2.vhd" Line 19. Enumerated value U is missing in case.

-->