بسمى تعالى

دفترچه راهنمای برد آموزشی

TSK FPGA LAB TSK02XC3S400



	فهرست
۴	مقدمه
Δ	مشخصات :
Ŷ	شمای کلی برد
Υ	نكات
ختلف برد به همراه شکل	بررسی قسمتهای م
مبدل آنالوگ به دیجیتال	.1
سیستم صوتی	.٢
نمایشگر LCD کارکتری	٣.
نمایشگر DotMatrix	4.
نمایشگر 7-Segment تمایشگر	۵.
کلید فشاری	.9
ورودی دیجیتال ایزوله	.Υ
رله	۸.
درايو خط	.9
درايو موتور	.1.
YVLEDs	.11
TA DIP Switch	.17
کانکتورهای گسترش دهنده	.18
صفحه کلید ۴ در ۴	.14
کلیدهای چکشی	.۱۵
اتصال کیبرد کامپیوتر	.18
TT BNC	17.
بيزر	۸۱.
برنامهریزی FPGA	19.
کلید و LED متصل به CPLD	20.
TY	21.

۳۸	صفحه نمایش سون سگمنت CPLD	22.
۴٠	اتصال RS232 در CPLD	۲۳.
۴۱	برنامه ریزی CPLD	24.
47	اتصال CPLD به FPGA	۵۲.

مقدمه

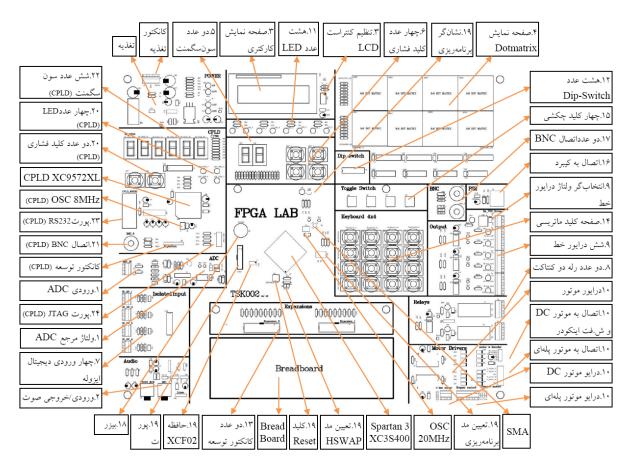
با توجه به گسترش استفاده از تراشههای FPGA در جهان و قابلیت بالای آنها در پردازش و پیادهسازی مدارهای دیجیتالی به نظر میرسد بردی برای کارهای عمومی (از قبیل پردازش و کنترلری و ...) و همچنین آموزش نیروهای متخصص که دارای توانایی کار با این تکنولوژی روز دنیا باشند، لازم و ضروری میباشد. بردهای آموزشی میتوانند دارای نقش موثری در هرچه بهتر انتقال مفاهیم باشند. به همین منظور بر آن شدیم تا بردی جامع برای آموزش فراهم کنیم تا با توجه به تحریمها و خلاً آموزش در کشور عزیزمان، قدمی در جهت گسترش استفاده از این تکنولوژی برداریم.

- از این برد در آزمایشگاه مدار منطقی، معماری کامپیوتر و همچنین برای انجام پروژههای دانشجویان به عنوان یک Starter Board می توان استفاده کرد.
- در این برد امکانات و ظرفیت لازم برای پیادهسازی انواع سیستمهای دیجیتال، پردازش سیگنال و کنترلر دیجیتال دیده شده است.
- برای مواردی که نیاز به تجهیزات جانبی اضافهتری باشد میتوان به راحتی از دو کانکتور توسعه نیازهای لازم را برآورده کرد.

مشخصات:

FPGA &	Spartan-3 FPGA (xc3s400-4pq208)			
CPLD	XC9572XL-10PC44C			
Analog to	AD7816: 12-Bit High Speed ADC, Micro Power			
Digital	Sampling			
Display	2*16 Character LCD			
	Dot Matrix LED(16*32)			
	Seven Segment : 6- digit (CPLD)			
	Seven Segment : 2- digit (FPGA)			
	LED x8 (FPGA)			
	LED x4 (CPLD)			
Input	8bit DIP switch			
	PUSH Button x 2 (CPLD)			
	PUSH Button x 4 (FPGA)			
	Keypad 4x4			
	Isolated Digital Input x4			
	BNC x1 (CPLD)			
	BNC x2 (FPGA)			
	RS232			
	Toggle Switch x 4			
	Keyboard (PS2 connector)			
	SMB			
Output	Digital Line Drivers x6			
	Relays x2			
	DC Motor Driver with encoder			
	Extra DC Motor Driver			
	Stepper Motor Driver			
Audio	Voice band Codec With Microphone/Speaker Output			
Others	Buzzer			
	Bread Board			
	Expansion Board Connector x2			
	OSC 8MHz			
	OSC 20MHz			
	TPS676 Voltage Regulator			
Power	Input : AC 100 ~ 264V			
	Output : DC +5V, +3.3V, 2.5V, 1.2V			

شمای کلی برد



ملحقات:

- ullet موتور DC با امکان نصب شفت انکودر
 - موتور پلهای
 - یک عدد کابل BNC
 - پروگرامر FPGA Xilinx(USB)
- کیس چوبی متناسب با محیط آزمایشگاهی
 - لوح فشرده نرم افزار 13.1 ISE
 - برنامه تست و نسخهی نمایشی
 - كابل برق
 - منبع تغذیه Meanwell

نكات

برای استفاده از سیستم آموزشی به نکات زیر توجه کنید:

- ولتاژ پایههای FPGA میباشد و در صورت اعمال ولتاژ بالاتر باعث آسیب رسیدن به چیپ خواهد شد. برای استفاده از ورودی با ولتاژهای دیگر میتوان از ورودیهای دیجیتال ایزوله تعبیه شده در برد استفاده کرد.
- برای اجتناب از برقراری ارتباط ناخواسته در اثر جسم فلزی بر روی برد، برد با لایهای از اسپری پوشیده شده است. ولی برای اجتناب از آسیب برای قسمتهایی که پوشیده نشده است، دقت لازم به عمل آید
- تغذیه برد از ولتاژ 220v برق شهر میباشد که اتصالات آن در زیر ماژول تغذیه تعبیه شده است و باید احتیاط لازم را در هنگام دست زدن به آن را در نظر گرفت
 - در صورت استفاده از دیگر تجهیزات مانند پروگرامر، به نحوه اتصال پایههای توجه بفرمایید.

در این برد از FPGA شرکت XILINX با شماره XC3S400 از خانواده FPGA استفاده شده است.

مشخصات مربوط به آن در جدول زیر آورده شده است.

Summary of Spartan- XC3S400 FPGA Attributes

System Gates	400K
Equivalent Logic Cells	8,064
Total CLBs	896
Distributed Ram Bits (K=1024)	56K
Block RAM Bits (K=1024)	288K
Dedicated Multipliers	16
DCMs	4
Maximum User I/O	264
Maximum Differential I/O Pairs	116

همچنین یک CPLD به شماره XC9572XL با مشخصات زیر بر روی برد میباشد.

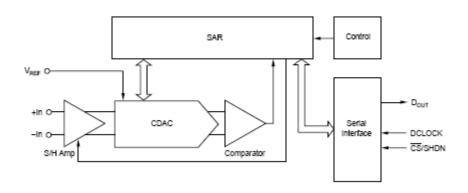
System Gates	1600
Macrocells	72

بررسی قسمت های مختلف برد به همراه شکل

در بررسی هریک از قسمتها، پینهای که به FPGA متصل هستند در ستون مربوطه قرار گرفته است. این اسامی مطابق با نام پایهها در فایل UCF میباشد.

۱. مبدل آنالوگ به دیجیتال

در این ماژول از یکی از چیپهای شرکت Burr- Brown استفاده شده است. این IC یک مبدل آنالوگ به دیجیتال دوازده بیتی با نرخ نمونه برداری $200 \mathrm{KHz}$ میباشد.

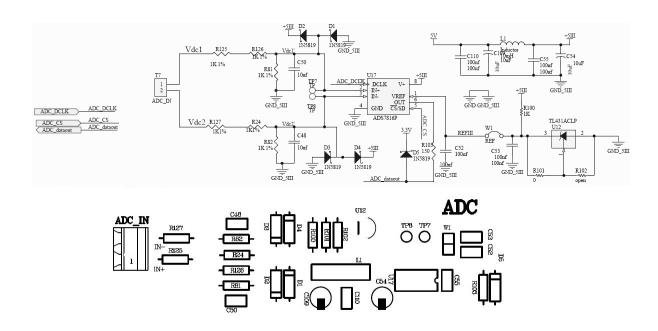


بلوک دیاگرام چیپ Ads7816

PIN ASSIGNMENTS

PIN	NAME	FPGA Pin connected	DESCRIPTION
1	VREF		Reference Input.
2	+In		Non Inverting Input.
3	–In		Inverting Input. Connect to ground or to remote ground sense point.
4	GND		Ground.
5	CS/SHDN	ADC_CS	Chip Select when LOW, Shutdown Mode when HIGH.
6	DOUT	ADC_DOUT	The serial output data word is comprised of 12 bits of data. In operation the data is valid on the falling edge of DCLOCK. The second clock pulse after the falling edge of CS enables the serial output. After one null bit the data is valid for the next 12 edges.

7	DCLOCK	ADC_DCLK	Data Clock synchronizes the serial data transfer and determines conversion speed.
8	+VCC		Power Supply.



برای استفاده از رفرنس ولتاژ داخلی تراشه TLC431 قرار دارد. جهت اتصال به مبدل آنالوگ به دیجیتال باید جامپر $\mathbf{W}1$ را قرار داد. در صورت نیاز به استفاده از رفرنس خارجی، به جای جامپر، ولتاز مورد نظر را به پایه پایینی در محل جامپر قرار داد.

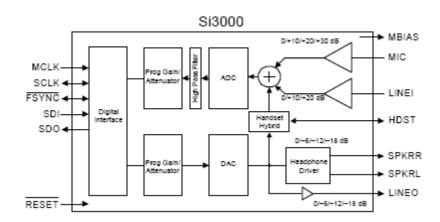
ماکزیمم ولتاژ ورودی آنالوگ نباید از ۵ ولت بالاتر باشد.

ADC_IN

Pin #	PIN Name	INPUT/OUTPUT	Description
1	IN+	Input	Non Inverting Input.
2	IN-	Input	Inverting Input. Connect to ground or to remote ground sense point.

۲. سیستم صوتی

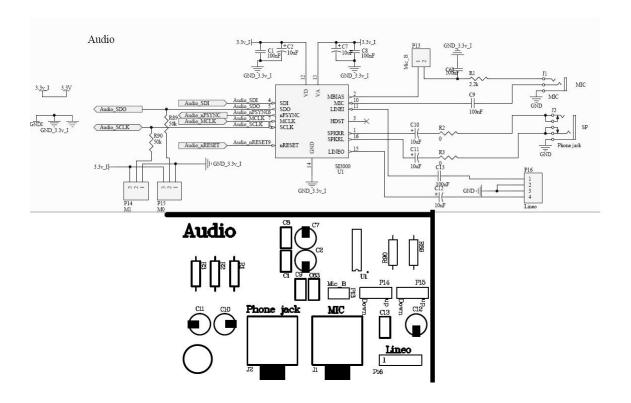
در این ماژول از یکی از چیپهای شرکت Silicon Lab استفاده شده است. این IC دارای امکانات لازم برای کارهای صوت را دارا می باشد. در این مدل یک مبدل آنالوگ به دیجیتال و یک مبدل دیجیتال به آنالوگ در محدوده باند صوتی قرار دارد.



بلوک دیاگرام چیپ Si3000

Pin#	Pin Name	FPGA Pin connected	Description
1	SPKRR		Speaker Right Output. Analog output capable of driving a 60 W load.
2	MBIAS		Microphone bias output.
3	HDST		Handset Input/Output.Handset analog input/output.
4	SDI	Audio_SDI	Serial Port Data In.Serial communication and control data that is generated by the System DSP to the Si3000.
5	SDO	Audio_SDO	Serial Port Data Out.Serial communication data that is provided by the Si3000 to the system DSP.
6	FSYNC	Audio_ FSYNC	Frame Sync Output.Data framing signal that is used to indicate the start and stop of a communication data frame.
7	MCLK	Audio_ MCLK	Master Clock Input.High speed master clock input. Generally supplied by the system crystal clock or DSP.

8	SCLK	Audio_SCLK	Serial Port Bit Clock Input/Output.Controls the serial data on SDO and latches the data on SDI. This pin is an input in slave mode and an output in master mode.
9	RESET	Audio_RESET	Reset.An active low input that is used to reset all control registers to a defined initialized state. Also used to bring the Si3000 out of sleep mode.
10	MIC		MIC Input.Microphone level or line level input. This input contains selectable gain of 0, 10, 20, or 30 dB with a full scale input level of 1 V _{RMS} .
11	LINEI		Line Input.Line level input with selectable gain of 0, 10, or 20 dB. The full scale input level is 1 V _{RMS} .
12	V _D		Digital Supply Voltage.Provides the digital supply voltage to the Si3000. Nominally either 5 or 3.3 V and within 0.6 V of V _A .



برای استفاده از بایاس میکروفن جامپر Mic_B باید قرار بگیرد. برای PullDown یا PullDown کردن سیگنالهای SCLK و SDO از جامپرهای P14 و P16 می توان استفاده کرد. توجه داشته باشید که P16 یا P16 داخلی P16 نیز قابل استفاده می باشد.

کانکنورهای MICو Phone jack به ترتیب برای اتصال میکروفن و بلندگو میباشند.

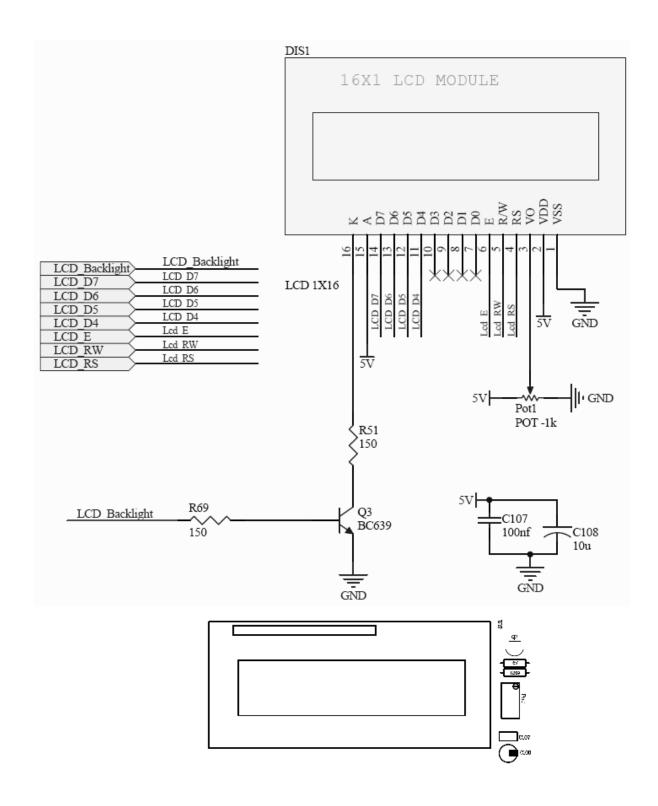
Lineo

Pin #	PIN Name	INPUT/OUTPUT	Description
1	LineI	Input	Line Input
2	GND		
3	GND		
4	LineO	Output	Line Output

۳. نمایشگر LCD کارکتری

در این قسمت یک صفحه نمایش کارکتری 2x16 (قابل جایگزینی با 4x20) استفاده شده است. صفحه نمایش توسط چهار پین داده DB4...7 و سه فرمان RS,RW,E راهاندازی می گردد.

Pin #	Pin Name	FPGA Pin connected	Description
1	VSS		Ground
2	VDD		Supply voltage for logic
3	Vo		Contrast Adjustment
4	RS	LCD_RS	H :data L:instraction
5	R/W	LCD_RW	H:read data L:write data
6	Е	LCD_E	Enable signal
7	DB0		Data bus line
8	DB1		Data bus line
9	DB2		Data bus line
10	DB3		Data bus line
11	DB4	LCD_DB(4)	Data bus line
12	DB5	LCD_DB(5)	Data bus line
13	DB6	LCD_DB(6)	Data bus line
14	DB7	LCD_DB(7)	Data bus line
15	A		Power supply for backlight
16	K	LCD_ backlight	Power supply for backlight



برای تنظیم کنتراست، یک پتاسیم در کنار LCD قرار دارد.

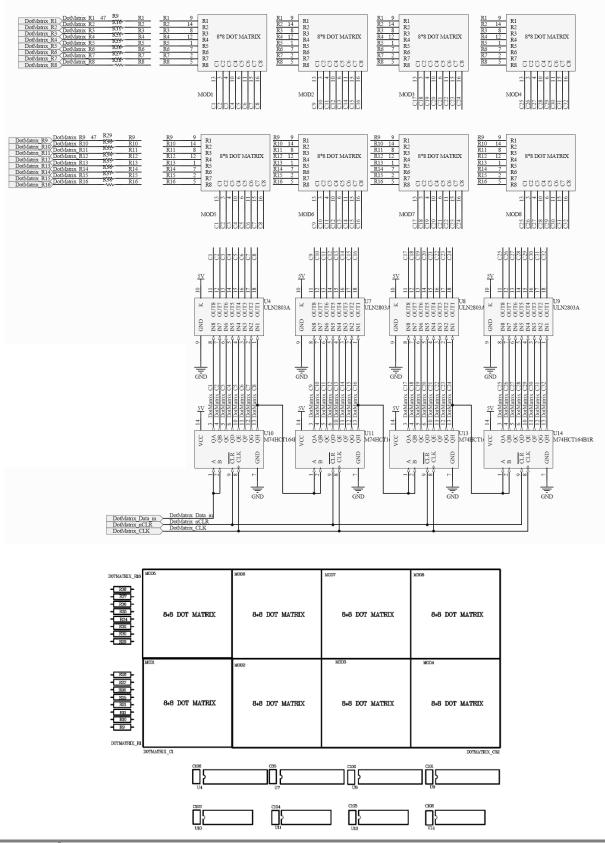
۴. نمایشگر DotMatrix

 ${
m dC}$ ور این قسمت صفحه ${
m Dotmatrix}$ قرار دارد. برای انتخاب هر ستون از

74164(Serial-In, Parallel-Out Shift Register) استفاده شده است. برای روشن کردن هرستون توسط سه پین که شرح آن در جدول زیر میباشد درایو میشود. و هر سطر مستقیم به متصل میباشد.

Pin #	Pin Name	FPGA Pin connected	Description
1	DotMatrix_Data_in	DotMatrix_Data_in	Data Inputs
2	DotMatrix_nCLR	DotMatrix_nCLR	Clock Pulse Input (Active Rising Edge)
3	DotMatrix_CLK	DotMatrix_CLK	Master Reset Input (Active Low)
4	DotMatrix_R1 to R16	DotMatrix_R1 to R16	Row column

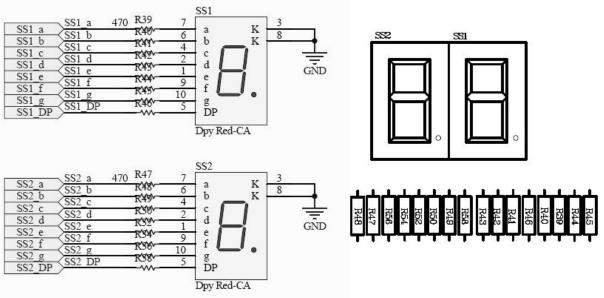
19



۵. نمایشگر 7-Segment

، FPGA متصل مىباشند.	ِ مستقیم به	، بوده و بطور	، مشتر ک	كاتود	سون سگمنتها
----------------------	-------------	---------------	----------	-------	-------------

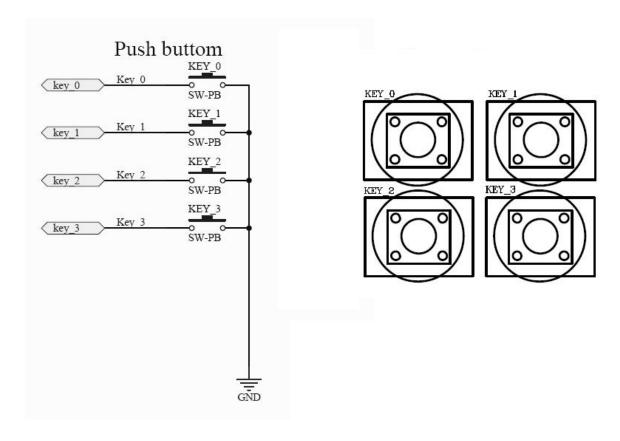
Pin #	Pin Name	FPGA Pin connected	Description
1	SS1_a	SS1_abcdefgDp(0)	a
2	SS1_b	SS1_abcdefgDp(1)	b
3	SS1_c	SS1_abcdefgDp(2)	c
4	SS1_d	SS1_abcdefgDp(3)	d
5	SS1_e	SS1_abcdefgDp(4)	e
6	SS1_f	SS1_abcdefgDp(5)	f
7	SS1_g	SS1_abcdefgDp(6)	g
8	SS1_Dp	SS1_abcdefgDp(7)	Dot
9	SS2_a	SS2_abcdefgDp(0)	a
10	SS2_b	SS2_abcdefgDp(1)	b
11	SS2_c	SS2_abcdefgDp(2)	c
12	SS2_d	SS2_abcdefgDp(3)	d
13	SS2_e	SS2_abcdefgDp(4)	e
14	SS2_f	SS2_abcdefgDp(5)	f
15	SS2_g	SS2_abcdefgDp(6)	g
16	SS2_Dp	SS2_abcdefgDp(7)	Dot



۶. کلید فشاری

Pin#	Pin Name	FPGA Pin connected	Description
1	Key_0	Key (0)	Push button
2	Key_1	Key (1)	Push button
3	Key_2	Key (2)	Push button
4	Key_3	Key (3)	Push button

برای استفاده PullUp داخلی FPGA فعال باید گردد.

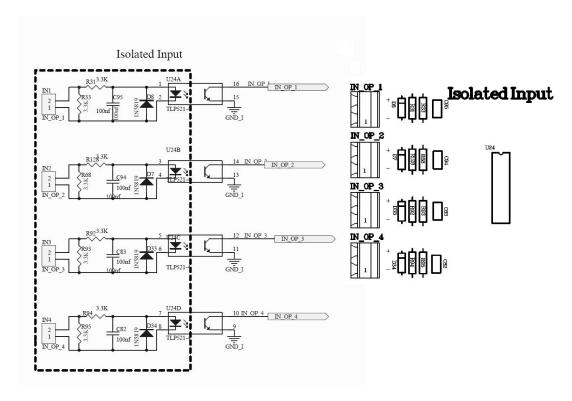


ان وله	1	دىحىتا	ورودي	.٧
יבעכטיי	ں	ت يېيت	דנניט	• •

Pin#	Pin Name	FPGA Pin connected	Description
1	IN_OP_1	IN_OP_1	Isolated Input
2	IN_OP_2	IN_OP_2	Isolated Input
3	IN_OP_3	IN_OP_3	Isolated Input
4	IN_OP_4	IN_OP_4	Isolated Input

برای استفاده PullUp داخلی FPGA فعال باید گردد.

ماکزیمم ولتاژ ورودی ۱۲ ولت میباشد.



IN_OP1...4

Pin #	PIN Name	INPUT/OUTPUT	Description
1	_	Input	GND of Digital Input.
2	+	Input	Digital Input.

۸. رله

Pin #	Pin Name	FPGA Pin connected	Description
1	relay1	relay1	Relay
2	Relay2	Relay2	Relay

Led ها وضعیت وصل بودن رلهها را نشان میدهند.

T5

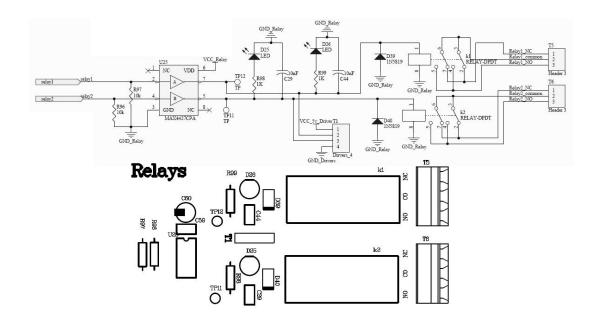
Pin#	Pin Name	INPUT/OUTPUT	Description
1	Relay1_NC	Output	normally connected
2	Relay1_common	Input	common
3	Relay1_NO	Output	Normally open

T6

Pin #	Pin Name	INPUT/OUTPUT	Description
1	Relay2_NC	Output	normally connected
2	Relay2_common	Input	common
3	Relay2_NO	Output	Normally open

T1

Pin#	Pin Name	INPUT/OUTPUT	Description
1	VCC5v	Power	Power
2	Relay1	Output	For extra usage
3	Relay2	Output	For extra usage
4	GND	Power	Power



٩. درايو خط

Pin #	Pin Name	FPGA Pin connected	Description
1	Driver_out_1	Driver_out_1	Driver out
2	Driver_out_2	Driver_out_2	Driver out
3	Driver_out_3	Driver_out_3	Driver out
4	Driver_out_4	Driver_out_4	Driver out
5	Driver_out_5	Driver_out_5	Driver out
6	Driver_out_6	Driver_out_6	Driver out

T2

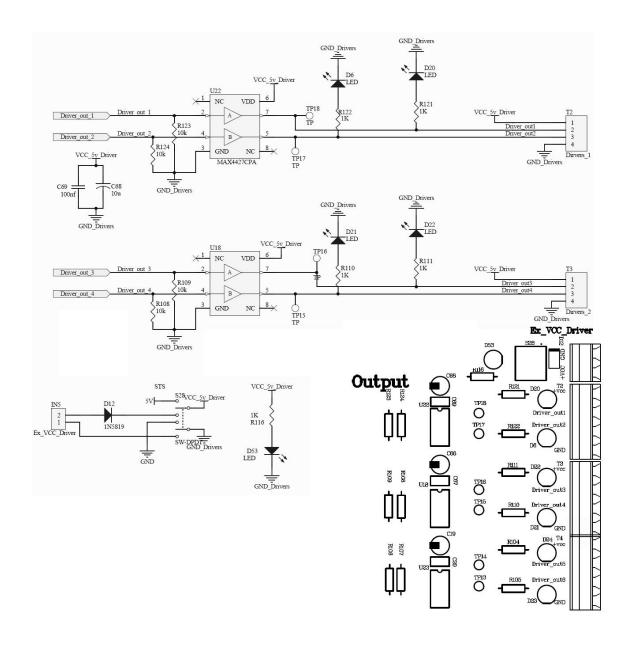
Pin #	Pin Name	INPUT/OUTPUT	Description
1	VCC_5v_Driver		VCC_5v of Drivers
2	Driver_out_1	Output	Driver_out_1
3	Driver_out_2	Output	Driver_out_2
4	GND_Drivers		GND of Drivers

T3

Pin#	Pin Name	INPUT/OUTPUT	Description
1	VCC_5v_Driver		VCC_5v of Drivers
2	Driver_out_3	Output	Driver_out_3
3	Driver_out_4	Output	Driver_out_4
4	GND_Drivers		GND of Drivers

T4

Pin #	Pin Name	INPUT/OUTPUT	Description
1	VCC_5v_Driver		VCC_5v of Drivers
2	Driver_out_5	Output	Driver_out_5
3	Driver_out_6	Output	Driver_out_6
4	GND_Drivers		GND of Drivers



Led ها وضعیت هر یک از خطها را نشان میدهند.

توسط کلید S28 می توان بین انتخاب ولتاژ 0ولت داخلی یا ولتاژی که توسط کانکتور Ex_VCC_Driver انتخاب می شود، ولتاژ درایورهای خط را درایو کرد.

در صورت استفاده از تغذیه داخلی برد، ماکزییم جمع جریان خطها یک آمپر میباشد.

۱۰. درایو موتور

Pin #	Pin Name	FPGA Pin connected	Description
1	DC+motor1	DC+motor1	
2	DC- motor1	DC- motor1	
3	DC+motor2	DC+motor2	
4	DC- motor2	DC- motor2	
5	DC_motor1_enable	DC_motor1_enable	
6	DC_motor2_enable	DC_motor2_enable	
7	Encoder_hallsensor_A	Encoder_hallsensor_A	
8	Encoder_hallsensor_B	Encoder_hallsensor_B	

Pin #	Pin Name	FPGA Pin connected	Description
1	Stepper_motor_A	Stepper_motor_A	Stepper motor A1
2	Stepper_motor_B	Stepper_motor_B	Stepper motor A2
3	Stepper_motor_C	Stepper_motor_C	Stepper motor B1
4	Stepper_motor_D	Stepper_motor_D	Stepper motor B2
5	Stepper_motor_enable	Stepper_motor_enable	

MOTOR & Encoder (P12)

Pin #	Pin Name	INPUT/OUTPUT	Description
1	DC+motor1	Output	DC+motor1
2	DC- motor1	Output	DC- motor1
3	3.3v		Power
4	GND		Power
5	Encoder_hallsensor_A	Input	Encoder A
6	Encoder_hallsensor_B	Input	Encoder B

EXT MOTOR (P9)

Pin #	Pin Name	INPUT/OUTPUT	Description
1	DC+motor2	Output	DC+motor2
2	DC- motor2	Output	DC- motor2

Stepper motor1(P10)

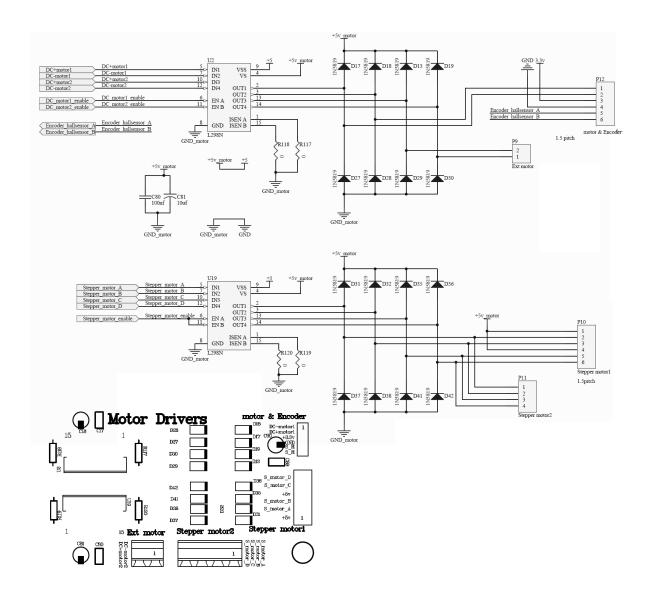
Pin #	Pin Name	INPUT/OUTPUT	Description
1	VCC5v		Common
2	Stepper_motor_A	Output	Stepper motor A1
3	Stepper_motor_B	Output	Stepper motor A2
4	VCC5v		Common
5	Stepper_motor_C	Output	Stepper motor B1
6	Stepper_motor_D	Output	Stepper motor B2

Stepper motor2 (P11)

Pin #	Pin Name	INPUT/OUTPUT	Description
1	Stepper_motor_A	Output	Stepper motor A1
2	Stepper_motor_B	Output	Stepper motor A2
3	Stepper_motor_C	Output	Stepper motor B1
4	Stepper_motor_D	Output	Stepper motor B2

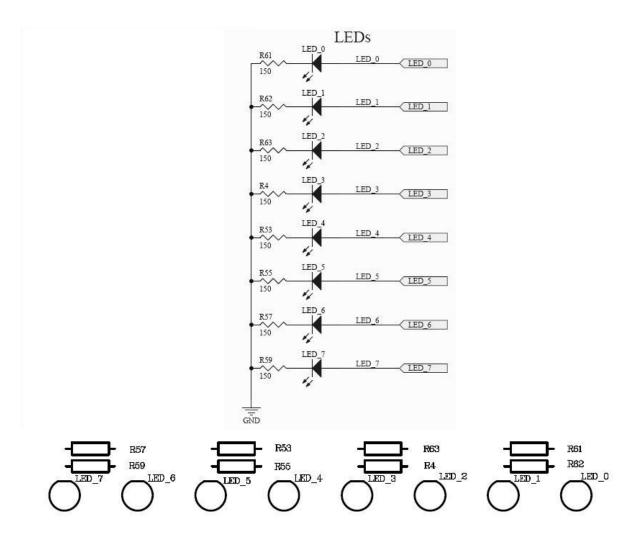
کانکتورهای Stepper motor2 (P11) و Stepper motor1 (P10) و Stepper motor2 (P11) به ترتیب برای اتصال موتورپلهای با چهار و شش سیم میباشد. در نظر داشته باشید که به طور همزمان از این دو کانکنور استفاده نشود.

در استفاده از ورودی های Pullup ، Encoder داخلی FPGA فعال باید گردد.



LEDs .\\

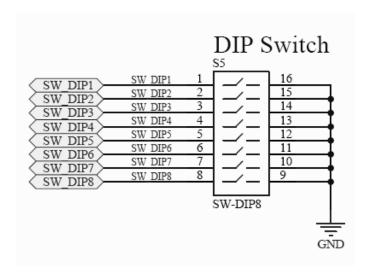
Pin#	Pin Name	FPGA Pin connected	Description
1	LED_0	LED(0)	LED Show
2	LED_1	LED(1)	LED Show
3	LED_2	LED(2)	LED Show
4	LED_3	LED(3)	LED Show
5	LED_4	LED(4)	LED Show
6	LED_5	LED(5)	LED Show
7	LED_6	LED(6)	LED Show
8	LED_7	LED(7)	LED Show



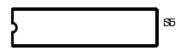
DIP Switch .17

Pin #	Pin Name	FPGA Pin connected	Description
1	SW_DIP1	SW_DIP(1)	DIP Switch
2	SW_DIP2	SW_DIP (2)	DIP Switch
3	SW_DIP3	SW_DIP (3)	DIP Switch
4	SW_DIP4	SW_DIP (4)	DIP Switch
5	SW_DIP5	SW_DIP (5)	DIP Switch
6	SW_DIP6	SW_DIP (6)	DIP Switch
7	SW_DIP7	SW_DIP (7)	DIP Switch
8	SW_DIP8	SW_DIP (8)	DIP Switch

برای استفاده PullUpهای داخلی FPGA باید فعال باشد.



Dip switch



۱۳. کانکتورهای گسترش دهنده

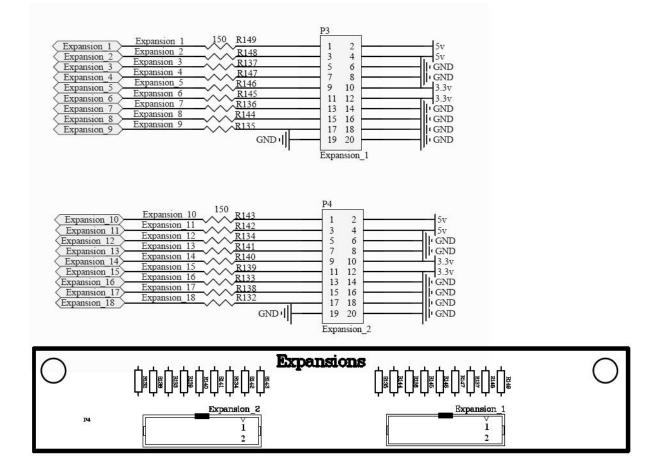
P3

Pin#	Pin Name	FPGA Pin connected	INPUT/OUTPUT	Description
1	Expansion_1	Expansion(1)	Input/Output	Expansion pin
2	5v			Power supply
3	Expansion_2	Expansion(2)	Input/Output	Expansion pin
4	5v			Power supply
5	Expansion_3	Expansion(3)	Input/Output	Expansion pin
6	GND			Ground
7	Expansion_4	Expansion(4)	Input/Output	Expansion pin
8	GND			Ground
9	Expansion_5	Expansion(5)	Input/Output	Expansion pin
10	3.3v			Power supply
11	Expansion_6	Expansion(6)	Input/Output	Expansion pin
12	3.3v			Power supply
13	Expansion_7	Expansion(7)	Input/Output	Expansion pin
14	GND			Ground
15	Expansion_8	Expansion(8)	Input/Output	Expansion pin
16	GND			Ground
17	Expansion_9	Expansion(9)	Input/Output	Expansion pin
18	GND			Ground
19	GND			Ground
20	GND			Ground

P4 Connector

Pin#	Pin Name	FPGA Pin connected	INPUT/OUTPUT	Description
1	Expansion_10	Expansion(10)	Input/Output	Expansion pin
2	5v			Power supply
3	Expansion_11	Expansion(11)	Input/Output	Expansion pin
4	5v			Power supply
5	Expansion_12	Expansion(12)	Input/Output	Expansion pin
6	GND			Ground
7	Expansion_13	Expansion(13)	Input/Output	Expansion pin
8	GND			Ground
9	Expansion_14	Expansion(14)	Input/Output	Expansion pin
10	3.3v			Power supply

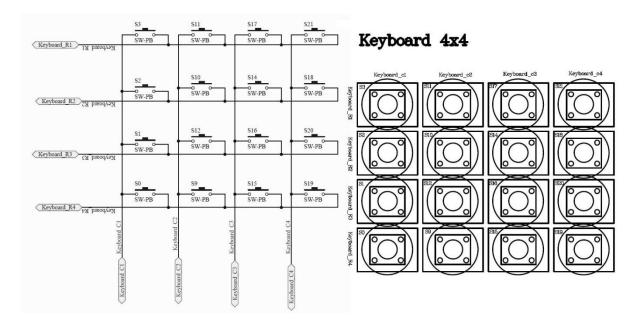
11	Expansion_15	Expansion(15)	Input/Output	Expansion pin
12	3.3v			Power supply
13	Expansion_16	Expansion(16)	Input/Output	Expansion pin
14	GND			Ground
15	Expansion_17	Expansion(17)	Input/Output	Expansion pin
16	GND			Ground
17	Expansion_18	Expansion(18)	Input/Output	Expansion pin
18	GND			Ground
19	GND			Ground
20	GND			Ground



۱۴. صفحه کلید ۴ در ۴

Pin#	Pin Name	FPGA Pin connected	Description
1	Keyboard_R1	Keyboard_R(1)	Keyboard row
2	Keyboard_R2	Keyboard_R(2)	Keyboard row
3	Keyboard_R3	Keyboard_R(3)	Keyboard row
4	Keyboard_R4	Keyboard_R(4)	Keyboard row
5	Keyboard_C1	Keyboard_C(1)	Keyboard column
6	Keyboard_C2	Keyboard_C(2)	Keyboard column
7	Keyboard_C3	Keyboard_C(3)	Keyboard column
8	Keyboard_C4	Keyboard_C(4)	Keyboard column

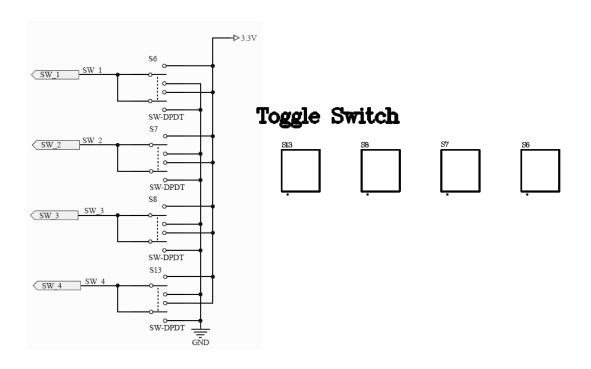
برای پینهایی که به عنوان ورودی تعریف می گردند از PullUp داخلی PPGA استفاده شود.



۱۵. کلیدهای چکشی

Pin#	Pin Name	FPGA Pin connected	Description
1	SW_1	SW (1)	Toggle Switch
2	SW_2	SW (2)	Toggle Switch
3	SW_3	SW (3)	Toggle Switch
4	SW_4	SW (4)	Toggle Switch

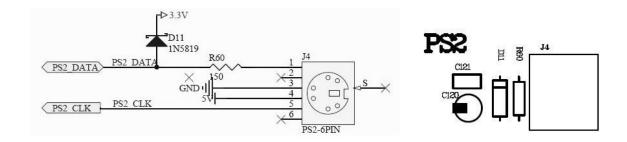
برای استفاده PullUp داخلی FPGA فعال باید گردد.



۱۶. اتصال کیبرد کامپیوتر

PS2

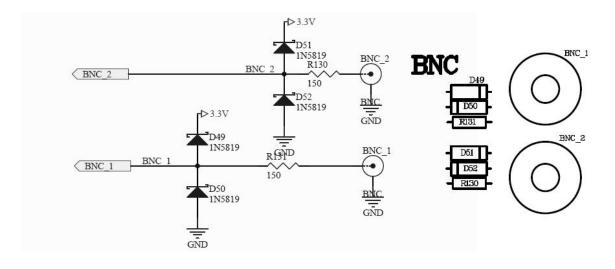
Pin #	Pin Name	FPGA Pin connected	INPUT/OUTPUT	Description
1	PS2_DATA	PS2_DATA	Input	Data signal
2	PS2_CLK	PS2_CLK	Output	Clock signal



BNC .1Y

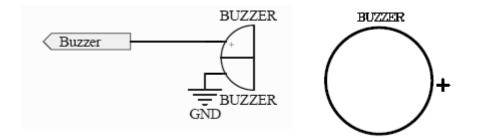
Pin #	Pin Name	FPGA Pin connected	INPUT/OUTPUT	Description
1	BNC_1	BNC(1)	Input/Output	BNC connection
2	BNC_2	BNC(2)	Input/Output	BNC connection

ماكزيمم ولتاژ ورودى 3.3 ولت مىباشد.



۱۸. بیزر

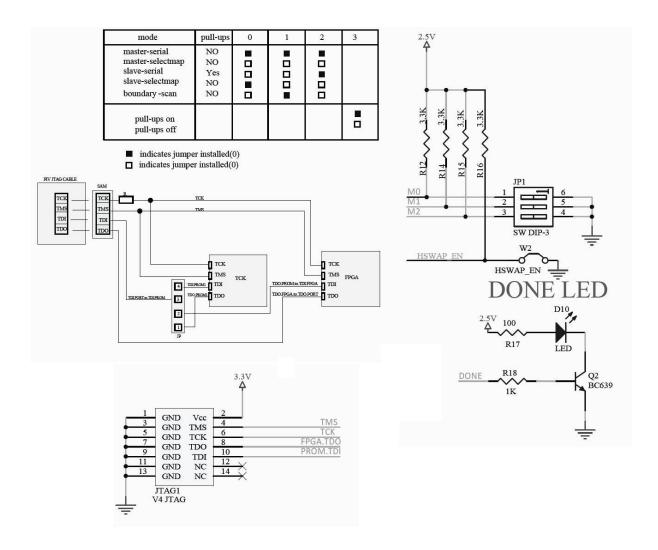
Pin#	Pin Name	FPGA Pin connected	Description
1	Buzzer	Buzzer	Buzzer



۱۹. برنامهریزی FPGA

پورت JTAG: جهت ارتباط برد با کامپیوتر و برنامه ریزی تراشه استفاده می شود.

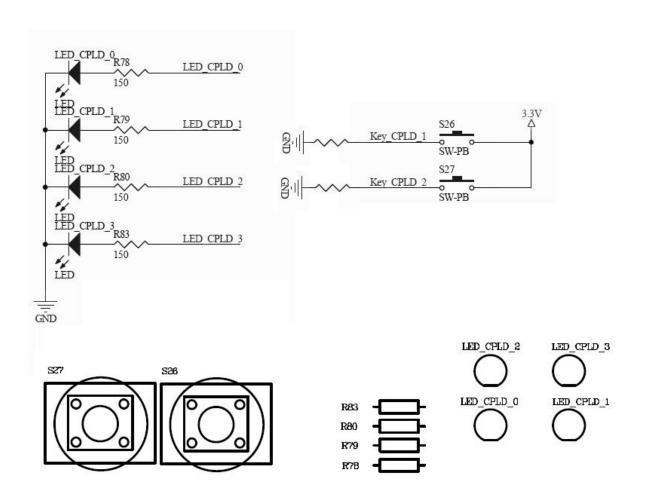
Pin #	Pin Name	FPGA Pin connected	Description
1	OSC_20MHz	OSC_20MHz	Oscillator



در ادامه موارد متصل به CPLD بررسی می گردد.

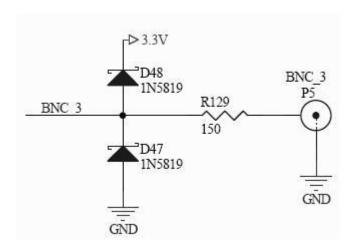
۲۰. کلید و LED متصل به CPLD

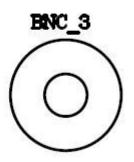
Pin #	Pin Name	FPGA Pin connected	Description
1	LED_CPLD_0	LED_CPLD (0)	LED Show
2	LED_CPLD_1	LED_CPLD (1)	LED Show
3	LED_ CPLD_2	LED_CPLD (2)	LED Show
4	LED_CPLD_3	LED_CPLD (3)	LED Show
5	Key_CPLD_1	Key_CPLD (1)	Push button
6	Key_ CPLD_2	Key_CPLD (2)	Push button



CPLD BNC .71

Pin#	Pin Name	FPGA Pin connected	Description
1	BNC_3	BNC_3	BNC connection

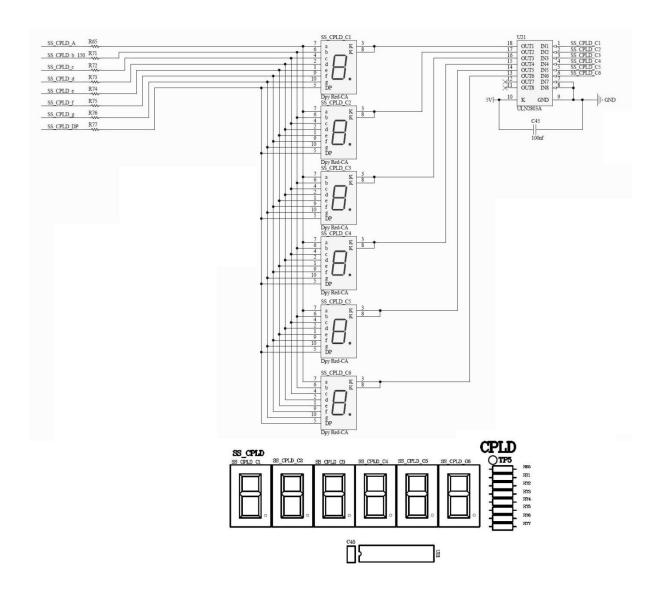




۲۲. صفحه نمایش سون سگمنت CPLD.

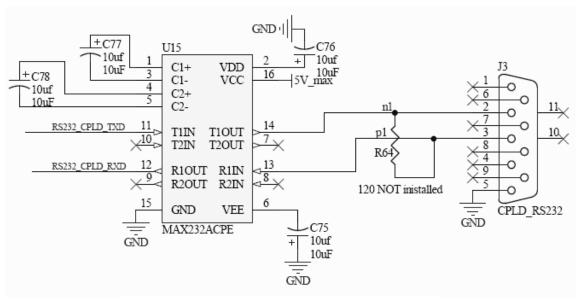
سون سگمنتها کاتود مشترک بوده و توسط FPGA انتخاب می گردد .

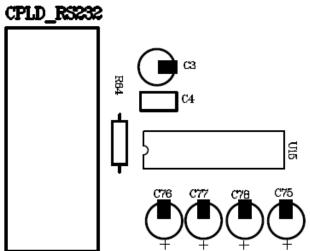
Pin#	Pin Name	FPGA Pin connected	Description
1	SS_CPLD_a	SS_CPLD _abcdefgDp(0)	Seven Segment a
2	SS_CPLD_b	SS_CPLD _abcdefgDp(1)	Seven Segment b
3	SS_CPLD_c	SS_CPLD _abcdefgDp(2)	Seven Segment c
4	SS_CPLD_d	SS_CPLD _abcdefgDp(3)	Seven Segment d
5	SS_CPLD_e	SS_CPLD _abcdefgDp(4)	Seven Segment e
6	SS_CPLD_f	SS_CPLD _abcdefgDp(5)	Seven Segment f
7	SS_CPLD_g	SS_CPLD _abcdefgDp(6)	Seven Segment g
8	SS_CPLD _Dp	SS_CPLD _abcdefgDp(7)	Seven Segment Dot
9	SS_CPLD_C1	SS_CPLD_C(1)	Seven Segment common
10	SS_CPLD_C2	SS_CPLD_C(2)	Seven Segment common
11	SS_CPLD_C3	SS_CPLD_C(3)	Seven Segment common
12	SS_CPLD_C4	SS_CPLD_C(4)	Seven Segment common



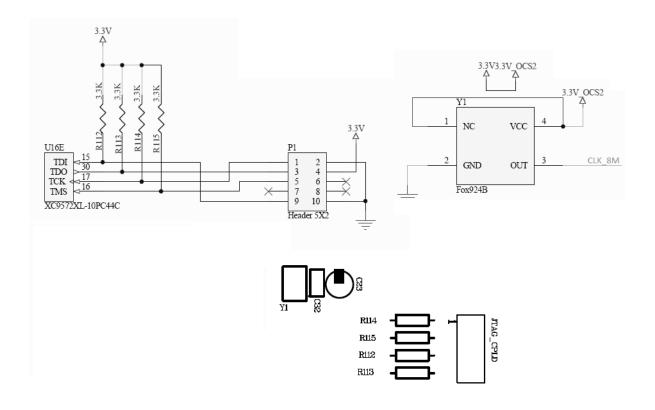
۲۳.اتصال RS232 در CPLD

Pin#	Pin Name	FPGA Pin connected	Description
1	RS232_CPLD_TXD	RS232_CPLD_TXD	Received signal
2	RS232_CPLD_RXD	RS232_CPLD_RXD	Transmit signal





۲۴. برنامه ریزی CPLD



۲۵.اتصال CPLD به FPGA

Pin #	Pin Name	FPGA Pin connected	Description
1	CPLD_FPGA_Interface_0	CPLD_FPGA_Interface(0)	CPLD to FPGA
2	CPLD_FPGA_Interface_1	CPLD_FPGA_Interface(1)	CPLD to FPGA
3	CPLD_FPGA_Interface_2_GCLK_1Hz	CPLD_FPGA_Interface(2)	CPLD to FPGA
4	CPLD_FPGA_Interface_3_GCLK_100Hz	CPLD_FPGA_Interface(3)	CPLD to FPGA

CPLD FPGA Interface 0	
	CPLD FPGA interface 0
CPLD FPGA Interface 1	CPLD FPGA interface 1
CPLD FPGA Interface 2 GCLK 1Hz	CPLD FPGA Interface 2 GCLK 1Hz
CPLD FPGA Interface 3 GCLK 100Hz	
	CPLD_FPGA_Interface_3_GCLK_100Hz