

UNIVERSITÉ PIERRE ET MARIE CURIE



RAPPORT ARCHI 4

---

## TP5 MJPEG

---

*Auteurs :*

BITAM MASSINE  
TOUMLILT ILYAS

*Encadrant :*

MEUNIER QUENTIN

1<sup>er</sup> février 2016

## Question 1

Il faudrait environ 28 millions de cycles pour la décompression.

## Question 2

Un coefficient est sur 4 octets, étant donné que la taille d'un pixel est de 1 octets, on peut donc transférer 4 pixels par cycle.

Le composant VciCrossbar est de 10. Pour une transaction ( aller + retour ), on a donc une latence de 20 cycles :

Prise de verrou (ll+sc) : 2x20cycles

Lecture de status : 20 cycles

Lecture/écriture de données :  $(64/8) \times 20$

Mise à jour du status : 20 cycles

Relachement du verrou : 20 cycles

## Question 3

Le gain apporté est beaucoup plus faible comparé au coût matériel.

## Question 4

Résultat des tests :

Temps d'exec	Cycles (en millions)
100	26,7
500	26,6
1000	26,5
4000	26,4
8000	26,5
16000	27,1

## Question 5

Tests avec le coprocesseur :

Temps d'exec	Cycles (en millions)
160	26,5
576	26,4
704	26,5
1856	26,4

En vue des résultats, il serait préférable d'utiliser le coprocesseur. Car même si les résultats en terme de performance sont similaires, le coût matériel est plus faible.

## Question 6

On pourrait, avec coût nul, tester une implémentation plus rapidement. Le coprocesseur virtuelle permet d'atteindre son objectif lorsqu'on veut se lancer dans la composition architecturale.