

UNIVERSITÉ PIERRE ET MARIE CURIE



RAPPORT ARCHI 4

---

## TP2 MJPEG

---

*Auteurs :*

BITAM MASSINE  
TOUMLILT ILYAS

*Encadrant :*

MEUNIER QUENTIN

2 décembre 2015

## Question 1

La syntaxe utilisée par DSX pour exprimer que le port P0 du composant matériel C0 est connecté au port P1 du composant matériel C1, est la division entière //

## Question 2

Objets logiciels à placer dans une tâche :

- run
- stack
- desk

dans le processeur :

- private :
- shared

dans un canal mwmr :

- buffer
- status

## Question 3

On observe, comme pour le TP précédent, les affichages “Producer : Hello...” et “Consumer : ...World”, la simulation sur le modèle systemC du SoC se fait sur un tty externe, on remarque également une différence de fréquence d’affichage, alors que sur la station de travail on a des affichages qui alternent Prod/Cons avec des décallages quelques fois, l’affichage sur le tty1 du simulateur systemC du SoC alterne des affichages par blocks de 4 prod / 4 cons, de manière plus synchrone, sans décallages.

## Question 4

Pour décompresser 25 images il faut : 64500000 cycles

## Question 5

Pour un SoC cadencé à 200MHz, 3.12 images sont affichés en une seconde.

## Question 6

Avec Mutex/H, pour décompresser 25 images il faut : 66500000 cycles.

## Question 7

Pour Mutek/H :

-> RAM0 : 12448

-> RAM1 : 2124

Pour Mutek/S :

-> RAM0 : 12448

-> RAM1 : 2124