



UNIVERSITÉ DE
SHERBROOKE



LES TRANSISTORS ET LES IMPERFECTIONS DE L'AMPLIFICATEUR OPÉRATIONNEL

Évaluation formative – Transistors
Solutionnaire

S2 APP5GE
GEL213
Hiver 2022

Pr Serge Charlebois
Pr Jean-François Pratte

Département de génie électrique et de génie
informatique

Faculté de génie
Université de Sherbrooke



UNIVERSITÉ DE SHERBROOKE

2. Signaux caractéristiques du MOSFET

a) NMOS $K = \frac{1}{2} K_P \frac{W}{L} = 2.5 \text{ mA/V}^2$

$V_{GS} = 0.5 \text{ V}$ $V_{DS} = 5 \text{ V}$ $V_{DS} > V_{GS} - V_{t0}$ mais...

$V_{GS} = V_{t0} \Rightarrow \text{cut off} \Rightarrow I_D = 0$

b) NMOS $K = 2.5 \text{ mA/V}^2 \Rightarrow K_P = 50 \mu\text{A/V}^2$

$V_{GS} = 3 \text{ V}$ $V_{DS} = 5 \text{ V}$

$V_{GS} > V_{t0}$ et $V_{DS} > V_{GS} - V_{t0} \Rightarrow \text{saturation}$
 $\begin{matrix} 3 & 0.75 \\ 5 & 2.25 \end{matrix}$

$I_D = K (V_{GS} - V_{t0})^2 = 12.7 \text{ mA}$

c) NMOS $K = 1.5 \text{ mA/V}^2 \Rightarrow W = 80 \mu\text{m}$

$V_{GS} = 3 \text{ V}$ V_G est à un potentiel supérieur à V_S
 $V_{DS} = 1.5 \text{ V}$ V_D " " " " V_S
 $V_{GS} > V_{t0}$ mais $V_{DS} < V_{GS} - V_{t0} \Rightarrow \text{triode}$
 $I_D = K [2 (V_{GS} - V_{t0}) V_{DS} - V_{DS}^2] = 7.9 \text{ mA}$

d) PMOS $K = 2.5 \text{ mA/V}^2$

$|V_{GS}| = 5 \text{ V}$

$|V_{DS}| = 7 \text{ V}$

$V_{GS} = 10 \text{ V}$
 $V_{t0} = 0.5 \text{ V}$
 $V_{GS} = 9.5 \text{ V}$

$V_G = 5 \text{ V}$

$V_D = 3 \text{ V}$

$|V_{GS}| > |V_{t0}|$ et $|V_{DS}| > |V_{GS} - V_{t0}|$
 V_{GS} est en effet à une tension
 "plus négative" que V_{DS}
 $\Rightarrow \text{saturation}$

$I_D = 50.6 \text{ mA}$

2. a) NMOS, $K=0.4 \text{ mA/V}^2$, $V_{t0}=1\text{V}$
en saturation à $i_D = 0.1 \text{ mA}$

Le courant obéit donc à $i_D = K(v_{GS} - V_{t0})^2$
ce qui permet de déterminer v_{GS}

$$v_{GS} = \sqrt{\frac{i_D}{K}} + V_{t0} = 1.5\text{V}$$

v_{GS} est contraint à une valeur unique
en saturation, donc pas de gamme de
validité.

Mais pour saturation $v_{DS} \geq v_{GS} - V_{t0} = 0.5\text{V}$ *ok, saturation*
On devrait ajouter une valeur limite tirée
de la fiche technique, mais ça c'est
une autre histoire...

2. b) Posant l'hypothèse de saturation

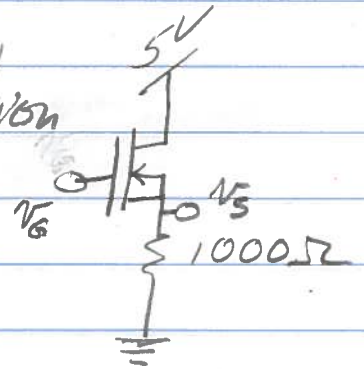
le courant $i_D = 0.5 \text{ mA}$ permet
de déterminer $v_{GS} = 2.12\text{V}$

Sachant i_D , on trouve
aussi $v_S = i_D R = 0.5\text{V}$.

On trouve ensuite $v_{DS} = 5\text{V} - v_S = 4.5\text{V}$

Ce qui permet de confirmer $v_{DS} > v_{GS} - V_{t0}$
et donc, l'hypothèse du régime de
saturation.

Finalement, $v_G = v_{GS} + v_S = 2.62\text{V}$.





2. c) Cette fois $K=0.2\text{mA/V}^2$ et $R=4\text{k}\Omega$.
Posons comme hypothèse l'opération
du transistor en régime de saturation.
On trouve comme en b):

$$v_{GS}=3\text{V}, v_S=3.2\text{V} \text{ et } v_{DS}=1.8\text{V}$$

Or, $v_{DS} < v_{GS} - V_{t0}$ ce qui contredit
l'hypothèse de saturation: le transistor
est triode!

On reprend le calcul avec la bonne
équation de i_D :

$$i_D = K[2(v_{GS} - V_{t0})v_{DS} - v_{DS}^2]$$

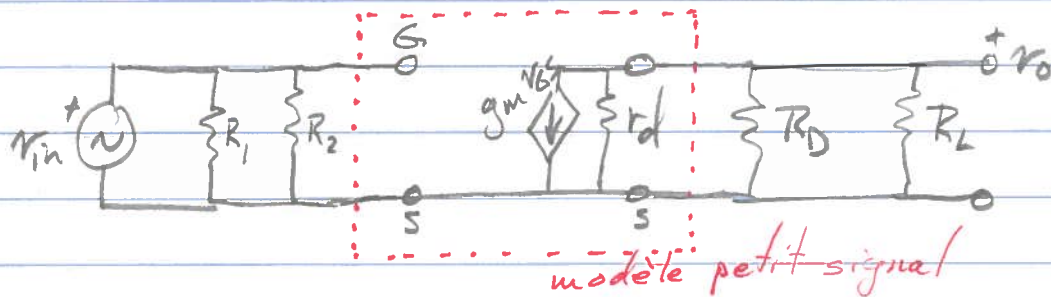
$$\text{avec } v_{DS} = V_{DD} - Ri_D = 1.8\text{V}$$

Cette équation n'a qu'une seule inconnue,
soit v_{GS} .

$$\text{On trouve: } v_{GS} = V_{t0} + \frac{v_{DS}}{2} + \frac{i_D}{2Kv_{DS}} = 3.0\text{V}$$

On confirme l'hypothèse triode: $v_{DS} < v_{GS} - V_{t0}$
ouf!

3. b) Dessiner circuit petit signal
Je place d'abord l'équivalent du transistor



et ensuite les autres composantes.
Attention: On ne garde que les composantes AC d-s sources, i.e. pas d'alimentation DC (on les met à zéro).
Le condensateur sont remplacés par des courts-circuits.

a) Je peux calculer V_{GQ} par le diviseur de potentiel R_1, R_2 :

$$V_{GQ} = V_{DD} \frac{R_2}{R_1 + R_2} = 3V \text{ et puisque } V_{SQ} = 0 \Rightarrow \underline{V_{GSQ} = 3V}$$

On pose l'hypothèse du régime de saturation (la seule raisonnable pour un amplificateur) et donc on trouve I_{DQ} :

$$I_{DQ} = K(V_{GS} - V_{to})^2 \text{ avec } K = 0.75 \text{ mA/V}^2 \\ = 0.75 \text{ mA}$$

3.a) (suite)

Connaissant I_{DQ} , on trouve

$$V_{DSQ} = V_{DD} - I_{DQ} R = 12.5V$$

On valide ainsi l'hypothèse de saturation
 $V_{DSQ} > V_{GSQ} - V_{to}$

(Ça complète l'analyse DC)

3.c) Pour trouver le gain $A_v = -g_m R_L'$
on doit calculer g_m à partir
de I_{DQ} :

$$g_m = 2\sqrt{K I_{DQ}} = 1.5 \text{ mS}$$

$$\text{Avec } R_L' = R_D // R_L = \frac{R_D R_L}{R_D + R_L} = 5 \text{ k}\Omega,$$

$$\text{on trouve } A_v = -g_m R_L' = -7.5.$$

L'impédance d'entrée est celle vue par
le générateur (idéale dans ce problème) soit
 $R_1 // R_2$ (voir schéma équivalent en b)

De même, sans générateur à l'entrée $v_{in}(t)$,
la source contrôlée \downarrow ne génère aucun
courant et l'impédance de sortie
se résume à $R_o = R_D$. (voir schéma)



3c) (suite)

Note: on exclue toujours la charge R_L du circuit équivalent pour calculer R_o .

4. a) On procède comme en 3a) pour une analyse.

$$V_{GQ} = \frac{R_2}{R_1 + R_2} = 10.6V$$

Mais $V_{SQ} \neq 0$ à cause de R_S . On peut cependant poser l'hypothèse de saturation en explicitant $V_{GSQ} = V_{GQ} - V_{SQ} = V_{GQ} - R_S I_{DQ}$

$$I_{DQ} = K[V_{GQ} - R_S I_{DQ} - V_{t0}]^2$$

On développe ensuite pour obtenir:

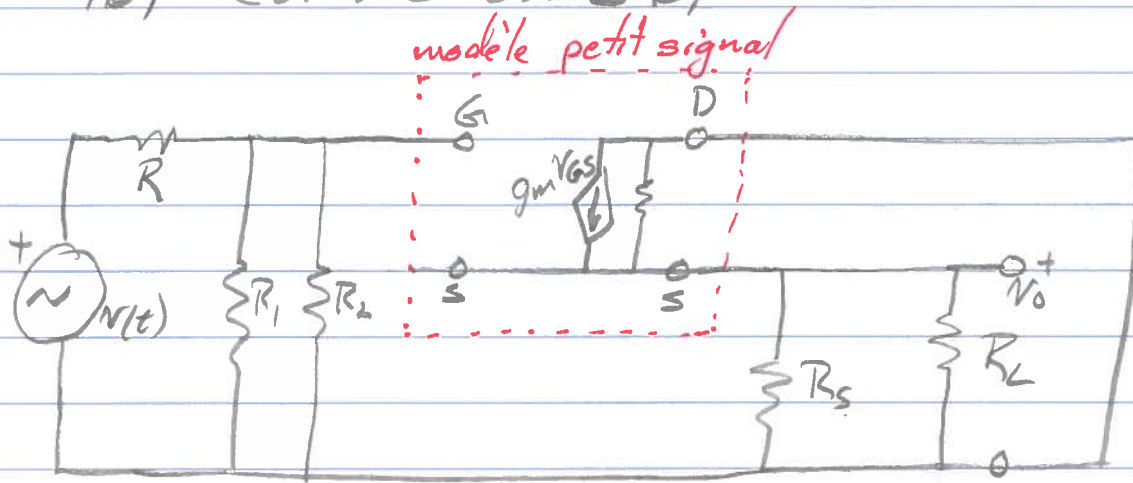
$$\underbrace{R_S^2 I_{DQ}^2}_a + \underbrace{-[2(V_{GQ} - V_{t0})R_S + 1/K] I_{DQ}}_b + \underbrace{K(V_{GQ} - V_{t0})^2}_c$$

dont une des racines est $I_{DQ} = 5.7 \text{ mA}$.

On détermine $V_{GSQ} = 2.1V$ et $V_{DSQ} = 11.5V$ ce qui valide l'hypothèse.

C'est toujours la racine de courant plus faible qui est la bonne pour cette configuration (voir Fig. 11.14)

4b) Comme en 3b)



4.c) Calculons d'abord

$$g_m = 2\sqrt{K I_{DQ}} = 10.7 \text{ mS}$$

et $R_L' = R_L // R_s = 375 \Omega$

afin d'obtenir le gain (feuille d'équations)

$$A_v = \frac{g_m R_L'}{1 + g_m R_L'} = 0.8$$

4.d) On analyse le diviseur de tension à l'entrée $R, R_1 // R_2$ du schéma petit signal (4.b)

fraction $\frac{v_{in}(t)}{v(t)} = \frac{R_1 // R_2}{R + R_1 // R_2} = 0.99$



4. e) Comme on traite encore du signal (AC),
on analyse à partir du schéma 4.b
Le courant qui sort de la source
se partage dans R_S et R_L .

Ce partage va comme :

$$I_{R_S} = I_S \underbrace{\frac{R_L}{R_S + R_L}}_{1/4} \quad \text{et} \quad I_{R_L} = I_S \underbrace{\frac{R_S}{R_S + R_L}}_{3/4 (=8)}$$

Les $3/4$ du signal de courant
sont utilisés par la charge.

Cela dit, R_S et R_L voient la même
tension !

4. f) La branche Drain-source utilise

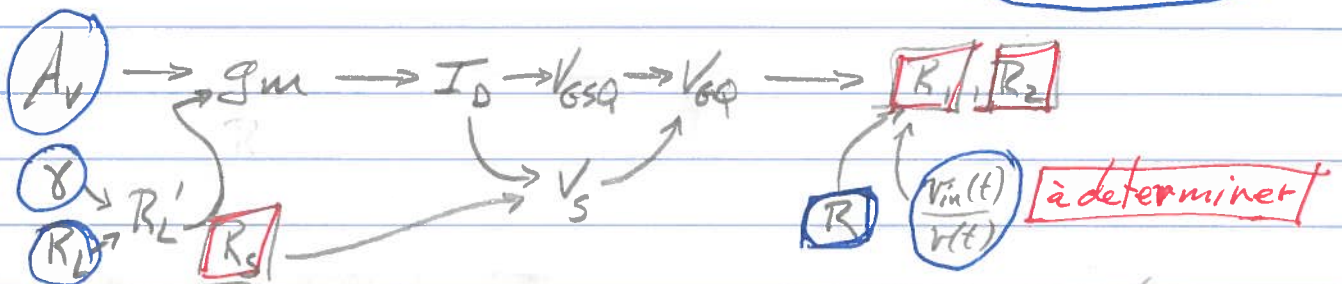
$$I_{DQ} \cdot V_{DD} = 114 \text{ mW}$$

4. g) Et le transistor

$$I_{DQ} \cdot V_{DSQ} = 65.2 \text{ mW} \quad 57\% \text{ de}$$



5. Pour concevoir, on identifie les contraintes qui permettent de mener vers la détermination de composants. Dans ce cas, le schéma suivant illustre la procédure: contraintes



Ici j'ai défini $\gamma = 3/4$ comme le ratio de courant dans la charge (voir aussi 4.e)

$$A_v = 0.9 = \frac{g_m R_L'}{1 + g_m R_L'}$$

pour trouver g_m
je dois trouver $R_L' \dots$

Or $\gamma = \frac{R_S}{R_S + R_L}$ correspond au partage $3/4 : 1/4$

du courant entre R_S et R_L . On trouve ainsi que $R_L' = R_S \parallel R_L = \gamma R_L = 750 \Omega$
 \rightarrow faites la math, c'est pas dur!

Cette analyse mène aussi à déterminer $R_S = 3000 \Omega$

$$\text{Du gain et de } R_L' \Rightarrow g_m = \frac{1}{R_L'} \left[\frac{A_v}{1 - A_v} \right] = 12 \text{ mS}$$



5. (suite 1)

Puis de g_m , en posant l'hypothèse de saturation, on trouve

$$g_m = 2\sqrt{K I_{DQ}} \Rightarrow I_{DQ} = \frac{g_m^2}{4K} = 3.6 \text{ mA}$$

et de

$$I_{DQ} = K(V_{GSQ} - V_{th})^2 \Rightarrow V_{GSQ} = 1.6 \text{ V}$$

puis de $V_{GSQ} = R_S I_{DQ} \Rightarrow V_{GQ} = 12.4 \text{ V}$ et $V_{DSQ} = 9.2 \text{ V}$
* vérifiez l'hypothèse...

Or V_{GQ} est déterminé le diviseur de potentiel R_1 et R_2 . Il manque cependant une contrainte pour déterminer ces deux inconnues. Comme souvent, cette contrainte vient de l'agencement d'impédance R versus R_{in} . L'énoncé indique que $V_{in}^{(t)}/V(t) = 0.99$

On a donc :

$$\frac{V_{GQ}}{V_{DD}} = \frac{R_2}{R_1 + R_2} \quad \text{et} \quad 0.99 = \frac{R_1 // R_2}{R + R_1 // R_2}$$

essayez-vous à résoudre !
(voir complément plus loin)

$$R_1 = 15970 \text{ Ohms}, R_2 = 26050 \text{ Ohms}$$



5. b) $(V_{DSQ} = 9.2V) > (V_{GSQ} - V_{th} = 0.6V)$

L'hypothèse du régime de saturation est donc vérifiée.

c) Comme en 3.c), on obtient l'impédance d'entrée en analysant le schéma petit signal fait en 4.6 (même circuit!)

$$R_{in} = R_1 \parallel R_2 = 9900$$

et on R_o de la feuille d'équation

$$R_o = \frac{1}{g_m} \parallel R_s \parallel r_d = 81\Omega$$

qui est très faible car dominé par $\frac{1}{g_m} = 83\Omega$

d) $V_{DD} \cdot I_{DQ} = 72 \text{ mW} \Rightarrow \text{alimentation}$

$$V_{DD} \cdot I_{R1R2} = 9.5 \text{ mW}$$

Donc: 82 mW dissipé au total

$$V_{DSQ} \cdot I_{DQ} = 31 \text{ mW} \Rightarrow \text{transistor}$$



Complément sur l'agencement d'impédance

On a souvent le même problème à résoudre en entrée d'un étage :

2 inconnues et 2 équations
Elles ont habituellement la forme :

$$A = \frac{R_2}{R_1 + R_2} \quad \text{et} \quad B = \frac{(R_1 // R_2)}{R + (R_1 // R_2)}$$



exercice : que sont A et B ...

Une clé simple au problème vient du fait que

$$A = \frac{R_2}{R_1 + R_2} = \frac{(R_1 // R_2)}{R_1}$$

En isolant $R_1 // R_2$ de B

$$(R_1 // R_2) = \frac{B}{1 - B} R$$

et donc

$$A = \frac{B}{1 - B} \frac{R}{R_1} \Rightarrow R_1 = R \left(\frac{B}{1 - B} \right) \frac{1}{A}$$

Puis pour obtenir R_2 , je vous laisse compléter !