Session S6e

Génie électrique

APP1
Examen formatif
Solutionnaire

GEL655 Physique des composants semiconducteurs
GEL651 Électronique II

Département de génie électrique et de génie informatique
Faculté de génie
Université de Sherbrooke
Été 2023

Préparé par S. Charlebois et J.B. Michaud à partir de versions antérieures par H. Maher et F. Bourque et autres.

Document : version 12/05/2023 12:15:00, 16 pp.

Question A

Voir la théorie qui accompagne le problème E.8 du procédural 1.

1. Efficacité quantique (Q)
   - Le flux de photons est donné en termes de densité surfacique. Pour savoir quel est le flux net de photons par seconde que la photodiode absorbe, il faut tenir compte de la surface de la photodiode : 4.5×10^{13} ph/s
   - Q = {flux de paires électron-trou} / {flux de photons}
   - Photocourant de 3.4 μA=3.4×10^{-6} C/s → 2.1×10^{13} paires/s
   - Q = 47%

2. Responsivité : ratio photocourant/puissance lumineuse
   - Le courant étant donné dans le problème, il faut calculer la puissance lumineuse incidente
   - Flux de photons déjà calculé : 4.5×10^{13} ph/s
   - Puissance lumineuse = flux de photons × énergie de chaque photon
   - $E_\lambda = 3.06\times10^{-19}$ J
   - $P_\lambda = 1.38\times10^{-5}$ W et donc responsivité 0.25 A/W

Question B

Voir la théorie qui accompagne le problème E.9 du procédural 1.

1. Efficacité de puissance :
   - La DEL est polarisée à une puissance (électrique) 105 mW
   - On obtient donc directement une puissance lumineuse de 45 mW
2. Efficacité quantique : {flux de photons} / {flux de paires électron-trou}
   - On doit calculer le flux de paires électron-trou et le flux de photons
   - Flux de paires = 50 mA 1 1.602×10^{-19} C = 3.12×10^{17} PET/s
   - Flux de photons = 45 mW × 3.6×10^{-19} J = 1.25×10^{17} ph/s
   - Efficacité quantique = 40%

Question C

La mise en contexte du problème suggère un lien avec un transistor… mais c'était un piège! À part pour le fait qu'il faut identifier que le drain et la source sont de type n à partir du fait qu'il s'agit d'un NMOS.

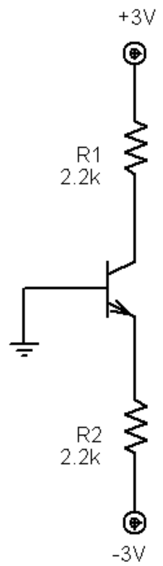
1. En résumé, on demande à quel dopage est-ce que le silicium a une résistivité de 6.6×10^{-4} Ω·cm.
   Met en œuvre les équations 3.15 et 3.3.
   Approximation raisonnable : seuls les porteurs majoritaires contribueront. Donc on ne calculera la résistivité qu'en tenant compte des électrons (i.e. p~0).
   $n = 10^{19}$ cm^{-3} et donc un dopage $N_d = 10^{19}$ cm^{-3}.
2. On calcule la densité de porteurs minoritaires : $p = 22.5$ cm^{-3} ce qui est très très très beaucoup plus minuscule que la densité de majoritaires.
3. La réponse est directe de l'énoncé : le ratio des résistances suit le ratio des résistivités, dans l'hypothèse raisonnable que la géométrie des régions n'est pas modifiée par le dopage (éq. 3.17).
   Donc 1000 fois moins de résistance série.

Question D

1. Met en œuvre l'équations 3.47, la valeur de C_{jo} (éq. 3.45) étant déjà donnée.
   Il faut cependant calculer V_o : 0.75 V
   À 9V en inverse, C_j vaut 14.6 pF

Question 1

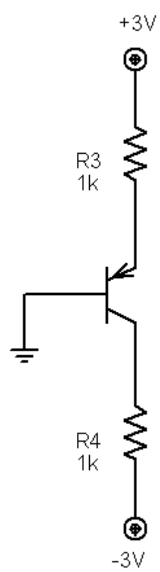
1 a) Pour les circuits a) et b), calculer les tensions et courants de collecteur, de base et d'émetteur.
Calculez la puissance dissipée par le circuit (tous les composants).
Prendre β = 30 et V_T=26mV. Considérer également que $|V_{BEsat}|$ = 0.7 V indépendamment du courant qui circule.



$$\mathbf{V_B = 0}$$
$$\mathbf{V_E = V_B - |V_{BE}| = 0V - 0.7V = -0.7V}$$
$$\mathbf{I_E = \frac{V_E - V_{EE}}{R_E} = \frac{-0.7V - (-3V)}{2.2K} = \frac{2.3V}{2.2K} = 1.04mA}$$
$$\mathbf{I_C = \frac{\beta}{\beta + 1} I_E = 1.01mA}$$
$$\mathbf{V_C = V_{CC} - I_C R_C = 3V - 1.01mA * 2.2K = 0.786V}$$
$$\mathbf{I_B = \frac{I_E}{B + 1} = \frac{1.04mA}{30 + 1} = 33.5\mu A}$$

P_{totale} = 6.1mW (P_CE = 1.5mW)

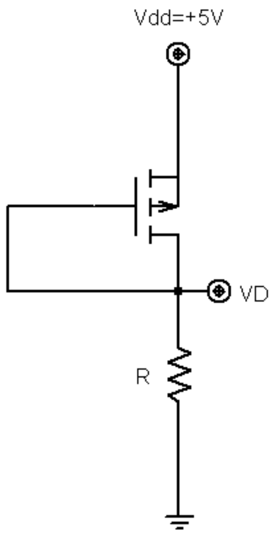
1 b)



$$\mathbf{V_B = 0V; \quad V_{CC} = 3V; \quad VEE = -3V}$$
$$\mathbf{V_E = V_B + |V_{BE}| = 0.7V}$$
$$\mathbf{I_E = \frac{V_{CC} - V_E}{R_E} = \frac{3V - 0.7V}{1K} = 2.3mA}$$
$$\mathbf{I_C = \alpha I_E = \frac{30}{30 + 1} * 2.3mA = 2.23mA}$$
$$\mathbf{I_B = \frac{I_E}{B + 1} = \frac{2.3mA}{30 + 1} = 74.2\mu A}$$
$$\mathbf{V_C = V_{EE} + I_C R_C = -3V + 2.23mA * 1K = -0.77V}$$

Ptotale = 13.6mW (P_CE = 3.4mW)

1 c) Pour le transistor PMOS du circuit suivant, calculer les valeurs requises pour W et R afin d'obtenir un courant de drain de 1.15mA et une tension VD de 3.5V. Considérer que V_t = -0.7V, µpC0X = 60µA/V², L = 0.8µm et λ= 0.



$$\mathbf{Vgs = Vds = -1,5V \rightarrow mode\ saturation}$$

$$\mathbf{I_d = \frac{V_{dd} - V_{sg}}{R}}$$

$$\mathbf{R = \frac{V_D}{I_d} = \frac{3.5V}{1.15mA} = 3.04K\Omega}$$

$$\mathbf{I_d = 0.5 * \mu_p C_{OX} \frac{W}{L}\left(V_{sg} - |V_{th}|\right)^2}$$

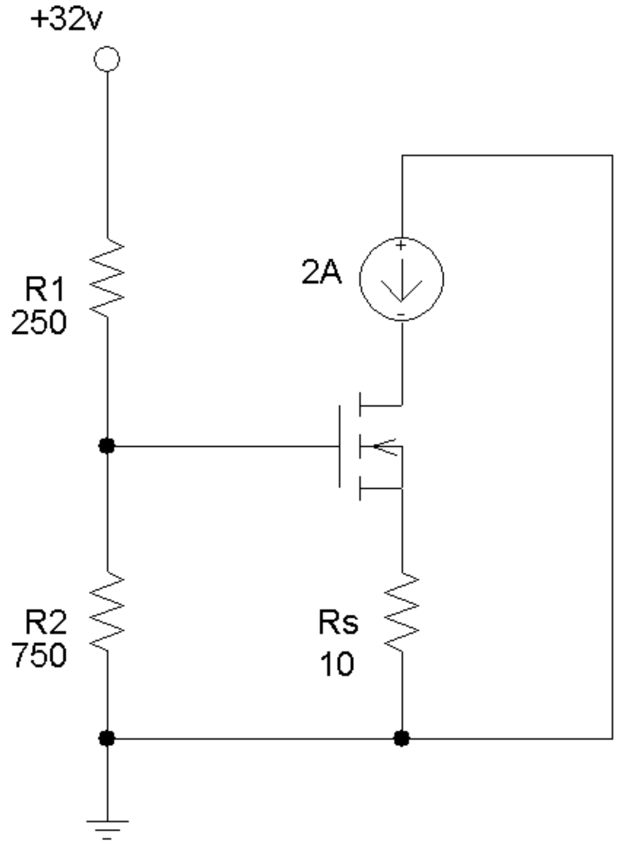
$$\mathbf{1.15mA = 0.5 * 60\mu \frac{A}{V^2} \frac{W}{0.8\mu m}(1.5V - 0.7V)^2}$$

$$\mathbf{1.15mA = 0.5 * 60\mu \frac{A}{V^2} \frac{W}{0.8\mu m}(0.8)^2}$$

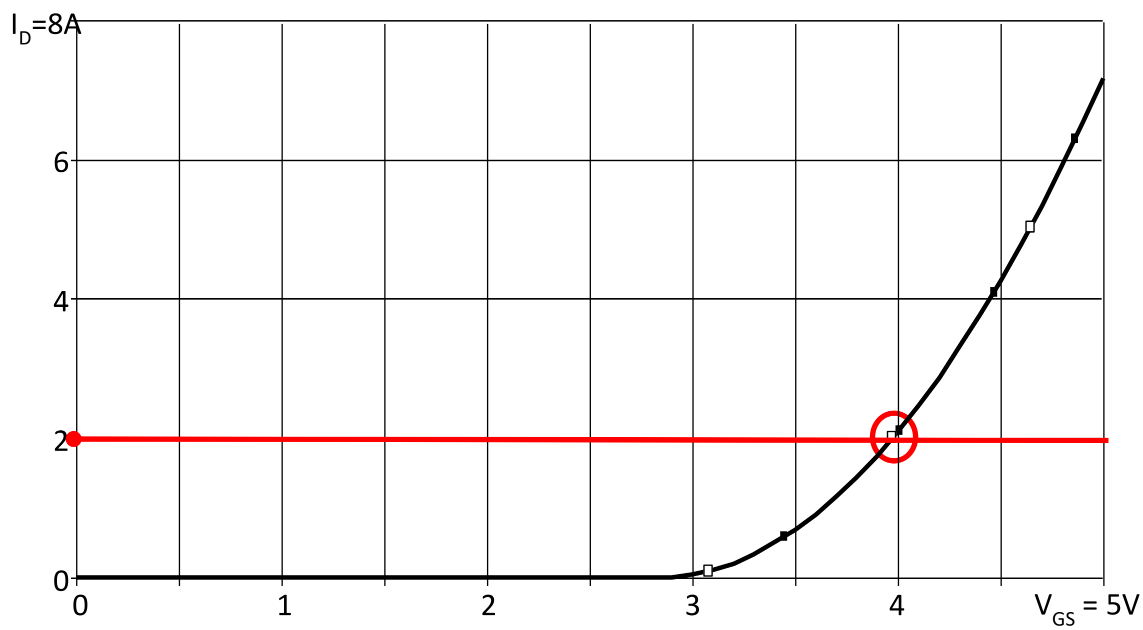
$$\mathbf{W = 47.9\mu m}$$

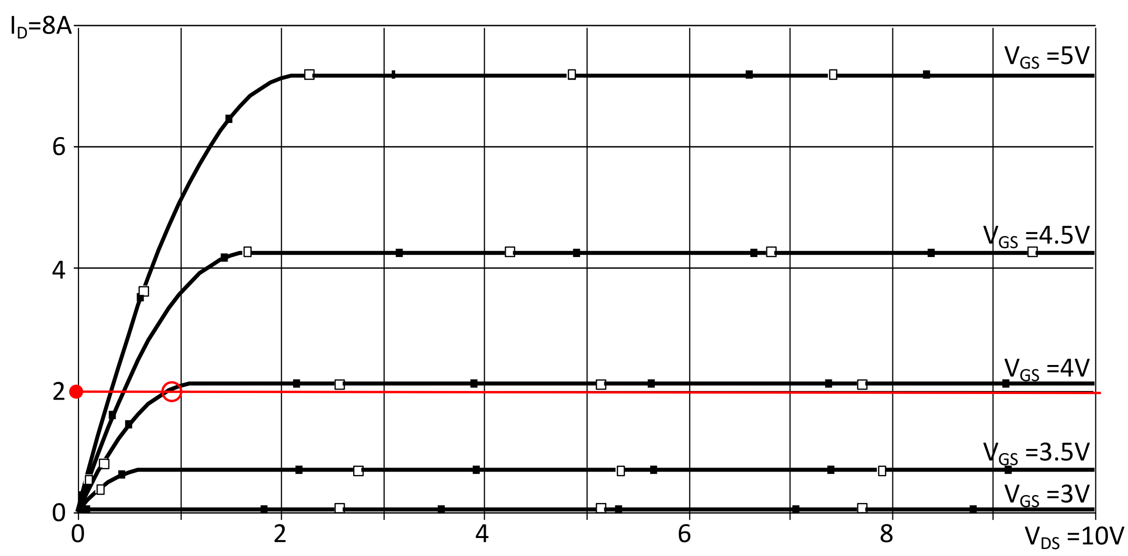
Question 2

Un MOSFET est polarisé par le circuit suivant.



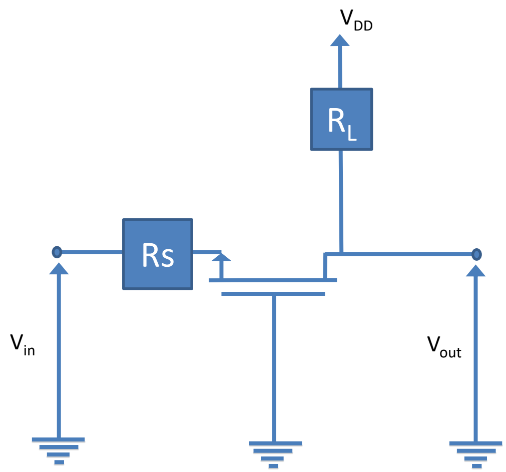
Déterminer graphiquement son point d'opération (VGS, VDS, ID) à l'aide des figures suivantes qui représentent ses caractéristiques I(V).



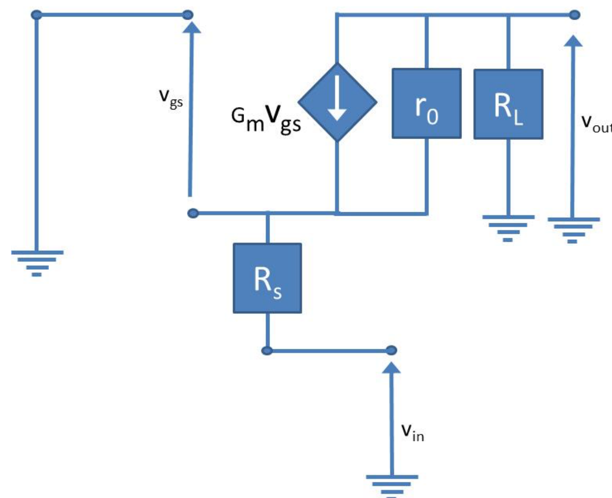


Question 3

Pour le circuit suivant, dessiner le schéma équivalent petit signal et démontrez l'expression du gain en tension. Obtenez les impédances d'entrée et de sortie.



$$A_V = \frac{g_m R_L}{1 + g_m R_S}$$



$$v_{in} = -R_s G_m v_{gs} - v_{gs} = -v_{gs}(R_s G_m + 1)$$

$$v_{out} = -R_L G_m v_{gs}$$

$$A_v = \frac{v_{out}}{v_{in}} = \frac{-R_L G_m v_{gs}}{-v_{gs}(R_s G_m + 1)} = \frac{R_L G_m}{R_s G_m + 1}$$

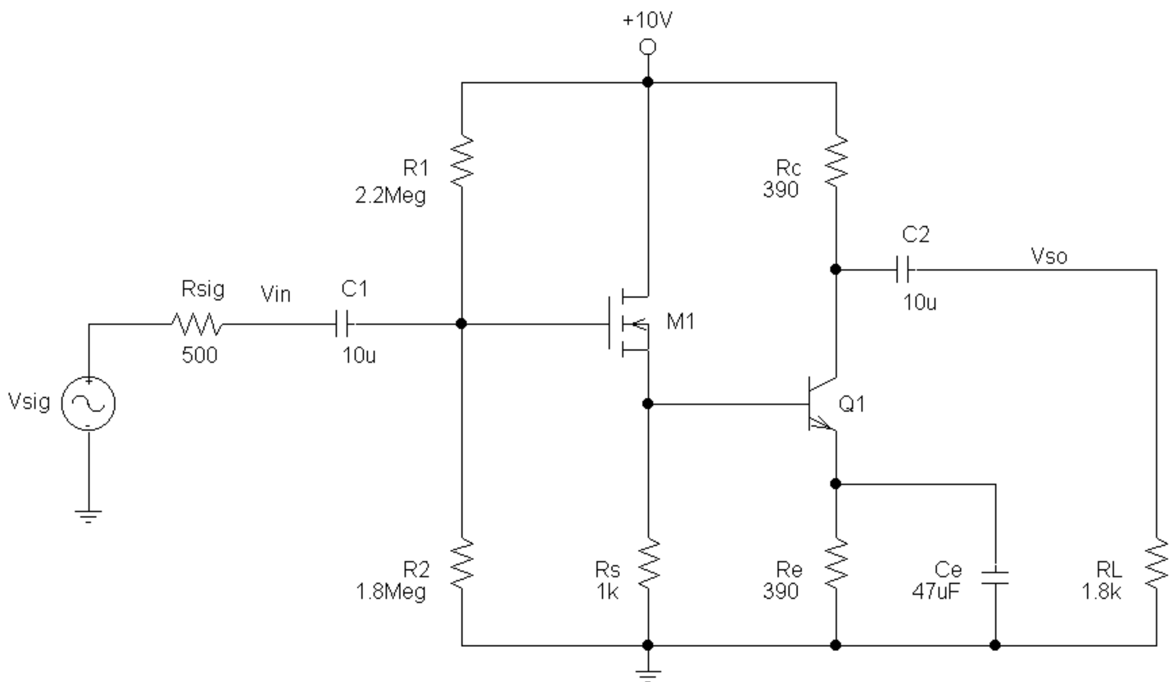
$$A_v = \frac{R_L G_m}{R_s G_m + 1}$$

Pour les impédances, voir Sedra section 7.3.5.

Question 4

Soit le circuit suivant pour lequel les transistors ont les caractéristiques suivantes :
MOSFET : $K_n' = 100\ \mu A/V^2$, $W = 32\mu m$, $L = 1\ \mu m$, $V_t = 1\ V$, $\lambda = 0$, $g_m = 3.83\ mA/V$
BJT : $\beta = 100$, $g_m = 162.4\ mA/V$, $r_\pi = 616\ \Omega$, $r_e = 6.1\ \Omega$, $r_o = 18.47\ k\Omega$,
$V_T = 26\ mV$, $V_A = 75\ V$

-



1 a) Déterminer le point d'opération des transistors M1 et Q1. **Prouver toute hypothèse posée pour simplifier l'analyse DC du circuit.**

- Hypothèse 1 : $I_B << I_D$
- Hypothèse 2 : Le MOSFET est en saturation

Analyse DC du MOSFET:

$$\mathbf{I_D = \frac{1}{2} k_n' \frac{W}{L} (V_{GS} - V_t)^2}$$

$$\mathbf{V_{GS} = (\frac{R_2}{R_2 + R_1} * V_{CC}) - I_D R_S = 4.5V - 1000 I_D}$$

$$\mathbf{I_D = 1.6 \frac{mA}{V^2} (4.5V - 1000 I_D - 1)^2}$$

$$\mathbf{I_D = 1600 I_D^2 - 11.2 I_D + 0.0196}$$

$$\mathbf{I_{D1}, I_{D2} = \frac{-b \pm \sqrt{b^2 - 4ac}}{2a} \rightarrow I_{D1} = 2.3mA; I_{D2} = 5.32mA}$$

$\mathbf{Avec\ I_{D1} = 2.3mA \quad \rightarrow V_{GS} = 4.5V - 1000\Omega * 2.3mA \ = 2.2V \qquad V_{GS} > V_T}$

$\mathbf{Avec\ I_{D2} = 5.32mA \rightarrow V_{GS} = 4.5V - 1000\Omega * 5.32mA = -0.82V \quad V_{GS} < V_T}$

$\mathbf{I_D = I_{D1}}$

$\mathbf{V_{OV} = V_{GS} - V_T = 1.2V}$

$\mathbf{V_{DS} = V_{CC} - I_D R_S = 10V - 2.3mA * 1000\Omega = 7.7V}$

Hypothèse 2 valider : $V_{DS} > V_{OV}$. Il est bien en saturation

g_m = 3.8 mS

r_e = 261 Ω

Analyse DC du BJT :

$\mathbf{V_B = V_S = 2.3V\ (voir\ l'analysedu\ MOSFET)}$

$\mathbf{V_E = V_B - 0.7V = 1.6V}$

$$\mathbf{I_E = \frac{V_E}{R_E} = \frac{1.6V}{390\Omega} = 4.1mA}$$

$\mathbf{I_C = \alpha I_E = 4.06mA}$

$\mathbf{I_B = \frac{I_E}{\beta+1} = 40.5\mu A}$ **Hypothèse 1 valider : I_B << I_D.**

$\mathbf{V_C = V_{CC} - R_C I_C = 8,4}\boldsymbol{V}$

r_π = 642 Ω

r_e = 6.4 Ω

r_o = 18.56 kΩ

1 b) Déterminer quel condensateur impose la fréquence de coupure basse du circuit, donner l'expression de cette fréquence de coupure ainsi que sa valeur numérique.

$$\mathbf{F_{C1} = \frac{1}{2\pi C_1 Z_{C1}} = \frac{1}{2\pi C_1 [R_{sig} + (R_1 \| R_2)]} = 0.016Hz}$$

$$\mathbf{F_{C2} = \frac{1}{2\pi C_2 Z_{C2}} = \frac{1}{2\pi C_2 [R_L + (R_C \| r_o)]} = \frac{1}{2\pi C_2 [R_L + R_C]} = 7.25Hz}$$

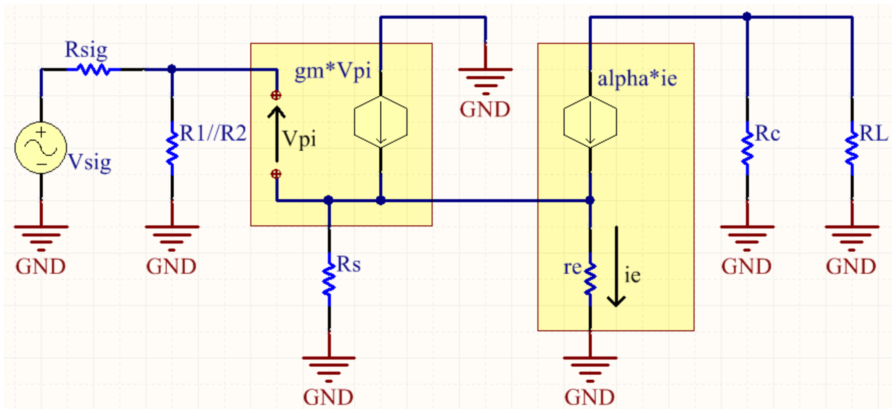
$$\mathbf{F_{CE} = \frac{1}{2\pi C_E Z_{CE}} = \frac{1}{2\pi C_E [R_E \| \frac{\left(r_\pi + R_S \| \frac{1}{gm}\right)}{\beta+1}]} = 415.5Hz}$$

À la source d'un MOSFET on voit une impédance de 1/gm

Le condensateur Ce qui impose la fréquence de coupure basse.

1 c) Déterminer le gain vo/vi du circuit, son impédance d'entrée et son impédance de sortie. Prouver toute hypothèse posée.

Voici le circuit équivalent AC



$\mathbf{r_{o\,M1} = \infty}$

$\mathbf{Z_{in1} = R_1 \parallel R2 = 0,99M\Omega}$

$\mathbf{Z_{out1} = R_S \parallel \frac{1}{g_m} = 206\Omega}$

$\mathbf{r_{o\,Q1} \leftarrow}$ **négligeable vs** $\mathbf{R_C}$

$\mathbf{Z_{in2} = (\beta + 1)r_e = r_\pi = 642\Omega}$

$\mathbf{Z_{out2} = R_C \parallel r_o = 382\Omega \sim R_C}$

Calcul du gain AC

Première méthode : gain sans charge et adaptation subséquente d'impédance.

On commence l'analyse par le gain du ***premier étage*** :

$$\mathbf{v_{out1} = g_{mFET} v_{gs} R_S}$$

$$\mathbf{v_{gs} = \boldsymbol{v}_{in1} - \boldsymbol{v}_S = \boldsymbol{v}_{in1} - g_{mFET} v_{gs} R_S = \frac{\boldsymbol{v}_{in1}}{1 + g_{mFET} R_S}}$$

$$\mathbf{v = v_{gs}(1 + g_{mFET} R_S)}$$

$$\mathbf{A_{Vo\,1} = \frac{v_{out1}}{v_{in1}} = \frac{g_{mFET} R_S}{1 + g_{mFET} R_S} = 0.793 V/V}$$

Pour le deuxième étage :

$$\mathbf{v_{in2} = r_e i_e}$$

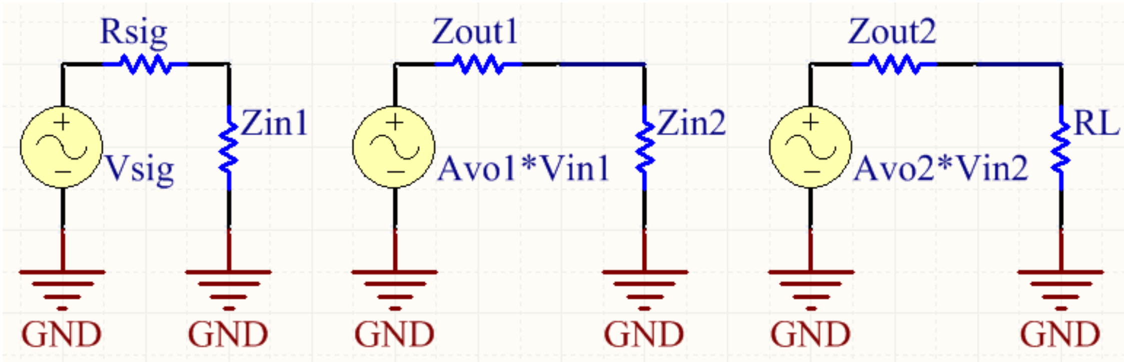
$$\mathbf{v_{out\,2} = -\propto i_e R_C}$$

$$\mathbf{A_{Vo2} = \frac{v_{out\,2}}{v_{in2}} = \frac{-\propto R_C}{r_e} = -60.8\,V/V} \qquad \textbf{ou} \qquad \mathbf{A_{Vo2} = -g_{mBJT} R_C}$$

En tenant en compte les accords impédances d'entrées et de sorties, le gain total est :

$$\mathbf{A_{V\,global} = \frac{Z_{in1}}{Z_{in1} + R_{sig}} * A_{Vo1} * \frac{Z_{in2}}{Z_{in2} + Z_{out1}} * A_{Vo2} * \frac{R_L}{R_L + Z_{out2}}}$$

$$\mathbf{A_{V\,global} = 1 * 0.793 * 0.76 * -60.8 * 0.82 = -30\frac{V}{V}}$$



Méthode 2 :

Résoudre le schéma équivalent AC global en utilisant un schéma équivalent en pi pour les deux transistors.

$\mathbf{v_{in}} = \mathbf{v_{sig}} = \mathbf{v_{GS}} + \boldsymbol{v_S}$, vue que R1//R2 est très grand devant R_{sig} on suppose $v_{in} = v_{in1}$

$$\mathbf{v_{GS}} + \boldsymbol{v_S} = \mathbf{v_{GS}} + \boldsymbol{v_{GS}}\mathbf{g_{mFET}}\left(\mathbf{R_S} \parallel \boldsymbol{r_{\pi BJT}}\right)$$

$$\frac{\mathbf{v_{GS}}}{\mathbf{v_{in}}} = \frac{\mathbf{1}}{\mathbf{1} + \mathbf{g_{mFET}}\left(\mathbf{R_S} \parallel \mathbf{r_{\pi BJT}}\right)} = \mathbf{407}\ \boldsymbol{mV/V}$$

$$\mathbf{v_{\pi BJT}} = \mathbf{v_S} = \mathbf{v_{GS}}\ \mathbf{g_{mFET}}\left(\mathbf{R_S} \parallel \boldsymbol{r_{\pi BJT}}\right)$$

$$\frac{\mathbf{v_{\pi BJT}}}{\mathbf{v_{GS}}} = \mathbf{g_{mFET}}\left(\mathbf{R_S} \parallel \mathbf{r_{\pi BJT}}\right) = 1{,}46\ \mathrm{V/V}$$

Ce qui confirme indirectement le gain du drain commun en charge que l'on peut aussi écrire directement comme un diviseur de tension :

$$\frac{\mathbf{v_S}}{\mathbf{v_{in}}} = \frac{\mathbf{v_{\pi BJT}}}{\boldsymbol{v_{GS}}} * \frac{\mathbf{v_{GS}}}{\mathbf{v_{in}}} = \mathbf{0,407} * \mathbf{1,46} = \mathbf{0,60}\frac{\mathbf{V}}{\mathbf{V}} = \frac{\mathbf{g_{mFET}}\left(\mathbf{R_S} \parallel \boldsymbol{r_{\pi BJT}}\right)}{\mathbf{1} + \mathbf{g_{mFET}}\left(\mathbf{R_S} \parallel \mathbf{r_{\pi BJT}}\right)}$$

On continue au deuxième étage :

$$\mathbf{v_{OUT}} = -\mathbf{v_\pi} * \mathbf{g_{mBJT}} * (\mathbf{R_L} \parallel \mathbf{R_C})$$

$$\frac{\mathbf{v_{OUT}}}{\mathbf{v_\pi}} = -\mathbf{g_{mBJT}} * (\mathbf{R_L} \parallel \mathbf{R_C}) = -\mathbf{50.1}\ \boldsymbol{V/V}$$

$$\mathbf{A_{Vtotal}} = \frac{\boldsymbol{v_{OUT}}}{\boldsymbol{v_{IN}}} = \frac{\mathbf{v_{in1}}}{\mathbf{v_{in}}} * \frac{\mathbf{v_{GS}}}{\mathbf{v_{in1}}} * \frac{\mathbf{v_{\pi BJT}}}{\mathbf{v_{GS}}} * \frac{\mathbf{v_{out}}}{\mathbf{v_{\pi BJT}}}$$

$$\mathbf{A_{Vtotal}} = \frac{\mathbf{v_{OUT}}}{\mathbf{v_{IN}}} = \mathbf{1} * \mathbf{0.407} * \mathbf{1.46} * -\mathbf{50.1} = -\mathbf{30\ V/V}$$

Méthode 3

Comme on ne demande pas explicitement dans la question de résoudre le modèle AC, on accepte comme réponse que vous utilisiez les formules connues.

On peut utiliser soit la méthode 1 soit la méthode 2

<u>Méthode 1 :</u>

$$\mathbf{A_{Vo\,1}} = \frac{\mathbf{v_{out1}}}{\mathbf{v_{in1}}} = \frac{\mathbf{g_{mFET}R_S}}{\mathbf{1 + g_{mFET}R_S}} = \mathbf{0.793V/V}$$

$$\mathbf{A_{Vo2}} = -\mathbf{g_{mBJT}R_C} = -\mathbf{63.3}\frac{V}{V}$$

$$\mathbf{A_{V\,global}} = \frac{\mathbf{z_{in1}}}{\mathbf{z_{in1} + R_{sig}}} * \mathbf{A_{Vo1}} * \frac{\mathbf{z_{in2}}}{\mathbf{z_{in2} + z_{out1}}} * \mathbf{A_{Vo2}} * \frac{\mathbf{R_L}}{\mathbf{R_L + z_{out2}}}$$

Méthode 2 :

Gain du drain-commun en charge

$$A_{vCC} = \frac{\mathbf{R_S \parallel r_\pi}}{\mathbf{R_S \parallel r_\pi + \frac{1}{g_{mFET}}}}$$

Gain de l'émetteur-commun en charge

$$\boldsymbol{A_{vEC}} = -\mathbf{g_{mBJT}} * (\mathbf{R_L \parallel R_C})$$

Gain global

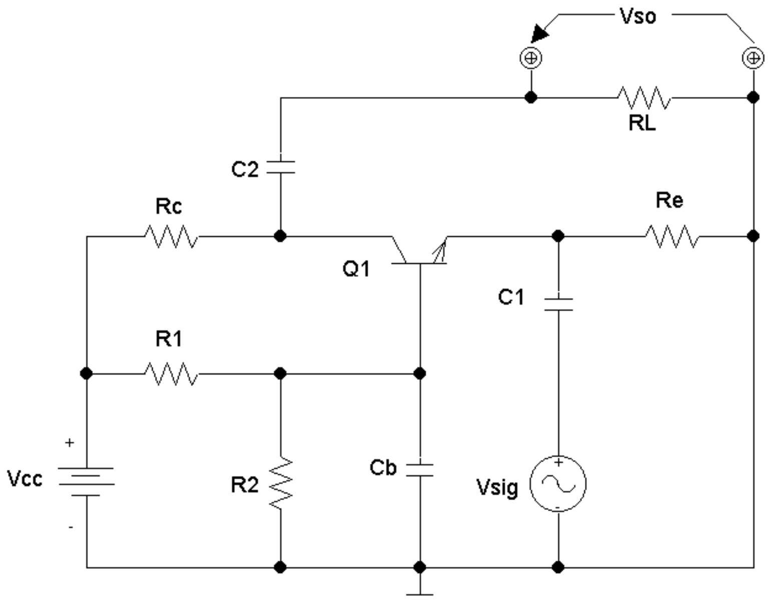
$$\mathbf{A_{V\,global}} = \frac{\mathbf{z_{in1}}}{\mathbf{z_{in1} + R_{sig}}} * \mathbf{A_{VCC}} * \mathbf{A_{VEC}}$$

1 d) Déterminez la plage dynamique disponible à la sortie.

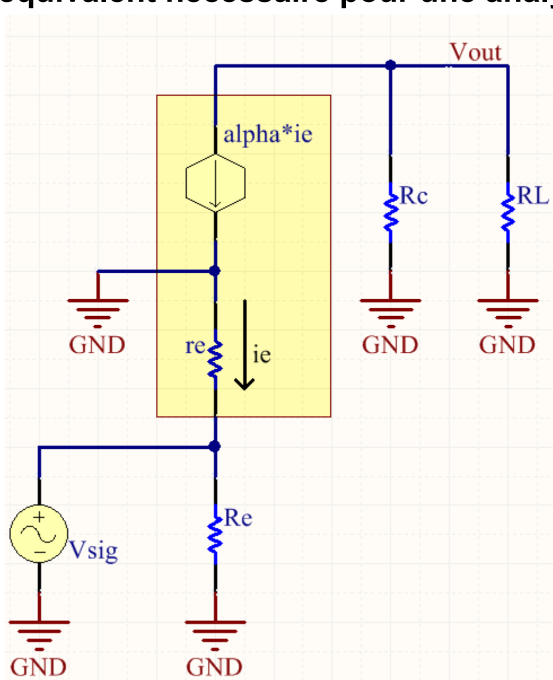
La plage dynamique maximale de tension en sortie est de $1.6V_{crête}$.
Hypothèse : la plage dynamique à l'entrée et entre les étages ne limite pas la plage dynamique en sortie.
Vérification : si on suppose qu'on a en sortie la plage dynamique maximale, soit $1.6V_{crête}$, cela suppose que l'on aura besoin entre les étages d'une plage dynamique égale à $1.6V_{crête}$ / A_{VEC} = 31 $mV_{crête}$, ce qui est bien inférieure à la plage disponible à cet endroit. De même, pour produire $1.6V_{crête}$ en sortie, on aura besoin à l'entrée d'une tension de $1.6V_{crête}$ / (A_{VEC} * A_{VCC}) = 52 $mV_{crête}$, ce qui encore une fois est parfaitement accommodé par la plage disponible à l'entrée.
Conclusion : la plage dynamique à la sortie est bel et bien de $1.6V_{crête}$.

Question 5

Soit le circuit suivant pour lequel on suppose le transistor correctement polarisé et les condensateurs court-circuit aux fréquences d'intérêt.



2 a) Tracer le circuit équivalent nécessaire pour une analyse AC.



2 b) Déterminer le gain de tension v_{so}/v_{sig} et l'impédance d'entrée du circuit. Négliger pour ce faire la résistance r_o du modèle du transistor bipolaire.

$$\mathbf{Z_{in}} = \mathbf{r_e} \parallel \mathbf{R_E}$$
$$\mathbf{V_{in}} = \mathbf{r_e} * -\mathbf{i_e}$$
$$\mathbf{V_{out}} = -\boldsymbol{\alpha}\mathbf{i_e}(\mathbf{R_L} \parallel \mathbf{R_C})$$
$$\frac{\mathbf{V_{out}}}{\mathbf{V_{in}}} = \frac{-\boldsymbol{\alpha}\mathbf{i_e}(\mathbf{R_L} \parallel \mathbf{R_C})}{-\mathbf{i_e}\mathbf{r_e}} = \frac{\boldsymbol{\alpha}(\mathbf{R_L} \parallel \mathbf{R_C})}{\mathbf{r_e}} = \mathbf{g_m}(\mathbf{R_L} \parallel \mathbf{R_C})$$

****
Le calcul de Z_{IN} peut se faire par deux méthode :
1- Directement de la feuille résumé d'équation d'une base-commune

2- Par ce que l'on voit à partir de la source, soit :
$$\mathbf{R_E} \parallel \left(\frac{\mathbf{R\pi}}{\boldsymbol{\beta} + \mathbf{1}}\right) = \mathbf{R_E} \parallel \mathbf{r_e} \approx \mathbf{R_E} \parallel \frac{\mathbf{1}}{\mathbf{g_m}}$$

3- Loi des nœuds au signal d'entrée :
$$\mathbf{i_{en}} = \boldsymbol{i_{R_E}} + \boldsymbol{i_e}$$
$$\mathbf{i_{en}} = \frac{\mathbf{V_{sig}}}{\mathbf{R_E}} + \frac{\mathbf{V_{sig}}}{\boldsymbol{r_e}} \quad => \quad \frac{\mathbf{V_{sig}}}{\mathbf{i_{en}}} = \mathbf{R_E} \parallel \mathbf{r_e}$$
****

2 c) Quels sont les changements subits par le gain et l'impédance d'entrée si on double le courant de collecteur IC ?

Si I_C double, g_m double, r_π double, r_o diminue de moitié et r_e double
$$\mathbf{Z_{in}} => \mathbf{r_e} \parallel \mathbf{R_E} \rightarrow \mathbf{r_e} = \frac{\mathbf{V_T}}{\mathbf{I_E}} = \frac{\boldsymbol{\alpha}\mathbf{V_T}}{\mathbf{I_C}}$$
L'impédance d'entrée sera diminuée car r_e sera diminuer de moitié. La variation de l'impédance totale dépendra du ratio de r_e vs R_E.

Pour ce qui est du gain,
$$\mathbf{A_V} = \frac{\boldsymbol{\alpha}(\mathbf{R_L} \parallel \mathbf{R_C})}{\mathbf{r_e}}$$
Seulement r_e varie avec une augmentation de I_C. Si r_e diminue de moitié, le gain A_V sera doublé.

Question 6

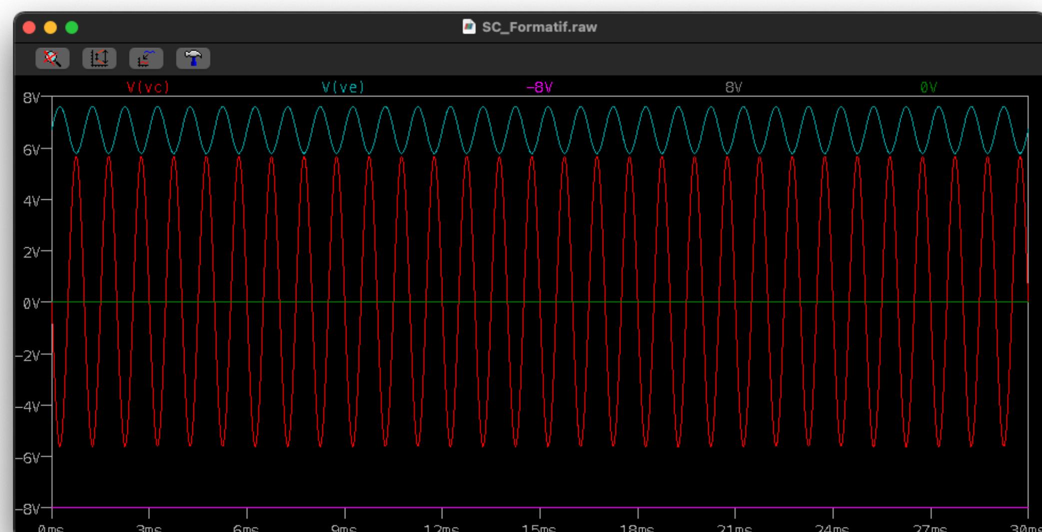
Partie A : R_C = 3162 Ω

1. V_{BQ}=5.9V, V_{EQ}=6.74V et V_{CQ}~0V
2. $A_{vo\_collecteur}$ = -6.2
3. $A_{vo\_émetteur}$ = 0.98 (et oui, même si on ne la mesure pas, il y a une tension à l'émetteur et donc un gain… comme l'arbre qui tombe dans la forêt et qui fait du bruit même si personne n'est là pour l'écouter…)
4. Quelle est la plage dynamique de sortie ?
   Est-elle limitée dans l'alternance positive ou négative (à la sortie) ?
   Il y a 6.74V d'écart entre V_{EQ} et V_{CQ} mais la tension à l'émetteur (v_E) varie d'une amplitude équivalente au signal d'entrée (et en phase) car le gain $A_{vo\_émetteur}$~1 (voir pt. 3 plus haut).
   Il n'y a donc que (6.74 V-v_{in}) de plage dynamique disponible dans l'alternance positive.
   On peut trouver par inspection (i.e. en essayant des valeurs de v_{in}) que la plage dynamique de sortie est v_{o_plage}=5.8 V.
   Dans l'alternance négative, il y 8 V de disponible ce qui ne limite donc pas la plage dynamique.

En équation ça donne : $V_{EQ} - v_{in} \geq V_{CQ} + A_v \cdot v_{in} + V_{CEsat}$

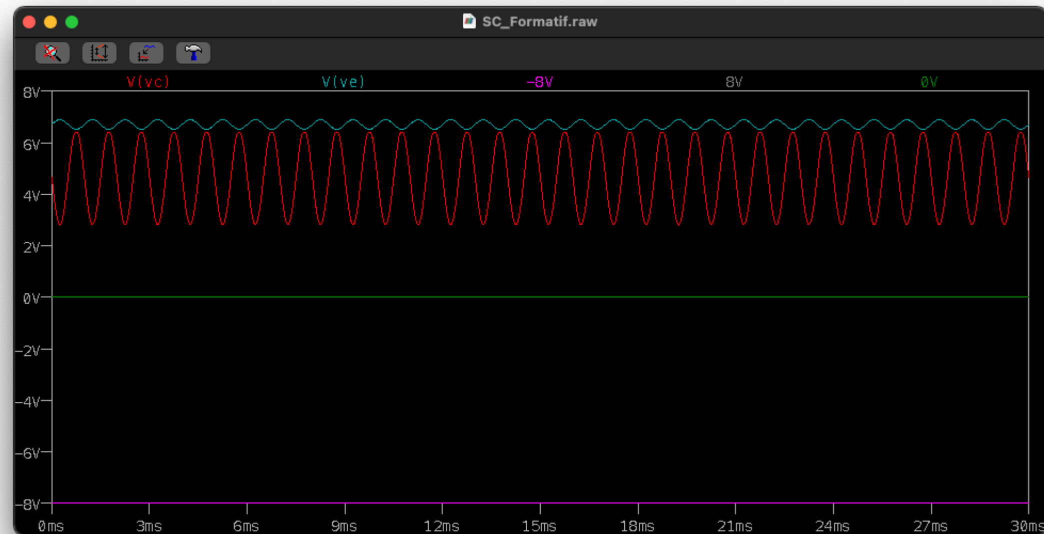
ou pour v_{in} : $v_{in} \leq \frac{(V_{CEQ} - V_{CEsat})}{A_v + 1}$

ou pour v_{out} : $v_{in} \leq (V_{CEQ} - V_{CEsat}) \frac{A_v}{A_v + 1}$



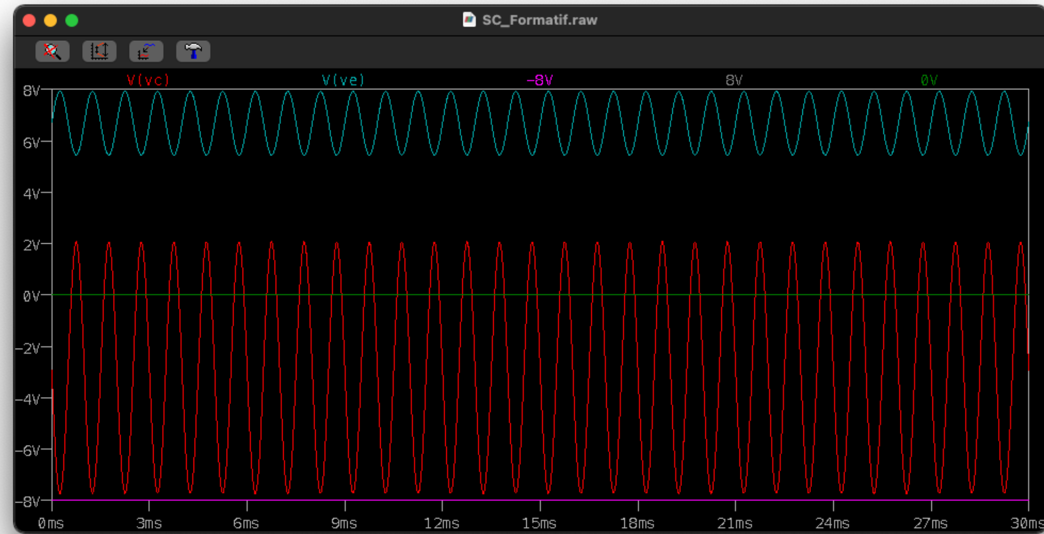
Partie B : R_C = 5000 Ω

1. V_{CQ}=4.65 V
2. $A_{vo\_collecteur}$ = -9.8
3. $A_{vo\_émetteur}$ = 0.98 (i.e. inchangé)
4. Il y a 2.1 V d'écart entre V_{EQ} et V_{CQ} mais v_{o_plage}=1.89 V. La limitation vient bien de l'alternance positive (i.e. il y a 12.7 V de disponible en négatif).
   Les mêmes équations qu'à la partie A s'appliquent.



Partie C : R_C = 2000 Ω

1. V_{CQ}=9.68 V
2. $A_{vo\_collecteur}$ = -3.9
3. $A_{vo\_émetteur}$ = 0.98 (i.e. inchangé)
4. Il y a 9.68 V d'écart entre V_{EQ} et V_{CQ} mais seulement 5.06 V de disponible dans l'alternance négative. C'est donc cette alternance fixe v_{o_plage}=5.06 V.
   Les mêmes équations qu'à la partie A s'appliquent.


SC_Formatif.raw
V(vc)
V(ve)
-8V
8V
0V
8V
6V
4V
2V
0V
-2V
-4V
-6V
-8V
0ms
3ms
6ms
9ms
12ms
15ms
18ms
21ms
24ms
27ms
30ms

Partie D :
À partir de la plage dynamique de sortie (i.e. la plus grande amplitude de tension de sortie accommodable par le circuit) on détermine la plus grande amplitude de tension d'entrée (i.e. la plage dynamique d'entrée) en divisant par le gain A_{vo}.

- A : v_{in_plage} = 0.94 V
- B : v_{in_plage} = 0.19 V
- C : v_{in_plage} = 1.29 V

Partie D :
Augmenter R_C augmente le gain de tension mais fini par limiter la plage dynamique.
Il y a donc une optimisation à faire entre le gain d'un étage et la plage dynamique possible.
C'est pourquoi en pratique on réparti le gain entre plusieurs étages.

Extra : Essayez de démontrer que, pour ce circuit et dans ces conditions (i.e. I_{CQ} fixe, etc.), la plage dynamique de sortie et d'entrée sont données par :

$$v_{o\_plage} = [V_{EQ} - V_{CQ}]\frac{A_{vo\_collecteur}}{1 + A_{vo\_collecteur}}$$
$$v_{in\_plage} = [V_{EQ} - V_{CQ}]\frac{1}{1 + A_{vo\_collecteur}}$$

Piste : nous avons vu plus haut que $v_{o\_plage} = [V_{EQ} - V_{CQ}] - v_{in\_plage}$.
Or, v_o et v_{in} sont reliés par le gain de tension…