

E1. Etage différentiel

a) $V_{BE} = 1.5V$

$$I_C = 0.55mA$$

Si on a une charge active le I_B serait différent

Balayage en DC on cherche la source

V_{id} est la différence

$V_{cm} =$ lui que

b) Zone linéaire c'est la bonne partie

Plus c'est dégradé + FF! sera plus

Faut trouver la plage où le transistor est ouvert c'est surtout dans la droite du graphique

c) On analyse en AC avec valeur de V_{ID}

On voit qu'il a un Av de 10 (en linéaire) $\frac{V_{out}}{V_p - V_m} = \frac{V_{out}}{V_{in}}$

Avec théorie : C'est V_{out}/V_{in}

d) Faut mettre $V_{cm_ac} = 1$

On voit un gain de 0.006 de différence

Partie 2

CMRR = gain différentiel / gain commun
Common mode rejection ratio

e) gain différent : $66.26 dB = 205K = 2057$

gain commun : $-54.23 dB = 1.94m = 0.00194$

$$CMRR = 20 \cdot \log\left(\frac{2057}{0.00194}\right)$$

f) $I_{ref} =$ beau 1mA

$I_{CQ2} =$ plein de p.c. 1.9mA

Vu que les V_{CE} sont plus identiques $I_{ref} > I_{CQ2}$

E2

a) On voit que lorsque $Q_1 = on$ V est positif } $V_{IT} = 0$
On voit que lorsque $Q_2 = on$ V est négatif

↳ il a un petit puit avec une ligne et un temps mort au courant

On voit une sinus parfait, mais le courant va de l'autre sens à 0.7V

à 0.6V on voit sinus parfait et courant parfait

b) on trace la ligne entre I_{ref} et V_{IT}

Partie 2

le plus qu'on monte V_{IT} le plus que V_A ressemble à V_{out}