



KAUNO TECHNOLOGIJOS UNIVERSITETAS

Informatikos fakultetas

Kompiuterių katedra

3 Laboratorinis darbas

Registrai

Atliko:

IFF-1/8 grupės stud.

Matas Palujanskas

Priėmė:

dėst. Rolandas Girčys

Kaunas, 2022

Turinys

1. UŽDUOTIS	3
Užduoties duomenys	3
Užduoties tikslas	3
2. Universalusis registras	4
2.1 Universaliojo registro teisingumo lentelė.....	4
2.2 Universaliojo registro schema.....	4
2.3 Universaliojo registro veikimas	5
2.4 Universaliojo registro PLIS programavimas.....	6
3. Išvados	7

1. UŽDUOTIS

Užduoties duomenys

Paskirtame užduoties variante (175) duoti tokie registro parametrai ir funkcijos:

- Bitų skaičius – 8;
- Postūmiai:
 1. LR1(loginis, per vieną poziciją į dešinę);
 2. CR1
 3. AR2(aritmetinis, per dvi pozicijas į dešinę, atvirkštiniu kodu).
- Įrašomos informacijos tipas – 1;
- Nulio nustatymas – asinchroninis;
- Skaičių kodas – tiesioginis;

Užduoties tikslas

Laboratorinio darbo tikslas yra sudaryti universaliojo ir specializuoto, veikiančio pagal individualiame variante paskirtus postūmius, registrų veikimo lenteles, nubraižyti schemas. Turint schemas, sudaryti testus ir patikrinti jų veikimą. Galiausiai suprogramuoti PLIS matricas. Schemų projektavimui bus naudojama „Lattice Diamond“ programinė įranga, simuliacijų kūrimui „ModelSim“, o fiziniam schemas testavimui – „Lattice Brevia“ stendas. Laboratorinio darbo metu susipažinsiu su informacijos saugojimo ir operacijų būdais registruose, jų charakteringosiomis savybėmis. Pagilinsiu žinias apie postūmių operacijas. Susipažinsiu su PLIS programavimu, schemų pritaikymu testavimui fizinėse plokštelėse ir tai išbandysiu laboratorijoje.

2. Universalusis registras

2.1 Universaliojo registro teisingumo lentelė

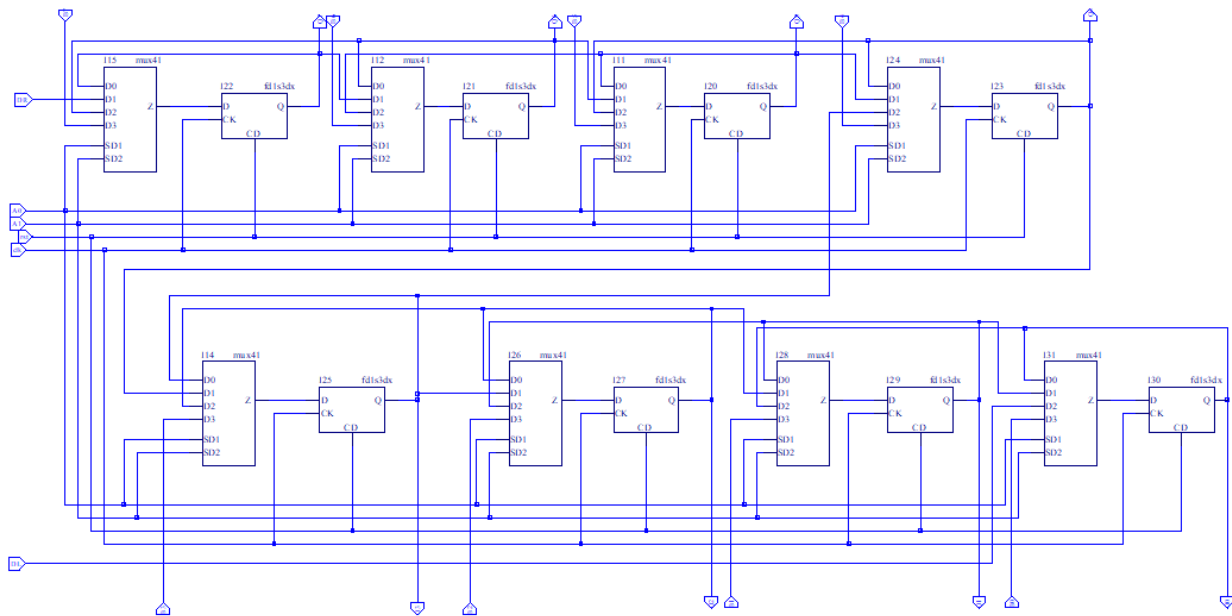
Pirmame paveikslėlyje pavaizduota sudaryta teisingumo lentelė, pagal užduoties variante nurodytų bitų skaičių (8). Nulio nustatymui A0 ir A1 signalo tipas reikšmės neturi, todėl jie pažymėti simboliais „x“. Simboliai D7-D0 vaizduoja registro bitų įvestis.

R	A1A0	Q7 Q6 Q5 Q4 Q3 Q2 Q1 Q0	Mikrooperacija
0	x x	0 0 0 0 0 0 0 0	Nulio nustatymas
1	0 0	Q7 Q6 Q5 Q4 Q3 Q2 Q1 Q0	Saugojimas
1	1 0	QR Q7 Q6 Q5 Q4 Q3 Q2 Q1	LR1, DR
1	0 1	Q6 Q5 Q4 Q3 Q2 Q1 Q0 DL	LL1, DL
1	1 1	D7 D6 D5 D4 D3 D2 D1 D0	Lygiagretus informacijos įrašymas

Paveikslėlis. 1

2.2 Universaliojo registro schema

Naudojant programinę įrangą „Lattice Diamond“ suprojektuota universaliojo registro schema pateikta 2 paveiksle. Jos įvestys: Rst – nustatymo į nulį signalas, Clk – sinchrosignalas, A1 ir A0 – valdantieji signalai bei B0-B7 yra registro bitai. Išvestis sudaro Q0-Q7. Vėliau A0 ir A1 bus apjungti į A_01, B0-B7 į Duom, o Q0-Q7 į Result signalus, siekiant geriau vaizdžiai stebėti simuliacijos rezultatus „ModelSim“ programoje.



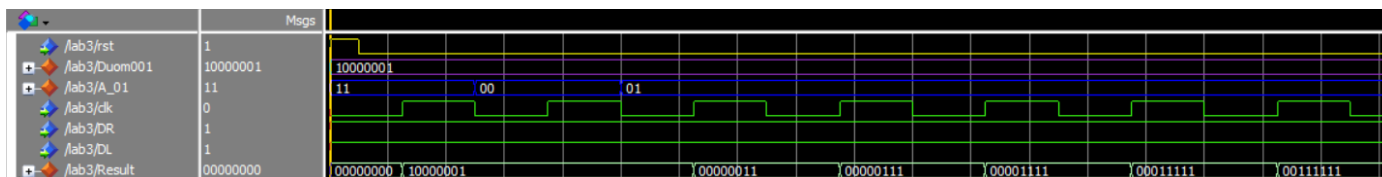
Paveikslėlis. 2

2.3 Universaliojo registro veikimas

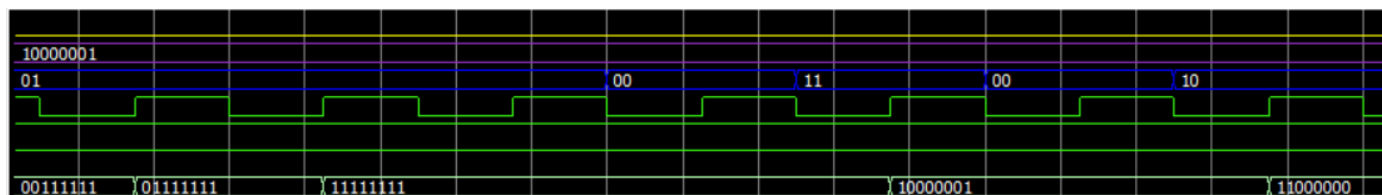
Norint patikrinti registro veikimą, sudaromi testiniai duomenys. Atsidarius „ModelSim“ programą, pirmiausiai apjungiami A0 ir A1 signalai į A_01, Q0-Q7 išvestys į Result, o D0-D7 įvestys į Duom kanalus, kad būtų patogiau matyti paduotas ir išvedamas reikšmes. Testavimui naudotos tokios direktyvos:

```
restart -f
force -freeze sim:/Lab3/B0 1 0
force -freeze sim:/Lab3/B1 0 0
force -freeze sim:/Lab3/B2 0 0
force -freeze sim:/Lab3/B3 0 0
force -freeze sim:/Lab3/B4 0 0
force -freeze sim:/Lab3/B5 0 0
force -freeze sim:/Lab3/B6 0 0
force -freeze sim:/Lab3/B7 1 0
force -freeze sim:/Lab3/rst 1 0, 0 {10 ps}
force -freeze sim:/Lab3/clk 0 0, 1 {25 ps} -r 50
force -freeze sim:/Lab3/A1 1 0
force -freeze sim:/Lab3/A0 1 0
force -freeze sim:/Lab3/DR 1 0
force -freeze sim:/Lab3/DL 1 0
run 50ps
force -freeze sim:/Lab3/A1 0 0
force -freeze sim:/Lab3/A0 0 0
run 50ps
force -freeze sim:/Lab3/A1 0 0
force -freeze sim:/Lab3/A0 1 0
force -freeze sim:/Lab3/DR 1 0
run 400ps
force -freeze sim:/Lab3/A0 0 0
run 50ps
force -freeze sim:/Lab3/A0 1 0
force -freeze sim:/Lab3/A1 1 0
run 50ps
force -freeze sim:/Lab3/A1 0 0
force -freeze sim:/Lab3/A0 0 0
run 50ps
force -freeze sim:/Lab3/A1 1 0
force -freeze sim:/Lab3/A0 0 0
force -freeze sim:/Lab3/DL 1 0
run 400ps
```

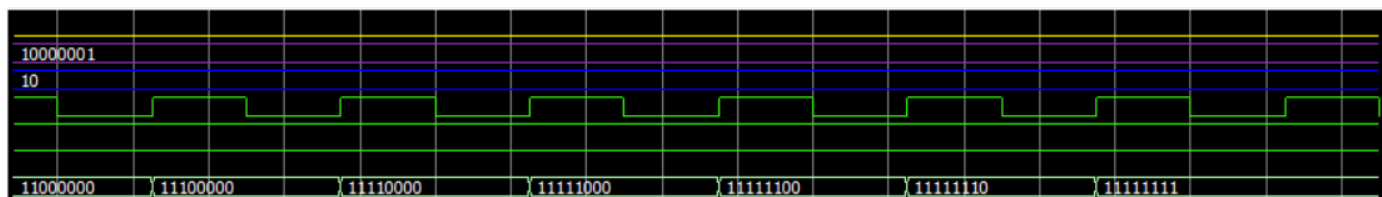
Atlikus testavimus, gauti rezultatai pavaizduoti (3-5 paveikslėliuose).



Paveikslėlis. 3



Paveikslėlis. 4



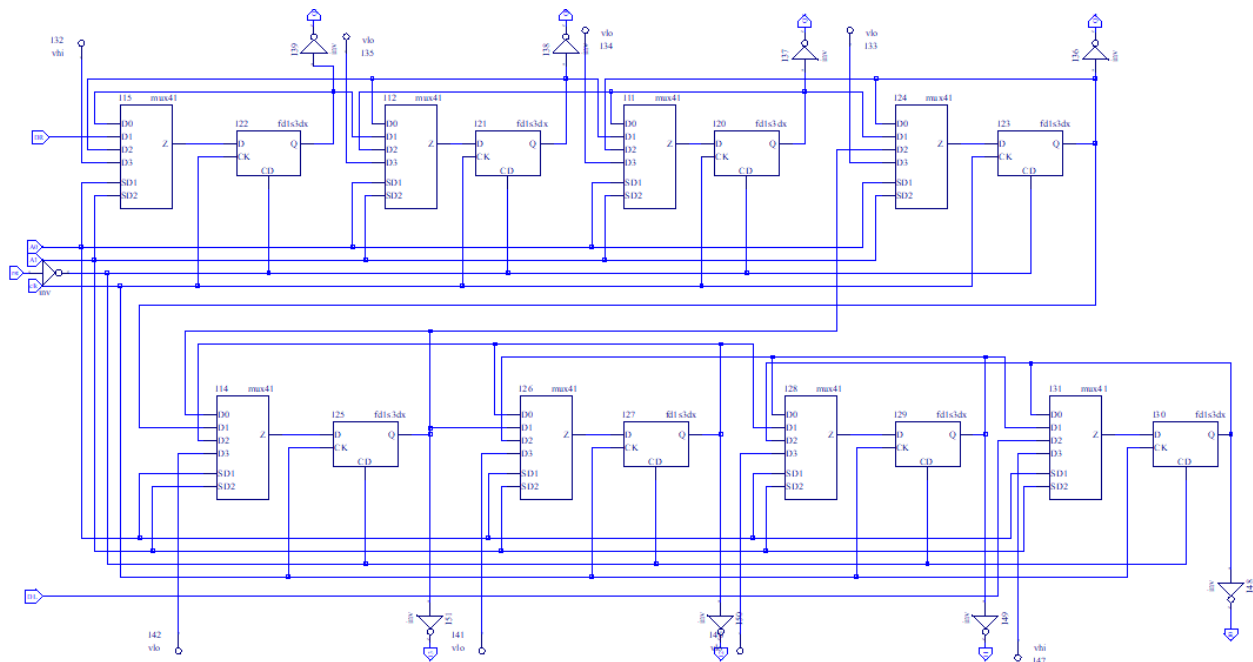
Paveikslėlis. 5

2.4 Universaliojo registro PLIS programavimas

Kad schema būtų pritaikyta PLIS matricai ji buvo perdaryta. „Lattice Brevia“ stendui pritaikytam modeliui atlikti šie pakeitimai: B0-B7 įvestys pakeistos v-hi (septintasis ir nulinis) ir v-low (šeštasis, penktasis, ketvirtasis, trečiasis, antrasis ir pirmasis) signalais, rst signalas ir išvestys ir buvo invertuotos. Pritaikyta schema pavaizduota 6 paveiksle

Paskirtame užduoties variante (175) duoti tokie registro parametrai ir funkcijos:

- Bitų skaičius – 8;
- Postūmiai:
 1. LR1(loginis, per vieną poziciją į dešinę);
 2. CR1
 3. AR2(aritmetinis, per dvi pozicijas į dešinę, atvirkštiniu kodu).
- Įrašomos informacijos tipas – 1;
- Nulio nustatymas – asinchroninis;
- Skaičių kodas – tiesioginis;



Paveikslėlis. 6

3. Išvados

- Atlikęs laboratorinį darbą, susipažinau su registrų veikimo principais;
- Naudojantis „Lattice Diamond“ programa sudariau universaliojo registro schemą;
- Atlikau registro simuliaciją su „ModelSim“ programa;
- Pritaikiau schemą „Lattice Bravia“ standui;
- Auditorijoje sėkmingai ištestavau pritaikytą schemos veikimą PLIS stende;
- Sužinojau daugiau apie registrus, informacijos saugojimo būdus, postūmius.