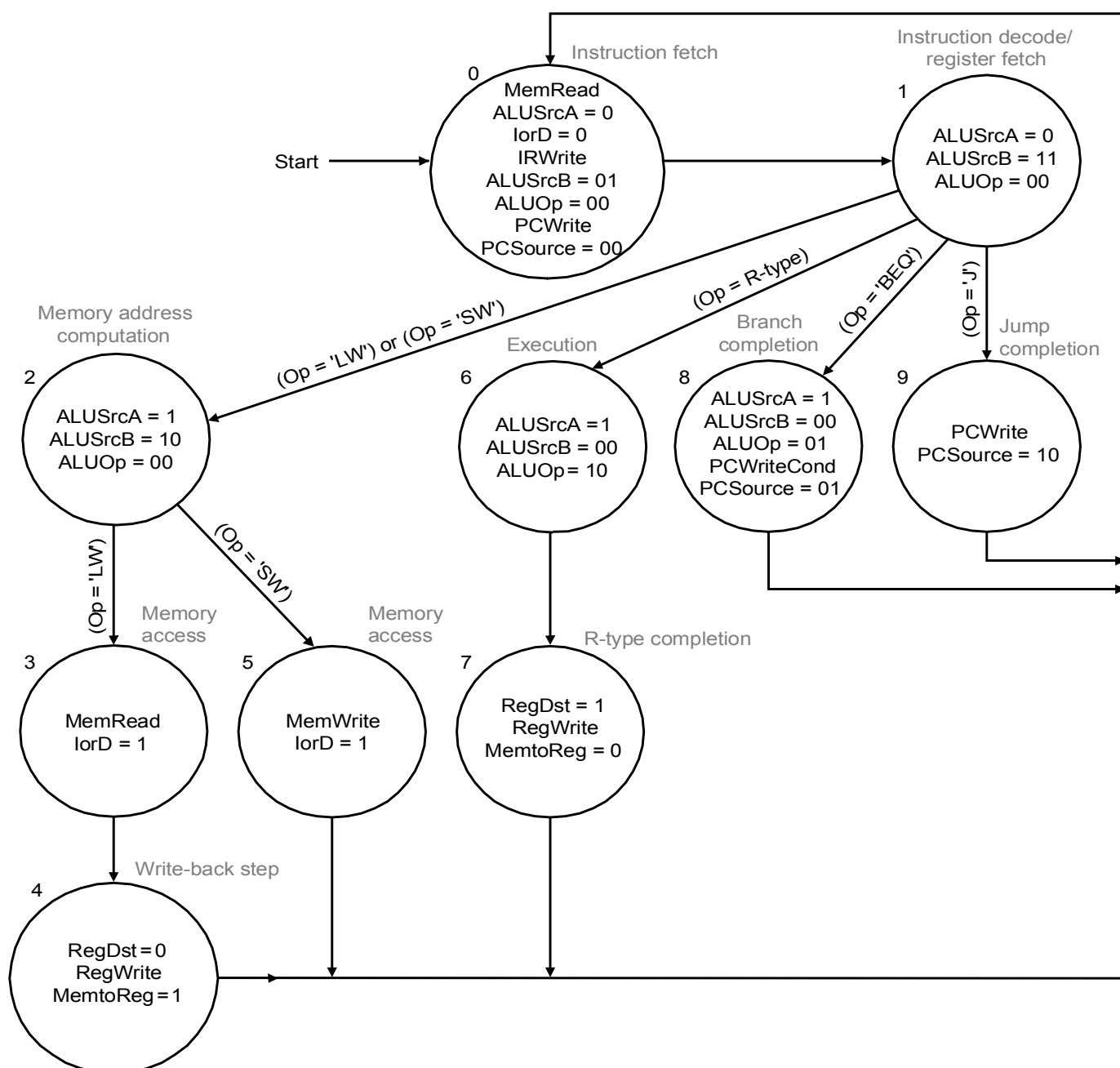


Objetivos: Projeto e simular da máquina de estados do processador MIPS.

Atividades:

Projetar e simular a máquina de estados do processador MIPS sequencial com uma FSM do tipo Moore.

- **Turmas A:** ff tipo **T** na FSM. **Turmas B:** ff tipo **JK** na FSM.
- O diagrama de estados está apresentado abaixo. Os sinais de saída que não tem valor definido (MemRead, MemWrite, IRWrite, PCWrite, PCWriteCond e RegWrite) são ativos em “1” quando aparecem num estado.



- Fazer a tabela de próximo estado, levando em conta o tipo de registrador a ser usado. Escrever o programa expresso a partir da tabela e sintetizar as equações de próximo estado e as saídas. Passar então para VHDL, criando um bloco padrão. Criar o esquemático usando a parte combinacional do VHDL e registradores da biblioteca primária do MaxPlus. **Usar o sinal de Clear para inicializar a FSM.** Fazer o arquivo de teste e verificar os resultados com o diagrama de estados / tabela de próximo estado.
- **Enviar ao professor, até o fim da aula, email com assunto: AP14X_nomes_alunos.** Arquivar e comprimir com o formato **Zip todos** os arquivos feitos em aula (tabelas, programa expresso e resultado, arquivo VHDL, esquemático / simulações (arquivos do MaxPlus), captura das telas, textos, etc.).
- **O relatório completo deve ser entregue em papel até a próxima aula.**