

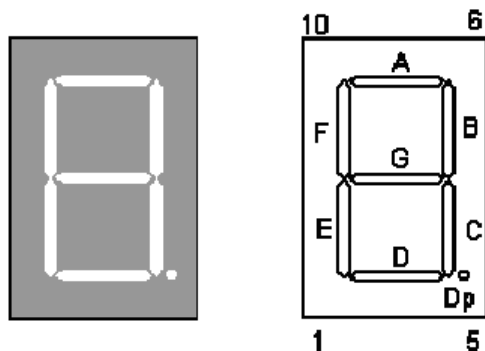
INF01118 – Técnicas Digitais para Computação : AP08

Professor Fernando R. Nascimento - 2010/2

Objetivos: Uso do programa de síntese digital **Karma** e projeto de um conversor de quatro bits para um display de 7 segmentos, usando diferentes técnicas de projeto.

Atividades:

1. A aula pratica visa o projeto de um conversor de quatro bits para um display de 7 segmentos.
 - Turma **A**: conversor com entradas em hexadecimal (**0-9, a, b, c, d, e, f**) e saídas ativadas em “**zero**”
 - Turma **B**: conversor com entradas em hexadecimal (**0-9, a, b, c, d, e, f**) e saídas ativadas em “**um**”



2. Projeto completo, implementação e simulação do conversor no MaxPlusII, utilizando o Karma.
 - 2.1. **Primeiro**, para todas as turmas, fazer o projeto completo com **SDP**, usando o **Karma** e a simulação usando o **MaxPlus**. Criar um bloco para cada segmento, depois englobar todos os segmentos e o ponto decimal no bloco final. Mostrar o esquemático de cada segmento e do bloco final, incluindo o ponto. Mostrar a simulação onde os segmentos devem ser agrupados em decimal e comparados com a tabela verdade original.
 - 2.2. **Segundo**, refazer a implementação agora em **VHDL** e **testar**. Nesses casos podem ser usados inversores (com sinais internos), a fim de simplificar as equações lógicas no **VHDL**. Mostrar o código em VHDL e a simulação onde os segmentos devem ser agrupados em decimal e comparados com a tabela verdade original.
 - 2.3. **Observações a serem seguidas**:
 - (a) A simulação **deve ser do conjunto de segmentos**, e não uma simulação para cada segmento. Incluir na simulação sempre o ponto decimal.
 - (b) Fazer **uma tabela verdade** com todas as entradas, todas as saídas (um bit por coluna) e uma coluna com o valor **equivalente em decimal** dos sete segmentos (saídas), assim a verificação da simulação de todo o conversor fica fácil. A validade do projeto é feita comparando o equivalente decimal da tabela verdade com todas as saídas agrupadas em decimal.
 - (c) O ponto do display tem acionamento direto. Criar um bloco final para o conversor, **o qual deve ser guardado para aulas futuras**.
 - (d) Enviar ainda hoje ao professor, **email** com o assunto: **AP08X, nome_alunos**. Arquivar e comprimir com formato **Zip** todos os arquivos do MaxPlus, os mapas de Karnaugh de cada segmento, o código VHDL, as tabelas e as cópias das telas de simulação feitas em aula.
3. Comparar as facilidades de cada técnica de projeto no MaxPlus (gráfica e textual), e as dificuldades de cada uma delas. Quando é melhor usar cada uma das técnicas?

Roteiro do Relatório:

- A) Nas linhas iniciais do relatório: código do laboratório (**AP08**), data, nome(s), matrícula(s) e turma.
- B) Introdução: parágrafo explicativo resumido sobre o assunto do laboratório e do relatório.
- C) Apresentação do projeto do conversor para as duas técnicas pedidas (para cada segmento e para o ponto): **tabela verdade** (na SDP), **mapas de Karnaugh**, **equações lógicas**, **circuitos lógicos e blocos finais** (cópias das telas do MaxPlus II), cópia das telas da **simulação** apresentando todas as combinações possíveis de entrada, com todas as saídas do conversor. Apresentar o código **completo** de conversor em **VHDL** e a simulação correspondente.
- D) Apresentar ordenadamente e comparar as técnicas entre si (item 3).
- E) Conclusões: **interesse no laboratório, dificuldades e sugestões**.