Universidade Federal do Rio Grande do Sul Instituto de Informática

Organização de Computadores

Aula 1

Apresentação da disciplina

Apresentação da disciplina

- 1. Disciplina no contexto do curso
- 2. Microprocessadores: passado e presente
- 3. Problemas e soluções: programa da disciplina
- 4. Andamento da disciplina

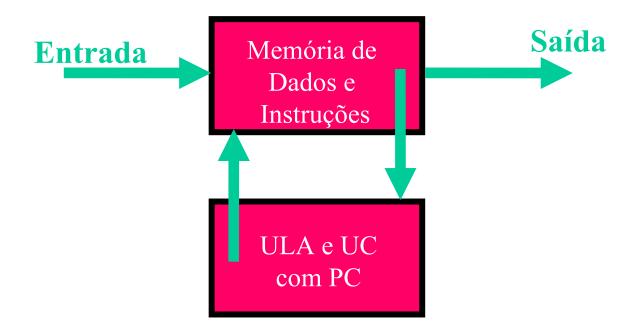
1. Disciplina no contexto do curso

1. Disciplina no contexto do curso

- INF01108 e INF01112 Arquit. e Organiz. de Computadores I e II
- Arquitetura = recursos do processador percebidos pelo programador em linguagem de máquina
 - registradores
 - organização de memória: palavras, endereçamento
 - conjunto de instruções: formatos, tipos de dados, modos de endereçamento
- Organização = recursos de hardware efetivamente existentes no processador
 - registradores
 - memórias auxiliares
 - unidades funcionais
 - barramentos
 - bloco de controle

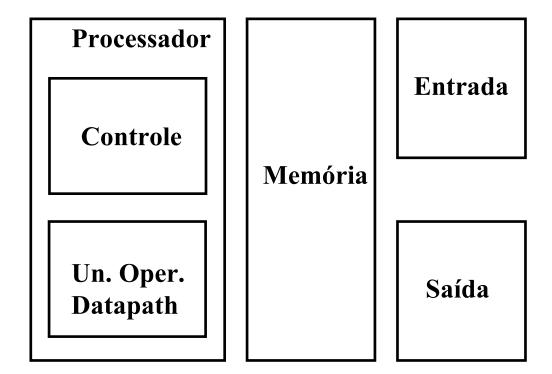
Von Neumann

• A arquitetura que rege até hoje os microprocessadores é fruto das propostas de Von Neumann nos idos de 1940.



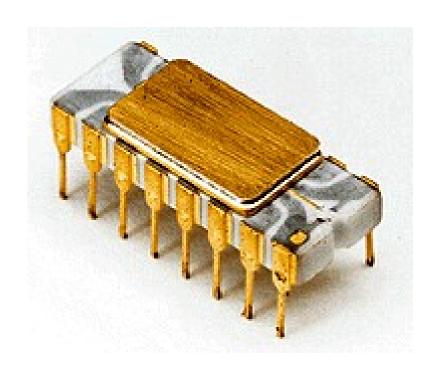
Arquitetura dos Computadores

• Desde 1946 todos computadores possuem os 5 componentes



- Conceitos de organização, paralelismo e hierarquia de memória são os mesmos de mainframes das décadas de 60 e 70
- Diferença está na tecnologia
 - 1970: poucos milhares de transistores num chip
 - 2005: dezenas a poucas centenas de milhões de transistores num chip
 - 2010: mais de 1 bilhão de transistores num chip
- Microprocessadores integrados em um chip
 - 1970: Intel 4004 4 bits
 - 1974: Intel 8008 8 bits
 - 1978: Intel 8086 16 bits
 - 1979: Intel 8088 16 bits
 - 1985: intel 80386 32 bits
 - 1997: Intel PentiumPro 64 bits

O primeiro microprocessador surgiu de uma pequena empresa Intel no ano de 1971.



Formada por dois engenheiros da Fairchild, a Intel foi contratada por uma empresa Japonesa, Busicom, para projetar 12 circuitos integrados para uma calculadora de mesa.

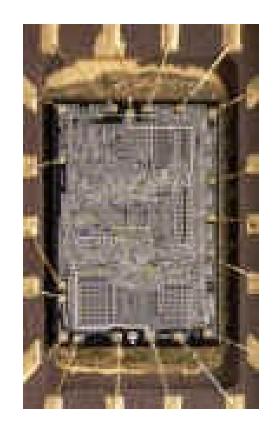
- Foram 3 engenheiros da Intel Federico Faggin, Ted Hoff, and Stan Mazor encarregados de projetar os circuitos.
- Decidiram integrar os 12 circuitos num único circuito programável.
- Nasce o Intel 4004 o primeiro microprocessador do mundo.
- Sentindo o potencial a Intel comprou da empresa Busicom os direitos sobre o chip.
- Já no próximo ano a NASA emprega o 4004 na nave Pionner 10.



- No outro ano, 1972, a Intel dobrou a capacidade do 4004 com o 8008. O 8008 era um processador de 8 bits, 200 Khz.
- O 8008 foi empregado principalmente em terminais burros, calculadoras.



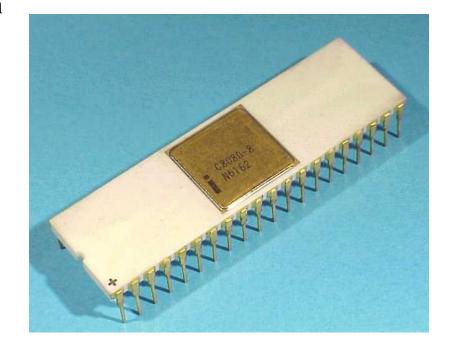
- O 8008 foi o primeiro microprocessador de 8 bits.
- Originalmente foi chamado de 1201.
- O Intel 8008 foi projetado como um microprocessador para uso num terminal de controle da CTC Control Terminal Corporation.
- O 8008 possui uma arquitetura bem diferente que a do 4004.
- Para a Intel o 8008 foi uma transição importante no projeto de CPUs, permitindo a criação do 8080, compatível com as instruções do 8008.

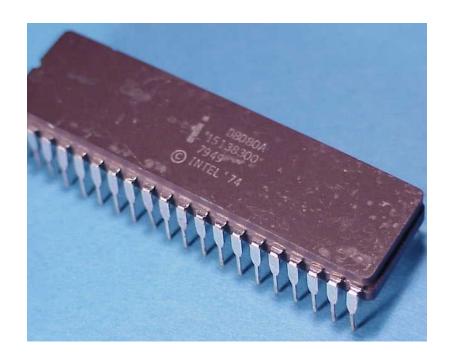


Primeiro Microcomputador



- O Intel 8080 foi criado em março de 1974 pela equipe liderada por Frederico Faggin (antes que saisse e criasse sua empresa Zilog).
- Devido ao aumento de funções comparado com o 4004 e o 8008, o 8080 foi considerado o primeiro microprocessador bem aceito pelo mercado.
- Portanto o 8080 criou realmente o mercado de microprocessadores

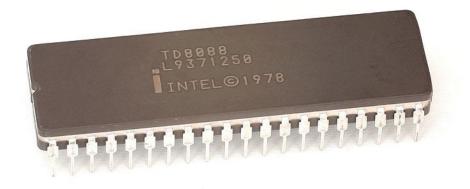




- O 8086 é um microprocessador de 16 bits da Intel
- Lançado em 1978
- Deu origem a arquitetura x86, expandido pelo 8088 em 1979
- Frequencia de trabalho a partir de 5 MHz até 10 MHz



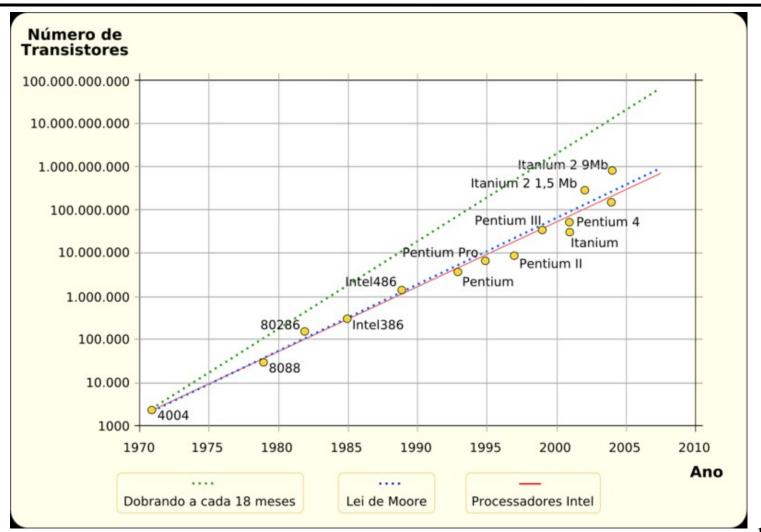




Lei de Moore

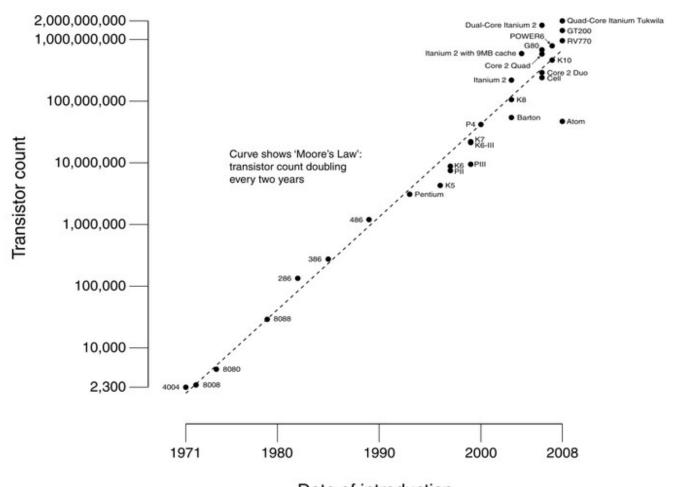
- · Até 1965 não havia nenhuma previsão real sobre o futuro do hardware.
- · O então presidente da Intel, Gordon E. Moore tentou prever o que aconteceria.
- · 1965 A capacidade de integração dos chips dobraria a cada 12 meses até 1975, quando então, a integração passaria a dobrar a cada 24 meses.

Lei de Moore



Lei de Moore

CPU Transistor Counts 1971-2008 & Moore's Law



INF01113 - Or Date of introduction Navaux 2008

19

- Mercado atual de microprocessadores está dividido em 3 segmentos
 - Microcomputadores Pessoais
 - Servidores
 - Sistemas Embarcados

Microprocessadores para microcomputadores pessoais

- custo unitário entre U\$ 75 e U\$ 500
- dezenas de milhões de μps vendidos a cada ano
- competição pequena: Intel e AMD dominam o mercado

Microprocessadores para servidores

- 1% do mercado de microcomputadores pessoais
- desempenho é mais importante do que preço
- dominado por processadores RISC
- empresas fornecem estações e microprocessadores
- Sun, HP, Silicon Graphics

"Embedded cores", microcontroladores

- para sistemas dedicados: telecomunicações, automação, eletrônica de entretenimento, etc.
- 98% dos processadores existentes computação pervasiva
- preços baixos até menos de U\$ 10
- compatibilidade de software não é tão importante
- muita competição entre diversos fornecedores ARM, MIPS

Evolução na venda de Computadores



3. Problemas e soluções

3. Problemas e soluções

Modelo de von Neumann

- <u>Memória</u> é dividida em <u>palavras</u> e contém <u>dados</u> e <u>instruções</u>, indistintamente
- Palavra é a unidade básica de transferência de / para memória
- Palavras são localizadas através de um endereço
- <u>Programa</u> é uma <u>seqüência de instruções</u>, colocadas numa <u>seqüência de endereços</u>
- A execução de um programa corresponde à execução seqüencial de suas instruções
- Dados, instruções e endereços são codificados em binário

Execução de instruções

- Busca da próxima instrução na memória
 - manda endereço, volta instrução
- <u>Decodificação</u> da instrução
 - interpreta código da instrução
- Execução da instrução
 - executa ações específicas para cada instrução
- Se a instrução precisa de dados (na memória)
 - manda endereço, busca dado

Exemplo: Instrução de soma de dois operandos

ВС	endereço instrução		MEM
MEM -	instrução		BC
	endereço operando 1		
BC -	operando 1	→	MEM
MEM -	•	→	во
BC -	endereço operando 2		MEM
MEM -	operando 2	→	во
	ordem de execução		
BC -		→	во
во	executa soma		
BC -	endereço resultado		MEM
PO -	resultado		
DU -			IVI 🗀 IVI

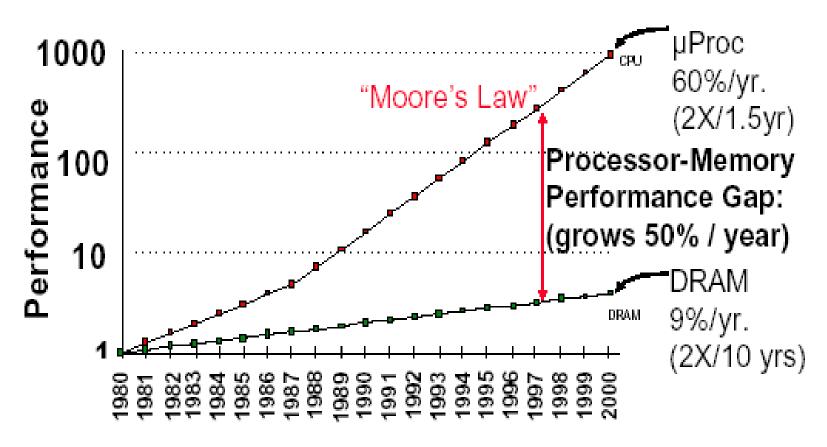
Aspectos temporais

- Uma instrução
 - 1 ou vários acessos à memória
- Tempo de execução de uma instrução é praticamente igual à soma dos tempos de acesso à memória
- Tempo de acesso à memória principal da ordem de 10 a 20 ns
- Tempos de micro-operações (somas, transferências entre registradores, etc.) são bem menores
- Clock de 1 GHz representa ciclo de micro-operações de 1 ns

Gargalo de von Neumann

- Tráfego de informações (endereços, dados, instruções) entre CPU e memória
 - vai endereço da instrução
 - volta instrução, que contém código da operação e endereços dos operandos
 - vão endereços dos operandos
 - vão e voltam operandos
- Instruções precisam especificar endereços dos dados e podem ocupar 2 a 3 palavras
 - 2 a 3 acessos à memória na busca da instrução

Gap de Acesso a Memória



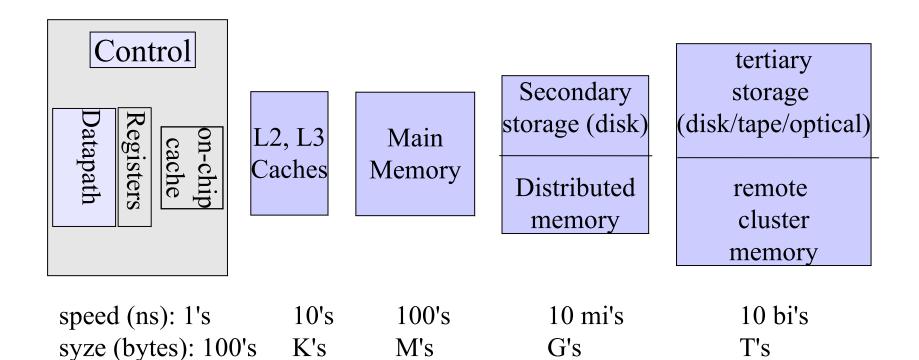
Problemas e Soluções

- Tempo de execução da instrução fica comprometido ...
 - pela seqüencialidade das operações
 - pelo excesso de informações transferidas entre processador e memória
 - pelo tempo de acesso à memória
- Soluções
 - diminuir o gargalo, diminuindo quantidade de informações a serem transferidas entre processador e memória
 - diminuir tempo aparente de acesso à memória
 - realizar operações em paralelo
- Dimensões de projeto que podem ser otimizadas
 - tecnologia
 - organização
 - arquitetura

Compatibilizando os Tempos

- Introdução da memória cache
 - Tempo de acesso compatível com o tempo de execução das microoperações
 - Tamanho bem menor do que a memória principal
- Necessidade de mecanismos transparentes, em hardware, para gerenciar a hierarquia entre memória principal e memória cache

Hierarquia da Memória



Diminuindo o gargalo

- Introdução de registradores
 - Dados utilizados frequentemente não precisam ser trazidos / levados de / para memória a cada utilização
- Modos de endereçamento
 - modo imediato
 - instrução contém constante
 - não é necessário endereçar dado na memória de dados
 - modo base e deslocamento
 - · registrador base contém endereço completo
 - deslocamento vem na instrução e pode ter 8 ou 16 bits, p.ex.
 - modo indireto via registrador
 - endereço está contido em registrador
- Vários destes recursos também permitem diminuição do tamanho da instrução em bits

35

Aumentando o desempenho

- Introdução de paralelismo
 - Na busca de instruções
 - pré-fetch, buffer de instruções
 - Na execução de instruções
 - pipeline paralelismo entre estágios diferentes de instruções diferentes
 - superescalaridade paralelismo entre instruções que estão no mesmo estágio de execução
- Arquitetura Harvard: memórias separadas para dados e instruções
 - Acessos paralelos
- Processadores RISC
 - Muitos registradores
 - Instruções mais simples e mais rápidas

Desafio de melhorar o desempenho dos processadores

Uso de Arquiteturas com Pipeline:

- Pipeline de Instruções
- Pipeline Aritmético

BI	D	ВО	Е		
	BI	D	ВО	Е	
		BI	D	ВО	Е

4. Andamento da disciplina

4. Andamento da disciplina

- Livro-texto
 - Patterson e Hennessy
 - Cobre a maioria das aulas
 - Leitura obrigatória
- Outros livros: leitura complementar
- Avaliação
 - 2 provas
 - Trabalhos práticos
- Listas de exercícios
- Freqüência obrigatória
- Disciplina no Moodle

Critérios de avaliação

• O conceito final será obtido através de duas provas escritas (P1 e P2) e a média obtida pelos alunos em trabalhos práticos (T), utilizando-se a seguinte ponderação:

Média Final Total = 0.4 P1 + 0.4 P2 + 0.2 T

 O aluno que obtiver nota abaixo de 6,0 deverá fazer uma recuperação escrita de uma das duas partes da matéria. Será considerado aprovado o aluno que obtiver uma média final total igual ou superior a 6,0 (seis).

FIM