UNIVERSIDADE FEDERAL DO RIO GRANDE DO SUL INSTITUTO DE INFORMÁTICA INFO1118 - Técnicas Digitais para Computação

Prof. Fernanda Gusmão de Lima Kastensmidt (turmas DEF)

Exercícios Área 2

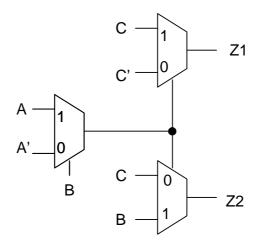
Lembre-se que o símbolo ' também indica negação, exemplo:

 $A'=\overline{A}$

Questão 1: Dada a tabela verdade da função F, determine o mapa de Karnaugh, a equação booleana minimizada desta função e desenhe o circuito combinacional minimizado correspondente.

Α	В	С	D	F
0	0	0	0	1
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	1
0	1	0 0	0	1
0	1	1	0	1
0	1	1	1	1
1	0	1	0	1
1	0	0	1	1 1 1 0
1	0	1	0	0
1		1	1	
1	0 1	0	0	0
1	1	0	1	1
A 0 0 0 0 0 0 0 1 1 1 1 1 1 1	1	1	0	1
1	1	1	1	1

Questão 2: Determine a equação Booleana da função Z1 e Z2, <u>minimizada</u>, do circuito a seguir composto por multiplexadores 2:1.



Questão 3: Implemente as seguintes funções Booleanas utilizando multiplexadores. Mostre o circuito final composto apenas por multiplexadores. Pode-se usar MUX 2:1, MUX 4:1 e MUX 8:1, conforme preferência. Justifique a escolha.

- a) F= A'.B + A'.B'.C'+B.C'.D + A.B.D' + B'.C.D
- b) F = A.B.C + A.B.C' + A'.B'.C

Questão 4: Projete um circuito apenas com portas XOR, que realize a seguinte função:

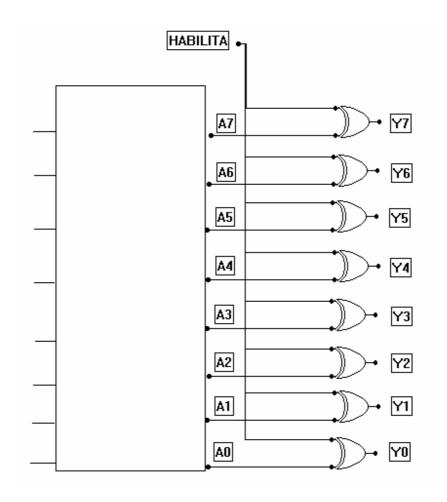
$$Z = X$$
, se $C=0$
 $Z = X'$, se $C=1$

Questão 5: Monte um circuito multiplicador de 2-bits (AxB), onde A=a1a0 e B=b1b0.

Questão 6: Desenhe o circuito de um multiplexador 2:1 composto por portas de transmissão. Compare o custo em numero de transistores desta implementação a implementação do MUX2:1 composta por portas lógicas.

Questão 7: Dado um registrador de 8 bits com as seguintes portas lógicas na saída, como mostra a figura a seguir, determine o valor da saída Y, quando:

- a) A7A6A5A4A3A2A1A0 = 10001100, Habilita=0, Y=_____
- b) A7A6A5A4A3A2A1A0 = 11110011, Habilita=1, Y=_____



Questão 8: Desenhe o circuito lógico de um comparador de dois bytes. A saída deverá ser 1 se e somente se os dois bytes forem iguais.

Questão 9:

Simplifique a tabela verdade da função F utilizando mapa de Karnaugh e desenhe o circuito lógico minimizado usando apenas portas OU negada (NOR) de 2 entradas e 3 entradas e inversores.

A	В	С	D	F
0	0	0	0	0
0	0	0	1	0
0	0	1	0	1
0	0	1	1	1
0	1	0	0	0
0	1	0	1	0
0	1	1	0	1
0	1	1	1	0
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	0

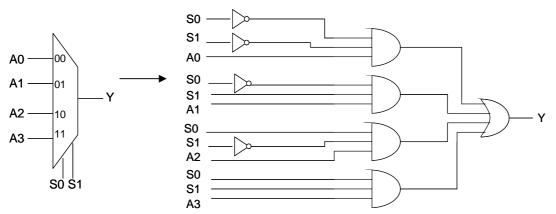
1	1	0	0	0
1	1	0	1	0
1	1	1	0	1
1	1	1	1	0

Questão 10: Desenhe o circuito lógico de um meio somador (half adder) de 1 bit e de um somador completo (full adder) de 1 bit. Explique as principais diferenças entre eles.

Questão 11: Complete a tabela verdade de um multiplexador 2:1 cujas entradas são A, B e o seletor Sel, e desenhe o seu circuito lógico.

Sel	A	В	F
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

Questão 12: O circuito multiplexador é composto por 2^n entradas de dados, n entradas de controle e uma saída. A saída recebe o dado de uma das entradas conforme os sinais de controle. As figuras a baixo representam o símbolo lógico de um multiplexador 4:1 e seu esquema em portas lógicas composto por inversores, portas AND de 3 entradas e porta OR de 4 entradas.



Represente o circuito lógico do multiplexador 4:1 utilizando apenas portas lógicas NOR, ou seja, substitua todas as portas inversores, AND de 3 entradas e OR de 4 entradas por portas NOR de 2, 3 e 4 entradas, respectivamente. (Teorema de Morgan)

Questão 13: Implemente a função lógica representada pela tabela verdade a seguir utilizando:

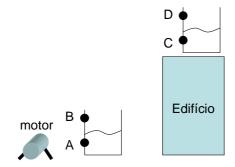
A	В	C	S
0	0	0	0

0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

- a) multiplexador 4:1
- b) portas lógicas simples (função minimizada)

Questão 14: Dado os problemas a seguir:

- Construa a tabela verdade,
- Monte a função Booleana (soma de produtos a partir da tabela verdade),
- Construa o mapa de Karnaugh (realize a simplificação se houver), monte a função Booleana novamente (agora mais simplificada),
- Construa o circuito lógico
- a) Projeto do controle de um motor que aciona a bomba para encher a caixa d'água de um edifício. Como mostra a figura, há um motor ao lado de um reservatório com 2 sensores A e B e a caixa d'água do edifício com mais dois sensores C e D. Quando o sensor esta tocando a água, ele informa o valor 1 e quando o sensor não esta tocando a água, ele informa o valor 0. O motor só deve funcionar quando a água está acima do sensor A e quando a água esta abaixo do sensor C. O motor só para quando a água chega ao sensor D. Isso evita que a caixa d'água transborde. Note que há casos impossíveis de ocorrer na vida real, como por exemplo, o sensor B marcar 1 e o sensor A marcar 0. Para todos os casos impossíveis vamos admitir o motor parado por questão de segurança. O motor liga quando é acionado com o valor 1 e desliga quando é acionado com o valor 0 (S).



Α	В	C	D	S
0	0	0	0	
0	0	0	1	
0	0	1	0	
0	0	1	1	

0	1	0	0	
0	1	0	1	
0	1	1	0	
0	1	1	1	
1	0	0	0	
1	0	0	1	
1	0	1	0	
1	0	1	1	
1	1	0	0	
1	1	0	1	
1	1	1	0	
1	1	1	1	

b) Projeto do controle de faróis de um carro para os consumidores tipo A (CA) e para os consumidores do tipo B (CB). Na extremidade do carro há um sensor de luz (A) que indica o valor 0 quando é dia e o valor 1 quando está escurecendo ou é noite. Dentro do carro há um sensor de presença (B) que indica o valor 1 quando há alguém dentro do carro e o valor 0 quando não há ninguém dentro do carro. Há também um terceiro sensor (C) que indica se o motor esta ligado (1) ou desligado (0). O farol pode ser acionado automaticamente devido as condições dos sensores ou por um botão acionado pelo motoristas (D) onde o valor 1 liga o farol. Os consumidores do tipo A querem que o farol acenda apenas quando estiver noite ou anoitecendo (sensor A) e quando haja alguém dentro do carro (sensor B) ou se o botão de acenda farol for acionado (botão D). Para ele não interessa se o motor esta ligado ou não. Para os consumidores do tipo B, o farol só deve acender quando estiver anoitecendo ou noite (sensor A), alguém estiver dentro do carro (sensor B) e ainda por cima o motor estiver ligado (sensor C). Para este tipo de consumidor, o farol também pode ser ligado quando acionado o botão de liga farol (botão D). O farol do carro ligara quando for acionado pelo sinal 1 e ficará desligado quando acionado pelo sinal 0.

A	В	С	D	CA	СВ
0	0	0	0	CA	СБ
0	0	0	1		
0	0	1	0		
0	0	1	1		
0	1	0	0		
0	1	0	1		
0	1	1	0		
0	1	1	1		
1	0	0	0		
1	0	0	1		
1	0	1	0		
1	0	1	1		
1	1	0	0		
1	1	0	1		
1	1	1	0		
1	1	1	1		

Questão 15: Complete as lacunas. A soma de dois números binários é definida pela porta lógica enquanto que o carry da soma de dois números binários é definido pelo conjunto de portas lógicas _______.

Questão 16: Monte a tabela verdade e o circuito lógico de um decodificador 2:4. Cite uma aplicação para este circuito.

Α	В	S3	S2	S1	S0
0	0				
0	1				
1	0				
1	1				

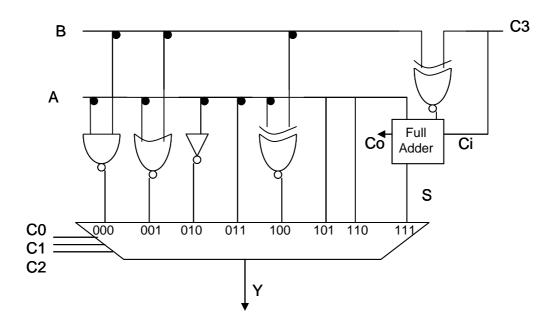
Questão 17: Implemente um circuito lógico digital minimizado capaz de informar qual de suas duas entradas $(A_1A_0 \text{ ou } B_1B_0)$ é a maior. Função retorna 1 sempre que A > B.

A1	A0	B1	В0	F
0	0	0	0	
0	0	0	1	
0	0	1	0	
0	0	1	1	
0	1	0	0	
0	1	0	1	
0	1	1	0	
0	1	1	1	
1	0	0	0	
1	0	0	1	
1	0	1	0	
1	0	1	1	
1	1	0	0	
1	1	0	1	
1	1	1	0	
1	1	1	1	

Questão 18: Monte a tabela verdade da soma de dois números binários A_1A_0 e B_1B_0 com o carry de entrada, soma e carry de saída. Mostre o circuito lógico capaz de realizar essa soma.

Questão 19: Monte o circuito lógico capaz de realizar a subtração A – B, onde A=1100 e B= 0010. Defina os valores de cada entrada e saída no desenho do circuito lógico.

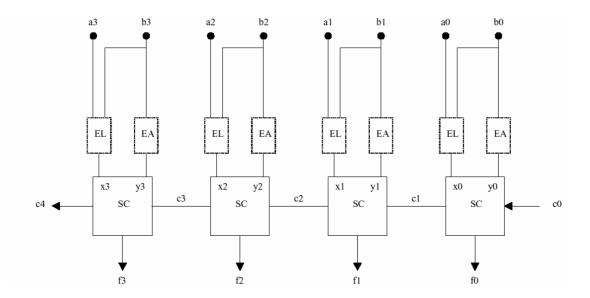
Questão 20: A Unidade Lógica e Aritmética (ULA) do microprocessador Z é capaz de realizar 7 funções, dentre elas 5 lógicas e 2 aritméticas. A figura a baixo representa esta ULA. Construa a Tabela Verdade das entradas de controle (C0, C1, C2, C3) e determine a função que a ULA exerce para cada combinação das entradas de controle.



C0	C1	C2	C3	Função

Questão 21: Projete uma ULA de 1 bit que realize as seguintes 4 operações: A and B, A or B, not A, A+ B. Utilize multiplexador e portas lógicas.

Questão 22: Projete uma ULA de 4 bits que realize as seguintes 4 operações aritméticas: A + B, A - B, A + 1 e A - 1. Utilize a estrutura básica de um somador completo.

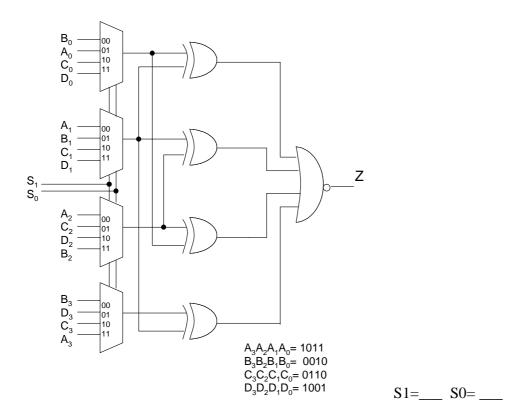


Questão 23: Projete um circuito combinacional que realize o jogo "Par ou Impar".

O jogo possui dois jogadores, o jogador 0 e o jogador 1. Cada jogador pode colocar 4 números diferentes: 0, 1, 2 ou 3; o jogador 0 entra com 2 bits (Z_1Z_0) e o jogador 1 com 2 bits (U_1U_0). O jogador 0 tem o direito de escolher se quer par (M=0) ou impar (M=1). O jogador 1, conseqüentemente fica com a alternativa restante. O jogador vencedor será aquele que escolheu a paridade certa (par ou impar) da soma do numero colocado pelo jogador 0 e do numero colocado pelo jogador 0 circuito tem apenas uma saída que informa o ganhador. Saída igual a 0 (V=0) indica que o jogador 0 ganhou, saída igual a 0 (V=0) indica que o jogador 0 ganhou.

Questão 24: Projete um circuito combinacional que controle a abertura da porta de uma garagem residencial e detecção de tentativa de entrada ilegal. A porta abre automaticamente (S=1) na leitura de uma chave eletrônica localizada no painel do carro dos moradores autorizados a garagem. Há 4 moradores, cada chave com uma codificação diferente: morador A (chave código: 0010), morador B (chave código: 1010) e morador C (chave código:1101) e morador D (chave código: 0110). O morador D não pagou o aluguel da garagem e por isso não está mais autorizado a entrar. A porta da garagem não deve abrir (S=0) para mais nenhum outro código, apenas para o morador A, B e C e deve avisar que o morador D tentou entrar indevidamente (I=1).

Questão 25:



Questão 26: Projete um circuito combinacional com entradas s1s0, g1g0 e saídas z1z0, capaz de informar quando os números de entrada s e g são iguais (z1=0, z0=0), quando s>g (Z1=0, Z0=1), quando s<g (Z1=1, Z0=0) e quando as entradas são nulas s=g=0 (Z1=1, Z0=1).

Questão 27: Cite 3 aplicações da porta XOR ou XNOR e dê um exemplo de implementação de uma delas.

Questão 28: Implemente um demultiplexador 1:8 com portas lógicas básicas.

Questão 29: Implemente a equação Booleana a seguir em um PLA.

$$F = A'.B' + A'.B.C + A.B.C' + A.B.C$$

Questão 30: Sabendo que uma porta XOR ou XNOR de 2 entradas implementada na tecnologia CMOS usa 12 transistores, que uma porta NAND de 2 entradas usa 4 transistores, de 3 entradas usa 6 transistores, uma porta NOR de 2 entradas usa 4 transistores, de 3 entradas usa 6, e uma porta inversor usa 2 transistores, determine o menor custo em numero de transistores dos arranjos lógicos a baixo: