PONTIFICIA UNIVERSIDAD CATÓLICA DEL PERU FACULTAD DE ESTUDIOS GENERALES CIENCIAS



Solución a las experiencias del Laboratorio 5

EXPERIENCIA 1 DEL LABORATORIO 5

ALUMNO:

MATEO GUERRERO ISUIZA

CÓDIGO:

20191867

HORARIO:

0441

PROFESOR:

Flores Espinoza Donato Andrés

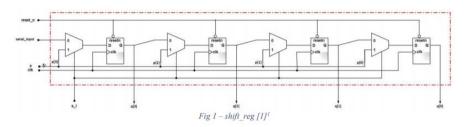
2020-2

Lima, Octubre, 2020

1. EXPERIENCIA 1

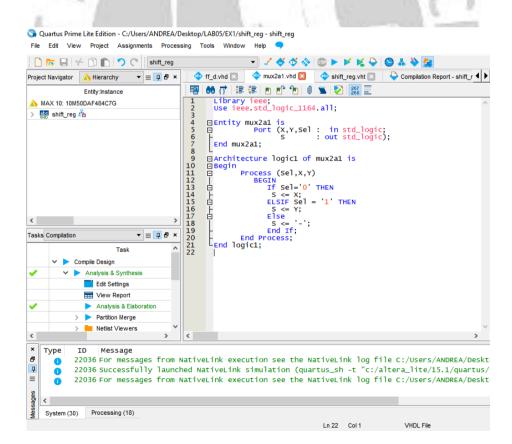
El circuito que ilustra la Fig 1, es un registro de desplazamiento. Este circuito permite, por medio de la señal "s l" lo siguiente:

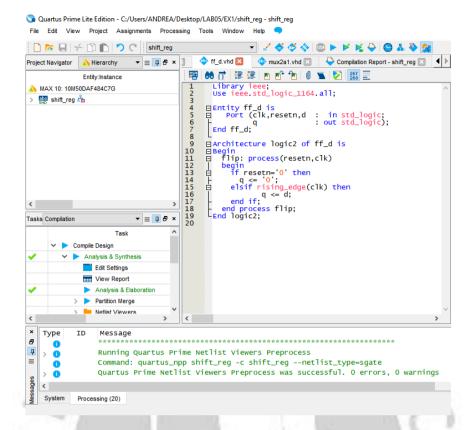
- Cargar un dato inicial en paralelo, por medio de la señal de 4 bits "p" (un bit de "p" en cada uno de los Flip Flop tipo D (ff d)), cuando la señal "s l" es 1 lógico.
- Realizar la acción de desplazamiento de la entrada "serial_input", cada ciclo de reloj, a través de cada uno de los ff_d, cuando la señal "s_l" es 0 lógico.



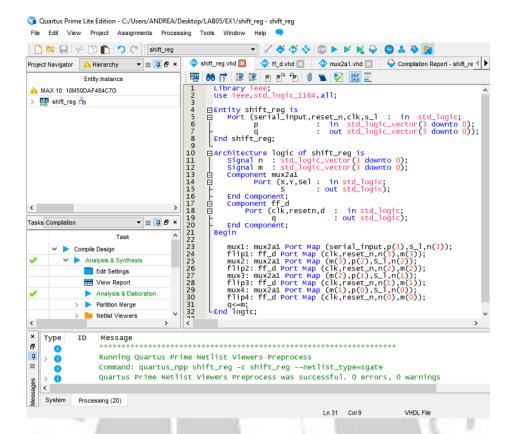
i. Realizar los circuitos:

- mux2a1 (archivo mux2a1.vhd), basado en process (con if o con case).
- circuito ff_d (archivo ff_d.vhd). El mismo es un flip flop d con señal de reinicio activa en baja (reset n).

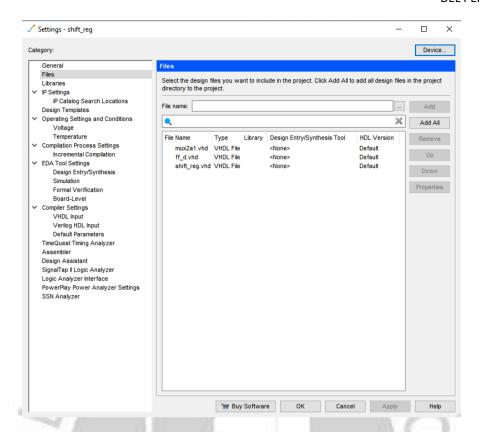




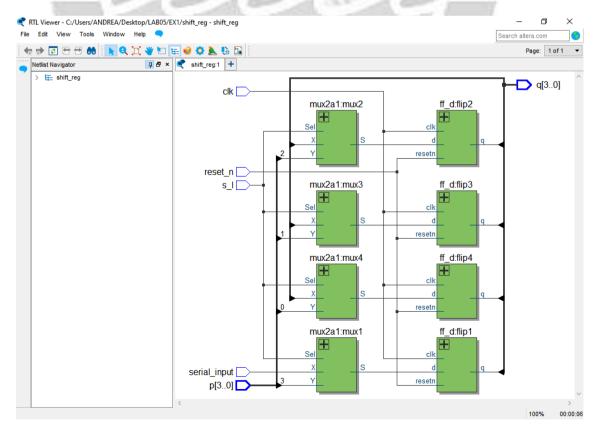
ii. Realizar la descripción del circuito shift_reg, (archivo shift_reg.vhd). El circuito shift_reg está basado en cuatro conjuntos, conformados cada uno por un mux2a1 y un ff_d. No cree un package. Añada los componentes mux2a1 y ff_d tal como haría en un package, pero realícelo entre la definición de la arquitectura del shift_reg y el respectivo begin. Emplee la descripción jerárquica para realizar la descripción del circuito.



iii. Aclaración: Antes de compilar (realizar la síntesis) entre en: Project -> add/remove files in Project. Asegúrese de que el orden de los archivos sea: mux2a1.vhd (parte superior), ff_d.vhd y shift_reg.vhd (parte inferior), (cualquier cosa emplee los botones de Up o Down).



iv. Interpretar el diseño del circuito shift_reg por medio de RTL Viewer.



v. Realizar la simulación del circuito shift_reg, muestre los valores de las señales internas del circuito2 y luego automatice por medio del start.do.

