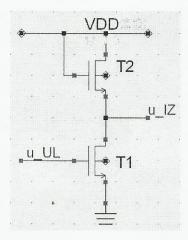
Kolegij: Analogni i analogno-digitalni integrirani sklopovi 1. međuispit 12.10.2010.

- 1. Nacrtati tehnološki prsjek PMOS tranzistora realiziranog na Si pločici s *p* podlogom. (1 bod)
- 2. Projektirati jednostavno pojačalo s jednim NMOS tranzistorom uz sljedeće uvjete:
 - a. Osigurati da uz struju $I_D = 20 \,\mu\text{A}$ izlazni dinamički otpor tranzistora bude $200 \,\mathrm{k}\Omega$. Uz uvjet da tranzistor ne mora raditi na vrlo visokim frekvencijama pretpostaviti prikladnu vrijednost napona U_{GS} i odrediti W i L. U slučaju da je potrebno koristiti napon U_{DS} , može se pretpostaviti da se napon U_{DS} nalazi na rubu između triodnog područja i područja zasićenja.
 - b. Odrediti strminu tranzistora *g_m* i naponsko pojačanje tranzistora ako radi u spoju zajedničkog uvoda uz pretpostavku da je na odvod priključen otpor koji je u dinamici po iznosu jednak izlaznom otporu tranzistora. Prije proračuna nacrtati električnu shemu sklopa i nadomjesni sklop za dinamiku. Naponsko pojačanje prije svega izračunati simbolički, a zatim numerički.

(5 bodova)

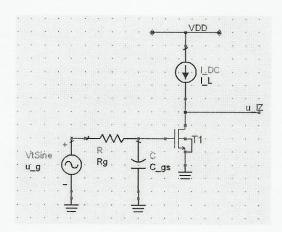
- 3. Nacrtati NMOS tranzistor u 'diodnom' spoju uz uvod spojen na masu. Nacrtati nadomjesni dinamički sklop i izračunati njegov izlazni dinamički otpor gledajući sa stezaljke odvoda.

 (2 boda)
- 4. Za sklop na slici 1 izvesti naponsko pojačanje tranzistora $A_V = u_{iz}/u_{ul}$ uz pretpostavku da je za tipične dimenzije tranzistora izlazni otpor $r_d >> 1/g_m$. Naponsko pojačanje izraziti preko geometrijskih parametara tranzistora. Kako se osigurava da tranzistor T1 bude u zasićenju, a kako se osigurava zasićenje za T2? (3 boda)



Slika 1. Sklop pojačala realiziran s NMOS tranzistorima.

5. Izračunati pojačanje u_{iz}/u_g na niskim frekvencijama, širinu pojasa i umnožak pojačanje-širina pojasa GBW za sklop na slici 2. Radi jednostavnosti pretpostaviti da je dinamički otpor strujnog izvora I_L jednak dinamičkom izlaznom otporu tranzistora T_I . Nacrtati amplitudnu i faznu karakteristiku pojačanja u Bodeovom dijagramu. (5 bodova)



Slika 1. Sklop pojačala.

- 6. Kada komplementarni par tranzistora NMOS/PMOS radi kao pojačalo, kako se osiguravaju iste struje tranzistora, a kako isti dinamički izlazni otpori tranzistora? (1 bod)
- 7. Nacrtati osnovni oblik spoja zajedničke upravljačke elektrode. Na ulazu ovog pojačala spojen je naponski generator u seriju s unutarnjim otporom generatora R_g . Izlaz je opterećen otpornikom R_L spojenim na napajanje U_{DD} (pretpostaviti da je $R_L = r_d$ MOS tranzistora). Nacrtati nadomjesni sklop za dinamiku i izvesti naponsko pojačanje u_{iz}/u_{gs} i ulazni otpor gledajući od uvoda prema izlazu. (3 boda)

Fizikalni parametri i konstante:

$$\varepsilon_0 = 8,854 \cdot 10^{-14} \text{ F/cm}$$
 $\varepsilon'_{Si} = 11,7$
 $\varepsilon'_{ox} = 3,9$
 $\varepsilon_{Si} = 1,036 \text{ pF/cm}$
 $\varepsilon_{ox} = 0,345 \text{ pf/cm}$
 $t_{ox} = 7 \text{ nm}$
 $L_{min} = 0,35 \text{ } \mu\text{m}$
 $v_{sat} = 10^7 \text{ cm/s}$

Karakteristike MOS tranzistora:

<u>nMOS</u>

$$U_{GS0n} = 0,55 \text{ V}$$

 $K'_n = 60 \text{ }\mu\text{A/V2}$
 $1/\lambda = v_{En} \cdot L$
 $v_{En} = 4 \text{ V/um}$

pMOS

$$U_{GS0p} = -0.55 \text{ V}$$

 $K'_p = -20 \text{ }\mu\text{A/V2}$
 $1/\lambda = \nu_{Ep} \cdot L$
 $\nu_{Ep} = 2 \text{ V/um}$

$$C_{ox} = \varepsilon_{ox}/t_{ox} = 4,93 \text{ fF/}\mu\text{m}^2$$

 $g_{m,sat} = WC_{ox} v_{sat}$

$$I_D = K'_{n,p}(W/L) \cdot (U_{GS} - U_{GS0})^2 (1 + \lambda \cdot U_{DS})$$

$$C_{gs} = (2/3)WLC_{ox}$$

$$f_T = \text{gm}/(2\pi C_{gs})$$