

**MATEUS CURTOLO DE GOES - 12675997**  
**MATHEUS DOS SANTOS INES - 12546784**  
**MATHEUS MARQUES DOS SANTOS - 12547170**  
**NICOLAS CRUZ CALDEIRA - 11882624**  
**OLIN MEDEIROS COSTA - 12731738**

## **PARTE 2: RELÓGIO DIGITAL CMOS**

Trabalho de conclusão da disciplina Sistemas Digitais apresentado  
à Escola de Engenharia de São Carlos, da Universidade de São Paulo

Curso de Engenharia de Computação

ORIENTADOR: Maximilian Luppe

São Carlos

2022

# FOLHA DE APROVAÇÃO

MATEUS CURTOLO DE GOES - 12675997  
MATHEUS DOS SANTOS INES - 12546784  
MATHEUS MARQUES DOS SANTOS - 12547170  
NICOLAS CRUZ CALDEIRA - 11882624  
OLIN MEDEIROS COSTA - 12731738

## PARTE 2: RELÓGIO DIGITAL CMOS

Trabalho de conclusão da disciplina 'Sistemas Digitais' defendido e  
aprovado

em                    /                    /                    ,  
com NOTA            (                    ,                    ), pela comissão julgadora :

---

Prof. Maximilian Luppe - Universidade de São Paulo

Coordenador do Curso de Engenharia de Computação

# SUMÁRIO

<b>1. Introdução</b>	<b>4</b>
<b>2. Descrição do Relógio Digital</b>	<b>5</b>
<b>3. Tabela dos componentes (BOM)</b>	<b>7</b>
<b>4. Consumo médio de energia</b>	<b>8</b>
<b>5. Conclusão</b>	<b>9</b>
<b>6. Referências</b>	<b>10</b>

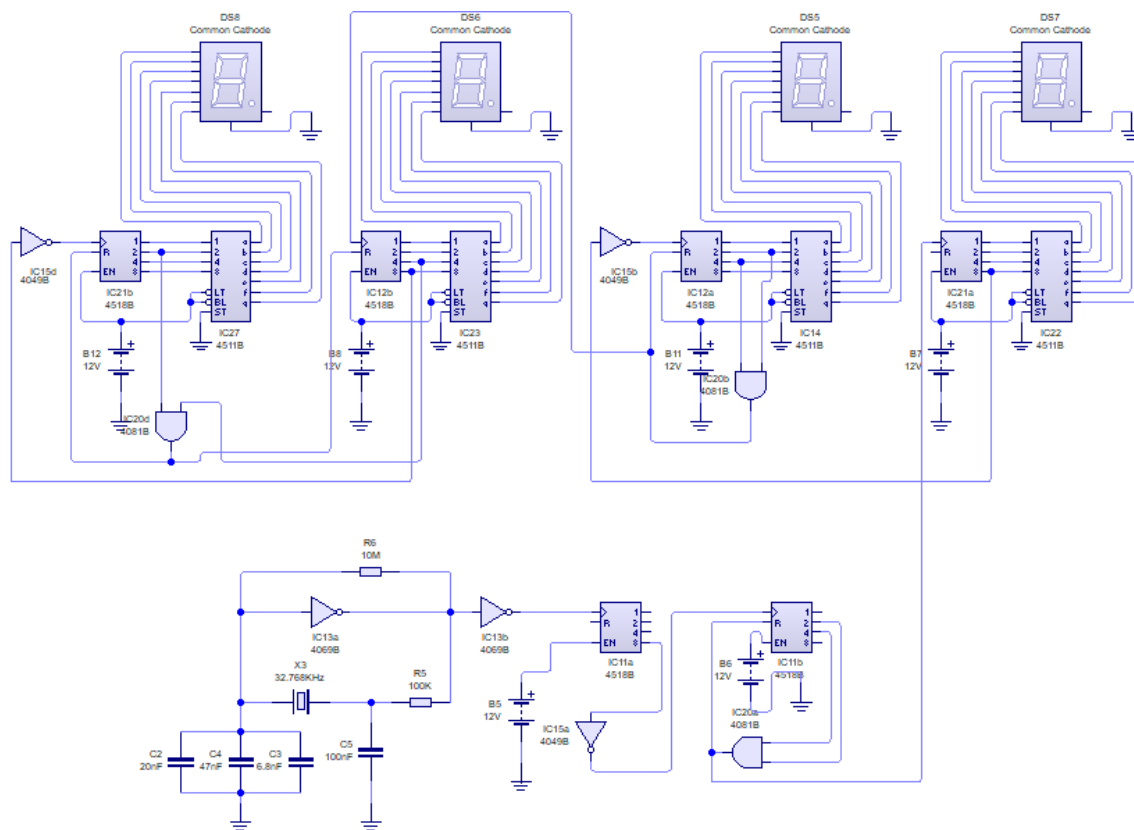
## 1. Introdução

A segunda parte do trabalho de conclusão da matéria ‘Sistemas Digitais’ consiste na construção de um relógio pelo uso do CMOS (Complementary Metal Oxide Semiconductor), utilizando componentes da família 4000. Seguindo as instruções exigidas pelo docente responsável, assim como executado na primeira parte do trabalho, foi construído o circuito usando um sinal de clock de 32,768kHz, e a partir disso buscou-se atingir um sinal de frequência igual a 1/60Hz, que foi usado de base de tempo nos contadores do relógio, todas as descrições detalhadas estão ao longo do relatório.

A posteriori, o grupo esquematizou o circuito utilizando softwares propícios e redigiu um texto descrevendo o circuito, além de pesquisar os *datasheet* e estimar a partir dele o custo e a potência das peças, informações essas que foram apresentadas com o uso de figuras e tabelas ao longo do projeto.

## 2. Descrição do Relógio Digital

O relógio digital CMOS foi estruturado usando o software Livewire, o resultado completo está na imagem abaixo (figura 1). Ademais, Para melhor entendimento, foram feitas duas capturas de tela do circuito abaixo, para que seja possível visualizar melhor os componentes e as conexões.



*Figura 1*

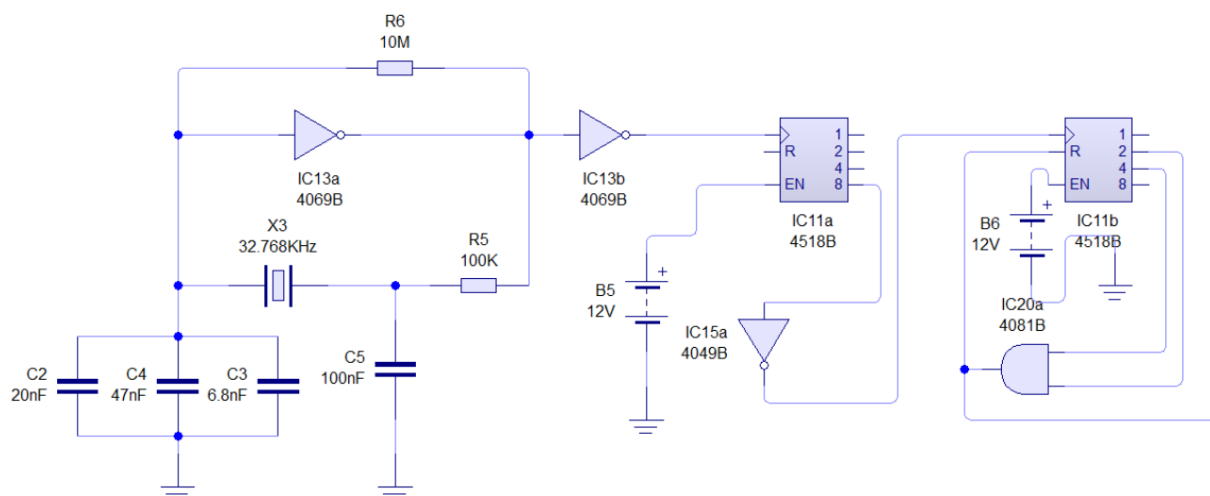


Figura 2

Nesse momento do projeto, como visto acima na Figura 2, reaproveitamos o oscilador controlado por um cristal de 32,768kHz como solicitado nas instruções da parte 1 do trabalho (relógio digital TTL) para a parte 2. Com o intuito de gerar o 1/60Hz de frequência para o sistema, utilizamos 3 capacitores (47nF, 20nF e 6,8nF) para alterarmos a frequência de saída do oscilador e adicionamos dois duplo contadores BCD (4518), um inversor (4049) e uma porta AND (4081), montando a lógica apresentada na figura acima, assim chegando no 1/60Hz.

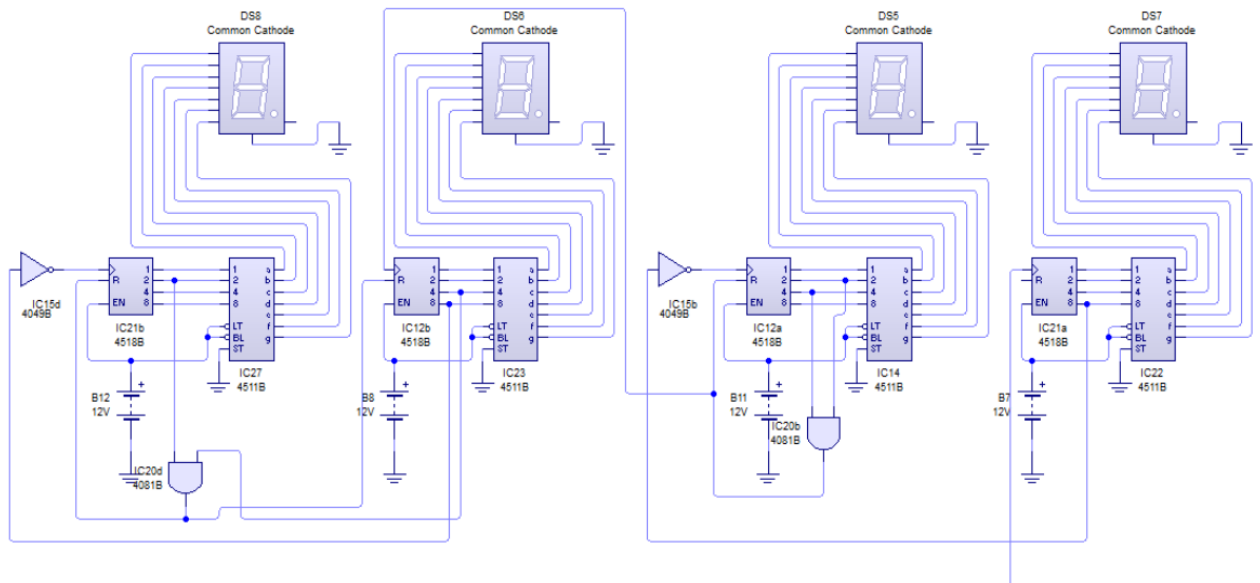


Figura 3

Nesse outro momento, para cada dígito do relógio, usamos um contador BCD (4518) e um decodificador BCD para 7 segmentos (4511). Lógicas adicionais foram introduzidas para que os contadores dessem um *reset* no momento correto. A primeira lógica adicional usada foi para o segundo contador (dezena de minutos) para que ele desse o *reset* no momento em que esse display chegasse ao número ‘6’, já que ao passar dos ‘59’ minutos, queremos que ele *reset* e volte para ‘00’, dando um pulso (um sinal) para o terceiro display (unidade de hora). Além disso, foi implementado uma segunda lógica adicional no terceiro e quarto display, tal lógica funcionava da seguinte forma: quando a dezena de hora alcançar 2 e a unidade de hora alcançar 4, os dois displays devem ser resetados (visto que temos um relógio que marca da 00:00 até 23:59), assim como no relógio em TTL. É importante visualizar que tais lógicas adicionais estão explícitas na imagem pelo uso da porta AND (4081) e a inversora (4049), sendo tais componentes o mecanismo necessário para que os *reset*s aconteçam de forma correta, recomeçando a contagem sempre que necessário

### 3. Tabela dos componentes (Bill of Materials)

Nome	Quantidade	Preço unitário (R\$)	Preço Total (R\$)
Capacitor 100nF	1	0,14	0,14
Capacitor 20nF	1	0,13	0,13
Capacitor 47nF	1	0,10	0,10
Capacitor 6,8nF	1	0,14	0,14
Resistor 10M	1	0,06	0,06
Resistor 100k	1	0,06	0,06
Cristal 32,768kHz	1	1,10	1,10
4069	1	1,50	1,50
4518	6	3,60	21,60
4049	1	3,30	3,30
4081	1	1,50	1,50
4511	4	3,90	15,60
Display	4	2,77	11,08
Preço total (todos os componentes):			R\$ 56,31

*Tabela 1*

Os preços dos componentes foram retirados do site baú da eletrônica, juntamente com seus respectivos *datasheets*. O preço final para a montagem do relógio CMOS foi de R\$56,31.

#### 4. Consumo médio de energia

Nome	Quantidade	Consumo unitário (μW)	Consumo Total (μW)
Capacitor 100nF	1	-	-
Capacitor 20nF	1	-	-
Capacitor 47nF	1	-	-
Capacitor 6,8nF	1	-	-
Resistor 10M	1	2,50	2,5
Resistor 100k	1	250,00	250
Cristal 32,768kHz	1	1,00	1
4069	1	0,20	0,2
4518	6	0,20	1,2
4049	1	0,20	0,2
4081	1	0,20	0,2
4511	4	0,20	0,8
Display	4	60000	240000
Consumo total (todos os componentes): 0,590 W			240,256 mW

Tabela 2

Utilizando as informações encontradas nos *datasheets* dos componentes, podemos encontrar e/ou calcular a energia consumida pelo sistema através da potência (tabela 2). Como a temperatura impacta diretamente no consumo de energia, foi levado em consideração que o relógio funcionaria numa temperatura de 25°C. Somando a potência de todos os componentes usados, podemos encontrar o consumo total do sistema: 240,256mW.



## 5. Conclusão

A partir da elaboração do projeto que exigia a construção de um relógio digital CMOS foi possível estimar um consumo total de 240,256mW, custo considerado relativamente mais baixo, característica essa já esperada da família CMOS, que apresenta consumo menor quando comparado com os componentes TTL; dentre todas as peças utilizadas no circuito projetado pelo grupo, podemos destacar o display como o componentes mais consumidor de energia, visto que os outros componentes apresentam um gasto indubitavelmente ínfimo.

O preço total estimado foi de R\$56,31, tal valor pode variar um pouco dependendo da disponibilidade e da loja consultada, no entanto, é possível dizer que o preço encontrado está consideravelmente dentro do planejado para um projeto como esse, além de se apresentar mais barato quando comparada com a versão TTL. Ademais, para concluir, é possível dizer que apesar de eventuais dificuldades na consulta de datasheet e na elaboração de um circuito elétrico que cumprisse com os requisitos solicitados, todos os objetivos determinados no começo do trabalho foram cumpridos e apresentados.

## 6.Referências

<https://blog.novaeletronica.com.br/circuito-ttl/>

[http://www.fundacaobradesco.org.br/vv-apostilas/mic\\_pag3.htm](http://www.fundacaobradesco.org.br/vv-apostilas/mic_pag3.htm)

<https://www.baudaeletronica.com.br/>

<http://www.bosontreinamentos.com.br/eletronica/eletronica-digital/o-que-sao-portas-logicas/>

<https://www.marciocunha.eti.br/eletronica-digital-diferencas-entre-ttl-e-cmos/>

<https://storage.googleapis.com/audaeletronicadatasheet/CD4069.pdf>

<https://storage.googleapis.com/audaeletronicadatasheet/CD4518.pdf>

<https://storage.googleapis.com/audaeletronicadatasheet/CD4049.pdf>

<https://storage.googleapis.com/audaeletronicadatasheet/CD4081.pdf>

[https://storage.googleapis.com/audaeletronicadatasheet/CD4511\\_TEXAS.pdf](https://storage.googleapis.com/audaeletronicadatasheet/CD4511_TEXAS.pdf)

<https://ia800903.us.archive.org/24/items/CTKD1x8K/Cromatek%20D168K.pdf>