



UNIVERSIDADE FEDERAL DE SANTA CATARINA
CENTRO DE CIÊNCIAS, TECNOLOGIAS E SAÚDE - CTS
DEPARTAMENTO DE COMPUTAÇÃO – DEC

PLANO DE ENSINO

SEMESTRE 2020.1

I. IDENTIFICAÇÃO DA DISCIPLINA:

CÓDIGO	NOME DA DISCIPLINA	Nº DE HORAS-AULA SEMANAIS		TOTAL DE HORAS-AULA SEMESTRAIS
		TEÓRICAS	PRÁTICAS	
DEC7546	Circuitos Digitais	4	0	72

HORÁRIO		MODALIDADE
TURMAS TEÓRICAS	TURMAS PRÁTICAS	Presencial
01655 – 3.1420-2 5.1420-2		
06655 – 3.1420-2 5.1420-2		

II. PROFESSOR(ES) MINISTRANTE(S)

Prof. Fábio Rodrigues de la Rocha, Dr.

Fabio.rocha.ufsc@gmail.com

Horário de atendimento: Segunda-feira e Quarta-feira das 10:00 às 12:00 – Jardim das Avenidas Sala A - 316

III. PRÉ-REQUISITO(S)

CÓDIGO	NOME DA DISCIPLINA

IV. CURSO(S) PARA O(S) QUAL(IS) A DISCIPLINA É OFERECIDA

Bacharelado em Engenharia de Computação

V. JUSTIFICATIVA

Entender a estrutura dos sistemas computacionais e realizar operações utilizando diversos sistemas de numeração

VI. EMENTA

Sistemas Numéricos. Álgebra de Boole (teoremas). Portas lógicas. Circuitos combinacionais. Técnicas de minimização de hardware. Implementação de dispositivos elementares de memória (latches e flip-flops). Circuitos Sequenciais. Implementação de módulos básicos. Ambiente de simulação.

VII. OBJETIVOS

Representar equações lógicas, efetuar simplificações por mapas de Karnaugh; Implementar funções lógicas utilizando portas lógicas; Projetar circuitos eletrônicos fazendo dos principais dispositivos; Compreender o funcionamento de registradores, memórias e fazer associações em série e em paralelo; Conhecer o funcionamento interno dos principais dispositivos.

VIII. CONTEÚDO PROGRAMÁTICO

UNIDADE 1: Sistema de numeração e códigos especiais [08 horas-aula]

- Sistema numérico decimal
- Sistema decimal, binário, hexadecimal, conversão de bases
- operações Aritméticas básicas
- Representação de números negativos

UNIDADE 2: Álgebra de Boole [20 horas-aula]

- Representar funções lógicas por meio de equações
- Realizar simplificações aplicando teoremas fundamentais e mapas K (minimização)
- Implementar funções lógicas através de portas lógicas

UNIDADE 3: Circuitos Combinacionais Básicos [8 horas-aula]

- Estudar os dispositivos fundamentais: multiplexadores, demultiplexadores, decodificadores, comparadores e codificadores.

UNIDADE 4: somadores [08 horas-aula]

- Circuitos aritméticos somadores, subtratores
- Projeto de circuitos lógicos combinacionais
- Codificadores e decodificadores

UNIDADE 5: Circuitos Sequenciais [16 horas-aula]

- latches, flipflops
- máquinas de estado

UNIDADE 6: Registradores [4 horas-aula]

- série, paralelo, associação
- CIs

UNIDADE 7: Contadores [4 horas-aula]

- Up, Down, reversível
- Síncrono, assíncrono, sequencia não natural

UNIDADE 8: Memória [04 horas-aula]

- Tipos de memória e seu funcionamento interno.
- Associação de memória

IX. METODOLOGIA DE ENSINO / DESENVOLVIMENTO DO PROGRAMA

Aulas teóricas: desenvolvidas em sala e com emprego de meios audiovisuais tais como transparências e apresentações sobre PC portátil de produção própria expostas com projetor. Todo o material didático estará disponível “a priori” para os alunos na página do professor: fabiodelarocha.paginas.ufsc.br

Requisitos de infraestrutura necessários para ministrar as aulas:

- Datashow/projetor funcionando e com cabos HDMI/SVGA no comprimento adequado;
- Acesso à Internet;

X. METODOLOGIA E INSTRUMENTOS DE AVALIAÇÃO

- A verificação do rendimento escolar compreenderá **frequência e aproveitamento** nos estudos, os quais deverão ser atingidos conjuntamente. Será obrigatória a frequência às atividades correspondentes a cada disciplina, no mínimo a 75% das mesmas (Frequência Suficiente - FS), ficando nela reprovado o aluno que não comparecer a mais de 25% das atividades (Frequência Insuficiente - FI).
- A nota mínima para aprovação na disciplina será $MF \geq 6,0$ (seis) e Frequência Suficiente (FS). (Art. 69 e 72 da Res. nº 17/CUn/1997).

- O aluno com Frequência Suficiente (FS) e média das notas de avaliações do semestre MF entre 3,0 e 5,5 terá direito a uma nova avaliação no final do semestre (REC), exceto as atividades constantes no art.70, § 2º. A Nota Final (NF) será calculada por meio da média aritmética entre a média das notas das avaliações parciais (MF) e a nota obtida na nova avaliação (REC). (Art. 70 e 71 da Res. nº 17/CUn/1997).

$$NF = \frac{(MF + REC)}{2}$$

- Ao aluno que não comparecer às avaliações ou não apresentar trabalhos no prazo estabelecido será atribuída nota 0 (zero). (Art. 70, § 4º da Res. nº 17/CUn/1997)

- Avaliações

- Prova Escrita 1 (P1)
- Prova Escrita 2 (P2)
- Prova Escrita 3 (P3)

$$- MF = (P1 + P2 + P3) / 3$$

Observações:

Avaliação de recuperação

- Não há avaliação de recuperação nas disciplinas de **caráter prático** que envolve atividades de laboratório (Res.17/CUn/97).

Nova avaliação

- O aluno, que por motivo de força maior e plenamente justificado, deixar de realizar atividades avaliativas previstas no plano de ensino, deverá formalizar pedido à Chefia do Departamento de Ensino ao qual a disciplina pertence, dentro do prazo de 3 (três) dias úteis, apresentando documentação comprobatória. O pedido de nova avaliação deverá ser formalizado na Secretaria Integrada de Departamentos.

XI. CRONOGRAMA TEÓRICO/PRÁTICO

AULA (semana)	DATA	ASSUNTO
1ª	04/03/2020 a 07/03/2020	Apresentação do plano de ensino, site da disciplina, sistemas numéricos
2ª	09/03/2020 a 14/03/2020	Sistemas numéricos, Postulados , Lei da dualidade , Teoremas fundamentais , Funções Booleanas, Portas lógicas
3ª	16/03/2020 a 21/03/2020	Equivalência de portas Equivalente à porta "NAND" , Equivalente à porta "NOR" , Equivalente à porta "NOT" , Equivalente à porta "AND" , Equivalente à porta "OR"
4ª	23/03/2020 a 28/03/2020	Implementação de funções
5ª	30/03/2020 a 04/04/2020	Formas padrões , Equivalente decimal, Notações simplificadas Forma padrão x Tabela verdade
6ª	06/04/2020 a 11/04/2020	Minimização de funções , Mapa para quatro variáveis , Nomenclatura das celas, Grupo de celas
7ª	13/04/2020 a 18/04/2020	Teoria dos conjuntos e os mapas, Representação de função no mapa , Minimização de funções , Mapas para 2, 3, 5 e 6 variáveis , Funções incompletas
8ª	20/04/2020 a 25/04/2020	Feriado Tiradentes (não haverá aula na terça-feira) Exercícios sobre a matéria
9ª	27/04/2020 a 02/05/2020	SEPEX (não haverá aula na terça-feira) PROVA P1 Multiplexadores Circuitos Multiplexadores MSI: 74XX153/253, 74XX157/257, 74XX151, 74XX150/251 , Aplicações de Multiplexadores: Geração de funções booleanas, Associação, Seletor de palavras, Demultiplexadores
10ª	04/05/2020 a 09/05/2020	Demultiplexador: Circuitos Integrados MSI, Circuito Integrado 74155. Uso como Demultiplexador. Exercícios sobre multiplexadores.
11ª	11/05/2020 a 16/05/2020	Decodificadores Projeto de um Decodificador 2/4: Decodificador Decimal: Circuito Integrado 7442, 74XX42 Decodificador Hexadecimal Associação de Decodificadores

		Decodificadores para Sete Segmentos Comparadores Codificador: Circuito codificador com 3 saídas 74LS148
12 ^a	18/05/2020 a 23/05/2020	Circuitos Aritméticos e Códigos Especiais Adição Projeto do Somador para quatro “bits”: Somador Incompleto, Somador Completo (“Full-Adder”) Somador Paralelo
13 ^a	25/05/2020 a 30/05/2020	Circuito Integrado – 74LS83 Subtração PROVA P2
14 ^a	01/06/2020 a 06/06/2020	Análise e Síntese de Circuitos Sequenciais “Latch” RS, “Latch” RS Síncrono, “Latch” D, “Flip-Flop” D “Flip-Flop” JK “Edge-Triggered”, “Flip-Flop” JK “Master-Slave”
15 ^a	08/06/2020 a 13/06/2020	Duplo “flip-flop” D: 74LS74, 74HC/HCT74 Quádruplo “Latches” D: 74LS75, 74HC/HCT75 Duplo “flip-flop” JK “edge-triggered”: 7476, 74LS76, 74C76, 74HC/HCT76 Duplo “Flip-Flop” JK “edge-triggered” com “Set” e “Reset”: 74LS112, 74F112, 74LVC112 Duplo “Flip-Flop” JK “edge-triggered” com “Set” e “Reset”: 74LS109, 74F109, 74LVC109 Seis “flip-flops” D: 74LS174, 74HC/HCT174 Contadores Análise e Síntese de Circuitos Sequências Síncronos Modelos de Máquinas Sequenciais de Estado
16 ^a	15/06/2020 a 20/06/2020	Análise de uma FSM de Mealy com “Flip-flop” D Análise de uma FSM de Moore com “Flip-flop” D Análise de uma FSM de Mealy com “Flip-flop” JK
17 ^a	22/06/2020 a 27/06/2020	Registradores Memórias RAM Memória RAM Estática SRAM Síncrona SRAM Síncrona, Sinais na Leitura/ Escrita, Memórias ROM, ROM com Matriz de Diodos ROM programável pelo usuário – PROM, ROM Programável e Apagável pelo Usuário, “EPROM”, EEPROM
18 ^a	29/06/2020 a 04/07/2020	Memórias RAM Memória RAM Estática SRAM Síncrona SRAM Síncrona, Sinais na Leitura/ Escrita, Memórias ROM, ROM com Matriz de Diodos ROM programável pelo usuário – PROM, ROM Programável e Apagável pelo Usuário, “EPROM”, EEPROM Prova P3
19 ^a	06/07/2020 a 11/07/2020	Prova REC Fechamento das notas

Obs: O calendário está sujeito a pequenos ajustes de acordo com as necessidades das atividades desenvolvidas.

XII. Feriados previstos para o semestre 2020.1:

DATA	
03/04/2020	Aniversário de Araranguá (Sexta-feira)
10/04/2020	Sexta-feira Santa (Sexta-feira)
11/04/2020	Dia não letivo (Sábado)
20/04/2020	Dia não letivo (Segunda-feira)
21/04/2020	Tiradentes (Terça-feira)
01/05/2020	Dia do Trabalhador (Sexta-feira)
02/05/2020	Dia não letivo (Sábado)
04/05/2020	Dia da Padroeira de Araranguá (Segunda-feira)
11/06/2020	<i>Corpus Christi</i> (Quinta-feira)
12/06/2020	Dia não letivo (Sexta-feira)
13/06/2020	Dia não letivo (Sábado)

XIII. BIBLIOGRAFIA BÁSICA

1. TOCCI, Ronald J.; WIDMER, Neal S.; MOSS, Gregory L. Sistemas digitais: princípios e aplicações. 11. ed. São Paulo: Pearson Prentice Hall, 2011. xx, 816 p. ISBN 9788576059226.
2. BIGNELL, James; DONOVAN, Robert. Eletrônica digital. São Paulo: Cengage Learning, 2010. xviii, 648 p. ISBN 9788522107452
3. D'AMORE, Roberto. VHDL: descrição e síntese de circuitos digitais. 2. ed. Rio de Janeiro: LTC, c2012. xiii, 292 p. ISBN 9788521620549.

XIV. BIBLIOGRAFIA COMPLEMENTAR

1. FERREIRA, José Manuel Martins. Introdução ao projeto com sistemas digitais e microcontroladores. Porto: FEUP, 1998. 371 p. ISBN 9727520324
2. WILSON, Peter. The circuit designer's companion. 3rd ed. Amsterdam: Elsevier, 2012. xv, 439 p. ISBN 9780080971384
3. PEDRONI, Volnei A. Eletrônica digital moderna e VHDL. Rio de Janeiro: Elsevier, c2010. 619 p. ISBN 9788535234657
4. IDOETA, Ivan V.; CAPUANO, Francisco G. Elementos de eletrônica digital. 41. ed. rev. e atual. São Paulo: Livros Erica Ed., c2012. 544 p. ISBN 9788571940192
5. ARAUJO, Celso de; CRUZ, Eduardo Cesar Alves; CHOUERI JUNIOR, Salomão. Eletrônica digital. 1. ed. São Paulo: Érica, c2014. 168 p. (Série Eixos Controle e processos industriais). ISBN 9788536508177.

Os livros acima citados constam na Biblioteca Universitária e Setorial de Araranguá. Algumas bibliografias também podem ser encontradas no acervo da disciplina, via sistema Moodle.

Professor da Disciplina

Aprovado na Reunião do Colegiado do Curso em: ____/____/____

Coordenador do Curso