

# MCTA024 – Sistemas Digitais – UFABC – 2025

prof. josé artur quilici-gonzalez

## Instruções para o Trabalho Final (Projeto Prático)

### Tema: Reconhecedor de Sequência

O **Trabalho Final** baseia-se no projeto prático de um **Reconhecedor de Sequência 1101**, estudado na Aula 3 e documentado nas transparências 24 até 45. A explicação de funcionamento, assim como o código-fonte em VHDL, são apresentados no livro:

Mano, M. M. & Kime, C. R. **Logic and Computer Design Fundamentals 2<sup>nd</sup> Updated Edition**. NJ, USA: Prentice Hall, 2000.

No material anexo é apresentado o código-fonte VHDL do Reconhecedor de Sequência na versão Máquina de Mealy. Fazendo pequenas alterações no VHDL versão Máquina de Mealy, uma nova versão na forma Máquina de Moore deve ser apresentada.

Usando as técnicas de projeto aprendidas no curso de Sistemas Digitais, cada equipe de uma, duas ou três pessoas deve simular o Reconhecedor de Sequência, tanto na versão Mealy quanto Moore, no **GHDL+GtkWave** ou no **Questa Intel** e os resultados analisados comparativamente. A seguir, cada equipe deve sintetizar os circuitos no **Quartus Prime Lite**. O código VHDL de uma das versões Mealy ou Moore deverá ser adaptado de tal forma que possa ser executado na placa DE10-Lite da Intel/Altera/TerAsic, tendo como entradas as chaves SW e os botões Pushbutton, e como saídas os LEDs e os 7 Segment Displays.

Finalmente cada equipe deve produzir um relatório com no máximo 5 páginas de conteúdo, explicando o funcionamento do Reconhecedor de Sequência, reproduzindo os diagramas da simulação e analisando comparativamente os resultados. Um microtutorial de poucas linhas deve ser criado para que um leitor com alguma familiaridade com a placa DE10-Lite da Intel/Altera/TerAsic possa reproduzir os resultados.

O **prazo de entrega** é o dia **04.08.25**. Tanto o relatório de 5 páginas, quanto código VHDL, os Test Benches e demais materiais de apoio devem ser depositados no Moodle para que os resultados obtidos possam ser reproduzidos. **Apenas um dos membros da equipe deve depositar o material no Moodle.**

### Conteúdo do Projeto

O código-fonte VHDL apresentado pelos autores do livro deve inicialmente ser compilado no **GHDL** e as respectivas formas de ondas obtidas na simulação deverão ser realizadas no **GTKWave**. Alternativamente, a simulação do circuito poderá ser feita no **Questa Intel**. Essas simulações devem ser acompanhadas de explicações e análises sucintas dos resultados.

## Relatório

Cada equipe deverá produzir um **Relatório do Projeto Prático**, com aproximadamente 5 páginas.

A seguir são apresentadas algumas sugestões de seções que você pode incorporar em seu **Relatório**:

### Introdução ou Motivação

Aqui será feita a **Apresentação do Projeto** e a descrição de um cenário no qual ele se insere, como uma espécie de justificativa genérica da importância do trabalho apresentado. Esta seção deve tentar responder a seguinte pergunta: ***O que motivou o trabalho?***

### Objetivos

Esta seção poderá ser dividida em **Objetivo Geral** e **Objetivos Específicos**, de forma que o leitor com algum conhecimento básico da área já forme uma ideia dos procedimentos que foram realizados para desenvolver o **Tema**. O **Objetivo Geral** estabelece **o que vai ser feito**, ou **onde se quer chegar**, e os **Objetivos Específicos** detalham todas as **metas ou etapas necessárias para cumprir o que foi proposto** no Objetivo Geral. Note que as hipóteses de trabalho (sejam elas explícitas ou implícitas) geralmente delimitam os Objetivos Específicos;

### Justificativa

Nesta seção deverá ser exposto por que o trabalho mereceu ser realizado e como ele se diferencia de outros trabalhos correlatos sobre este tema. Esta seção equivale a uma justificativa específica e deve tentar responder a seguinte pergunta: ***Qual a contribuição do trabalho?***

### Metodologia de Projeto ou de Simulação

Nesta seção você especifica a forma como o trabalho foi realizado. Que **decisão metodológica** foi tomada com relação ao tipo de Entrada de Dados? Arquivo VHDL? Diagrama Esquemático? Máquina de Estados Finitos? O código-fonte VHDL era uma Descrição Funcional, Estrutural ou Fluxo de Dados? Qual o tipo de Simulação: Funcional ou Temporal? O que você espera com o resultado da simulação: resultados lógicos ou que levam em conta atrasos e tempos de propagação dos sinais? Quais as características básicas das ferramentas utilizadas? Foi realizada apenas a compilação do código-fonte VHDL ou também foi feita a Síntese Lógica?

### Apresentação dos Dados e Análise dos Resultados

Respaldado pela Metodologia (que garante que as conclusões obtidas em cima das simulações sejam válidas), é hora de apresentar o código-fonte VHDL, as simulações e analisar os resultados.

### Apresentação de um Exemplo de Funcionamento do Programa

Crie uma espécie de microtutorial explicando sucintamente como foram feitas as simulações, caso alguém queira reproduzi-las.

## Conclusão

Com base na análise dos resultados é possível tirar conclusões que corroborem a Metodologia de Projeto ou de Simulação. Por isso, na hora de tirar as conclusões, releia os Objetivos e expresse de forma resumida as análises que demonstram como os Objetivos foram alcançados. (No caso de os Objetivos não terem sido alcançados, uma justificativa convincente da impossibilidade ou inviabilidade de se satisfazer as hipóteses de trabalho pode ser uma Conclusão igualmente válida).

## Referência Bibliográfica

Coloque todas as fontes consultadas, tais como artigos, livros, sites na internet, informes, relatórios etc. no seguinte formato:

- BORGES, J. B. **Fundamentos da eletroquímica**. São Paulo, Brasil, Editora Juca Sapato, 4ª. ed., 2007.

- [http://en.wikipedia.org/wiki/Text\\_categorization](http://en.wikipedia.org/wiki/Text_categorization) – *Document Classification* – acessado em 13.09.10.

Se faltar alguma informação para o projeto, assuma uma hipótese de trabalho razoável e escreva esta hipótese no relatório.

Bom trabalho. T+, [ ]s

josé artur