

Tarefa

- O circuito consiste no circuito aritmetico **do lab. anterior**, porém com a **inclusão de um registrador** para armazenar os resultados das operações.

Operação
Sel(1 downto 0)

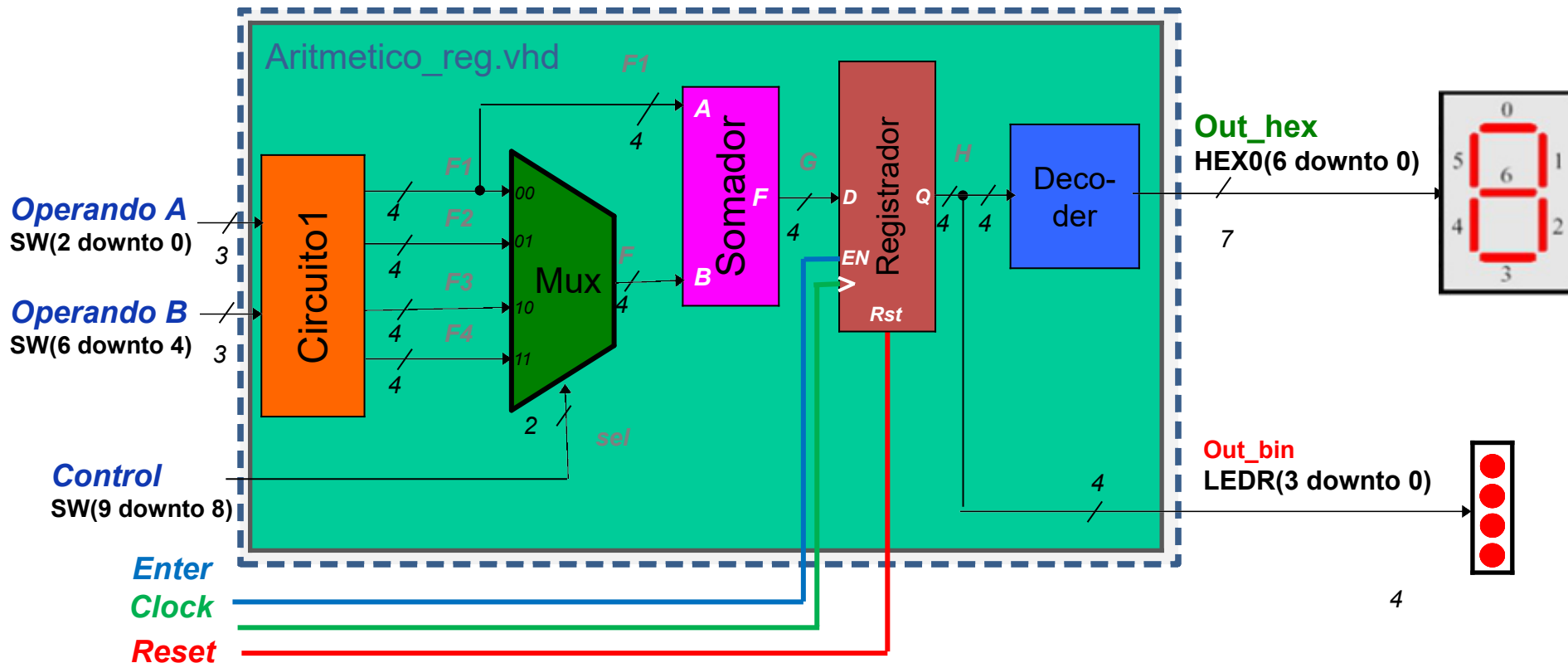
Operando B
B(2 downto 0)

Operando A
A(2 downto 0)

Seletor	Saída
00	2A
01	3A
10	A+B
11	A+2B

Tarefa

- Um **registrador de 4 bits** para armazenar o resultado a ser apresentado nas saídas.
- No slide 9 é apresentado um registrador de 4 bits, implementado com 4 *flip-flops*, porém sem **Enable**. Utilizar os circuitos dos **slides 8 e 9** como base para para escrever o VHDL do registrador de 4 bits solicitados no exercício, com **Reset** e **Enable**.



Tarefa

- Ao se pressionar o “**Reset**”, os flip-flops deverão apresentar saídas “zeradas”.
- Ao se pressionar o “**Enter**”, os flip-flops são habilitados para escrita, armazenando os valores presentes nas suas entradas (“memória”). Na **entity do aritmetico_reg**, devem ser adicionados os sinais **reset**, **enter** e **clock** (1 bit).

