

Universidade Federal de Santa Catarina
EEL5105: Circuitos e Técnicas Digitais
Semestre: 2021/1 – Projeto

Jogo da Toupeira

O projeto final consiste na descrição e emulação de um circuito no *FPGAEmuweb* fazendo uso das estruturas estudadas e conhecimentos obtidos durante o curso. Nesse contexto, será realizada a implementação do clássico jogo da toupeira, cujo objetivo é simplesmente impedir que a ela saia da toca utilizando uma marreta. Como não incentivamos maus tratos aos animais, o bicho será representado por *LEDR*(7..0) e a ação da marreta é emulada pelas chaves *SW*(7..0). Conforme a toupeira surge (*LEDR* acende) o jogador deve pressionar a chave correspondente antes que ela desapareça (*LEDR* se apague). O sistema de pontuação é simples: a cada rodada, cada acerto vale o número de pontos da rodada (1 ponto na primeira, 2 pontos na segunda até chegar a 4 pontos na quarta), sendo o placar máximo para as 4 rodadas é de: 80 pontos. Um vídeo explicativo pode ser encontrado no Moodle.



Nas diversas fases, os displays *HEX0* e *HEX1* são multiplexados para que diferentes informações sejam mostradas: nível de jogo (0 – 3), rodada em curso (0 – 3), variação do jogo (0 – 3) e o valor da pontuação acumulada pelo usuário. O display *HEX2* exibe uma letra indicativa dos valores exibidos em *HEX0* e *HEX1*: *n* para o nível do jogo, *E* indica a etapa, *J* é variação do jogo selecionada e *P* sinaliza que o valor mostrado é a pontuação do jogador. O bloco de controle deve implementar os seguintes estados:

- *START*: o jogo é iniciado/reiniciado com a ativação da entrada restart, *KEY*(0). Neste estado os conteúdos memorizados são zerados. O controlador deve gerar a saída reset (*R1*). O próximo estado é *SETUP*.
- *SETUP*: Neste estado, o usuário deve selecionar a função a ser ajustada através tecla *KEY*(1). Pressionando repetidamente este botão, o display alterna entre o nível de dificuldade e a sequência de jogo. No nível de dificuldade, *HEX2* mostra *L*, *HEX1* não mostra nada e *HEX0* mostra o nível escolhido pelo usuário. Enquanto na seleção de sequência, *HEX2* mostra *J*, *HEX1* mostra '0' e *HEX0* mostra a sequência escolhida pelo usuário. Ambos parâmetros possuem quatro níveis de seleção, incrementados pelo usuário entre 0 e 3 pressionando *KEY*(2) sucessivamente. Uma vez ajustados os parâmetros, a entrada *enter*, *KEY*(3), deve ser pressionada para que o jogo se inicie no estado *PLAY*.
- *PLAY*: É exibida uma sequência de 8 valores de 8 bits, todos eles contendo apenas um único '1' (representando a toupeira) em *LEDR*(7..0) na velocidade equivalente ao nível do jogo. Cada arquivo *SEQ.vhd* deve conter 8 sequências de 8 bytes, no formato "one hot", correspondente ao aparecimento da toupeira. *SEQ0.vhd* é disponibilizado como exemplo no Moodle da disciplina. Cabe ao aluno preencher as outras três sequências à sua escolha usando o *SEQ0.vhd* como modelo. A cada 4 rodadas, haverá um aumento da velocidade do jogo definida pela tabela *LOGICA_TRIAL* do diagrama de blocos. Ao terminar a primeira sequência, o próximo estado será *NEXT_ROUND*. Caso seja a última sequência, o próximo estado será *END*.
- *NEXT_ROUND*: Nesta etapa o contador os displays alteram a letra *E* (etapa que foi jogada) / número correspondente, com *P* (pontuação) a 0,5Hz, aguardando o jogador pressionar *KEY*(3) para ir novamente para o estado *PLAY*. Cada rodada possui 8 toupeiras e no final, o contador das toupeiras é resetado. Caso a etapa seja a última do jogo, o próximo estado será *END*.
- *END*: Os displays *HEX2*, *HEX1* e *HEX0* se alternam entre a mensagem *End* e a pontuação final, precedida de *P*.

O projeto deve ser implementado **obrigatoriamente** usando a abordagem *datapath*-controle vista nas aulas e como apresentado no diagrama de blocos. Para a realização do projeto são fornecidos alguns blocos indicados em cinza no diagrama de blocos e o datapath foi parcialmente preenchido com a parte da multiplexação dos displays e *LEDRs*. A *FSM_Clock* foi parcialmente preenchida para obter relógios com Duty Cycle de 50% (relógio simétrico).

Importante lembrar que muitos dos blocos necessários já foram obtidos com pequenas alterações pelo aluno durante o semestre como indicado na legenda de cores. Na apresentação de funcionamento do projeto no *FPGAEmuweb*, todos os membros do grupo (**máximo 2 integrantes**) deverão estar presentes.