

#### UNIVERSIDAD NACIONAL DE LA MATANZA

# Departamento de Ingeniería e Investigaciones Tecnológicas

# Ingeniería en Electrónica

# **Técnicas digitales III**

# Estación de Audio-Rítmica

Alumno: Cruzate, Matias Ezequiel

**Profesores:** Lic. Carlos Maidana

Ing. Guillermo Buranits

Ing. Edgardo Alberto Gho

# **ÍNDICE**

1	DESCR	DESCRIPCIÓN FUNCIONAL DEL PROYECTO				
2	INTRO	DUCCIÓN TEÓRICA	1			
_						
		S DE SEÑALES				
		LISIS DE SEÑALES EN EL DOMINIO DE LA FRECUENCIA				
		SING				
		ROS ELECTRÓNICOS				
	2.4.1	Filtros analógicos				
	2.4.2	Filtros digitales				
		MIZACIÓN DEL PROGRAMA				
	2.5.1	Complejidad algorítmica				
	2.5.2	Optimización por Hardware				
	2.6 CON	VERSOR ANALÓGICO DIGITAL	11			
3	DESCR	IPCIÓN TÉCNICA DEL PROYECTO	13			
	3.1 HAR	DWARE	13			
	3.1.1	Diagrama en bloques	23			
	3.1.2	Esquemático	23			
	3.1.3	Circuito impreso	26			
	3.1.4	Fotos	26			
	3.2 SOFT	WARE	27			
	3.2.1	Enumeración de rutinas	39			
	3.2.2	Descripción del funcionamiento de cada rutina	39			
4	MODO	DE OPERACIÓN	42			
5	ENSAY	os	42			
6	CONCLUSIONES44					
7	PROYECTO FINALIZADO45					
8	REFERENCIAS4					
ΑI	NEXO I. AN	ÁLISIS CLÁSICO DE UN FILTRO PASA BAJOS SALLEN-KEY	47			
RI	EFERENCIA:	S ANEXO I	52			
Αl	NEXO II. AN	IÁLISIS DE LA ETAPA DE AMPLIFICACIÓN DE TENSIÓN	53			
RI	EFERENCIA:	S ANEXO II	57			
ΑI	NEXO III. A	NÁLISIS DE UN TRANSISTOR EN CONMUTACIÓN RÁPIDA	58			
RI	FFFRFNCIA	S ANEXO III	61			

## 1 Descripción funcional del proyecto

El entretenimiento es una parte fundamental en la vida moderna, permitiendo crear un mercado rentable y con muchas oportunidades a quienes ofrezcan productos y servicios enfocados en el mismo. Son muchas las personas que disfrutan de escuchar música como un acompañamiento en sus actividades, y complementar a la misma con otros tipos de estímulos sensoriales (principalmente visuales) permite disfrutarla mejor, lo que genera una oportunidad de mercado.

Una estación de audio-rítmica es un sistema electrónico que responde a la señal de audio y genera estímulos visuales en respuesta al ritmo musical percibido. El presente proyecto se centrará en generar estímulos visuales a través de luces LED, dispuestos en una matriz rectangular que permitan visualizar los cambios musicales. El sistema controlará las luces para formar patrones rítmicos, similar a un vúmetro. Todo estará dispuesto en un contenedor elegante y divertido.

El objetivo principal de este proyecto es procesar la señal mediante filtros digitales que dividan el espectro en 8 canales. Se buscará lograr un programa que realice esta tarea eficientemente (disminuyendo el coste computacional), aprovechando el análisis espectral para accionar rítmicamente los actuadores del sistema.

Una de las ventajas clave de la estación de audio-rítmica basada en filtros digitales, en comparación con otras variantes de procesamiento de señales a través de filtros, es su potencialidad para separar el espectro en cualquier banda de frecuencia, generando nuevas señales digitales e integrando diversos actuadores sin la necesidad de dispositivos electrónicos adicionales para este procesamiento. Esto la hace más integrable y compacta, al tiempo que reduce los problemas asociados con la escalabilidad del sistema.

#### 2 Introducción teórica

En esta sección se presenta una descripción teórica de los aspectos más relevantes asociados al proyecto.

# 2.1 Tipos de señales

Las señales eléctricas se clasifican comúnmente en dos tipos según las características de la variable independiente, generalmente el tiempo, y los valores que esta puede asumir [1]:

- Señal analógica: Esta señal está definida para una variable independiente continua y puede tomar cualquier valor dentro de un intervalo continuo.
- Señal digital: Contrariamente, una señal digital está definida para una variable independiente discreta y solo puede tomar valores específicos de un conjunto discreto. En lugar de representar una variación continua, se cuantifica y representa mediante valores discretos.

Para poder transformar una señal analógica en digital es necesario realizar un proceso de muestreo y un proceso posterior de cuantificación. El muestreo consiste en tomar muestras temporales de la señal analógica a intervalos discretos, tal como se esquematiza en la Figura 1. Estas muestras representan valores de la señal en puntos específicos del tiempo. Posteriormente, la cuantificación asigna un valor discreto a cada una de estas muestras.

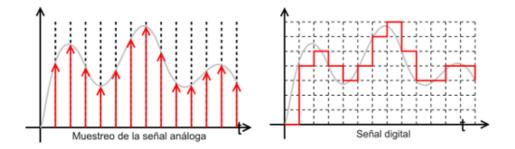


Figura 1. Esquema de la conversión de una señal analógica en digital

#### 2.2 Análisis de señales en el dominio de la frecuencia

Toda señal periódica y continua puede ser expresada como una suma infinita de exponenciales complejas, lo que se conoce como su Serie de Fourier [3]. Considerando la identidad de Euler y operando matemáticamente, dicha serie puede expresarse como:

$$s(t) = \frac{a_0}{2} + \sum_{n=1}^{\infty} [a_n \cos(n\omega t) + b_n sen(n\omega t)]$$

Ecuación 1

Donde los coeficientes  $a_n$  y  $b_n$  se denominan coeficientes de Fourier.

Esta propiedad nos permite hacer un análisis espectral de cualquier tipo de señal analógica en función de la frecuencia de sus componentes sinusoidales, lo que se conoce como análisis armónico o de Fourier.

Dicho análisis puede ser extendido al dominio de funciones integrables a partir de la transformada de Fourier, que transforma una señal s(t) entre el dominio del tiempo y de la frecuencia.

$$S(j\omega) = \Im\{s(t)\} = \int_{-\infty}^{\infty} s(t)e^{-j\omega t}dt$$

Ecuación 2

Este tipo de propiedades permiten estudiar el comportamiento de un circuito eléctrico en el dominio de la frecuencia, lo que es fundamental para el desarrollo de filtros analógicos y el procesamiento digital de señales.

# 2.3 Aliasing

Cuando se transforma una señal analógica en digital, es necesario considerar la velocidad a la que se toman las muestras de la señal. Para esto, se define la frecuencia de muestreo  $f_s$  y se establece una relación entre esta y la frecuencia de la señal a muestrear. Suponiendo una señal sinusoidal s(t) y un muestreo periódico, se tiene que:

$$s(t) = Acos(\omega t + \theta) => S(n) = Acos(2\pi n^f/f_s + \theta)$$

Ecuación 3

Donde t es el tiempo continuo, n es el número de muestra o tiempo discreto y f y  $\theta$  son la frecuencia y fase inicial de la señal.

Ahora bien, sea  $F=f/f_s$  la cantidad de ciclos por muestra, y considerando la propiedad matemática que dice que  $\cos(\omega x + 2\pi) = \cos(\omega x)$ , se puede observar la siguiente relación:

$$\cos[(2\pi F_0 + 2\pi)n + \theta] = \cos(2\pi F_0 n + \theta)$$
  
$$\therefore S_k(n) = A\cos(2\pi F_k n + \theta), F_k = F_0 + k \text{ donde } k = 1,2,3 \dots$$

Ecuación 4

De observar  $S_k$  se desprende que cualquiera sea el valor de k la ecuación es matemáticamente equivalente, por lo que se deduce que la ecuación está definida para  $-\frac{1}{2} < F < \frac{1}{2}$ . Una señal cuya frecuencia discreta cumpla que  $|F_x| > \frac{1}{2}$  será indistinguible de otras señales dentro del intervalo definido anteriormente, y se dice que será un "alias" de una señal de frecuencia menor.

De la definición anterior se desprende el teorema de muestreo de Nyquist-Shannon [2], que dice que para obtener la información completa de una señal analógica se debe cumplir que:

$$f_s = 2f_{max}$$

Ecuación 5

Donde  $f_{max}$  es la frecuencia más alta contenida en una señal analógica. Si el criterio no es satisfecho, existirán frecuencias cuyo muestreo coincide con otras, lo que se denomina aliasing.

Debido a este hecho, antes de muestrear una señal es necesario colocar un filtro de tipo pasa bajos, que se conoce como filtro anti-aliasing, que limite la máxima frecuencia a muestrear para evitar interpretaciones erróneas de la señal analógica. En la siguiente sección, se buscará explicar más en detalle el concepto de filtros electrónicos.

#### 2.4 Filtros electrónicos

Un filtro electrónico, o eléctrico, es un dispositivo que permite discriminar una señal en función de su espectro en frecuencia, pudiendo modificar tanto su amplitud como su fase en función de la misma.

El análisis de la respuesta de un filtro electrónico en función de la frecuencia permite caracterizar los tipos de filtro cualitativamente según que rango de frecuencias se filtra. Al rango de frecuencia que se deja pasar con un mínimo de atenuación se lo denomina Banda de Paso, atenuando fuertemente las demás frecuencias en la denominada Banda de Rechazo. Esto permite clasificar los filtros en las siguientes categorías:

• Filtro Pasa Bajos: La transferencia de este tipo de filtros es continua hasta la frecuencia de corte en  $f_{C}$ , tal como se ilustra en la Figura 2.

- Filtro Pasa Alto: Permite atenuar la transferencia de señales por debajo de la  $f_c$ , luego de la misma la transferencia es continua, este tipo de filtro se ilustra en la Figura 3.
- Filtro Pasa Banda: Se usa para transmitir señales cuya frecuencia esté comprendida entre la frecuencia de corte inferior  $f_{ci}$  y la frecuencia de corte superior  $f_{cs}$ , tal como se ilustra en la Figura 4.
- Filtro Rechaza Banda: De forma contraria al filtro Pasa Banda, se usa para eliminar señales cuya frecuencia esté comprendida entre  $f_{ci}$  y  $f_{cs}$ , como se observa en la Figura 5.

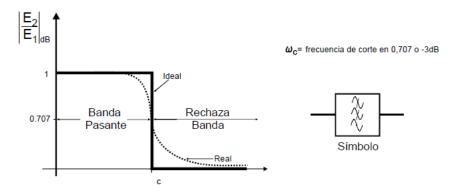


Figura 2. Diagrama de la transferencia característica de un filtro Pasa Bajos.

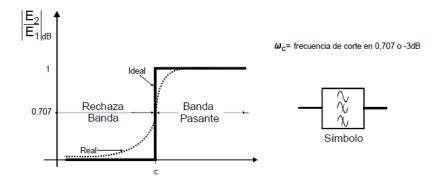


Figura 3. Diagrama de la transferencia característica de un filtro Pasa Altos.

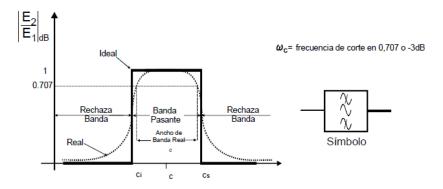


Figura 4. Diagrama de la transferencia característica de un filtro Pasa Banda.

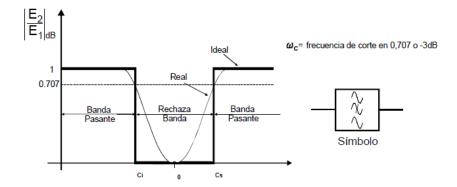


Figura 5. Diagrama de la transferencia característica de un filtro Rechaza Banda.

Otra forma de caracterizar los tipos de filtro es según el tipo de señal que procesan. Se distinguen dos grupos principales:

- Filtros analógicos: Aquellos filtros que procesan señales eléctricas continuas en el tiempo.
- Filtros digitales: Filtras señales discretas en el tiempo y digitalizadas, como son las señales compuestas por secuencias de dígitos binarios.

En las siguientes secciones se realizará una descripción un poco más detallada de este tipo de filtros.

#### 2.4.1 Filtros analógicos

Definiremos filtros analógicos como aquellos sistemas electrónicos destinados a filtrar señales analógicas. No existe un solo método para el análisis y síntesis de este tipo de filtros. Las teorías modernas se centran en analizarlos según la Teoría de la Aproximación de Cauer y D'arlington [4].

Se estudian las funciones de transferencia en el dominio de la Transformada de Laplace, que es un tipo de transformada integral que permite convertir una señal descripta en el dominio del tiempo t hacia el dominio de la frecuencia compleja  $s=\sigma+j\omega$ . Es particularmente útil ya que para el caso de los circuitos electrónicos se suelen estudiar sistemas LTI caracterizados por ecuaciones diferenciales, que en el dominio de la transformada de Laplace se vuelven ecuaciones algebraicas sencillas de analizar como es el caso de cocientes de polinomios.

La transformada de Laplace de una función  $f(t): t \ge 0$  queda definida por:

$$F(s) = \mathcal{L}{f(t)} = \int_0^\infty f(t)e^{-st}dt$$

Ecuación 6

En este dominio, se estudian las funciones de transferencia directa de tensiones  $H(s) = \frac{V_o(s)}{V_i(s)}$  a partir de dos condiciones establecidas previamente:

• Condición de Causalidad: establece que para todo sistema físico pasivo la excitación debe preceder a la respuesta, y la forma de evaluar si un sistema cumple con este requisito es la condición de Paley-Wiemer:

$$\int_{-\infty}^{+\infty} \frac{|\log|H(j\omega)||}{1+\omega^2} d\omega < \infty$$

Ecuación 7

• Condición de Estabilidad: Establece que todo sistema físico pasivo excitado por una señal acotada debe tener una respuesta acotada, lo que implica que:

$$\int_0^{+\infty} |h(t)| dt < \infty$$

Ecuación 8

Luego se establece una función de transferencia general y se evalúa tal que cumpla con estas condiciones para el régimen permanente (es decir, la respuesta cuando el tiempo tiende a infinito y ya no hay señales transitorias) donde  $s \to j\omega$ :

$$|H(j\omega)^2| = \frac{1}{1 + f(\omega)^2}$$

Ecuación 9

Donde se evalúa  $f(\omega)^2$  en función de la respuesta que se desea en base a cierto tipo de polinomios usualmente ortogonales, como es el caso de los polinomios de Chebyshev y Legendre. Un estudio cualitativo de los tipos usuales de filtros se muestra en la Tabla 1.

Tipos de Filtro	Respuesta en amplitud	Respuesta en frecuencia
Butterworth	Plana en la banda de paso y caída suave. Mantiene su forma a medida que aumenta el orden del filtro	Monótonamente decreciente, muy similar a la teórica
Chebyshev tipo I	Caída muy pronunciada en la banda de transición, pero introduciendo un rizado en la banda de paso	Mala, ya que afecta la banda de paso
Bessel	Plana en la banda de paso y caída muy suave (poca atenuación)	Fase lineal en la banda de paso
Cauer (elíptico)	Minimiza el rizado en la banda de paso acotándolo a frecuencias cercanas a la de corte, caída muy pronunciada en la banda de transición	Peor respuesta en frecuencia en el sentido que presenta la fase menos lineal en la banda de paso

Tabla 1. Comparación entre los tipos de filtros analógicos usualmente usados.

Cabe destacarse que existen otros tipos de filtros que permiten mejorar ciertas características (siempre a costa de empeorar algún otra) como pueden ser el Chebyshev tipo II que, a costa de ser más complejo de implementar (lo que implica más componentes y un mayor costo) permite deshacer el rizado en la banda de paso, o el Optimum L [5] que permite tener una mejor caída luego de la frecuencia de corte respecto al Butterworth permitiendo mantener una respuesta plana en amplitud y monótonamente decreciente en frecuencia para la banda de paso.

Una vez elegida la función de transferencia en función de las condiciones de diseño, se procede a realizar la síntesis del filtro. Diversos métodos exploran este problema, desde su síntesis mediante teoría de

cuadripolos hasta simplemente comparar funciones de transferencia. Un método sencillo para la síntesis es el presentado en el libro de Winder, que consiste es estudiar la ubicación de los polos y ceros y compararlos con las funciones de transferencias de celdas conocidas como pueden ser, para el caso de filtros activos (que usan amplificadores operacionales), las celdas Rauch y Sallen-Key. La descripción y análisis del filtro analógico elegido para el filtro anti-aliasing será dado en la sección 3.1.

#### 2.4.2 Filtros digitales

Los filtros digitales operan sobre señales ya digitalizadas previamente, ya sea mediante un circuito digital o un programa informático que luego es implementado a través de un microcontrolador. Está caracterizado, de igual manera que para los filtros analógicos, por su función de transferencia y suelen ser analizados tanto en el dominio del tiempo discreto n como en el dominio de la frecuencia compleja mediante la Transformada Z, que está basada en la descripción de una función compleja f(z) en su Serie de Laurent.

La transformada Z es un tipo de transformada integral que puede ser definida tanto bilateral como unilateralmente, y el uso de una u otra transformada depende de si la señal digital a procesar es causal o no. Para el caso de la transformada Z bilateral, que puede ser utilizado para señales no causales, se define como:

$$S(z) = Z\{s[n]\} = \sum_{-\infty}^{+\infty} x[n]z^{-n}$$

Ecuación 10

Siendo z un número complejo. Cabe destacar que la diferencia con la definición matemática de la transformada Z unilateral es que esta solo contempla la sumatoria de 0 a  $+\infty$ .

Las razones por la que es utilizada la transformada Z para las aplicaciones de estos filtros se deben tanto a que es sencillo transformar y anti transformar ecuaciones en diferencia, como es el caso de los filtros digitales más usuales, y su relación con la Transformada de Laplace.

Las ecuaciones en diferencia son expresiones que relacionan distintas sucesiones entre sí, permitiendo un análisis de distintos sistemas discretos que pueden ser modelados como sucesiones. Para el caso de sistemas lineales como los que se analizan para la implementación de filtros digitales, son útiles las ecuaciones en diferencia de coeficientes lineales constantes:

$$y[n] = \sum_{p=0}^{M} x[n-p]\beta_p + \sum_{q=1}^{N} y[n-q]\alpha_q$$

Ecuación 11

Donde los  $\beta_p$  y  $\alpha_q$  son, valga la redundancia, coeficientes lineales y constantes que caracterizan la relación entre las sucesiones x[n] e y[n].

La Transformada Z bilateral es equivalente a la Transformada de Laplace para el caso de una señal muestreada idealmente  $s(t)\sum_{n=-\infty}^{+\infty}\delta(t-\frac{n}{f_s})$ , considerando la sustitución de variables  $z=e^{s/f_s}$ . Por lo que es posible aproximar la función de transferencia característica de un filtro analógico utilizando un filtro digital. Una forma de ver este mapeo de  $s\to z$  es imaginar que el eje  $j\omega$  del dominio de la

transformada de Laplace se deforma y se convierte en el borde de la región de convergencia del dominio de la transformada Z, usualmente el círculo unitario.

Los filtros digitales suelen caracterizarse en función de su respuesta al impulso  $\delta(t)$  y se dividen en dos categorías [6]:

- Filtros de respuesta finita al impulso (FIR): Se caracteriza por tener una respuesta de duración finita ante una excitación del tipo  $\delta(t)$ . Se caracterizan por ser sistemas causales que no requieren una realimentación (todos los  $\alpha_q$  de sus ecuaciones en diferencia son cero), ser estables de acuerdo con la Ecuación 8 y tener una respuesta en fase lineal
- Filtros de respuesta infinita al impulso (IIR): Son filtros que tienen una respuesta de duración infinita ante un impulso debido a que presentan una realimentación en el sentido de la memoria del sistema (sistemas no causales). Su respuesta en frecuencia es usualmente no lineal y pueden llegar a ser inestables. Sin embargo, permiten lograr una mejor selectividad que su contraparte FIR con una menor cantidad de coeficientes, lo que se traduce en un menor coste computacional.

Para el caso de los filtros IIR, para que el sistema sea estable se debe cumplir como condición que los polos del sistema estén dentro del anillo que define a región de convergencia del dominio de la transformada Z, puesto que está asociado a las zonas de amplificación de la señal

## 2.5 Optimización del programa

En esta sección se busca definir los distintos enfoques a tener en cuenta a la hora de buscar optimizar el programa.

## 2.5.1 Complejidad algorítmica

Lo primero a tener en cuenta a la hora de escribir el código del firmware es la complejidad de los algoritmos implementados. La Teoría de la Complejidad Computacional "se dedica a la clasificación de los problemas según la eficiencia con la que pueden ser resueltos, o lo que es lo mismo, según la cantidad de recursos que necesitan" [7].

Para analizar este problema usualmente se busca definir la clase de complejidad del algoritmo. Esta se define como el conjunto de problemas de decisión que pueden ser resueltos por una máquina M utilizando  $O\{f(n)\}$  del recurso R, donde n es el tamaño de la entrada. Se utiliza la notación de Landau, en la que O grande debe leerse como "no es más grande que"

Esto nos permite analizar la cantidad a utilizar de un cierto recurso, como puede ser el tiempo computacional o el espacio en memoria, en función del tamaño de la entrada, y lo que se suele hacer es buscar una cota superior asintótica f(n) que acota la función a una cierta clase de complejidad.

Si bien esto puede comprobarse matemáticamente, hay una amplia variedad de información de los tipos de clase de complejidad para el caso de los algoritmos más comunes, por lo que para este proyecto simplemente se buscó tener en cuenta este concepto a la hora de la implementación de un algoritmo en particular. En la tabla 2 se da un resumen y ejemplos de las clases de complejidad más usuales, ubicadas desde la más conveniente hacia la menos conveniente.

Clase de complejidad	Significado	Ejemplo	
		Switch-case (sin considerar la	
O(1)	Orden constante	secuencia a ejecutar luego de la	
		condición)	
O(log n)	Orden logarítmico	Búsqueda binaria	
O(n)	Orden lineal	Recorrer un arreglo en un ciclo	
O(n)		for	
O(n log n)	Orden lineal logarítmico	FFT (Butterfly)	
O(n²)	Orden cuadrático	Ciclos for anidados,	
O(II )	Orden cuadratico	Convolución directa	
O(n <sup>a</sup> )	Orden polinomial	Multiplicación de matrices	
O(c <sup>n</sup> )	Orden exponencial	Ajedrez	
O(n!)	Orden factorial	Problema del vendedor viajero	

Tabla 2. Clases de complejidad

La clase de complejidad de un algoritmo, sin embargo, está más que nada asociada al comportamiento asintótico de los mismos en función del tamaño de su entrada n, y es posible realizar una optimización en cuanto a tiempo de computación requerido (ciclos de máquina) y espacio en memoria ya estableciendo un tamaño de entrada fija a partir de encontrar específicamente la cantidad de pasos que realiza el microcontrolador y la información que debe guardar. Sin embargo, esto es un problema más complejo ya que se debe tener en cuenta la arquitectura del microcontrolador, considerando el hardware dedicado del mismo (si tiene unidad de multiplicación-acumulación o no, por ejemplo), y las propias decisiones que toma el compilador y que muchas veces no se tiene control sobre las mismas (salvo que se vea la salida generada en Assembler).

## 2.5.2 Optimización por Hardware

Si bien se analizará más en detalle qué prestaciones se usaron del microcontrolador específico en la sección 3 del presente informe, se busca dar una idea de a que hace referencia la optimización considerando el Hardware asociado.

Muchas veces la velocidad de ejecución de un algoritmo depende de la cantidad de ciclos de máquina necesarios para la transferencia de información desde y hacia memoria. Esto depende de la arquitectura del bus (según sea arquitectura Von Newman o Harvard) y de la disposición de hardware dedicado como es el caso de la unidad de Acceso Directo a Memoria (DMA), que permite la transferencia de datos sin que estos pasen por los registros de la CPU.

Debido a la cantidad de buses de acceso a memoria, la arquitectura Harvard permite reducir la toma de datos a 2 ciclos de máquina en vez de los 3 que llevarían en el caso de Von Newman. A su vez, es usual incluir una memoria caché de instrucciones, tal como se ilustra en la Figura 6, lo que permite luego de un tiempo la toma de los datos más utilizados en un solo ciclo de máquina.

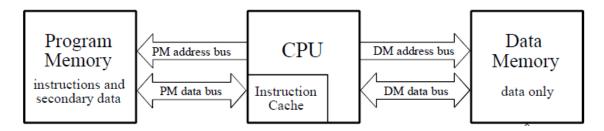


Figura 6. Arquitectura Harvard mejorada con caché de instrucciones

También es importante considerar las operaciones matemáticas necesarias para llevar a cabo un algoritmo y el hardware necesario para su implementación rápida. En la tabla 3 se resumen las operaciones usuales para el análisis de datos buscando sintetizar esta idea [8]. Algo a destacar es que para el procesamiento digital de señales (DSP, por sus siglas en inglés) en tiempo real suelen tener que implementarse multiplicaciones y trabajar con unidades de punto flotante, por lo que para reducir el coste computacional que estos requieren suele ser necesario contar con unidades de multiplicación-acumulación (MAC, por sus siglas en inglés) y/o unidades de punto flotante (FPU, por sus siglas en inglés) que reducen drásticamente la cantidad de ciclos de máquina necesarios para la implementación de filtros digitales o FFT.

Operación	Algoritmo	Resultado	Hardware necesario
Valores máximos y mínimos	x[n]>x1 x[n] <x2< td=""><td>Valores extremos</td><td>Comparador</td></x2<>	Valores extremos	Comparador
Igualdad	x[n]=x1	Detección de cero	Comparador
Valor medio/media móvil	$\bar{x} = \frac{1}{N} \sum_{n=1}^{N} x_n$	Valor medio de una sucesión	Acumulador, divisor y acceso secuencial a memoria
Potencia	$P = \sum_{i} x_i^2$	Potencia de la señal	Multiplicador y acumulador
Ecuaciones en diferencia	$y[n] = \sum_{p=0}^{M} x[n-p]\beta_p + \sum_{q=1}^{N} y[n-q]\alpha_q$	Filtros FIR e IIR, ecuaciones algebraicas lineales, etc	Multiplicador, sumador, acceso secuencial a memoria
FFT	Butterfly	Transformada de Fourier	Multiplicador, acumulador, acceso de bit inverso
Multiplicación de arreglos (orden 1)	z[n]=x[n]*y[n]	Multiplicación de vectores	Multiplicador, acumulador, acceso simultáneo a 3 buffer secuenciales

Tabla 3. Algunas operaciones usuales para el análisis de datos y hardware necesario en cada caso.

Cabe destacarse que el análisis no se limita a solo los casos enunciados en la Tabla 3, y que a su vez siempre casos particulares pueden optimizarse de diferentes formas. Por citar algunos ejemplos, la implementación de algoritmos para DSP suele necesitar la implementación de buffers circulares y suelen incluirse generadores de direcciones de datos (DAG, por sus siglas en inglés) que permiten trabajar con ellos de manera más eficiente sin implementarlos por códigos.

No siempre se tiene control de este tipo de optimizaciones, como podría ser el caso de en vez de realizar una multiplicación del tipo  $x *= 2^n$  realizar un desplazamiento de  $x \ll n$  aprovechando el uso de barrel shifters, cuando en realidad compiladores modernos de C ya suelen tener en cuenta este tipo de operaciones.

## 2.6 Conversor Analógico Digital

Los conversores analógico-digitales (ADC, por sus siglas en inglés) son dispositivos permiten la conversión de señales analógicas a digitales. Estos dispositivos son esenciales para el procesamiento de señales y adquisición de datos. El principio básico de funcionamiento de un ADC radica en muestrear la señal analógica en intervalos de tiempo discretos (usualmente regulares) y cuantificar los valores de amplitud de la señal en cada punto de muestreo para transformarlos en valores discretos. Este proceso implica dividir el rango de amplitudes posibles en un número finito de niveles y asignar cada valor de amplitud muestreado al nivel correspondiente.

Existen varios tipos de ADC, cada uno con sus propias características y aplicaciones específicas. Algunos de los tipos más comunes incluyen:

- Aproximaciones Sucesivas (SAR): Estos conversores utilizan un algoritmo de búsqueda binaria para determinar el valor digital correspondiente a la señal analógica de entrada, como se muestra en la Figura 7 para el caso de una búsqueda binaria de 3 bits. Son los ADC más comunes debido a que son rápidos y precisos, pero pueden ser costosos y requieren una lógica compleja.
- De Rampas (Ramp): Estos dispositivos comparan la señal analógica de entrada con una rampa generada internamente y determinan el valor digital en función del tiempo que tarda la rampa en igualar la señal de entrada. Son simples y económicos, pero pueden ser lentos y menos precisos que otros tipos de conversores.
- De Aproximación de Doble Rampa (Dual Slope): Estos conversores miden el tiempo que tarda una rampa en ascender y descender a través de la señal analógica de entrada. Son muy precisos y se utilizan comúnmente en aplicaciones de medición de precisión.

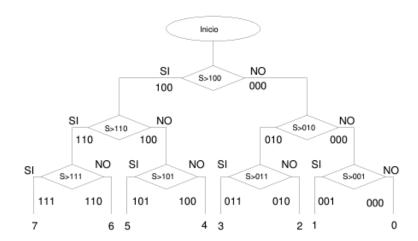


Figura 7. Diagrama de flujo para convertir un número de 3 bits por el método de aproximaciones sucesivas

Al evaluar un ADC, es importante considerar varios parámetros clave, que incluyen la resolución, la velocidad de muestreo, la linealidad, el ruido, la precisión y el consumo de energía. Además, es crucial tener en cuenta dos tipos errores importantes [9]:

 Error por Diferencial de No Linealidad (DNL): Este error se refiere a las variaciones en la diferencia entre dos pasos de cuantificación adyacentes en el ADC, tal como se esquematiza en la Figura 8.
 El DNL se calcula comparando la diferencia real entre dos pasos de cuantificación adyacentes con la diferencia ideal esperada y se expresa típicamente en términos del bit menos significativo (LSB, por sus siglas en inglés). Para garantizar que no haya códigos faltantes y una función de transferencia monótona, el DNL de un ADC debe ser inferior a 1LSB.

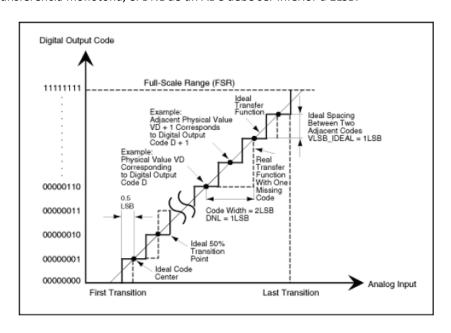


Figura 8. Diagrama que muestra la diferencia entre la función de transferencia ideal y real de un ADC enfatizando el error por DNL

2. Error por Integral de No Linealidad (INL): Este error se produce debido a las desviaciones de la salida real del ADC respecto a la línea ideal. El INL se mide en relación con un punto de referencia y puede deberse a imperfecciones en los componentes del conversor, desviaciones en los valores de cuantificación, entre otros factores. Dos definiciones comunes de INL son "INL de la mejor línea recta" y "INL de punto final", tal como se esquematiza en la Figura 9. La primera proporciona información sobre errores de offset y ganancia, ofreciendo la mejor aproximación lineal a la función de transferencia real del ADC. Por otro lado, el INL de punto final ajusta la línea recta a los extremos de la función de transferencia, proporcionando una posición precisa para la línea.

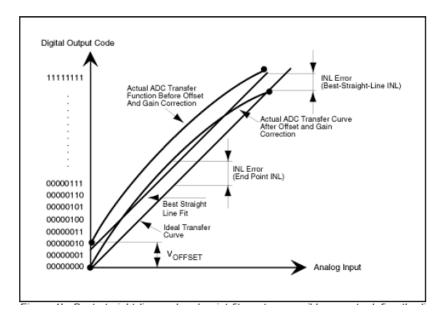


Figura 9. La mejor línea recta y el ajuste al punto final como dos posibles formas de definir la característica de linealidad de un ADC.

## 3 Descripción técnica del proyecto

El proyecto constará de una pantalla realizada con matrices LED cuyo juego de luces pueda simular un vúmetro en función de la señal de audio de la entrada a la vez que mover un juego de luces a través de servomotores al ritmo de la música, que suele estar principalmente marcado en las frecuencias más bajas. Para esta razón, se realiza un circuito que permita adaptar la señal de audio a las características del Conversor Analógico Digital (ADC, por sus siglas en inglés) del microcontrolador (filtrado y adaptación del nivel de señal) y busque establecer niveles de tensión fijos para alimentar los componentes activos para los filtros, las matrices LED y el microcontrolador.

#### 3.1 Hardware

En esta sección se deberá realizar la descripción del funcionamiento de la electrónica asociada al proyecto.

El proyecto será realizado en base a la placa de desarrollo STM32F411E-DISCO [10] [11], conocida popularmente como Discovery, que posee un microcontrolador STM32F411VET6 con arquitectura ARM Cortex-M4. La razón por la que optó por la utilización de esta placa es debido a alta frecuencia de trabajo (100 MHz), un ADC interno de 12 bits, temporizadores de entre 16 y 32 bits que pueden trabajar hasta la máxima frecuencia de trabajo (si bien algunos están limitados a 50 MHz) y diversas prestaciones aprovechables para DSP como su unidad de FPU de precisión simple (32 bits), instrucciones específicas para DSP, dos controladores para DMA y la posibilidad de implementar buffers circulares.

En las Figuras 10 y 11 se muestran los diagramas del microcontrolador serie STM32F411 y de su arquitectura Cortex-M4.

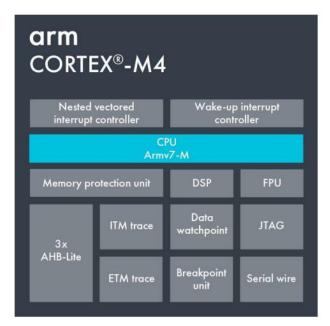


Figura 10. Diagrama en bloques de la arquitectura Cortex-M4

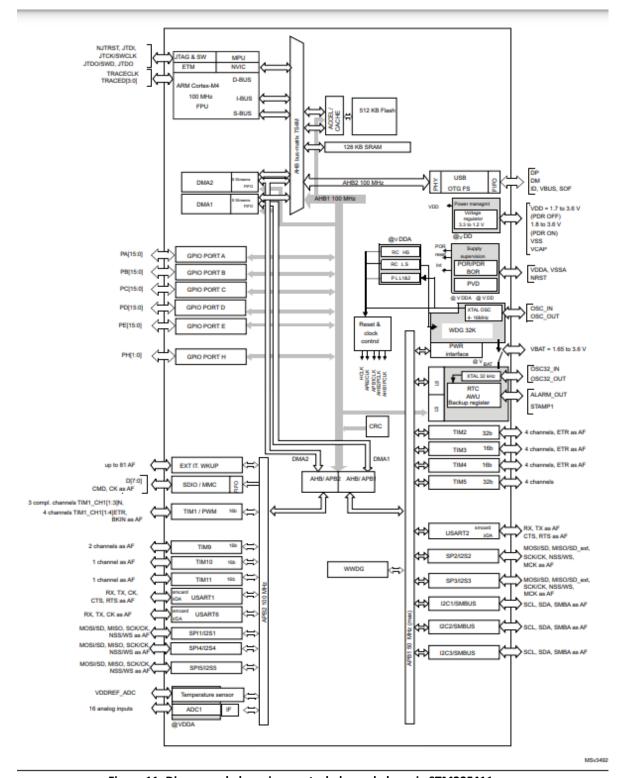


Figura 11. Diagrama de los microcontroladores de la serie STM32F411

La entrada de audio será tomada desde cualquier dispositivo (celular, computadora o placa de audio) a través de un conector de audio plug o miniplug similar al que se muestra en la Figura 12. Esto permitirá obtener la señal de audio tanto de tipo mono como en estéreo, si bien para los fines de este proyecto se buscará tomar la salida de audio mono.



Figura 12. Ejemplo de conector miniplug.

Luego, la señal a muestrear será acondicionada para ser tomada correctamente por el ADC de la placa Discovery. Para su implementación, se decidió amplificar la señal de ± 1 V típica de audio en la etapa del filtro y llevar la señal a un nivel de tensión medio de 2V para que, considerando su máxima excursión posible, esté dentro del rango de tensiones del ADC que va de 0 a 3.6 V, con un margen para corregir la amplificación de ser necesario con una etapa de amplificación.

El circuito consta inicialmente de un divisor resistivo cuyos valores de resistencia fijan el nivel de tensión medio que se desea estabilizar. En principio el valor puede ser arbitrario, establecemos 3,3 y 2,2 k $\Omega$  debido a su disponibilidad a la hora de implementarlo y que fijan el valor de tensión de referencia en 2 V. Luego, se utiliza un amplificador operacional LM358 [ver Anexo II] como seguidor de tensión y se implementa una red de capacitores que fije el valor de tierra ante fluctuaciones.

Un modelo en LTSPICE [12] se muestra en la Figura 13.

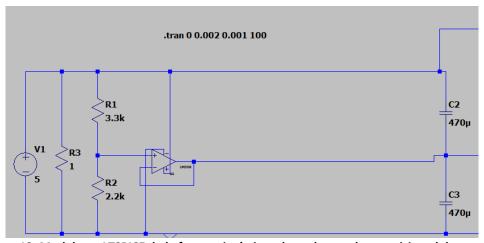


Figura 13. Modelo en LTSPICE de la fuente simétrica adaptada para los requisitos del proyecto

Para el filtro anti-aliasing de la señal de audio, se implementa un filtro Pasa Bajos con  $f_c=20\ kHz$ . Como para la fuente simétrica adaptada se utiliza un módulo LM358 que tiene internamente dos amplificadores operacionales, se opta por implementar un filtro activo de tipo Sallen-Key [ver Anexo I], ya que se puede implementar un filtro de orden 2 sin ganancia con la menor cantidad de componentes para este tipo de filtros, tal como se ilustra en la Figura 14.

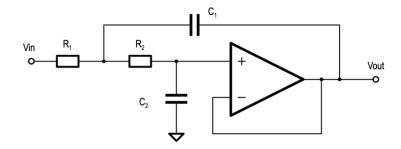


Figura 14. Filtro activo Sallen-Key pasa bajos de segundo orden con ganancia unitaria.

Para el tipo de filtros, según las clasificaciones vistas en la sección 2.3.1, como no nos interesa la respuesta de la fase se descarta utilizar un filtro tipo Bessel ya que empeora el rechazo de las frecuencias que se desean atenuar. Como necesitamos una respuesta plana en la Banda de Paso, y en orden dos la función de transferencia de un filtro tipo Butterworth es igual a la de un Optimum L, se optó por implementar un filtro de tipo Butterworth.

Para el caso del Sallen-Key, la ganancia de tensión en el dominio de la transformada de Laplace puede expresarse como

$$H_1(s) = \frac{V_{out}}{V_{in}}(s) = \frac{1}{s^2 R_1 R_2 C_1 C_2 + s C_2 (R_1 + R_2) + 1}$$

Ecuación 12

Existen diversos métodos para obtener un circuito con la respuesta deseada, y las combinaciones de valores de elementos pasivos son infinitas. Seguiremos el análisis planteado por Winder [13] debido a su simplicidad.

Analizando la expresión y normalizando los valores de los componentes de manera tal que R<sub>1</sub>=R<sub>2</sub>=1, es posible establecer una relación entre la ubicación de los polos complejos conjugados en la forma  $s = \sigma + i\omega$  y el valor de los capacitores tal que quedan las siguientes ecuaciones de diseño.

$$C_1 = \frac{1}{\sigma}$$

Ecuación 13

$$C_2 = \frac{\sigma}{\sigma^2 + \omega^2}$$

Ecuación 14

Se puede analizar la función de transferencia normalizada a la frecuencia de corte igual a 1 y luego desnormalizar considerando las siguientes ecuaciones, donde C y R representan valores reales de componentes pasivos,  $C_n$  y  $R_n$  los valores normalizados y fc la frecuencia de corte real deseada, para  $R_0$  como condición de la normalización (1  $\Omega$ ).

$$R = R_n R_o$$

Ecuación 15

$$C = \frac{C_n}{2\pi f_c R_0}$$

La función de transferencia para un filtro Butterworth del tipo Pasa Bajos de orden 2 es conocida (se muestra la transferencia normalizada en la Ecuación 17) e introduce dos polos complejos conjugados en  $s_{1,2} = -\frac{\sqrt{2}}{2} \pm j\frac{\sqrt{2}}{2}$ .

$$H(s) = \frac{1}{s^2 + \sqrt{2}s + 1}$$

Ecuación 17

Los diagramas de Bode de la Ecuación 17, realizado con el software Octave [14] se muestran en la Figura 15.

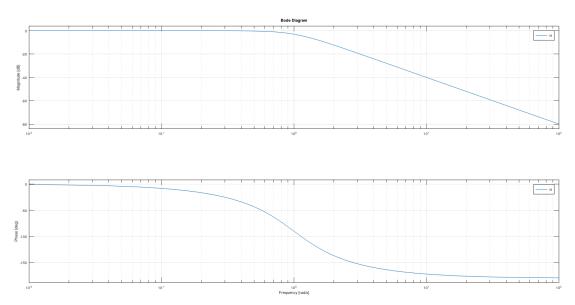


Figura 15. Diagramas de Bode de la función de transferencia de un filtro Pasa bajos normalizado de tipo Butterworth de orden 2.

Se desnormalizó este filtro para una frecuencia de corte de 20 kHz y una resistencia  $R_0$  de 100 k $\Omega$ , lo que permite conseguir componentes de valores sencillos de encontrar. A su vez, se busca aprovechar esta etapa para amplificar la señal. Para esto se analiza un filtro Sallen-Key con una red de realimentación resistiva pura, y se observa que la transferencia de tensiones está determinada por la siguiente ecuación.

$$\frac{V_0}{V_s}(s) = \frac{k}{s^2(R_1R_2C_1C_2) + s[R_1C_1 + R_2C_1 + R_1C_2(1-k)] + 1}$$

Ecuación 18

Donde k es la ganancia del amplificador.

Observando la ecuación anterior, se puede inferir que agregar una etapa de ganancia no afecta la frecuencia de corte sino el coeficiente de amortiguación, pero como no se busca tener una amplificación muy grande (aproximadamente k=1,3 veces), no afecta considerablemente la respuesta del filtro

Un esquema del filtro obtenido con el LTSPICE se muestra en la Figura 16, seguido de su respuesta en frecuencia simulada en la Figura 17.

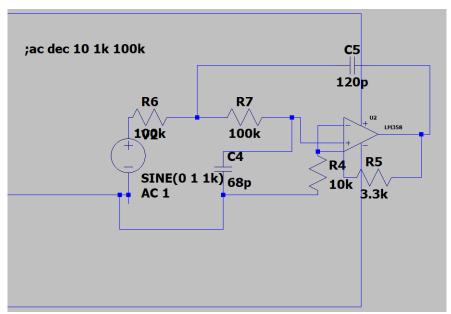


Figura 16. Esquema del filtro implementado obtenida con el LTSPICE

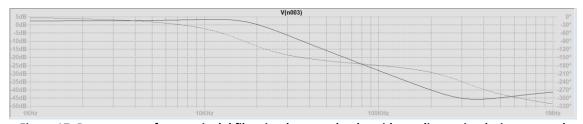


Figura 17. Respuesta en frecuencia del filtro implementado obtenida mediante simulaciones con el LTSPICE.

Por último, es interesante observar la influencia de la variación de los valores de los componentes en la respuesta del circuito. Para eso, primero se empieza por evaluar el módulo de la amplitud y la fase de la función de transferencia H(s) en régimen permanente. Primero simplificamos un poco la función de transferencia considerando los términos del polinomio del cociente de H(s) de forma genérica:

$$H(s) = \frac{1}{s^2 R_1 R_2 C_1 C_2 + s C_2 (R_1 + R_2) + 1} = \frac{1}{a s^2 + b s + c}$$

Ecuación 19

Luego, para su análisis podemos basarnos en algunas propiedades matemáticas. Sabemos que la parte par de la función H(s) se corresponde con la parte real de la misma en régimen permanente ( $s=j\omega$ ), y la parte impar se corresponde con la parte imaginaria.

$$Par[H(s)] => Re\{H(j\omega)\}; Impar[H(s)] => Im\{H(j\omega)\}$$
 Ecuación 20

Luego, analizando las expresiones y a partir de propiedades de números complejos se obtiene que:

$$\therefore |H(j\omega)| = \frac{1}{\sqrt{a^2\omega^4 + (b^2 - ac)\omega^2 + c^2}}$$

$$\varphi(j\omega) = Arg(H(j\omega)) = \tan^{-1}(\frac{-b\omega}{-a\omega^2 + c})$$

Ecuación 22

A partir de las Ecuaciones 20 y 21, se procede a realizarse un programa, en Python 3, que evalúe la respuesta del sistema a las variaciones de los valores de los componentes mediante método de Monte Carlo [15] asumiendo una distribución normal de los componentes considerando para la desviación estándar una tolerancia del 5%, es decir, sea Vu el valor medio de un componente, se asume que la variación V de este se distribuye como:

$$V = V_u * X con X \sim normal(1, 0.05)$$

Ecuación 23

Para su implementación, se utilizó el módulo Numpy [16], que permite utilizar funciones para cálculo numérico, manipulación de arreglos y muestreo aleatorio.

Se realizó una simulación de 5000 iteraciones evaluando el comportamiento del sistema entre los 1000 Hz y los 500 kHz. A los resultados obtenidos se les buscó el valor medio, mínimo y máximo y se obtuvieron las gráficas mostradas en la Figura 18. De esta forma es más sencillo visualizar la información en términos de la variación de la respuesta del sistema.

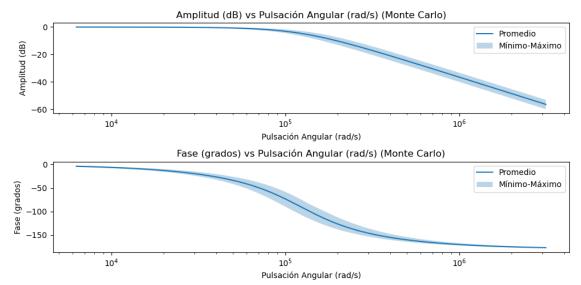
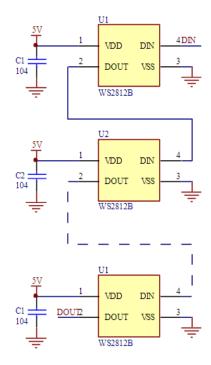


Figura 18. Simulaciones mediante método de Monte Carlo de la respuesta del filtro anti-aliasing

Una vez procesada la señal, se controlará la secuencia de luces de una tira LED con controladores WS2812B [17], que utiliza el protocolo de transferencia de datos NZR (es decir, con un pin de entrada). Estos controladores suelen conectarse en cascada tal como muestra la Figura 19.



Ingeniería Electrónica

Figura 19. Esquema típico de aplicación de un circuito que utiliza controladores LED WS2812B.

Cada uno de estos controladores, denominados en la práctica como píxeles, leen y almacenan datos de 24 bits que determinan el color en GRB. Estos dispositivos transmiten los datos que van recibiendo y almacenando por su puerto de entrada DIN desde su puerto de salida DOUT acorde a los tiempos de transmisión de datos y de ciclos establecidos, permitiendo un flujo de datos en cascada sincronizado píxel por píxel. El protocolo de transmisión de datos NZR se muestra en la Figura 20.

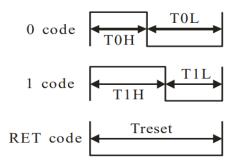


Figura 20. Protocolo NZR de los controladores WS2812b.

El tiempo de transmisión de cada dato es de 1.25 us ±600 ns, siendo el ciclo activo del valor cero de 0.4 us y del valor 1 de 0.8 us, ambos con una tolerancia de ±150 ns. Esta transmisión puede ser realizada mediante PWM, tal como se explicará en la sección 3.2.

En cuanto a las especificaciones de la alimentación, los controladores precisan de una alimentación de tensión de entre 3.5 a 5.3 V aproximadamente. La matriz viene integrada con LEDs 5050 SMD y cada LED puede consumir como máximo hasta 75 mA (si bien las especificaciones de la matriz LED dan un consumo típico por LED de 20 mA). Por lo que si se busca una cota superior del consumo de corriente basta con multiplicar la corriente máxima consumida por cada LED por la cantidad total. Se utilizarán 2 matrices de 8x8, por lo que se considera que la corriente total consumida será de 9.6 A. Si bien se buscará no llegar ni cerca de ese consumo de corriente, se toma como base para la elección de la fuente.

Se elige para su implementación una fuente externa de tipo conmutada que permita fijar una tensión de 5 V (pudiendo ser regulada) y, para ese nivel de tensión, un nivel de corriente de hasta 10 A, como se muestra en la Figura 21.



Figura 21. Fuente switching regulada de 5 V 10 A

Para el movimiento de las luces, se utiliza un servomotor MG90S, que se muestra en la Figura 22, debido al torque que proporciona, su bajo costo y facilidad de uso, este es controlado a partir de una señal PWM cuyas características se observan en la Figura 23.



Figura 22. Servomotor MG90S

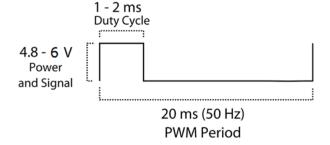


Figura 23. Especificaciones de la señal PWM para el servomotor MG90S

Para el caso de las luces, se optó por utilizar un puntero láser rojo basado en un diodo que se consigue a bajo costo, tal como se muestra en la Figura 24. Es de baja potencia por lo que si se deseara tener algo más visible se tendría que readaptar la red. Esto último no sería un problema ya que las luces son accionadas controladas a través de una red basada en el funcionamiento de un transistor 2N2222a en conmutación que se controla desde su base [ver Anexo III].



Figura 24. Puntero láser basado en un diodo LED de 3V 5mW

## 3.1.1 Diagrama en bloques

En la Figura 22 se observa el diagrama en bloques de la aplicación. Este es un diagrama bastante sencillo que recuerda a un diagrama para DSP genérico.

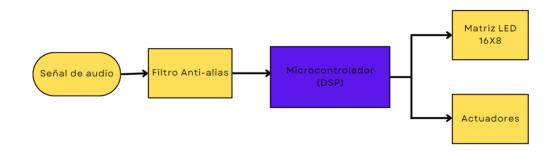


Figura 25 - Diagrama en bloques general de la aplicación

La señal de audio, luego de su acondicionamiento (que se resumió solo como Filtro Anti-Alias, ya que es su principal función) ingresa al ADC interno del microcontrolador para luego ser procesada (DSP). Luego, el microcontrolador se comunica con los controladores LED WS2812b a través del protocolo NZR establecido por el propio fabricante, y con los servomotores mediante una señal PWM y controlando los transistores en conmutación desde su base para accionar el juego de luces en función del ritmo.

## 3.1.2 Esquemático

Los esquemáticos son desarrollados a través del software KiCAD, con el cual también se diseñó la impresión del PCB. En primer lugar, se muestra el esquemático de la entrada de audio en la Figura 26, que comprende el filtrado de la señal y la adaptación del punto medio de la misma para poder aprovechar mejor la excursión de la señal en el ADC. Se destaca que ambos amplificadores operacionales son LM358 y vienen en un único integrado de a pares.

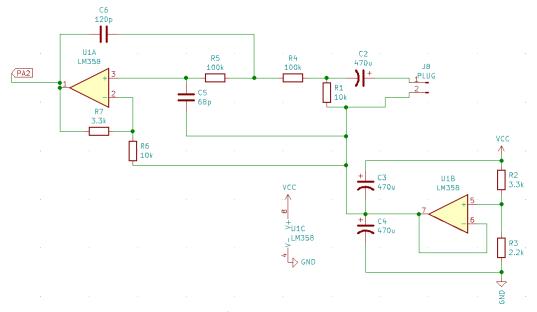


Figura 26 – Esquemático circuito de la entrada de audio

Las matrices tienen la particularidad de contener en la misma placa una entrada y una salida de datos, que se utiliza para poner matrices en serie o en "cascada" y por esto es por lo que se usa únicamente una entrada de datos. Con los servomotores ocurre también que se utiliza para cada uno una única entrada de datos, por lo que se agrupan todos estos junto con las redes que accionan los punteros láser en la Figura 27.

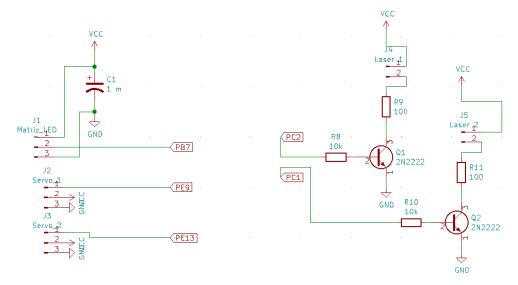


Figura 27 – Esquemáticos circuitos de los actuadores del sistema (servomotores y punteros láser) y matrices LEDs

Por último, se muestra el esquema de conexiones de la placa de desarrollo Discovery con los demás componentes en la Figura 28. Nótese que el uso de etiquetas permite ver dichas conexiones aclarando los pines correspondientes. Se utiliza el pin PA2 como entrada del ADC para tomar la señal de audio, el pin PB7 para la comunicación NRZ con las matrices LED, los pines PE9 y PE13 como señales PWM para controlar los servomotores y los pines PC1 y PC2 como salidas digitales para accionar los punteros láser desde la base de los transistores.

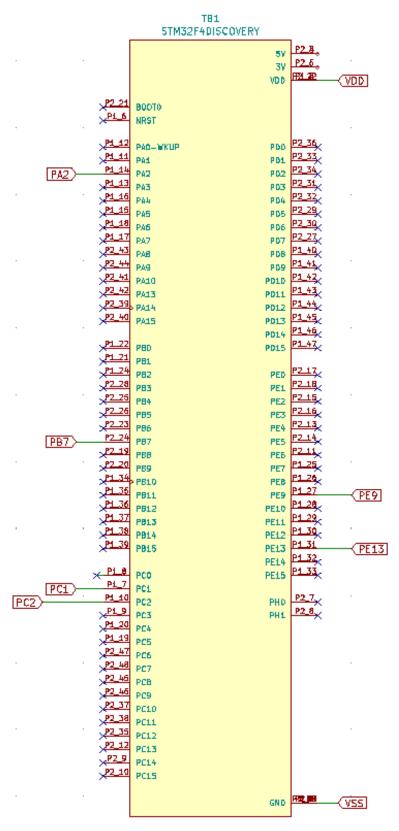


Figura 28 – Esquemático placa de desarrollo Discovery destacando los pines que se utilizan

# 3.1.3 Circuito impreso

En la Figura 29 se muestra el esquema del circuito impreso realizado mediante el software KiCAD.

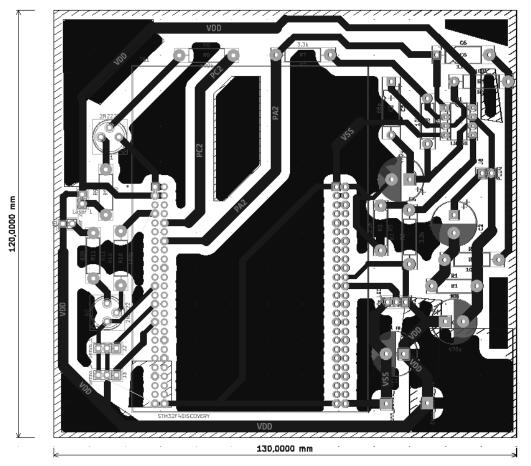


Figura 29 – Circuito impreso de la aplicación desarrollado a partir del software KiCAD

## **3.1.4 Fotos**

A continuación, se presentan las fotos del circuito impreso implementado para la colocación de los componentes.



Figura 30. Circuito Impreso implementado, parte frontal

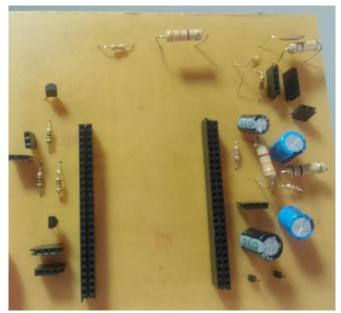


Figura 31. Circuito Impreso implementado, parte trasera

Para el contenedor general del sistema, se ha realizado un modelo 3D mediante el software FreeCAD [18], cuyo modelo para impresión 3D visualizando el archivo de salida (extensión stl) se muestra a continuación.

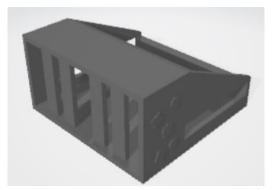


Figura 32. Contenedor del proyecto para impresión 3D

#### 3.2 Software

A continuación, se hará la descripción del funcionamiento del software corriendo en el microcontrolador. Cabe destacar que, para el desarrollo del software, se utilizó el entorno de desarrollo STM32CubeIDE [19], que contiene una plataforma de desarrollo avanzada para la programación para los productos de la línea STM32 de la marca STMicroelectronics.

Se procederá a programar en lenguaje C y utilizando las funcionalidades provistas por el fabricante dentro de las interfaces de programación de aplicaciones (API, por sus siglas en inglés) STM32Cube HAL y Low-Layer [20]. A su vez, se utilizarán las funciones para DSP provistas en la biblioteca de CMSIS-DSP [21].

El ADC será configurado para realizar un muestreo con una  $f_s \sim 44.1~kHz$ , que es un muestreo típicamente utilizado para audio. El ADC está configurado mediante el IDE para actuar accionado por un disparador externo, que es el Timer 2. Este se configura para dar dicha frecuencia de muestreo a partir del registro Capture-Compare del canal 1 (simplemente se lo configura en modo PWM 1 y se acciona el ADC por flanco ascendente). Dicha  $f_s$  se consigue configurando la frecuencia de funcionamiento de los timers conectados

al APB1 (como es el caso del Timer 2) a 48 MHz mediante el IDE, y luego configurando el período de cuenta (Auto Reload Register) en 1088-1 (el -1 se incluye por legibilidad, cuenta de 0 a 1087, lo que es similar a un período de cuenta de 1088).

Los filtros serán implementados mediante la función "arm\_biquad\_cascade\_df1\_f32()" de CMSIS-DSP. Esta función sirve para implementar filtros IIR como una cascada de filtros biquad digitales de segundo orden en varias etapas. Cada etapa permite implementar la siguiente ecuación en diferencia:

$$y[n] = b_0x[n] + b_1x[n-1] + b_2x[n-2] + a_1y[n-1] + a_2y[n-2]$$

Ecuación 24

De esta forma, filtros de órdenes mayores pueden ser implementados como una cascada de secciones de segundo orden, por ejemplo, en la Figura 33 se esquematiza la implementación de un filtro IIR de hasta orden 8.

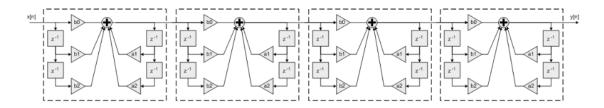


Figura 33. Cascada de filtros biquad de segundo orden.

Se optó por implementar filtros IIR ya que permiten tener una mejor selectividad con una menor cantidad de operaciones, y como esta función aprovecha la unidad FPU para su ejecución, se decidió utilizarla al tener una buena precisión minimizando el coste computacional.

Para el cálculo de los coeficientes del filtro, se implementó un programa en MATLAB [22] que facilita el cálculo a la vez que permite evaluar su correcto funcionamiento. Para su realización, se utilizó la función c2d de MATLAB que permite convertir una función de transferencia en el dominio de la Transformada de Laplace a la Transformada Z mediante el método de la transformada Bilineal de Tustin [23] para una f₅ de 44.1 kHz.

Una vez obtenidos los coeficientes del filtro en el dominio de la Transformada Z, se hizo una evaluación de su implementación considerando que se utilizarán en algoritmos de cascada bi-cuadrática (no más de orden 2 cada etapa) y si era conveniente poner de orden 2 o de orden 1 en cascada. Los resultados se sintetizan a continuación mediante sus ecuaciones en diferencia, la respuesta en magnitud de los filtros (se ignora la fase ya que no es importante para la aplicación) y una prueba de los algoritmos para observar cómo filtran una señal de prueba compuesta por senoidales de 100 Hz, 250 Hz, 500 Hz, 750 Hz, 1 kHz, 2 kHz, 3.5 kHz, 5 kHz, 10 kHz y 20 kHz. Cabe destacar que luego se jugó con la amplitud del denominador de la función (que corresponde a los coeficientes que multiplican los xn factores, que son la señal muestreada) para tener un espectro normalizado o no según convenía.

#### Filtro pasa Bajos fc=160 Hz

$$y_{ln}[n] = 0.02254 x[n] + 0.9775 y[n-1]$$

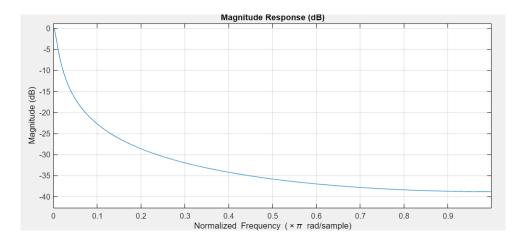


Figura 34. Respuesta en frecuencia del filtro IIR pasa bajo con frecuencia de corte de 160 Hz

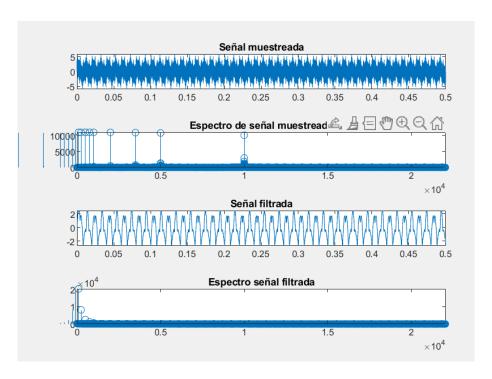


Figura 35. Prueba del filtro IIR pasa bajo con frecuencia de corte de 160 Hz, considerando dos filtros de orden 1 en cascada

#### Filtro pasa banda fc 160 Hz y 300 Hz

Se obtuvo a partir de un pasa bajos y un pasa alto en cascada.

$$y_{hp}[n] = 0.987 x[n] - 0.987 x[n-1] + 0.9775 y[n-1]$$

Ecuación 26

$$y_{lp}[n] = 0.0292 x[n] - 0.0292 x[n-1] + 0.9582 y[n-1]$$

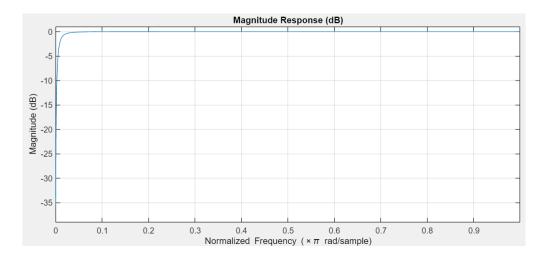


Figura 36. Respuesta en frecuencia del filtro IIR pasa alto con frecuencia de corte de 160 Hz

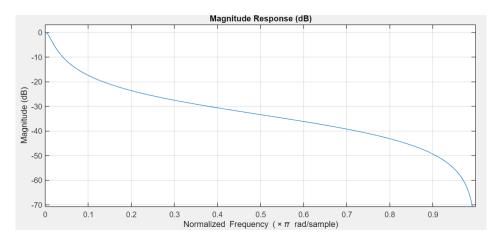


Figura 37. Respuesta en frecuencia del filtro IIR pasa bajo con frecuencia de corte de 300 Hz

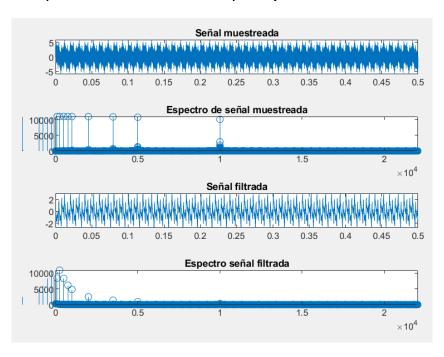


Figura 38. Prueba del filtro IIR pasa banda con frecuencias de corte de 160 Hz y 300 Hz, considerando dos filtros de orden 1 en cascada

Filtro pasa banda fc 300 Hz y 600 Hz

$$y_{hp}[n] = 0.9791 x[n] - 0.9791 x[n-1] + 0.9582 y[n-1]$$

Ecuación 28

$$y_{lp}[n] = 0.04099 x[n] - 0.04099 x[n-1] + 0.918 y[n-1]$$

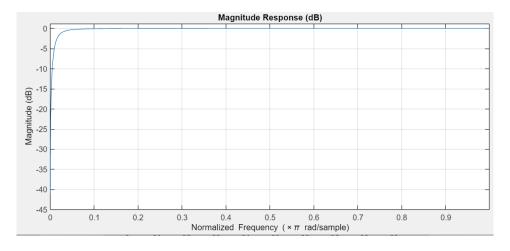


Figura 39. Respuesta en frecuencia del filtro IIR pasa alto con frecuencia de corte de 300 Hz

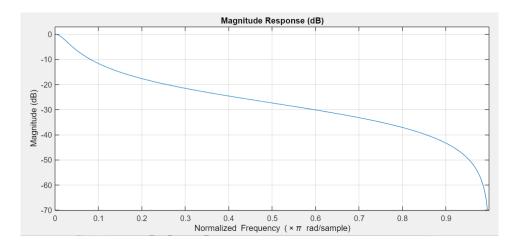


Figura 40. Respuesta en frecuencia del filtro IIR pasa bajo con frecuencia de corte de 600 Hz

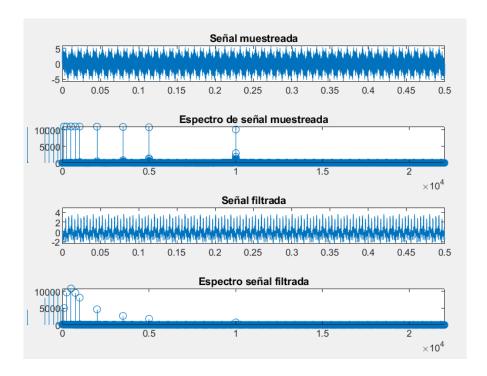


Figura 41. Prueba del filtro IIR pasa banda con frecuencias de corte de 300 Hz y 600 Hz, considerando dos filtros de orden 1 en cascada

Filtro pasa banda fc 600 Hz y 1200 Hz

$$y_{hp}[n] = 0.959 x[n] - 0.959 x[n-1] + 0.918 y[n-1]$$

Ecuación 30

$$y_{lp}[n] = 0.0181 x[n] - 0.0181 x[n-1] + 0.8425 y[n-1]$$

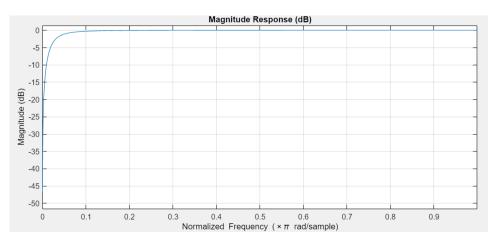


Figura 42. Respuesta en frecuencia del filtro IIR pasa alto con frecuencia de corte de 600 Hz

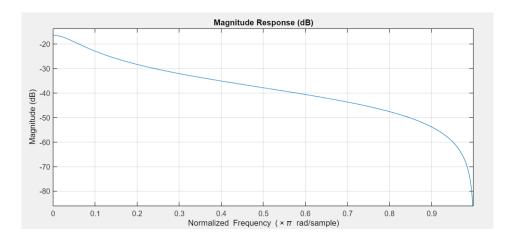


Figura 43. Respuesta en frecuencia del filtro IIR pasa bajo con frecuencia de corte de 1200 Hz

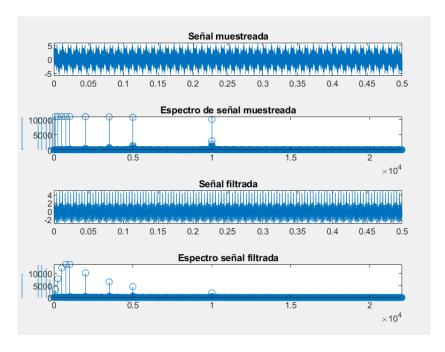


Figura 44. Prueba del filtro IIR pasa banda con frecuencias de corte de 600 Hz y 1200 Hz, considerando dos filtros de orden 1 en cascada

Filtro pasa banda fc 1200 Hz y 2400 Hz

$$y_{hp}[n] = 0.9212 x[n] - 0.9212 x[n-1] + 0.8425y[n-1]$$

Ecuación 32

$$y_{lp}[n] = 0.0219 x[n] - 0.0219 x[n-1] + 0.708 y[n-1]$$

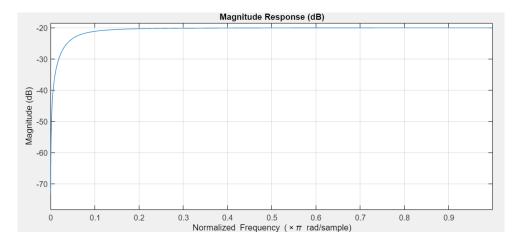


Figura 45. Respuesta en frecuencia del filtro IIR pasa alto con frecuencia de corte de 1200 Hz

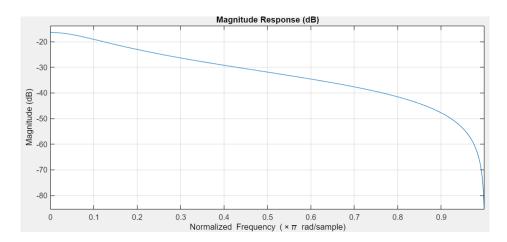


Figura 46. Respuesta en frecuencia del filtro IIR pasa bajo con frecuencia de corte de 2400 Hz

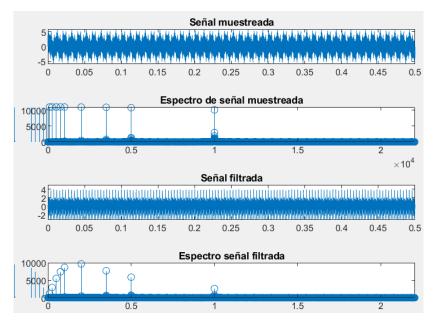


Figura 47. Prueba del filtro IIR pasa banda con frecuencias de corte de 1200 Hz y 2400 Hz, considerando tres filtros de orden 1 en cascada

Filtro pasa banda  $f_c$  2400 Hz y 500 Hz

$$y_{hp}[n] = 0.854 x[n] - 0.854 x[n-1] + 0.708y[n-1]$$

Ecuación 34

$$y_{lp}[n] = 0.03939 x[n] - 0.03939 x[n-1] + 0.4747 y[n-1]$$

Ecuación 35

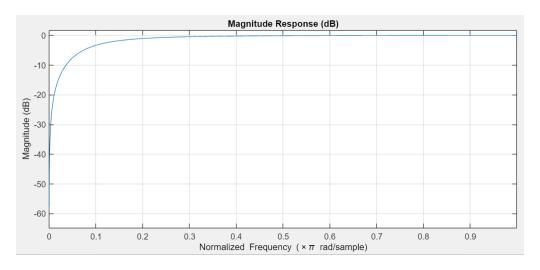


Figura 48. Respuesta en frecuencia del filtro IIR pasa alto con frecuencia de corte de 2400 Hz

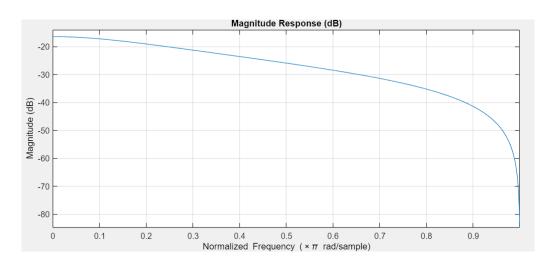


Figura 49. Respuesta en frecuencia del filtro IIR pasa bajo con frecuencia de corte de 5000 Hz

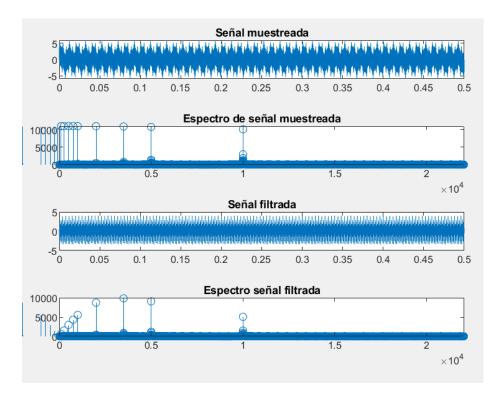


Figura 50. Prueba del filtro IIR pasa banda con frecuencias de corte de 2400 Hz y 5000 Hz, considerando cuatro filtros de orden 1 en cascada

Filtro pasa banda fc 5 kHz y 10 kHz

$$y_{hp}[n] = 0.7373 x[n] - 0.7373 x[n-1] + 0.4747y[n-1]$$

Ecuación 36

$$y_{ln}[n] = 0.0624 x[n] - 0.0624 x[n-1] + 0.168 y[n-1]$$

Ecuación 37

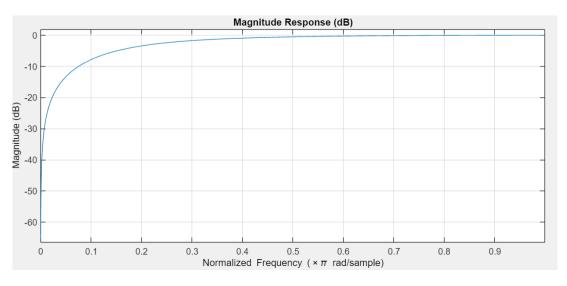


Figura 51. Respuesta en frecuencia del filtro IIR pasa alto con frecuencia de corte de 5 kHz

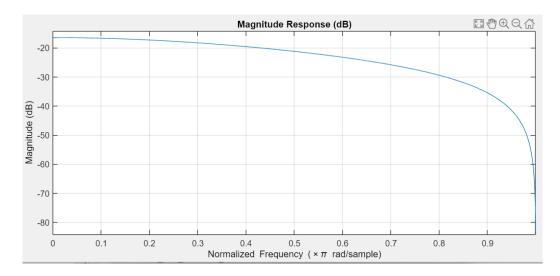


Figura 52. Respuesta en frecuencia del filtro IIR pasa bajo con frecuencia de corte de 10 kHz

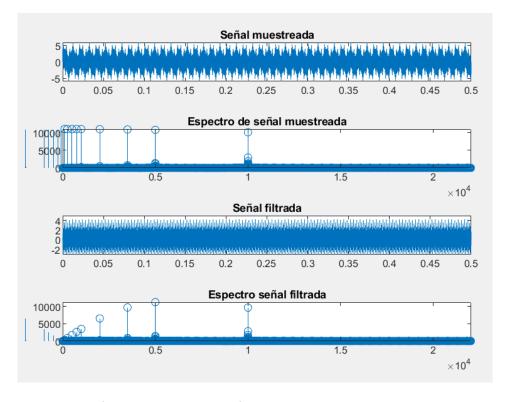


Figura 53. Prueba del filtro IIR pasa banda con frecuencias de corte de 5 kHz y 10 kHz, considerando cuatro filtros de orden 1 en cascada

Filtro pasa alto  $f_c$  10 kHz

$$y_{hp}[n] = 0.584 x[n] - 0.584 x[n-1] + 0.168y[n-1]$$

Ecuación 38

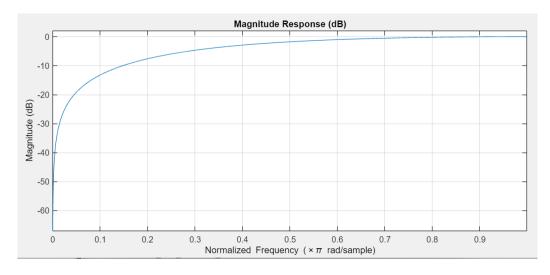


Figura 54. Respuesta en frecuencia del filtro IIR pasa alto con frecuencia de corte de 10 kHz

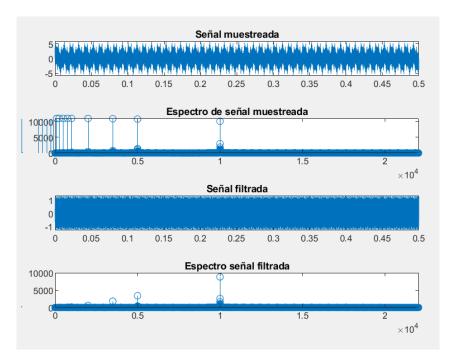


Figura 55. Prueba del filtro IIR pasa alto con frecuencia de corte de 10 kHz, considerando dos filtros de orden 1 en cascada

Para el envío de datos, se configura el Timer 1 de manera tal que el canal 1 envíe señales PWM en un período de 125 us, ya que este trabaja a 96 MHz (está conectado al bus APB2 y se configura así mediante el IDE) y se coloca un período de cuenta de 120-1. Se habilita un envío de datos directo de memoria al periférico (Timer 1 canal 1) a través del DMA 2, para luego enviar el arreglo de datos para la comunicación con los controladores WS2812b a partir de la función "HAL\_TIM\_PWM\_Start\_DMA()". Esto es similar a modificar el registro CCR1 del Timer en función de si el dato binario es cero o uno, modificando el ciclo de trabajo de acuerdo con las especificaciones del controlador tal como se vio en la sección 3.1.

La construcción del arreglo de datos a enviar se hizo siguiendo el método establecido por la hoja de datos del controlador, tal y como se observa en la Figura 56.

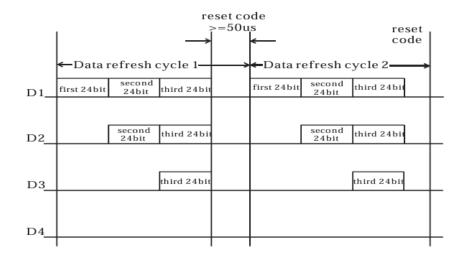


Figura 56. Método de transmisión de datos para el controlador WS2812b

Una vez transmitidos los datos para establecer el color de los 128 LEDs, se envían 50 ceros y el canal del timer para PWM se queda en stand by hasta la siguiente transferencia de datos. Esto permite controlar la tasa de fotogramas por segundo (FPS, por sus siglas en inglés) a gusto.

#### 3.2.1 Enumeración de rutinas

Se mencionarán las rutinas generadas en el programa:

- Rutina "main"
- Subrutina "Set Pixel"
- Subrutina "Set\_Brillo"
- Subrutina "Enviar datos"
- Subrutina "vumetro"
- Subrutina de interrupción "HAL\_TIM\_PWM\_PulseFinishedCallback"
- Subrutina de interrupción "HAL\_ADC\_ConvCpltCallback"
- Subrutina de interrupción "HAL TIM PeriodElapsedCallback"
- Subrutina de interrupción "HAL\_TIM\_OC\_DelayElapsedCallback"

# 3.2.2 Descripción del funcionamiento de cada rutina

En esta sección se hará la descripción de las distintas rutinas que se ejecutan.

- Rutina "main": Rutina principal. En este únicamente se instancian los filtros implementados mediante las funciones de la CMSIS-DSP y se inicializa el Timer 2 y el ADC, para luego quedarse en un loop infinito (while 1) a la espera de las interrupciones.
- Subrutina "Set\_Pixel": Esta rutina se utiliza establecer el color de cada pixel (LED) en un arreglo de dos dimensiones Datos\_Pixel[n][i] donde n es el número de pixel e i se usa para establecer el valor del color en GRB de 24 bits (8 para cada color). En la Figura 57 se muestra el diagrama en bloques junto con las subrutinas Set Brillo y Enviar Datos al estar estas intrínsecamente relacionadas.

- Subrutina "Set\_Brillo": En esta rutina lo único que hace es modificar el valor en módulo de
  Datos\_Pixel[][] variando el brillo establecido para todos los píxeles simultánemanete sin afectar el
  color establecido en Set\_Pixel(), es decir, se mantienen las proporciones de los colores. Como no hay
  una respuesta lineal a la intensidad del color que se observa en los LEDs 5050, para modificar el brillo
  se utiliza una función tangencial, observándose una variación más intuitiva del brillo para el valor
  establecido (entre 0 y 45).
- Subrutina "Enviar\_datos": Una vez establecidos los datos que se desean enviar en Datos\_Pixel[][], es necesario generar otro arreglo que almacene cada bit que se desea enviar, de modo que en función del valor binario se altere el registro TIM2->CCR1 en función del protocolo de comunicación. Para eso, se recorre el arreglo Datos\_Pixel de a un pixel y se guardan los valores de los colores GRB en una estructura intermedia del tipo Union que puede ser leída tanto como un solo dato de 32 bits como 4 de 8 (es el mismo espacio en memoria), para luego mediante un ciclo for, donde se realiza un enmascaramiento bit a bit, guardar el valor binario convertido al protocolo (valor del CCR para tener 40 u 80 us de ciclo activo) en otro arreglo. Este es el algoritmo que presenta una mayor clase de complejidad del programa (O(n²)), por lo que se ha buscado optimizar lo más posible el código dentro de los ciclos for anidados. Luego de realizado este proceso, se envía el arreglo con los valores para modificar el CCR mediante la función HAL TIM PWM Start DMA().

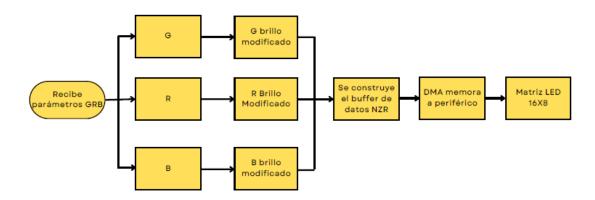


Figura 57 – Diagrama en bloque subrutinas "Set\_Pixel", "Set\_Brillo" y "Enviar\_Datos" concatenadas

- Subrutina "vumetro": En esta rutina se maneja la pantalla realizada con dos matrices LED de 8x8.
   Recibe valores numéricos que van entre 1 y 8 para en control de las bandas del vúmetro implementado con las luces LED. Este valor está relacionado con la amplitud medida de la señal luego de ser procesada por cada uno de los filtros digitales. Con estos valores, entonces, establece el arreglo de píxeles que corresponde a cada banda del vúmetro a través de estructuras Switch Case.
- Subrutina de interrupción "HAL\_ADC\_ConvCpltCallback": Esta interrupción se hace luego de que el ADC tome una muestra siendo disparado por el canal 1 del timer 2 por flanco ascendente. Lo primero que hace es leer el valor del dato y guardarlo en una variable para luego enviarlo a la entrada de los 8 filtros digitales, que corresponden a las bandas que se desean implementar. Los datos de salida luego son procesados para buscar el valor máximo por comparación (mediante ifs) y ese dato se convierte en un valor que va de 1 a 8 para luego ser enviado a la subrutina "vumetro". Esto mismo se aprovecha para accionar el resto de los actuadores en función del nivel que presenten las dos bandas de frecuencia más graves, que son las que suelen marcar más el ritmo. En la Figura 58 se observa el diagrama en bloques de esta subrutina concatenada con la subrutina "vúmetro".

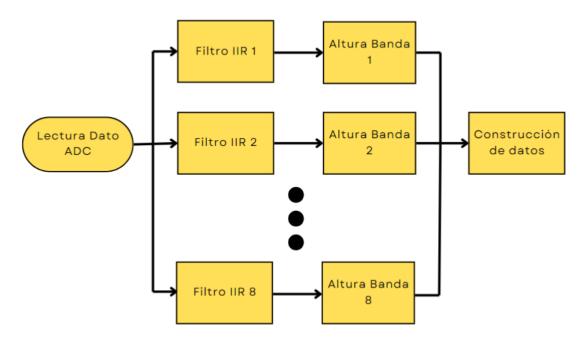


Figura 58 – Diagrama en bloque subrutina de interrupción "HAL\_ADC\_ConvCpltCallback" concatenada con la subrutina "vumetro"

- Subrutina de interrupción "HAL\_TIM\_PWM\_PulseFinishedCallback": Esta interrupción la genera el Timer 1 una vez que todos los datos a enviar por NZR son transmitidos. Lo único que hace es establecer una indicación (flag) para utilizar como verificación y no enviar más datos hasta que se haya terminado el envío en una etapa anterior.
- Subrutina de interrupción "HAL\_TIM\_PeriodElapsedCallback": Esta interrupción se utiliza para realizar el envío de datos a una cierta frecuencia determinada, por lo que solo invoca la función Enviar datos(). De esta forma, podemos controlar la cantidad de FPS.
- Subrutina de interrupción "HAL\_TIM\_OC\_DelayElapsedCallback": Esta interrupción se utiliza para construir la señal PWM que controla los servomotores aprovechando al máximo el timer 1 del microcontrolador. Esto se logra a partir de ir modificando el registro pulse de los distintos canales del timer (1 y 3 se utilizan para los servomotores) en función del ritmo de la señal (que se establece en la subrutina de interrupción "HAL\_ADC\_ConvCpltCallback") a su vez que se incrementan en función del conteo que lleva el temporizador para aprovechar al máximo su rango, tal como se observa en la Figura 59.

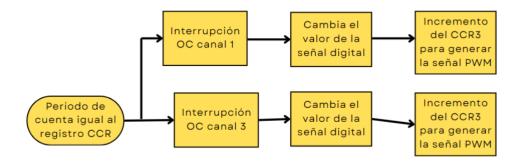


Figura 59 – Diagrama en bloque subrutina de interrupción "HAL\_TIM\_OC\_DelayElapsedCallback"

## 4 Modo de operación

El dispositivo que se desarrollo tiene un único modo de operación con todas sus funcionalidades trabajando en conjunto. El usuario lo único que tiene que hacer es conectar una señal de audio mediante un conector plug de donde se tomará la señal a procesar por el módulo, y conectar la fuente switching a la red eléctrica.

Las demás funciones del dispositivo no requieren la interacción del usuario. El equipo se encarga de filtrar y procesar la señal de audio para así controlar la pantalla, que está hecha de dos matrices LEDs de 8x8, y de accionar las luces y los servomotores. Sus luces se accionan de manera similar a un vúmetro cuyos patrones acompañan el ritmo musical. Es un equipo puramente recreativo y sencillo de usar.

## 5 Ensayos

En esta sección se presentan algunas de las pruebas de funcionamiento realizadas en protoboard para comprobar que los programas funcionen.

En la Figura 60 se pueden observar distintas fotos de las bandas del vúmetro generadas con una matriz LED de 8x8, solo teniendo que conectar otra en cascada y cambiar un poco los datos para poder obtener la otra parte, que es en efecto similar.

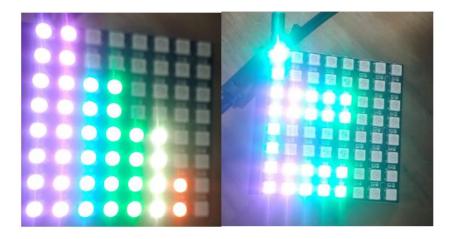


Figura 60 – Pruebas de funcionamiento del vúmetro digital basado en una matriz LED 8x8

En la Figura 61 se observan las pruebas de funcionamiento del del filtro analógico implementado, considerando una red de realimentación que fija una ganancia en 1,33 veces. Se probó para señales de amplitud 2V pico a pico y de frecuencias de 10 kHz, 20 kHz (su frecuencia de corte) y 200 kHz

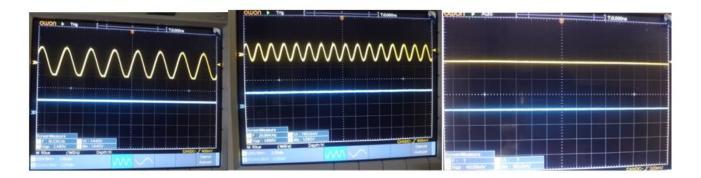


Figura 61 – Pruebas con osciloscopio del filtro anti-alias de audio para señales de 2 Vpp de 10 kHz, 20 kHz y 200 kHz, vistas de izquierda a derecha.

Para la prueba de los filtros digitales, se construyó una red R2R de 8 bits (no se hizo de más debido a la falta de disponibilidad de tantas resistencias al momento de hacer la prueba) y a su salida un filtro pasa bajos RC, y se envió la señal de salida al registro ODR de uno de los puertos del microcontrolador, de manera tal de obtener una visualización de la señal al menos en su parte alta de la señal obtenida. Se tomaron diversas señales desde el ADC y se observó su reconstrucción en con dicha red en un osciloscopio. No se agregan todas las pruebas ya que son 8 canales y hay que hacer varias pruebas por canal, pero se destaca que en general funcionan correctamente. Cabe destacar que al momento de realizar la implementación de las pruebas en protoboard había mucho ruido, lo cual puede deberse a la fuente o a algún fallo en la conexión a tierra del circuito.

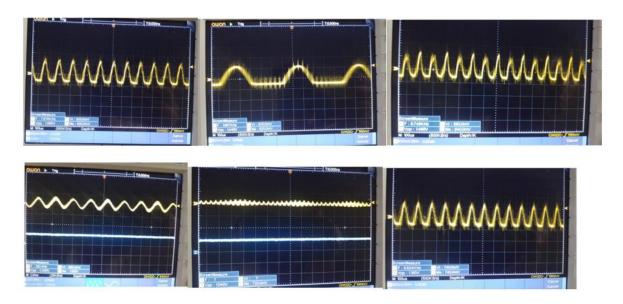


Figura 62 – Distintas pruebas de muestreo y reconstrucción de señales senoidales para corroborar el funcionamiento de los filtros digitales IIR

También se hicieron pruebas del control de los punteros láser y servomotores a partir de generar interrupciones con los otros canales del timer 1 y modificar los registros CCR para el caso de generar la señal PWM y el registro ODR del puerto donde están conectadas las bases de los transistores. Dichas pruebas fueron exitosas, pero no se adjuntan imágenes ya que no significaría nada a los efectos de comprobarlo puesto a que se debe ver dinámicamente.

## 6 Conclusiones

Se ha desarrollado un prototipo de estación de audio rítmica basado en la placa de desarrollo Discovery que permitió probar correctamente las distintas funcionalidades que se pueden incorporar a este tipo de aplicaciones recreativas. El vúmetro basado en matrices LED RGB es quizás la parte más llamativa de la aplicación, y que puede ser explotada todavía más ya que permite crear diversos patrones y ser controlada al ritmo de la música, no limitándose solamente a un vúmetro, si bien quizás es una de las aplicaciones más complejas del mismo al involucrar el uso de filtros digitales.

La elección de filtros digitales del tipo IIR se considera correcta ya que permite reducir mucho la cantidad de operaciones necesarias para implementar los filtros, considerando que la fase no es de interés para la aplicación. Se han probado los tres tipos de filtros más comunes que son pasa bajos, pasa altos y pasa banda y se ha corroborado su funcionamiento. En el caso de los filtros de mayor frecuencia, en el muestreo y reconstrucción de la señal mediante una red R2R se puede apreciar una falta de precisión y menor caída que la esperable teóricamente, algo que coincide con las simulaciones computacionales mediante MATLAB y se atribuye a que la frecuencia de muestreo es muy justa para el espectro de la señal.

Se han probado las distintas interrupciones que pueden ser realizadas con temporizadores que vienen incorporados a los productos de la línea stm32, permitiendo observar las ventajas y desventajas de cada una. Por ejemplo, una interrupción del tipo Output Compare es más compleja de implementar, pero permite explotar mucho mejor uno de los canales del temporizador que si solo se genera una señal en modo PWM, lo cual solo permite luego afectar el registro Pulse. También se probó solo utilizar una interrupción en desde el registro AutoReload de uno de los temporizadores, destacándose que es muy fácil de usar, pero muy ineficiente a la hora de aprovechar los recursos del temporizador.

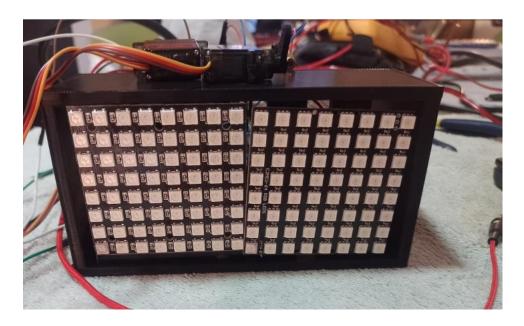
Los actuadores funcionan de manera correcta para el prototipo, destacándose que se necesitarían luces de mayor potencia a la hora de realizar la implementación final, pero el circuito quedaría muy similar al ya implementado salvo cambios en los valores de las resistencias en la etapa del transistor en conmutación (el 2N2222a sigue siendo buen candidato por sus especificaciones eléctricas).

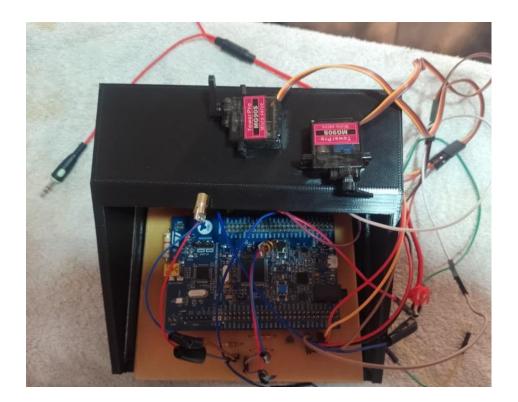
Los programas implementados tanto para programar el microcontrolador como para realizar las simulaciones mediante método de Monte Carlo serán subidos a GitHub [24].

Se observaron algunas oportunidades de mejora en la implementación final:

- Cómo no hay demasiada información musical en las frecuencias altas, es posible y sería más eficiente correr las bandas del vúmetro a frecuencias más bajas donde se contiene la mayor información en cuanto a la música, y tener un filtro anti-alias a una frecuencia menor a 20 kHz, puesto que, si bien hay algunos estudios que indican que el ser humano podría escuchar a esos niveles, en general no es el caso, por lo que podría trabajarse con un anti-alias en 16 kHz o hasta un poco menos.
- Aumentar la frecuencia de muestreo, al menos un poco, sería útil para corregir los problemas de la poca caída en la banda de rechazo de los filtros de las bandas que operan a mayores frecuencias, por lo que podría trabajarse con frecuencias de muestreo de entre 48 y 96 kHz.
- Mejorar el algoritmo que busca seguir el ritmo de la música, puesto que eso varía mucho según el propio espectro de la canción y habría que buscar distinguir según el género musical y estilo de la producción musical.

# 7 Proyecto finalizado





# 8 Referencias

- 1. A. V. Oppenheim et. al. (2002). "Signals and Systems, Second Edition" ISBN: 978-0-471-16474-6. Massachusetts Institute of Technology, Cambridge.
- 2. C. Shannon (1949). "Communication in the Presence of Noise". DOI: 10.1109/JRPROC.1949.232969
- 3. M. Balanzat (2010). "Matemática Avanzada para la Física". Eudeba.

- 4. L. G. Liberal (s. f.). "Análisis de Cuadripolos y Síntesis de Filtros Activos Analógicos". UNLAM, Buenos Aires
- 5. C. Bond (2011). "Notes on "L" (Optimal) Filters".
- S. W. Smith (1997). "The Scientist and Engineer's Guide to Digital Signal Processing". Extraído de la publicación de Analog Devices: https://www.analog.com/en/resources/technicalbooks/scientist\_engineers\_guide.html
- 7. M. Morán Cañón (2016). "Introducción a la Teoría de la Complejidad Computacional". Universidad de Valladolid, España.
- 8. Apuntes de la Cátedra de Procesamiento Digital de Señales, UNLAM.
- 9. Maxim Integrated (2001). INL/DNL Measurements for High-Speed Analog-to-Digital Converters (ADCs)
- 10. STM32F411xC STM32F411xE Datasheet, STMicroelectronics. DocID026289 Rev 7.
- 11. UM1842 User Manual. Discovery kit with STM32F411VE MCU.
- 12. Analog Devices (2022). LTSPICE v. 17.1.5
- 13. S. Winder (2002). "Analog and Digital Filter Design Second Edition". Elsevier Science, EEUU.
- 14. John W. Eaton, David Bateman, Søren Hauberg, Rik Wehbring (2023). GNU Octave version 8.4.0 manual: a high-level interactive language for numerical computations. URL <a href="https://www.gnu.org/software/octave/doc/v8.4.0/">https://www.gnu.org/software/octave/doc/v8.4.0/</a>
- 15. D. P. Kroese (2011). "Monte Carlo Methods". The University of Queensland
- 16. C. R. Harris et. al. (2020). "Array programming with NumPy". Nature 585, 357-362. DOI: 10.1038/s41586-020-2649-2.
- 17. WS2812, User Manual. WorldSemi.
- 18. FreeCAD Link: <a href="https://www.freecad.org/">https://www.freecad.org/</a>
- 19. STMicroelectronics UM2609 Rev. 10 (2023). "STM32CubeIDE User Guide".
- 20. STMicroelectronics UM1850 Rev. 3 (2020). "Description of STM32F1 HAL and low-layer drivers".
- 21. ARM Software (2021). "CMSIS v5.9.0". Link: <a href="https://arm-software.github.io/CMSIS">https://arm-software.github.io/CMSIS</a> 5/General/html/index.html
- 22. The MathWorks Inc. (2022). MATLAB version: 9.13.0 (R2022b), Natick, Massachusetts: The MathWorks Inc. <a href="https://www.mathworks.com">https://www.mathworks.com</a>
- 23. Extraído el 07/09/2023 de: https://www.mathworks.com/help/ident/ref/dynamicsystem.c2d.html#mw\_53fc4689-2099-41d0-93b3-de1e51a174c1
- 24. Repositorio del proyecto: <a href="https://github.com/MatiCruzate/Estaci-n-de-Audio-R-tmica.git">https://github.com/MatiCruzate/Estaci-n-de-Audio-R-tmica.git</a>

#### Anexo I. Análisis clásico de un filtro pasa bajos Sallen-Key

En esta sección se presenta el análisis de un filtro Sallen-Key tal como se muestra en la llustración 1.1, y considerando una etapa posterior del filtro RC conectada en cascada, a partir de su análisis de corrientes y tensiones

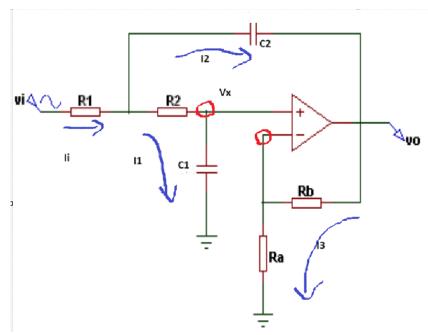


Ilustración 1.1. Filtro activo Sallen-Key pasa bajos de segundo orden con lazo de realimentación resistivo en el AOP

Para el caso de la celda Sallen-Key, planteamos las ecuaciones del nodo en la entrada para las corrientes y ecuaciones en base a la ley de Ohm, obteniendo las siguientes relaciones:

En el nodo de entrada podemos relacionar la corriente de entrada con las corrientes que se bifurcan entre las ramas de la celda

$$I_i = I_1 + I_2 (1.1)$$

Como es un AOP, y considerándolo ideal, las tensiones entre sus terminales de entrada se copian entre sí, por lo que ambas están a  $V_X$  y podemos establecer que

$$V_X = I_1 \frac{1}{sC_1} = I_3 R_a \tag{1.2}$$

En la rama de realimentación del AOP, observamos que la tensión de salida se relaciona con la corriente l₃ en función de las resistencias.

$$V_o = I_3(R_a + R_b) \tag{1.3}$$

Podemos ver la relación entre las tensiones de entrada salida como

$$V_i - V_0 = I_i R_1 + \frac{I_2 1}{s C_2} \tag{1.4}$$

A su vez, la tensión de entrada se relaciona con la corriente de entrada y la corriente I1

$$V_i = I_i R_1 + I_1 (R_2 + \frac{1}{sC_1})$$
(1.5)

Despejando I₃ en función de I₁ para luego remplazarlo en la ecuación de la rama de realimentación vemos que

$$I_{3} = \frac{I_{1}}{sR_{a}C_{1}}$$

$$V_{0} = \frac{I_{1}}{sR_{a}C_{1}}(R_{3} + R_{4})$$
(1.6)

Remplazando las ecuaciones de  $V_i$  y  $V_o$  e igualándolas con la ecuación que se había obtenido previamente, vemos que

$$V_i - V_0 = I_i R_1 + \frac{I_2}{sC_2} = I_i R_1 + I_1 \left( R_2 + \frac{1}{sC_1} \right) - I_3 (R_a + R_b)$$
(1.8)

Cancelando los términos  $I_i R_1$  de ambos lados de la igualdad y remplazando  $I_3$ 

$$\frac{I_2}{sC_2} = I_1 \left( R_2 + \frac{1}{sC_1} \right) - \frac{I_1}{sR_aC_1} (R_a + R_b)$$

$$\frac{I_2}{sC_2} = I_1 \left( R_2 + \frac{1}{sC_1} - \frac{R_a + R_b}{sR_aC_1} \right)$$

$$\frac{I_2 1}{sC_2} = I_1 \left( \frac{sR_2R_aC_1 + R_a - R_a - R_b}{sR_aC_1} \right)$$

$$\therefore I_2 = I_1 \left( sR_2C_2 - \frac{R_bC_2}{R_aC_1} \right)$$
(1.9)

Ahora, Ii queda como

$$I_{i} = I_{1} + I_{2} = I_{1} \left( sR_{2}C_{2} - \frac{R_{b}C_{2}}{R_{a}C_{1}} + 1 \right)$$
(1.10)

Para hallar la transferencia de tensiones, ampliamos la expresión para descomponer el análisis en dos etapas:

$$\frac{V_o}{V_i} = \frac{V_x}{V_i} \frac{V_o}{V_x} \tag{1.11}$$

La transferencia de tensiones del AOP la podemos hallar a partir de las ecuaciones ya obtenidas, coincidiendo con lo expuesto en el Anexo IX.

$$A_{AOP} = \frac{V_o}{V_x} = \frac{I_3(R_a + R_b)}{I_3 R_a} = 1 + \frac{R_b}{R_a}$$
(1.12)

Analizando la expresión de Vi considerando la relación entre I2 e I1, tenemos que

$$V_{i} = I_{1} \left( sR_{2}C_{2} - \frac{R_{b}C_{2}}{R_{a}C_{1}} + 1 \right) R_{1} + I_{1}(R_{2} + \frac{1}{sC_{1}})$$

$$V_{i} = I_{1} \left( sR_{1}R_{2}C_{2} - \frac{R_{1}R_{b}C_{2}}{R_{a}C_{1}} + R_{1} + R_{2} + \frac{1}{sC_{1}} \right)$$

$$V_{i} = I_{1} \left( \frac{s^{2}R_{1}R_{2}R_{a}C_{1}C_{2} - sR_{1}R_{b}C_{2} + s(R_{1} + R_{2})R_{a}C_{1} + R_{a}}{sR_{a}C_{1}} \right)$$

$$V_{i} = I_{1} \left( \frac{s^{2}R_{1}R_{2}R_{a}C_{1}C_{2} + sR_{a}C_{1}\left(R_{1} + R_{2} - \frac{R_{1}R_{b}C_{2}}{C_{1}R_{a}}\right) + R_{a}}{sR_{a}C_{1}} \right)$$

$$(1.13)$$

Y considerando la ecuación que relaciona la tensión de entrada del AOP con la corriente I<sub>1</sub>, finalmente tenemos que

$$\frac{V_x}{V_i} = \left[ I_1 \left( \frac{s^2 R_1 R_2 R_a C_1 C_2 + s R_a C_1 \left( R_1 + R_2 - \frac{R_1 R_b C_2}{C_1 R_a} \right) + R_a}{s R_a C_1} \right) \right]^1 I_1 \frac{1}{s C_1}$$

$$\frac{V_x}{V_i} = \frac{sR_aC_1}{s^2R_1R_2R_aC_1C_2 + sR_aC_1\left(R_1 + R_2 - \frac{R_1R_bC_2}{C_1R_a}\right) + R_a} \frac{1}{sC_1}$$
(1.14)

Vemos que los términos sC₁ se cancelan entre sí, y que se puede sacar Ra como factor común del polinomio denominador del primer cociente por lo que también se cancela

$$\frac{V_x}{V_i} = \frac{1}{s^2 R_1 R_2 C_1 C_2 + s C_1 \left(R_1 + R_2 - \frac{R_1 R_b C_2}{C_1 R_a}\right) + 1}$$
(1.15)

Y considerando que:

$$1 - A_{AOP} = -\frac{R_b}{R_a}$$

(1.16)

$$\frac{V_x}{V_i} = \frac{1}{s^2 R_1 R_2 C_1 C_2 + s[C_1(R_1 + R_2) + (1 - A_{AOP})R_1 C_2] + 1}$$

(1.17)

Por lo que la transferencia de tensiones del Sallen Key queda como

$$\frac{V_o}{V_i}(s) = \frac{A_{AOP}}{s^2 R_1 R_2 C_1 C_2 + s[C_1(R_1 + R_2) + (1 - A_{AOP})R_1 C_2] + 1}$$
(1.18)

Algo curioso a notar es en el caso de que el amplificador operacional sea de ganancia unitaria, en ese caso vemos que

$$\frac{V_o}{V_i}(s) = \frac{1}{s^2 R_1 R_2 C_1 C_2 + s[C_1(R_1 + R_2)] + 1}$$
(1.19)

Por lo que notamos que el generar un filtro con ganancia en la etapa del AOP no modifica la frecuencia de corte establecida, sino el factor de amortiguamiento del sistema, ya que altera el término de primer orden del denominador de la función de transferencia.

Si comparamos la transferencia de tensiones con una función de transferencia genérica de orden 2

$$G(s) = \frac{\omega_n^2}{s^2 + 2\zeta \omega_n s + \omega_n^2}$$
(1.20)

Notamos que la pulsación angular de corte del sistema estará dada por:

$$\omega_n = \frac{1}{\sqrt{R_1 R_2 C_1 C_2}}$$
(1.21)

Luego, podemos hallar el factor de amortiguamiento comparando los valores del término de orden 1

$$2\zeta\omega_n = \frac{C_1(R_1 + R_2) + (1 - A_{AOP})R_1C_2}{R_1R_2C_1C_2}$$

$$\zeta = \frac{1}{2\omega_n} \frac{C_1(R_1 + R_2) + (1 - A_{AOP})R_1C_2}{R_1R_2C_1C_2} = \frac{\sqrt{R_1R_2C_1C_2}}{2} \frac{C_1(R_1 + R_2) + (1 - A_{AOP})R_1C_2}{R_1R_2C_1C_2}$$

$$\therefore \zeta = \frac{1}{2} \left[ \frac{C_1(R_1 + R_2)}{\sqrt{R_1R_2C_1C_2}} + \frac{(1 - A_{AOP})R_1C_2}{\sqrt{R_1R_2C_1C_2}} \right]$$
(1.22)

Donde se puede observar que mientras mayor sea la ganancia de la etapa del AOP, determinada por el lazo de realimentación, menor será el factor de amortiguamiento. Esto se puede observar en un diagrama de polos y ceros. Considerando que los polos del sistema estarán dados por:

$$s_{1,2} = -\zeta \omega_n \pm \omega_n \sqrt{\zeta^2 - 1}$$
(1.23)

Donde se puede observar que el sistema estará caracterizado por polos complejos conjugados. Su ubicación estará dada en el plano complejo tal como se muestra en la Ilustración 1.2.

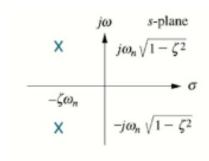


Ilustración 1.2. Diagrama de polos y ceros de un sistema genérico de orden 2

Visto de otra forma, podemos relacionar la ubicación de polos y ceros de forma vectorial como se observa en la Ilustración 1.3.

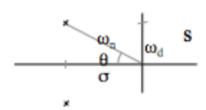


Ilustración 1.3. Diagrama de polos complejos conjugados caracterizado en forma vectorial

Donde  $\omega_n$ será el módulo del vector y se puede observar que el ángulo  $\theta$  está relacionado con el factor de amortiguamiento:

$$\zeta = \cos\left(\theta\right) \tag{1.24}$$

A medida que la ganancia  $A_{AOP}$  aumenta, el factor de amortiguamiento disminuye, por lo que el ángulo  $\theta$  aumenta acercando los polos complejos conjugados al eje imaginario sin afectar el módulo, lo que se puede visualizar como si se estuvieran rotando los vectores de posición de los polos hacia dicho eje, en sentido horario para el caso del polo de parte compleja positiva y antihorario para el contrario.

Para obtener la impedancia de entrada del filtro, podemos basarnos en el cociente entre la tensión y corriente de entrada, ya que ambas expresiones las tenemos en función de una variable en común, que es l<sub>1</sub>

$$Z_i(s) = \frac{V_i(s)}{I_i(s)} = \frac{I_1\left(sR_1R_2C_2 - \frac{R_1R_bC_2}{R_aC_1} + R_1 + R_2 + \frac{1}{sC_1}\right)}{I_1\left(sR_2C_2 - \frac{R_bC_2}{R_aC_1} + 1\right)}$$

$$Z_{i}(s) = R_{1} + \frac{R_{2} + \frac{1}{sc_{1}}}{sR_{2}C_{2} - \frac{R_{b}C_{2}}{R_{a}C_{1}} + 1} \frac{sR_{a}C_{1}}{sR_{a}C_{1}}$$

$$Z_{i}(s) = R_{1} + \frac{sR_{a}R_{2}C_{1} + R_{a}}{s^{2}R_{a}R_{2}C_{1}C_{2} + s(R_{a}C_{1} - R_{b}C_{2})}$$

$$Z_{i}(s) = \frac{s^{2}R_{a}R_{1}R_{2}C_{1}C_{2} + s(R_{a}R_{2}C_{1} + R_{a}R_{1}C_{1} - R_{b}R_{1}C_{2}) + R_{a}}{s[sR_{a}R_{2}C_{1}C_{2} + (R_{a}C_{1} - R_{b}C_{2})]}$$

$$(1.25)$$

Si analizamos los valores extremos de la impedancia, podremos observar que en alta frecuencia el valor de impedancia tendrá a estar dominado por la resistencia R<sub>1</sub>, lo que es lógico ya que los capacitores tienden a comportarse como un cortocircuito. Contrariamente, en baja frecuencia los capacitores tienden a comportarse como circuitos abiertos, característica que dominará la impedancia de entrada a baja frecuencia, que puede ser vista como alta impedancia.

$$Z_i(s \to \infty) = R_1$$

$$Z_i(s = 0) \to \frac{R_a}{s(R_a C_1 - R_b C_2)} \to \infty$$
(1.26)

Para el caso de la impedancia vista a la salida del circuito, es fácil notar, observando el nodo a la salida, que las impedancias de las ramas de realimentación están en paralelo con la salida del AOP. Dicho AOP tiene la característica de tener una baja impedancia de salida, idealmente nula, por lo que vemos que en este caso:

$$Z_o \approx 0$$
 (1.27)

#### Referencias Anexo I

[1] Apuntes de la cátedra de Teoría de Circuitos II de la UNLAM

#### Anexo II. Análisis de la etapa de amplificación de tensión

Para amplificar la señal sinusoidal que generada mediante PWM y enviada a la bobina emisora, utilizamos un amplificador operacional.

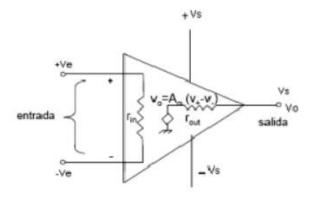


Ilustración 2.1. Modelo equivalente de un amplificador operacional.

Los AOP están caracterizados por tener una alta ganancia de tensión a lazo abierto, alta impedancia de entrada y baja impedancia de salida.

En la práctica, para diseñar un amplificador se utilizan sistemas de lazo cerrado. Este tipo de sistemas está caracterizado por tener un lazo de realimentación entre la salida y la entrada del sistema, lo que los vuelve más estables frente a perturbaciones y variaciones internas, a la vez que permite fijar el nivel de ganancia de su función de transferencia.

Un circuito amplificador con una red de realimentación genérica se muestra en la Ilustración. Si bien aparece en función de variables genéricas, se hablará de niveles de tensión, que es la aplicación particular de nuestro sistema evaluado.

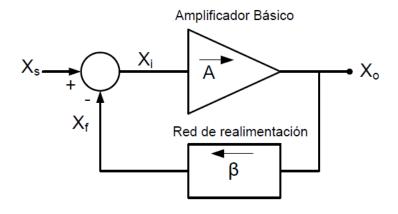


Ilustración 2.2. Amplificador realimentado

La transferencia de lazo cerrado del sistema se puede relacionar con la transferencia directa  $G_D=\frac{X_0}{X_i}$ , que es la transferencia característica del amplificador, y la transferencia de lazo abierto, que es la

transferencia  $G_{LA} = \frac{X_f}{X_i}$  que se presentaría para los sistemas dispuestos en cascada si no existiese realimentación alguna.

$$G_{LC} = \frac{G_D}{1 - G_D G_{LA}} \tag{2.1}$$

Para el caso de la ganancia de transferencia directa de tensiones del amplificador operacional, debemos considerar la transferencia real del AOP LM358 utilizado. Dicha función de transferencia está caracterizada por la transferencia de lazo abierto del AOP, que se muestra en la Ilustración

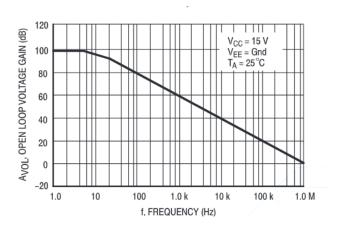


Ilustración 2.3. Transferencia a lazo abierto del AOP LM358

Para el modelo de función de transferencia, nos basaremos de considerar solamente el polo dominante de su transferencia. El método de polo dominante consiste en considerar solamente el/los polos más próximos del sistema cuando hay una diferencia significativa entre el valor real de los polos dominantes respecto a los polos del resto del sistema. En general, se puede utilizar el método de polo dominante considerando que  $\sigma_{PD} < 10\sigma_{polo\ más\ próximo}$  con una precisión del 1%.

El polo dominante en los amplificadores operacionales se da en el caso de que estos estén compensados internamente mediante el método de compensación de Miller, que consiste en colocar un capacitor en un lazo de realimentación negativa entre la etapa de amplificación clase A y clase B para enmascarar los efectos introducidos por otros polos y garantizar la estabilidad del amplificador.

De esta forma, podemos describir la función de transferencia de lazo directo para el AOP como

$$G_{LD}(s) = A(s) = \frac{V_f(s)}{V_{IN}(s)} = \frac{A_0}{s - p_1}$$
 (2.2)

Si ahora analizamos la transferencia de tensiones a lazo cerrado para el caso de una malla de realimentación con función de transferencia β genérica, obtenemos la siguiente función de transferencia:

$$G_{LC}(s) = \frac{V_{OUT}(s)}{V_{IN}(s)} = \frac{A(s)}{1 + \beta A(s)}$$
(2.3)

Donde si el amplificador está fuertemente realimentado:

$$\frac{V_{OUT}(s)}{V_{IN}(s)} \approx \frac{1}{\beta}$$

(2.4)

Que un amplificador esté fuertemente realimentado quiere decir que tenga una ganancia  $A_0$  muy elevada. Es por eso que los AOP se fabrican para tener una ganancia a lazo abierto de hasta más de 100 dB ( $10^5$  veces), para que luego se pueda controlar su función de transferencia con el lazo de realimentación.

Para realizar la etapa de ganancia de tensión, implementamos un amplificador no inversor como el que se muestra en la Ilustración. Se considera no inversor ya que entra por la entrada positiva del AOP.

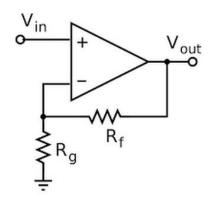


Ilustración 2.4. Amplificador No Inversor

Sea  $V_f$  la tensión que se observa en el nodo compartido por  $R_f$  y  $R_g$ , la transferencia de tensiones de la red de realimentación va a estar dada por:

$$\beta = \frac{V_f}{V_{out}} = \frac{R_g}{R_f + R_g}$$
(2.5)

Lo que se corresponde con la transferencia de tensiones de un divisor resistivo.

Por lo tanto, la transferencia a lazo cerrado del sistema fuertemente realimentado, considerando que la realimentación es negativa al entrar por la entrada inversora, está dada por:

$$\frac{V_{OUT}(s)}{V_{IN}(s)} = \frac{1}{\beta} = 1 + \frac{R_f}{R_g}$$
(2.6)

Si ahora analizamos la expresión considerando el modelo de polo dominante, podemos observar que el polo del sistema dependerá tanto del polo dominante propio del AOP como de la ganancia a lazo abierto.

$$G_{LC}(s) = \frac{\frac{A_0}{s - p_1}}{1 + \frac{\beta A_0}{s - p_1}}$$

$$G_{LC}(s) = \frac{A_0}{s - p_1 + \beta A_0} \frac{-p_1}{-p_1}$$

$$G_{LC}(s) = \frac{A_m}{1 - \frac{s}{p_1} + \beta A_m} con A_m = \frac{A_o}{-p_1}$$

$$G_{LC}(s) = \frac{A_m}{1 + \beta A_m} \frac{1}{1 - \frac{s}{(1 + \beta A_m)p_1}}$$

(2.7)

El polo dominante se suele elegir a frecuencias muy bajas, por lo que la aproximación para un amplificador fuertemente realimentado para  $\frac{A_m}{1+\beta A_m} \approx \frac{1}{\beta}$  sigue siendo válida. Por otro lado, se observa que el polo de la transferencia de tensiones a lazo cerrado está dado por  $(1+\beta A_m)p_1$ . Como el polo del sistema es negativo, esto garantiza la estabilidad absoluta del sistema realimentado, puesto que el efecto de esta transferencia es correr el polo siempre hacia la izquierda, nunca pasando al semiplano positivo, tal como se esquematiza en la Ilustración.

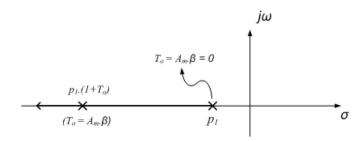


Ilustración 2.5. Lugar geométrico del polo de lazo cerrado en función de la ganancia de lazo abierto

Para la estabilidad relativa, lo que buscamos es que para toda entrada de señal acotada la salida sea acotada. Si analizamos la expresión genérica de una transferencia a lazo cerrado, vemos que para que se garantice la estabilidad relativa se debe cumplir la condición que:

$$G_{LC}(s) = \frac{A(s)}{1 + \beta A(s)}$$

=> Las soluciones de  $1+\beta A(s)=0$  deben evitarse

(2.8)

Esto es lo mismo que evaluar las soluciones de la transferencia de tensiones a lazo directo del sistema cuando es igual a la ganancia del lazo fuertemente realimentado (negativo):

$$A(s) = -\frac{1}{\beta}$$

(2.9)

Si existe una pulsación compleja s que haga que se satisfaga dicha ecuación, el sistema se volverá inestable, ya que la salida del sistema no es acotada (división por cero). Como estos sistemas presentan

una cierta sensibilidad a los valores de los componentes, que no son fijos, sino que los valores reales presentan una distribución de probabilidad alrededor de su valor promedio, es necesario implementar márgenes operativos que eviten que el sistema se vuelva inestable. Estos criterios se destacan a continuación:

- Cuando la amplitud de la función de transferencia a lazo directo se igual a la amplificación de lazo cerrado fuertemente realimentado, se considera un cierto margen de fase que evite que la fase que introduce la transferencia a lazo directo del sistema esté próxima a los 180° (que es negar la señal)
- Cuando la fase de la función de transferencia a lazo directo del sistema esté próxima a los 180°, se considera un cierto margen de ganancia que evite que la transferencia a lazo directo se iguale con la amplificación de lazo cerrado fuertemente realimentado

Para el caso de AOP compensados por el método de Miller que presentan una red de realimentación resistiva pura, es fácil ver que se garantiza la estabilidad relativa del sistema a partir de los diagramas de Bode de la transferencia a lazo abierto del AOP contrastada con la transferencia del sistema fuertemente realimentado. Esto es así puesto que el polo dominante otorga un margen de fase de 90°, tal como se muestra en la Ilustración.

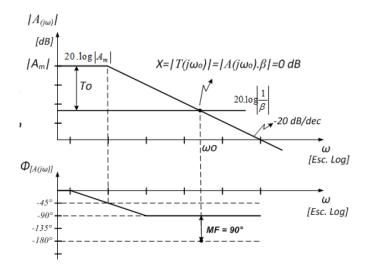


Ilustración 2.6. Amplificación con un polo dominante (simple) realimentado con una red de realimentación beta resistiva pura.

La función de transferencia real del sistema estará determinada por la transferencia a lazo abierto del AOP acotada por la transferencia del sistema fuertemente realimentado. Gráficamente, esto es considerar como asíntota antes del cruce de ambas transferencias en  $\omega_0$  a la ganancia del sistema fuertemente realimentado  $\frac{1}{R}$  y como asíntota después del cruce a la dada por el polo dominante.

#### **Referencias Anexo II**

- [1] Universidad de Oviedo (s. f.). "Estudio de la Estabilidad en el Dominio Frecuencial".
- [2] Apuntes de la cátedra de Electrónica II de la UNLAM
- [3] Apuntes de la cátedra de Sistemas de Control I de la UNLAM
- [4] KEXIN (s. f.). "Single Supply Dual Operational Amplifiers LM358 (KM 358).

#### Anexo III. Análisis de un transistor en conmutación rápida

En esta sección se presentará el análisis de un transistor de unión bipolar (BJT, por sus siglas en inglés) en configuración emisor común para utilizar en conmutación rápida. La ventaja de esta configuración es que nos permitirá controlar la conmutación de la malla de salida del transistor desde la base, reduciendo la cantidad de corriente que se le demanda al puerto de salida del controlador.

Utilizaremos un transistor 2N2222a, que según la hoja de datos de este está preparado para trabajar a una conmutación de hasta 300 MHz, si bien hay que tener en cuenta que trabajar llegando a los órdenes de magnitud de MHz ya complejiza el análisis puesto que hay que considerar los polos de la función de transferencia del transistor debido a las capacidades equivalentes observables en el modelo en pequeña señal

En la llustración 3.1 se muestra la configuración de un transistor NPN en modo emisor común y las corrientes a analizar. Donde  $I_B$ ,  $I_C$ , e  $I_E$  corresponden a las corrientes de base, colector y emisor, respectivamente

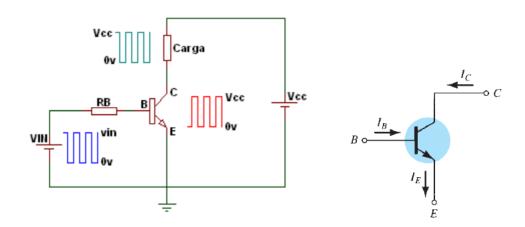


Ilustración 3.1. Transistor NPN Emisor común y las corrientes a analizar del transistor

Para nuestro análisis, simplificaremos las relaciones de las corrientes en base a la ganancia de corriente característica de un BJT, dada por su parámetro h<sub>FE</sub>, que relaciona pequeñas variaciones de la corriente de colector respecto a pequeñas variaciones de la corriente de base cuando la tensión entre los nodos colector y emisor se mantiene constante

$$h_{FE} = \frac{\Delta I_C}{\Delta I_b} con V_{CE} = constante$$
 (3.1)

Las relaciones quedan como sigue:

$$I_C = h_{FE}I_B$$
 
$$I_E = (h_{FE} + 1)I_B \approx I_C$$
 (3.2)

Las curvas características de un BJT para la relación entre tensiones y corrientes están dadas en la Ilustración 3.2

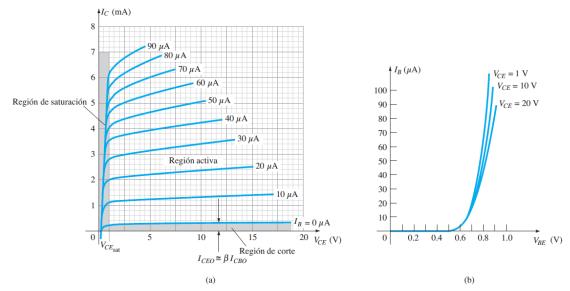


Ilustración 3.2. Curvas características de un BJT

En estas curvas podemos observar la relación entre la corriente de colector respecto de la tensión colector emisor y la corriente de base (a), y la corriente de base respecto de la tensión base emisor y la corriente colector emisor (b). En este análisis, se busca trabajar llevando el transistor a conmutación, que quiere decir que, en función de una señal de salida cuadrada del controlador, se pasará de la región de corte del transistor donde I<sub>B</sub>=0 y por lo tanto el transistor no conduce en su malla de salida, a la región de saturación, que se puede observar en el codo de los gráficos en función de la corriente de base.

En la carga vamos a tener dos componentes, un puntero láser como el que se muestra en la Ilustración 3.3, y una resistencia que limite la corriente de salida de acuerdo con las especificaciones necesarias.



Ilustración 3.3. Puntero láser basado en un diodo LED de 3V 5mW

Respecto al puntero láser, si hacemos las cuentas creyéndole al fabricante nos da que con una corriente muy chica de 1,66 mA es suficiente para accionar el componente. Sin embargo, si hacemos eso la luz es demasiado débil, por lo que se desconfía de las especificaciones. Se encontraron buenos resultados, al menos para el prototipo, con una corriente de 10 mA.

El modelo implementado se presenta a continuación.

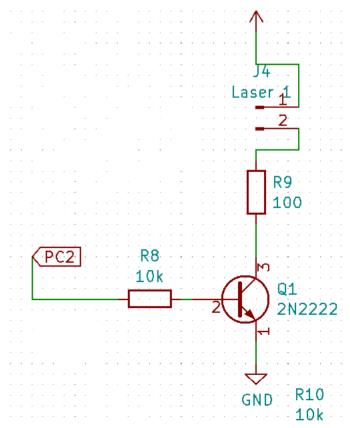


Ilustración 3.4. Red del actuador puntero láser basada en un transistor en conmutación

Sean  $V_{BB}$  la tensión de salida del controlador y  $V_{CC}$  la tensión suministrada por la fuente, al analizar las mallas de entrada y salida por ley de Kirchoff se tiene que.

$$V_{BB} = \frac{I_C}{h_{FE}} + V_{BE}$$
 (3.3) 
$$V_{CC} = V_{l\acute{a}ser} + V_{CE} + I_C R_C$$
 (3.4)

Sabiendo que la tensión que cae en el diodo láser es de 3 V e imponiendo como condición una corriente de 10 mA, se pueden fácilmente despejar los valores de los componentes, considerando que la corriente de base estará dada por:

$$I_B = \frac{I_C}{h_{FE}} \tag{3.5}$$

De la hoja de datos del transistor obtenemos la ganancia de corriente.

SYMBOL	PARAMETER	CONDITIONS	MIN.	MAX.	UNIT
ICBO	collector cut-off current				
	2N2222	I <sub>E</sub> = 0; V <sub>CB</sub> = 50 V	-	10	nΑ
		I <sub>E</sub> = 0; V <sub>CB</sub> = 50 V; T <sub>amb</sub> = 150 °C	-	10	αA
I <sub>CBO</sub>	collector cut-off current				
	2N2222A	I <sub>E</sub> = 0; V <sub>CB</sub> = 60 V	-	10	nΑ
		I <sub>E</sub> = 0; V <sub>CB</sub> = 60 V; T <sub>amb</sub> = 150 °C	-	10	αA
I <sub>EBO</sub>	emitter cut-off current	I <sub>C</sub> = 0; V <sub>EB</sub> = 3 V	-	10	nΑ
h <sub>FE</sub>	DC current gain	I <sub>C</sub> = 0.1 mA; V <sub>CE</sub> = 10 V	35	-	
		I <sub>C</sub> = 1 mA; V <sub>CE</sub> = 10 V	50	-	
		I <sub>C</sub> = 10 mA; V <sub>CE</sub> = 10 V	75	-	
		I <sub>C</sub> = 150 mA; V <sub>CE</sub> = 1 V; note 1	50	-	
		I <sub>C</sub> = 150 mA; V <sub>CE</sub> = 10 V; note 1	100	300	
h <sub>FE</sub>	DC current gain	I <sub>C</sub> = 10 mA; V <sub>CE</sub> = 10 V; T <sub>amb</sub> = -55 °C			
	2N2222A		35	-	
h <sub>FE</sub>	DC current gain	I <sub>C</sub> = 500 mA; V <sub>CE</sub> = 10 V; note 1			
	2N2222		30	-	
	2N2222A		40	-	
VCEsat	collector-emitter saturation voltage				
	2N2222	I <sub>C</sub> = 150 mA; I <sub>B</sub> = 15 mA; note 1	-	400	mV
		I <sub>C</sub> = 500 mA; I <sub>B</sub> = 50 mA; note 1	-	1.6	٧
VCEsat	collector-emitter saturation voltage				
	2N2222A	I <sub>C</sub> = 150 mA; I <sub>B</sub> = 15 mA; note 1	-	300	mV
		I <sub>C</sub> = 500 mA; I <sub>B</sub> = 50 mA; note 1	-	1	V
V <sub>BEsat</sub>	base-emitter saturation voltage				
	2N2222	I <sub>C</sub> = 150 mA; I <sub>B</sub> = 15 mA; note 1	-	1.3	v
		I <sub>C</sub> = 500 mA; I <sub>B</sub> = 50 mA; note 1	-	2.6	٧
V <sub>BEsat</sub>	base-emitter saturation voltage				
	2N2222A	I <sub>C</sub> = 150 mA; I <sub>B</sub> = 15 mA; note 1	0.6	1.2	v
		I <sub>C</sub> = 500 mA; I <sub>B</sub> = 50 mA; note 1	-	2	V
Co	collector capacitance	IE = ie = 0; V <sub>CB</sub> = 10 V; f = 1 MHz	-	8	pF
Ce	emitter capacitance	I <sub>C</sub> = i <sub>c</sub> = 0; V <sub>EB</sub> = 500 mV; f = 1 MHz			
	2N2222A		-	25	pF
f⊤	transition frequency	I <sub>C</sub> = 20 mA; V <sub>CE</sub> = 20 V; f = 100 MHz			
	2N2222		250	-	MHz
	2N2222A		300	-	MHz
F	noise figure	I <sub>C</sub> = 200 αA; V <sub>CE</sub> = 5 V; R <sub>S</sub> = 2 kΩ;	1		
	2N2222A	f = 1 kHz; B = 200 Hz	_	4	dB

Ilustración 3.5. Datos del transistor 2N2222(A)

Luego, despejamos R<sub>B</sub> y R<sub>C</sub> considerando la ley de Ohm y que la tensión colector emisor estará dada por la tensión en modo saturación, por lo que se tiene que:

$$R_{B} = \frac{h_{FE}}{I_{C}} (V_{BB} - V_{BESat})$$

$$R_{C} = \frac{V_{CC} - V_{l\acute{a}ser} - V_{CESat}}{I_{C}}$$
(3.6)

Tomando valores conservativos y aproximando a valores comerciales, queda que

$$R_C \approx 100 \ \Omega$$
 
$$R_B \approx 10 \ K\Omega \eqno(3.8)$$

Estos valores de resistencias garantizan que el transistor entrará en modo saturación cuando la señal de entrada, dada por el controlador, sea de 3,3 V, y es evidente que entrará en modo corte cuando sea de 0 V.

#### **Referencias Anexo III**

[1] R. L. Boylestad, L. Nashelsky (2009). "Electrónica: Teoría de Circuitos y Dispositivos Electrónicos". Pearson Educación

- [2] Philips Semiconductors (1997). "2N2222; 2N2222A NPN Switching Transistors".
- [3] Apuntes de la cátedra de Electrónica I de la UNLAM

### Universidad Nacional de La Matanza

**Técnicas Digitales III**