

$$a E = 2^S$$

viernes, 16 de mayo de 2025

13:04

5. Explique qué es y cómo funcionan un multiplexor y un demultiplexor. ¿Para qué sirve? De ejemplos de aplicación.

a. Diseñe, simule e impacte en la FPGA un circuito multiplexor de 4 entradas;

Si tiene 4 entradas \rightarrow tiene 2 selectores

$$E = 2^S$$

$$4 = 2^S$$

$$\log_2(4) = S$$

$$S = 2$$

\Rightarrow

S_0	S_1	f
0	0	I_0
0	1	I_1
1	0	I_2
1	1	I_3

$$f = \bar{S}_0 \bar{S}_1 I_0 + \bar{S}_0 S_1 I_1 + S_0 \bar{S}_1 I_2 + S_0 S_1 I_3$$

en Verilog

$$\Rightarrow f = (\bar{S}_0 \bar{S}_1 I_0) | (\bar{S}_0 S_1 I_1) | (S_0 \bar{S}_1 I_2) | (S_0 S_1 I_3)$$

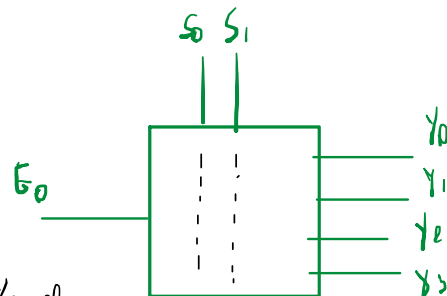
b

viernes, 16 de mayo de 2025

14:27

b. Diseñe, simule e impacte en la FPGA un circuito demultiplexor de 4 salidas;

1 entrada 4 salidas, selectores 2



Para que salga por el canal Y_i el valor debe ser $S_0 S_1$ en binario:

Peg: si quiero que salga por Y_1

$S_0 = 0 \quad S_1 = 1 \rightarrow Y_1 = 1$

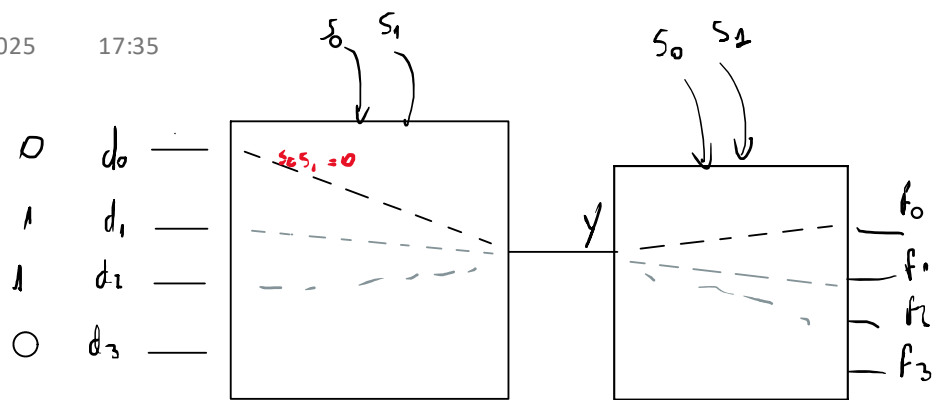
S_0	S_1	Y_0	Y_1	Y_2	Y_3
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1

$$f = \bar{S}_0 \bar{S}_1 Y_0 + \bar{S}_0 S_1 Y_1 + S_0 \bar{S}_1 Y_2 + S_0 S_1 Y_3$$

d

viernes, 16 de mayo de 2025

17:35



6. Diseñe e implemente en Verilog un circuito que genere los bits de paridad de Hamming para un dato de 8 bits. Realice lo mismo para el circuito corrector correspondiente. Analice y compruebe el correcto funcionamiento de cada circuito mediante testbench.

Ayuda: Piense en cada una de las funciones (generador y corrector) como dos circuitos por separado.

$$\text{Si } n=8 \rightarrow r + p \leq 2^p - 1$$

$$r=4$$

$$\Rightarrow 2^3 \quad 2^2 \quad 2^1 \quad 2^0$$

1	2	3	4	5	6	7	8	9	10	11	12
d_1	d_2	d_3	d_4	d_5	d_6	d_7	d_8	d_9	d_{10}	d_{11}	d_{12}

$$p_1 = 3, 5, 7, 9$$

$$p_2 = 3, 6, 7, 10$$

$$p_3 = 5, 6, 7$$

$$p_4 = 1, 10$$

$$p_1 = d_1 \oplus d_3 \oplus d_7 \oplus d_9$$

$$p_2 = d_1 \oplus d_3 \oplus d_4 \oplus d_6$$

$$p_3 = d_2 \oplus d_3 \oplus d_7$$

$$p_4 = d_5 \oplus d_6$$

```

1 module lab_2_hamming (
2     input [7:0] D,
3     output [11:0] H
4 );
5
6     // Paridad
7     assign H[0] = D[0] ^ D[2] ^ D[4] ^ D[6]; // P1 = d1⊕d3⊕d5⊕d7
8     assign H[1] = D[1] ^ D[2] ^ D[5] ^ D[6]; // P2 = d2⊕d3⊕d4⊕d6
9     assign H[2] = D[3] ^ D[4] ^ D[5] ^ D[6]; // P3 = d4⊕d5⊕d7⊕d6
10    assign H[7] = D[7]; // P4 = D8 (si usas Hamming(12,8), P4 es D8)
11
12    // Datos
13    assign H[2] = D[0]; // d1
14    assign H[4] = D[1]; // d2
15    assign H[5] = D[2]; // d3
16    assign H[6] = D[3]; // d4
17    assign H[8] = D[4]; // d5
18    assign H[9] = D[5]; // d6
19    assign H[10] = D[6]; // d7
20    assign H[11] = D[7]; // d8
21 endmodule

```

Como funciona el corrector:

	d_0	d_1	d_2	d_3	d_4	d_5	d_6	d_7	d_8	d_9	d_{10}	d_{11}
p_1												
p_2												
p_3												
p_4												

chequear cada bit de paridad aplicado \oplus entre todos los bits d_i

$$\begin{aligned}
 p_4 &= d_1 \oplus d_3 \oplus d_7 \oplus d_9 = d_4 \\
 p_3 &= d_3 \oplus d_4 \oplus d_5 \oplus d_6 = d_3 \\
 p_2 &= d_2 \oplus d_3 \oplus d_6 \oplus d_7 \oplus d_{10} \oplus d_{11} = d_2 \\
 p_1 &= d_1 \oplus d_5 \oplus d_6 \oplus d_7 = d_1
 \end{aligned}$$

en los pos donde está el error (siempre que $D \neq 0000$)

en código

```

1 // Generador los bits de paridad
2
3 wire p1, p2, p3, p4;
4 assign p1 = d[0] ^ d[2] ^ d[4] ^ d[6] ^ d[8] ^ d[10] ^ d[11];
5 assign p2 = d[1] ^ d[2] ^ d[3] ^ d[5] ^ d[6] ^ d[9] ^ d[10];
6 assign p3 = d[3] ^ d[4] ^ d[5] ^ d[6] ^ d[7] ^ d[10] ^ d[11];
7 assign p4 = d[5] ^ d[6] ^ d[7] ^ d[8] ^ d[9] ^ d[10] ^ d[11];

```

Si $D \neq 0000 \Rightarrow$ en los pos donde está el error lo cambio

```

1 if (t != 4'h0000) begin
2     // Invierto al bit
3     D[t-1] <= ~D[t-1];
4 end
5 end else begin
6     // Si no hay errores, copio los datos originales
7     D <= {H[11], H[10], H[9], H[8], H[7], H[6], H[5], H[4], H[3]};
8 end

```

(*) So usó <= a 21/03/25