

گزارش تمرین عملی ۵ درس معماری کامپیوتر

متین باقری (۴۰۲۱۰۵۷۲۷)

محمد نوید آتشین بار (۴۰۲۱۰۵۵۸۱)

دکتر اسدی

در این تمرین باید پردازنده single cyce تمرین قبل را کامل می‌کردیم و دستورات زیر را به دستورات قبلی که پیاده سازی شده بودند اضافه می‌کردیم :

```
1 sw $1, n($2)
2 lw $1, n($2)
3 j label
4 nop
5 div $1, $2, $3
6 mfhi $1
7 sll $1, $2, immediate
8 slti $1, $2, immediate
9 bnez $1, label
10 jr $1
```

علاوه بر اضافه کردن این دستورات باید سیگنال InstDone را به پیاده سازی اضافه می‌کردیم که هر وقت دستور به اتمام برسد این سیگنال فعال می‌شود:

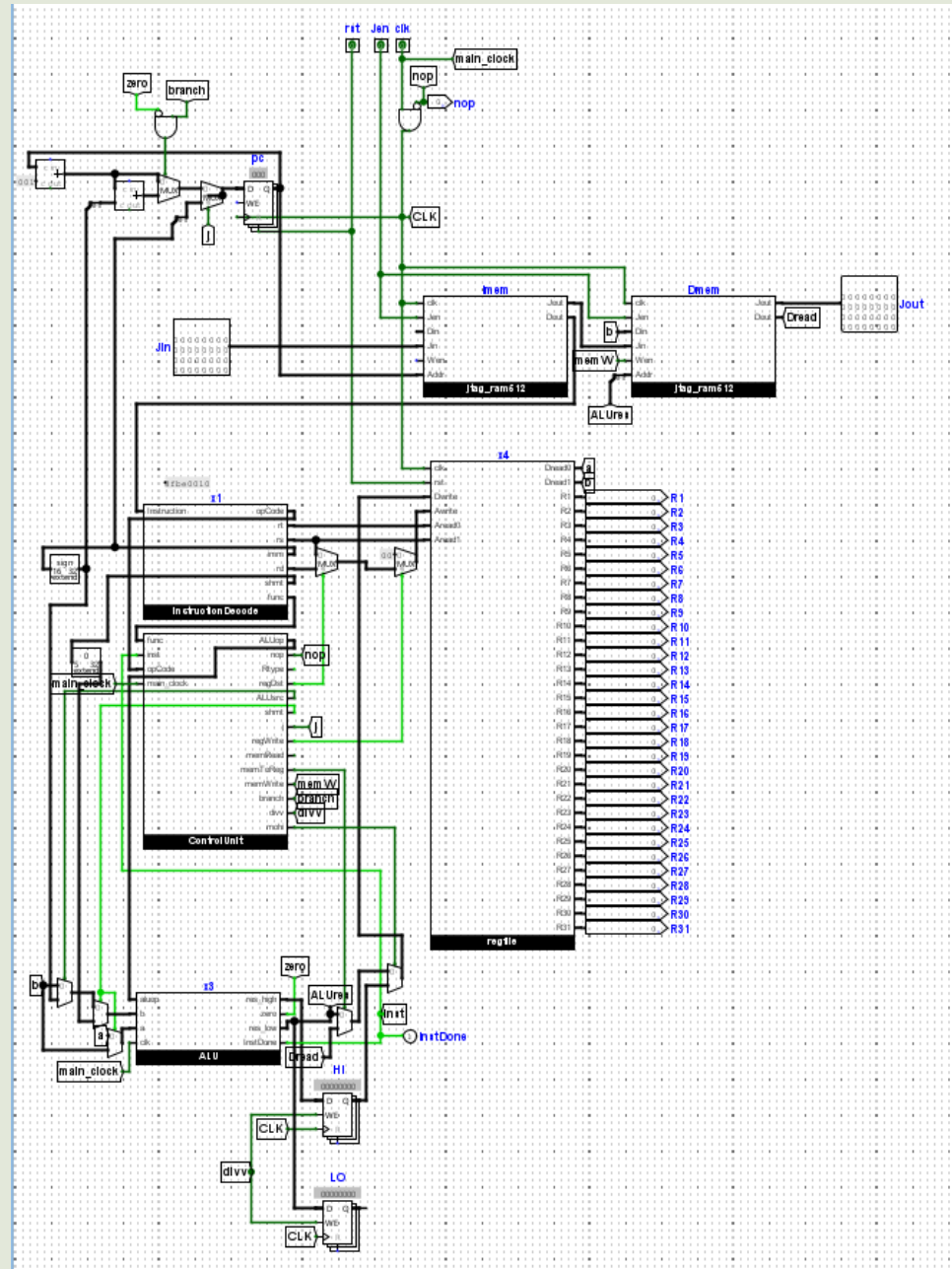
Inputs:

- clk
- rst
- Jin (32 bit)
- Jen

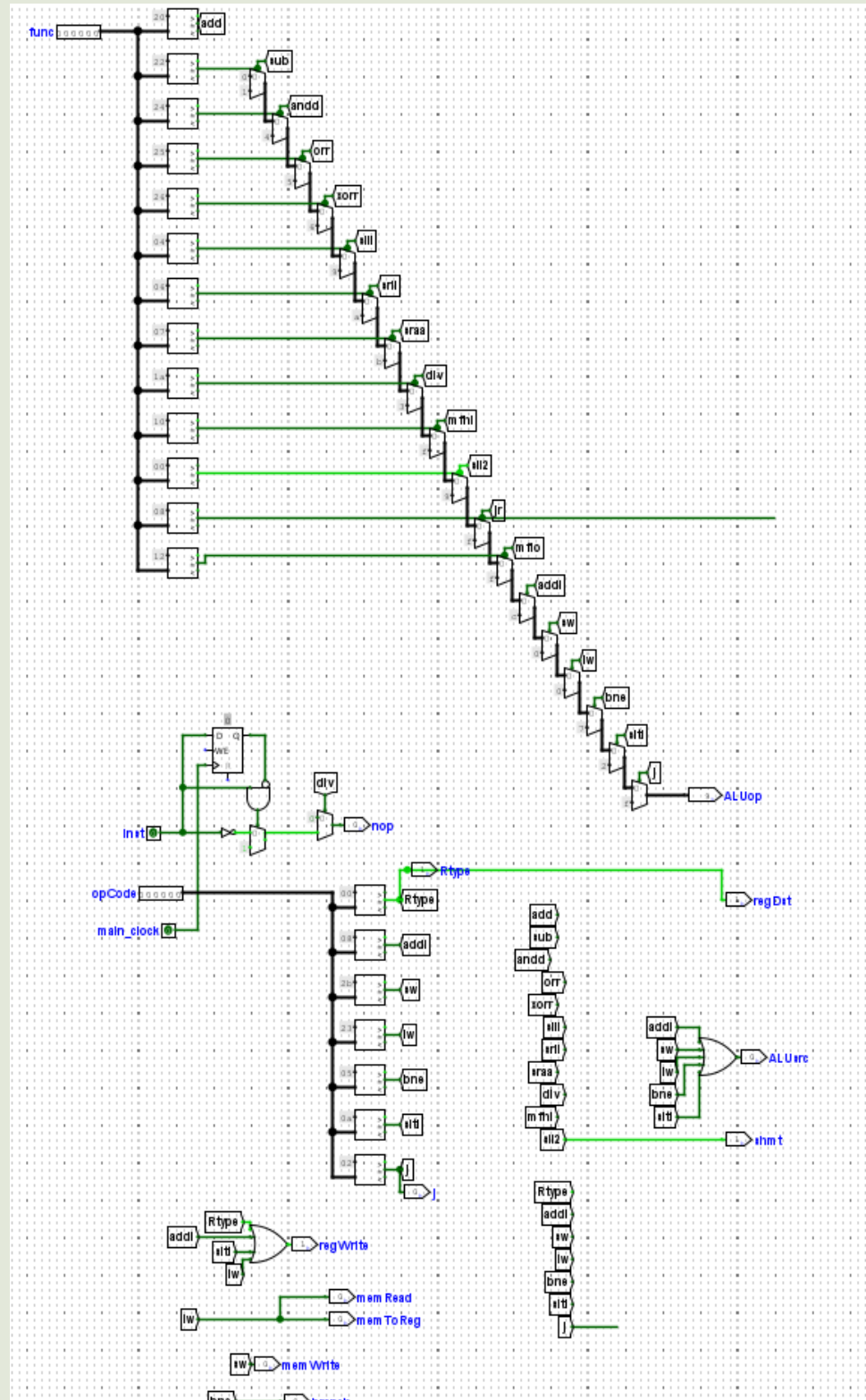
Outputs:

- R1...R32 (32 bit)
- Jout (32 bit)
- InstDone

در این تمرین چون دستورات I-type نیز داریم به ماژول `controlUnit` و `aluControl` نیاز داریم که بر اساس دستور وارد شده تعیین میکنیم چه عملیاتی در ALU صورت گیرد و همچنین ماژول `DIV` را اضافه کردیم و آنرا در ALU قرار میدهیم: (main)



: ControlUnit



اکسپت شدن جاج:

```
matin@Matin: ~/Term4/Mem x + v
ipc : 37
ipc : 38
ipc : 39
ipc : 40
ipc : 41
ipc : 42
stor 000001fd
ipc : 43
load 000001fa
ipc : 44
ipc : 45
ipc : 46
stor 000001fa
ipc : 47
load 000001fa
ipc : 48
ipc : 49
ipc : 50
ipc : 51
ipc : 52
ipc : 53
load 000001ff
ipc : 54
load 000001ff
ipc : 55
load 000001fe
ipc : 56
load 000001fd
ipc : 57
load 000001fc
ipc : 58
load 000001fb
ipc : 59
load 000001fa
ipc : 60
load 000001f9
ipc : 61
load 000001f8
ipc : 62
mem : [1f9] :      0[1fa] :      10[1fb] :      34[1fc] :      55[1fd] :      89[1fe] :      0[1ff] :      0
ACCEPTED
425 / 425
matin@Matin:~/Term4/Memari/SUT_CA_4032_ProfAsadi_Judgement_System$ |
```