

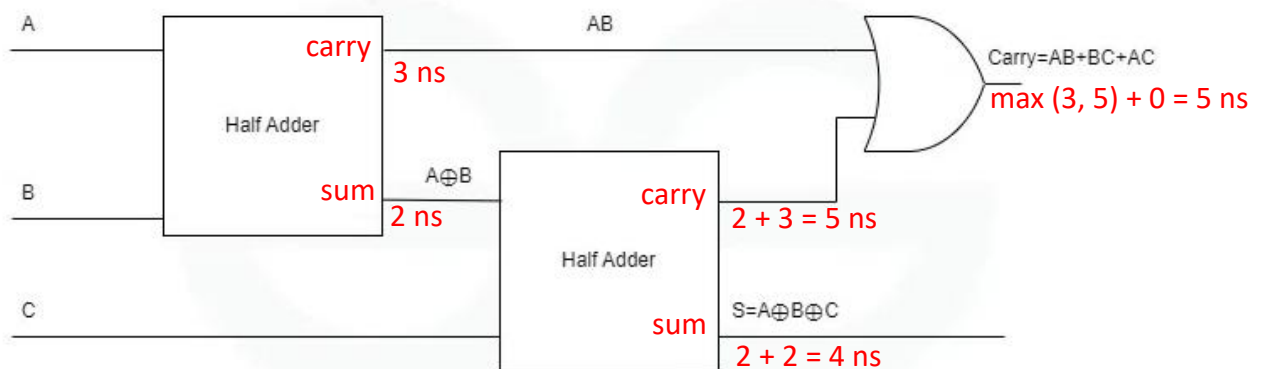
تمرین سری سوم DSD

402105727

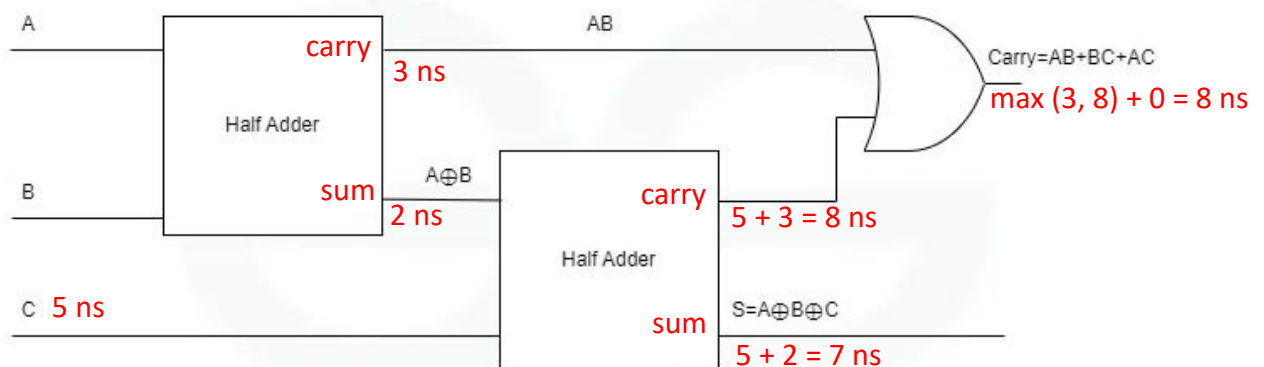
متین باقری

محاسبه تأخیر جمع کننده:

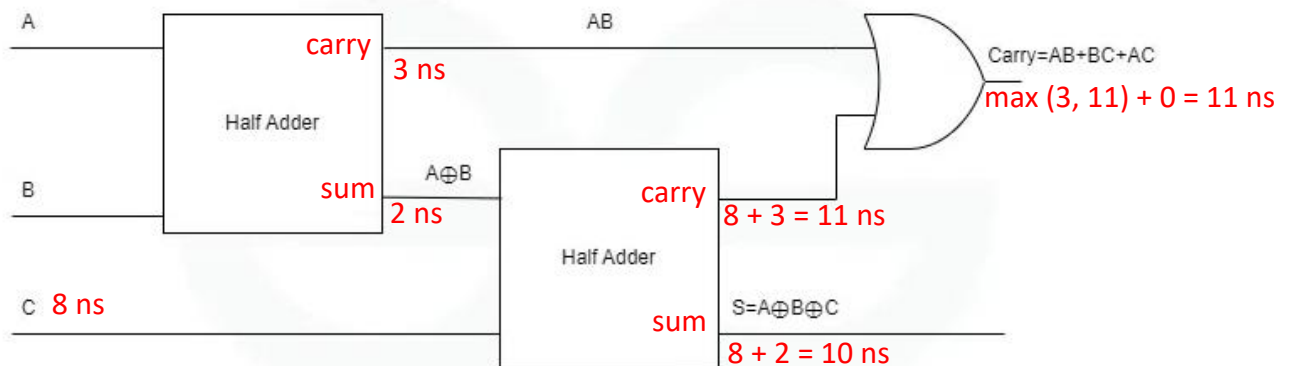
برای محاسبه تأخیر جمع کننده ۴ بیتی، ابتدا ساختار یک FA را در نظر می‌گیریم:



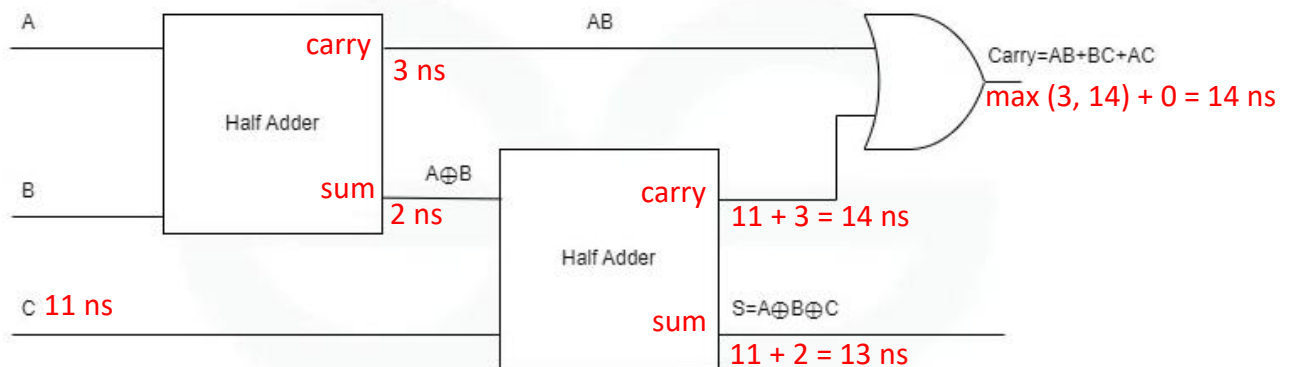
تأخیر آماده سازی هر داده در شکل بالا نوشته شده است. سپس FA دوم که FA carry بالا را به عنوان ورودی می‌گیرد بررسی می‌کنیم:



همین روند را برای سومین FA ادامه می‌دهیم:



و نهایتاً آخرین FA:



زمان آماده سازی هر یک از بیت های جواب نهایی به این صورت است:

Bit	Carry	S3	S2	S1	S0
Delay (ns)	14	13	10	7	4

$$\max(14, 13, 10, 7, 4) = 14$$

بنابراین جواب نهایی پس از گذشت حداکثر 14ns آماده است.


```

        local_end = $realtime;
        disable timeout_block;
    end

    begin : timeout_block
        #50;
        $display("Warning: Timeout at %0tns for A=%b, B=%b, Cin=%b",
            $time, A, B, Cin);
        local_end = $realtime;
    end
    join_any
    disable fork;

    if ((local_end - local_start) > max_delay) begin
        max_delay = local_end - local_start;
    end

    total_tests = total_tests + 1;

    if ({Cout, Sum} === local_expected) begin
        successful_tests = successful_tests + 1;
        $display("PASS: A=%b, B=%b, Cin=%b => Sum=%b, Cout=%b (Delay: %0tns)",
            A, B, Cin, Sum, Cout, local_end - local_start);
    end else begin
        $display("FAIL: A=%b, B=%b, Cin=%b => Got {Cout=%b, Sum=%b}, Expected
{Cout=%b, Sum=%b}",
            A, B, Cin, Cout, Sum, local_expected[4], local_expected[3:0]);
    end
end
endtask

initial begin
    #10;
    // Test all combinations
    for (integer i = 0; i < 16; i = i + 1) begin
        for (integer j = 0; j < 16; j = j + 1) begin
            check_result(i, j, 1);
            check_result(i, j, 0);
        end
    end

    $display("\nTest Results:");
    $display("Successful calculations: %0d / %0d", successful_tests, total_tests);
    $display("Maximum delay observed: %0.3f ns", max_delay);
    $display("Theoretical worst-case delay: 14 ns");

end
endmodule

```

خروجی کد بالا در فایل result.txt موجود است و انتهای آن به این صورت است:

```

# Test Results:
# Successful calculations: 512 / 512
# Maximum delay observed: 14.000 ns
# Theoretical worst-case delay: 14 ns

```

که نشان می‌دهد بیشترین تاخیر در شبیه‌سازی انجام شده (که تمام ۵۱۲ حالت ورودی ممکن را در نظر می‌گیرد) برابر ۱۴ نانو ثانیه است و با محاسبات تئوری ما همخوانی دارد. همچنین در حین اجرای برنامه صحت خروجی جمع‌کننده بررسی می‌شود و همانطور که مشاهده می‌شود، تمام ورودی‌ها به خروجی صحیح منجر شده‌اند.