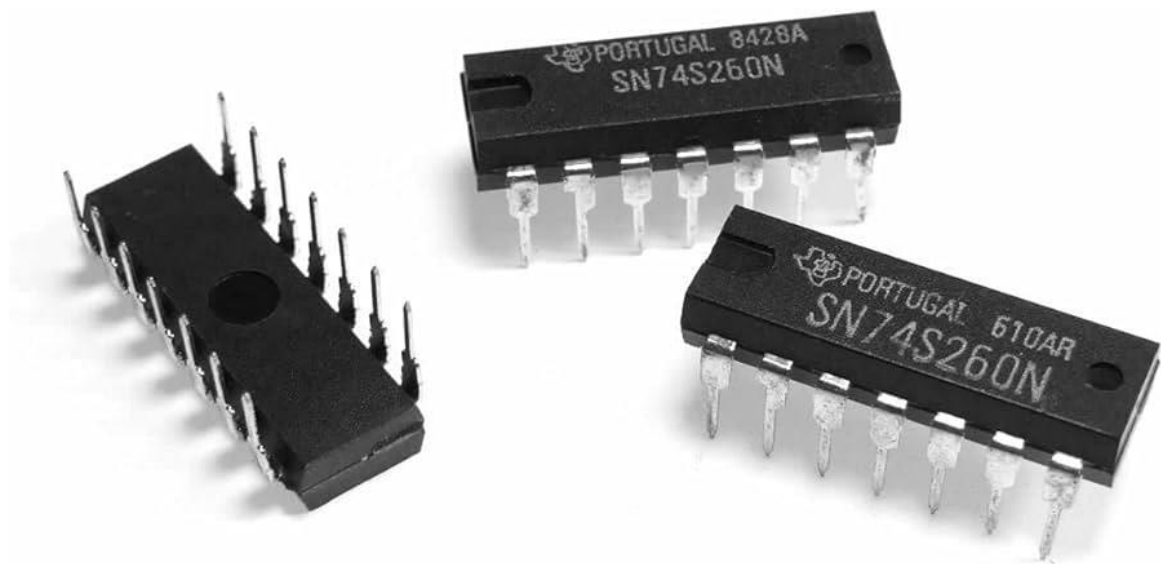


بِسْمِ اللَّهِ الرَّحْمَنِ الرَّحِيمِ

گزارش کارهای آز مدار منطقی



استاد مربوطه:

دکتر بابایی

تهیه کنندگان:

متین سجودی

کیانا نصیری

فهرست جلسات:

- ۱- جلسه اول:
شناخت گیت های NOT, AND, OR, NAND
- ۲- جلسه دوم:
شناخت گیت های NOR , XOR , NAND
- ۳- جلسه سوم:
پیاده سازی گیت ها. با استفاده از گیت NAND
- ۴- جلسه چهارم:
جمع کننده - جمع کننده چهاربیتی - تفریق کننده و جمع کننده با اددر
- ۵- جلسه پنجم:
مقایسه گر تک بیتی - مقایسه گر چهار بیتی - Encoder Active Low
- ۶- جلسه ششم:
انواع مالتی پلکسر
- ۷- جلسه هفتم:
دیکودر
- ۸- جلسه هشتم:
سون سگمنت و دیکودر مخصوص و شمارنده
- ۹- جلسه نهم:
لچ ها و فلیپ فلاپ ها

رویه کلی آزمایش های روی برد مورد :

• روش کار کردن با breadboard :

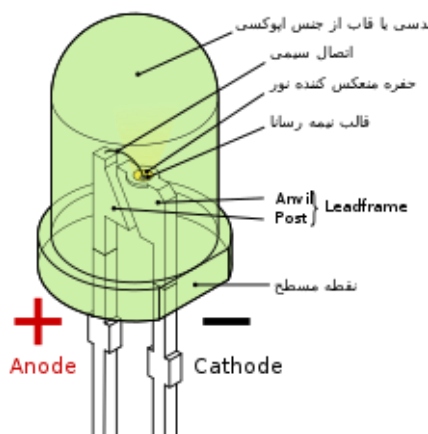
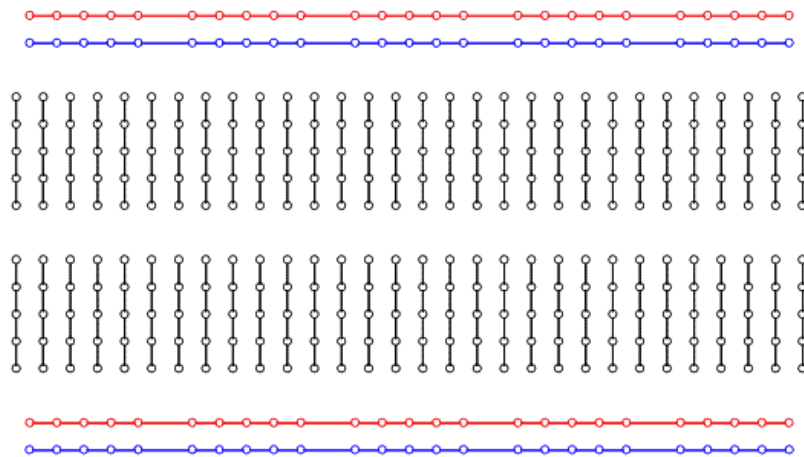
ابتدا بردبور را به پتانسیل های زمین و vdd مجهز می کنیم.

دقت شود که دو قسمت بالایی بردبور که با خطی قرمز از بخش های دیگر آن جدا شده است، در این بخش بخش های هم پتانسیل در موازات همین خط ها در دو طرف برد مورد هستند و در قسمت میانی برد مورد بخش های هم پتانسیل به صورت عمود بر همین دو خط هستند.

• روش جا گذاری آی سی و LED در برد مورد:

ابتدا باید آی سی به شکلی که قسمت نیم دایره اش در سمت چپ باشد در میانه بردبور قرار می دهیم تا پتانسیل هر پین خصوصی باشد، سپس با توجه به پین های grand و vdd آی سی ها این دو پین را به زمین و vdd وصل می کنیم و ورودی و خروجی آی سی ها را متناسب با هر آی سی با سیم های سوزنی وصل می کنیم.

برای نشان دادن خروجی از دیود استفاده می کنیم طوری که از ستون هم پتانسیل خروجی انشعاب گرفته و به لایینی که دیود در آن قرار دارد وصل می کنیم. توجه شود که برای اینکار ابتدا باید مقاومتی بین دیود و خروجی قرار داده شود که یک سر مقاومت به هم پتانسیل خروجی و سر دیگر به ستون دیگری وصل شود که هم پتانسیل با این ردیف نباشد همچنین باید قسمت بلند داخل دیود یعنی کاتد آن به زمین و قسمت کوتاه درونش یعنی اندش به مقاومت وصل می شود که جریان کل مدار کاهش یابد تا دیود نسوزد.



جلسه اول :

هدف آزمایش :

تشخیص نوع گیت آی سی های ۷۴۰۰, ۷۴۰۴, ۷۴۰۸ و ۷۴۳۲ روی بردبرد.

روش انجام آزمایش :

با توجه گفته های بالایی آی سی , LED زمین و VDD را وصل می کنیم.

• ۱.۱ آی سی ۷۴۰۰ :

آی سی ۷۴۰۰ که پین های خروجی و ورودی اولین گیت اش ۱ و ۲ خروجی ۳ به شکل زیر است را وصل می کنیم .

سپس با دادن ورودی ها و دیدن خروجی ها به شکل زیر متوجه می شویم که این آی سی مربوط به گیت nand است.

A ₁	A ₂	A ₃
0	0	1
0	1	1
1	0	1
1	1	0

سپس بدین ترتیب هر کدام از آی سی های دیگر را هم روی بردبرد آزمایش میکنیم.

• ۱.۲ آی سی ۷۴۰۴ :

با توجه به تک ورودی بودن گیت این آی سی دو حالت صفر و یک را امتحان می کنیم به شکل زیر نتیجه می دهد :

A ₁	A ₂
۰	۱
۱	۰

که با توجه به تک ورودی بودن و حالت جدول این آی سی مربوط به گیت nand است.

• ای سی ۷۴۰۸ :

با توجه به دو ورودی بودن آی سی های این گیت جدول زیر بدست می آید:

P_1	P_2	P_3
۰	۰	۰
۰	۱	۰
۱	۰	۰
۱	۱	۱

با توجه به این جدول این آی سی مربوط به گیت and است.

• ای سی ۷۴۳۲ :

دوبار تا با توجه به پین های ورودی و خروجی هر گیت در این آی سی از همان اولین گیت استفاده می کنیم و جدول زیر بدست می آید:

P_1	P_2	P_3
۰	۰	۰
۰	۱	۱
۱	۰	۱
۱	۱	۱

با توجه به همین جدول متوجه می شویم که این آی سی متعلق به گیت or است.

هدف آزمایش :

تشخیص نوع گیت آی سی های ۷۴۰۲، ۷۴۸۶، ۷۴۱۰ و ۷۴۲۰ روی بردبرد.

روش انجام آزمایش:

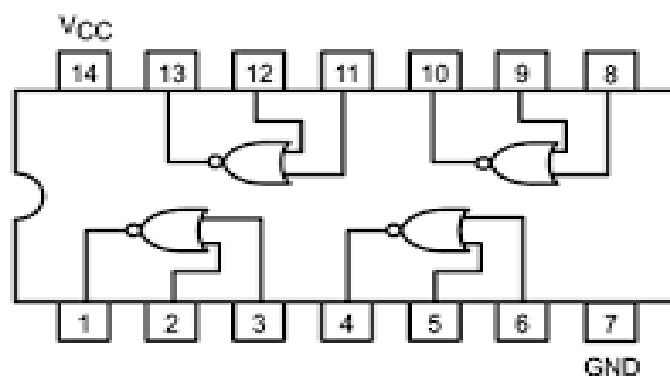
برای چگونگی قرارگیری آی سی، دیود، مقاومت، vdd و grand روی برد برد مطابق "رویه آزمایش روی بردبرد" که در ابتدای گزارشکار ذکر شده است پیش می رویم.

• ۲.۱ آی سی ۷۴۰۲:

برای گیت اول این آی سی ورودی ۲ و ۳، خروجی ۱ هستند. جدول این آزمایش به شکل زیر بدست می آید:

P ₁	P ₂	P ₃
0	0	1
0	1	0
1	0	0
1	1	0

مطابق این جدول متجه می‌شویم که این آی سی مربوط به آی سی nor است.



• ۲.۲ آی سی ۷۴۸۶ :

برای گیت اول این آی سی هم ورودی ها ۱ و ۲ و خروجی ۳ هستند و جدول زیر بدست می آید.

P_1	P_2	P_3
0	0	0
0	1	1
1	0	1
1	1	0
1	open	0
open	1	0

نتیجه :

با توجه به جدول بدست آمده این آی سی برای گیت xor است؛ البت باید دقت شود که برای دو حالت آخر هم خروجی صفر است این به این معناست که حالت open هم همان مقدار یک است و هنگامی که تعداد یک ها زوج میشود خروجی صفر میشود.

• ۲.۳ آی سی ۷۴۱۰ :

ورودی ها اولین گیت این آی سی هم پین های شماره های ۱, ۲ و ۱۳ و خروجی هم ۱۲ هستند در نتیجه ۸ حالت برای ورودی ها در نظر می گیریم.

P_1	P_2	P_{13}	P_{12}
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

با توجه به این جدول این آی سی مربوط به گیت های nand سه ورودی هستند که هرگاه اگر هر سه ورودی همزمان یک نباشد خروجی ۱ میشود.

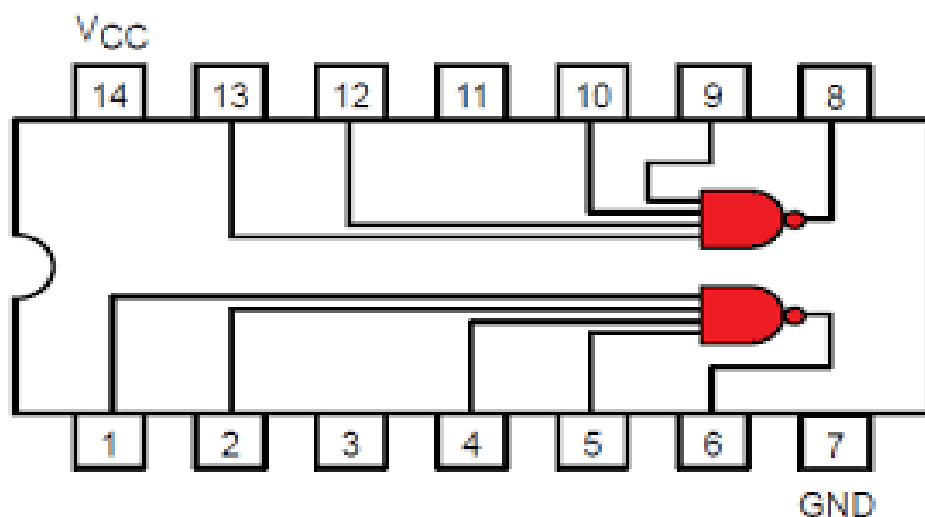
• ۲.۴ آی سی ۷۴۲۰:

برای اولین گیت این آی سی هم ورودی ها پین های شماره های ۱, ۲, ۴ و ۵ و خروجی ۶ هستند که جدول حاصل از آزمایش به شکل زیر بدست می آید:

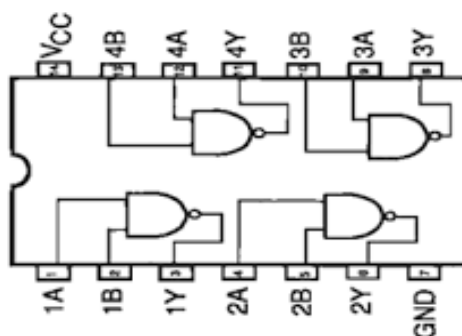
P ₁	P ₂	P ₄	P ₅	P ₆
.	.	.	.	۱
.	.	.	۱	۱
.	.	۱	.	۱
.	.	۱	۱	۱
.	۱	.	.	۱
.	۱	.	۱	۱
.	۱	۱	.	۱
.	۱	۱	۱	۱
۱	.	.	.	۱
۱	.	.	۱	۱
۱	.	۱	.	۱
۱	.	۱	۱	۱
۱	۱	.	.	۱
۱	۱	.	۱	۱
۱	۱	۱	.	۱
۱	۱	۱	۱	۰

نتیجه:

با توجه این جدول این آی سی مربوط به گیت های nand چهار ورودی است و با توجه به اینکه ۴ ورودی است و هر آی سی ۱۴ پین دارد و ۲ پین آن برای زمین و vdd هستند در هر یک از این آی سی ها فقط دو گیت وجود دارد.

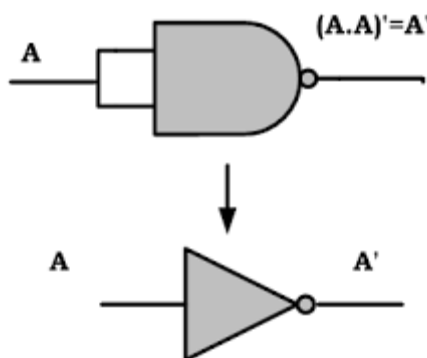


در این آزمایش با استفاده از ic7400 که مربوط به گیت nand دو ورودی است میخواهیم گیت های دیگر منطقی را پیاده سازی کنیم :



• ۳.۱ گیت NOT :

برای این پیاده سازی لازم است فقط ورودی های گیت nand دو ورودی را به یکدیگر وصل کنیم:

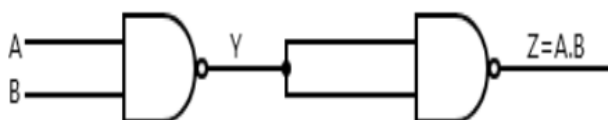


بدین صورت مانند آزمایش اول که گیت دو ورودی را پیاده سازی کردیم اینجا هم پیاده سازی می کنیم، تنها فرقی این است که برای ورودی دوم گیت هم از هم پتانسیل گیت اول استفاده می کنیم؛ خروجی مطابق گیت not خواهد بود.

P ₁	P ₂
0	1
1	0

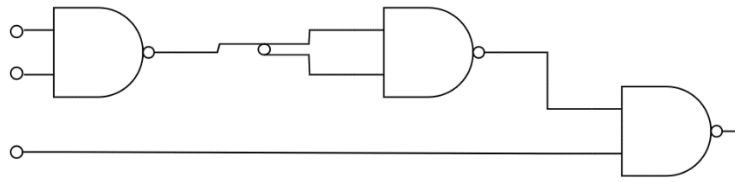
• ۳.۲ گیت and :

برای این پیاده سازی لازم است دو گیت nand را با همدیگر به شکل متوالی با هم در مدار ببندیم که گیت دوم ورودی هایش به هم وصل هستند. خروجی این مدار مطابق گیت and دو ورودیست.



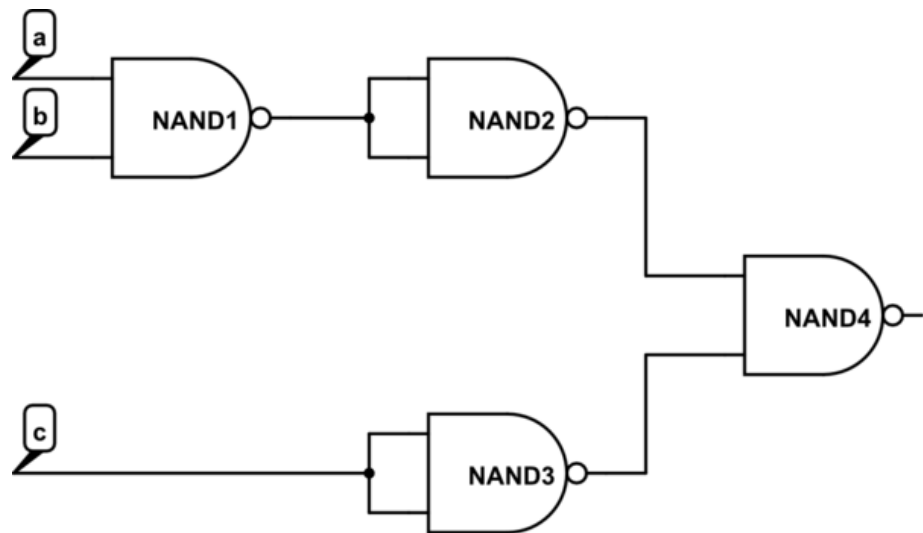
• ۳.۳ گیت nand سه ورودی :

برای این پیاده سازی کفایت دو ورودی اول را با هم and (با استفاده از گیت nand مطابق بخش ۲ آزمایش سوم) کنیم و سپس خروجی آن را با ورودی سوم nand کنیم.



• ۳.۴ گیت and سه ورودی :

مطابق شکل زیر با استفاده از یک آی سی ۷۴۰۰ (چهار گیت nand دو ورودی) زیر اگر پیاده سازی کنیم، جدول زیر بدست می آید و متوجه می شویم که این مدار برای and سه ورودیست.



Truth Table of 3-input OR Gate			
A	B	C	Q
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	1

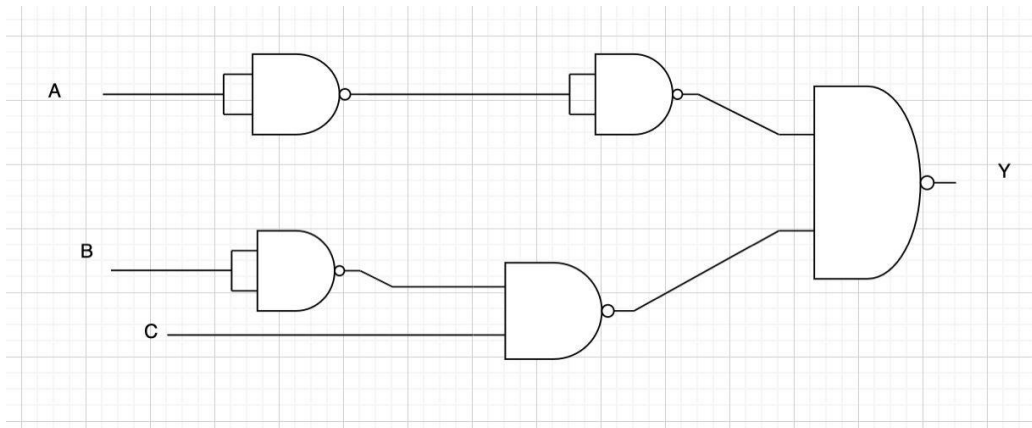
۱. پیاده سازی تابع F :

$$y = F(A, B, C, D) = \sum (0,1,4,5,8,9,10,12,13,14)$$

با استفاده از جدول کارنو ابتدا خروجی تابع را بدست آورده و سپس انرا با گیت های NAND تبدیل می کنیم.

CD/AB	00	01	11	10
00	1	1	0	0
01	1	1	0	0
11	1	1	0	1
10	1	1	0	1

تابع $Y = A' + CB'$ بدست می آید که مطابق شکل زیر به پیاده سازی با گیت های NAND تبدیل می شود.



هدف آزمایش ۴.۱ :

میخواهیم یک full adder با استفاده از گیت های xor و nand طراحی کنیم.

Full adder مدار است ترکیبی که سه ورودی دارد (A , B C_{IN}) و کارش جمع کردن این سه ورودی و ایجاد sum و carry out است.

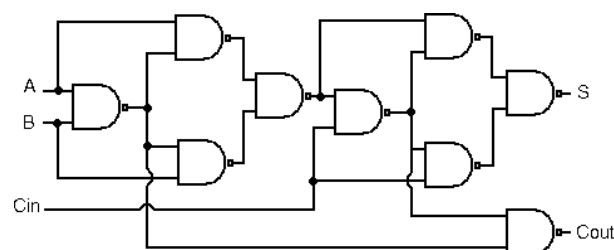
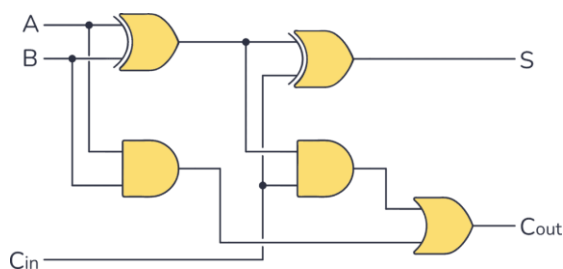
روش انجام آزمایش :

ابتدا جدول حقیقت را رسم می کنیم مطابق زیر :

Inputs			Outputs	
A	B	C – IN	Sum	C – Out
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

با توجه به این جدول می توان متوجه شد که هرگاه تعداد یک ها فرد باشد Sum یک میشود پس مدار ان یک xor سه ورودیست که میتوان به دو xor دو ورودی هم ایجادش کرد؛ همچنین برای C-out هم (از روی جدول کارنو) میتوان متوجه شد که مدارش به شکل زیر است که اگر بخواهیم با گیت های nand پیاده سازی کنیم نتیجه مطابق تصاویر زیر خواهد بود:

$$C\text{-in} = AB + BC + AC$$



هدف آزمایش ۴.۲:

طراحی جمع کننده چهار بیتی.

حال با استفاده از چمدانی که در آزمایشگاه وجود دارد و IC7483 یک Adder چهار بیتی طراحی می کنیم.

روش آزمایش :

به این صورت آزمایش را پیش می بریم که با استفاده از خود مدار آماده چمدان فقط ورودی و خروجی ها را اعمال می کنیم. برای اعمال ورودی ها از کلیدهای چمدان و برای اعمال خروجی، خروجی های مدار را به دیود های موجود در چمدان وصل می کنیم دقت شود که چون سیم کشی چمدان آماده است هنگام اعمال خروجی به دیود نیازی به قرار دادن مقاومت در مدار نیست.

با اعمال ورودی ها به صورت زیر خروجی ها متناظر بدست می آید.

$$A_0A_1A_2A_3 + B_0B_1B_2B_3 = Y, C-OUT$$

$$0000 + 0000 = 0000, 0$$

$$0001 + 0001 = 0010, 0$$

$$0011 + 0001 = 0100, 0$$

$$0111 + 0101 = 1100, 0$$

$$0110 + 1000 = 0110, 0$$

هدف آزمایش ۴.۳:

طراحی تفریق کننده / جمع کننده با جمع کننده در روی چمدان.

برای این کار کافیست C-in را با یکی از دو ورودی A یا B جمع کننده xor کنیم در این هنگام اگر c-in صفر باشد عمل جمع و اگر یک باشد عمل تفریق انجام خواهد گرفت.

روش آزمایش :

ورودی که می خواهیم Xor اعمال کنیم ابتدا از کلید ها سیم ها را به گیت xor برده سپس و هر کدام را با استفاده از سیمی که متعلق به c-in هست، xor می کنیم سپس خروجی را به ورودی مدار Adder وصل می کنیم و همچنین ورودی دیگر و c-in را هم به ورودی ها وصل می کنیم. خروجی هارا به دیود ها وصل می کنیم و جدول حاصل از آزمایش به شکل زیر بدست می آید.

c-in	A	B	Y	c-out
0	0001	0001	0010	0
1	0001	0001	0000	0
0	1000	0010	1010	0
1	1000	0010	0110	0
0	1111	0001	0000	1
1	1111	0001	1110	0

هدف آزمایش ۵.۱:

طراحی مقایسه گر تک بیتی با استفاده از گیت های nand و xor.

روش آزمایش:

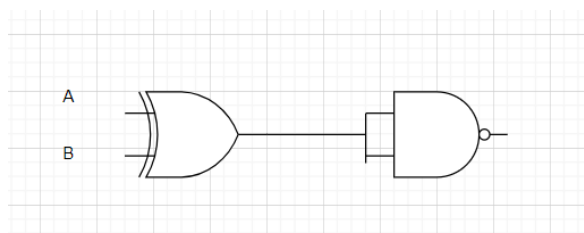
برای این کار سه حالت داریم، مطابق حالت زیر:

A	B	A<B	A=B	A>B
0	0	0	1	0
0	1	1	0	0
1	0	0	0	1
1	1	0	1	0

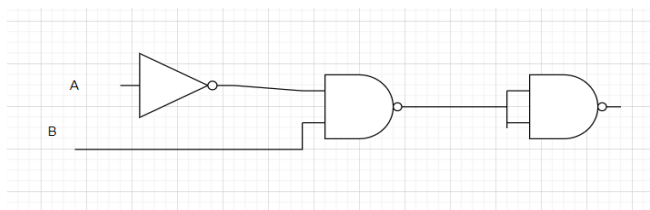
برای این سه حالت جدول کارنو در نظر میگیریم، برای اینکار ابتدا باید سه حالت برابری، بزرگتر و کوچکتر را در نظر بگیریم و برای هر کدام مدار طراحی شود که به صورت زیر است:

۱. برای حالت $A = B : E$

A1A0	B1B0				A = B
	00	01	11	10	
00	1	0	0	0	
01	0	1	0	0	
11	0	0	1	0	
10	0	0	0	1	

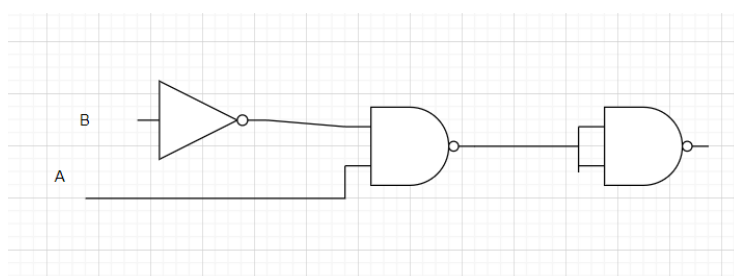


۲. برای حالت $A < B : L$



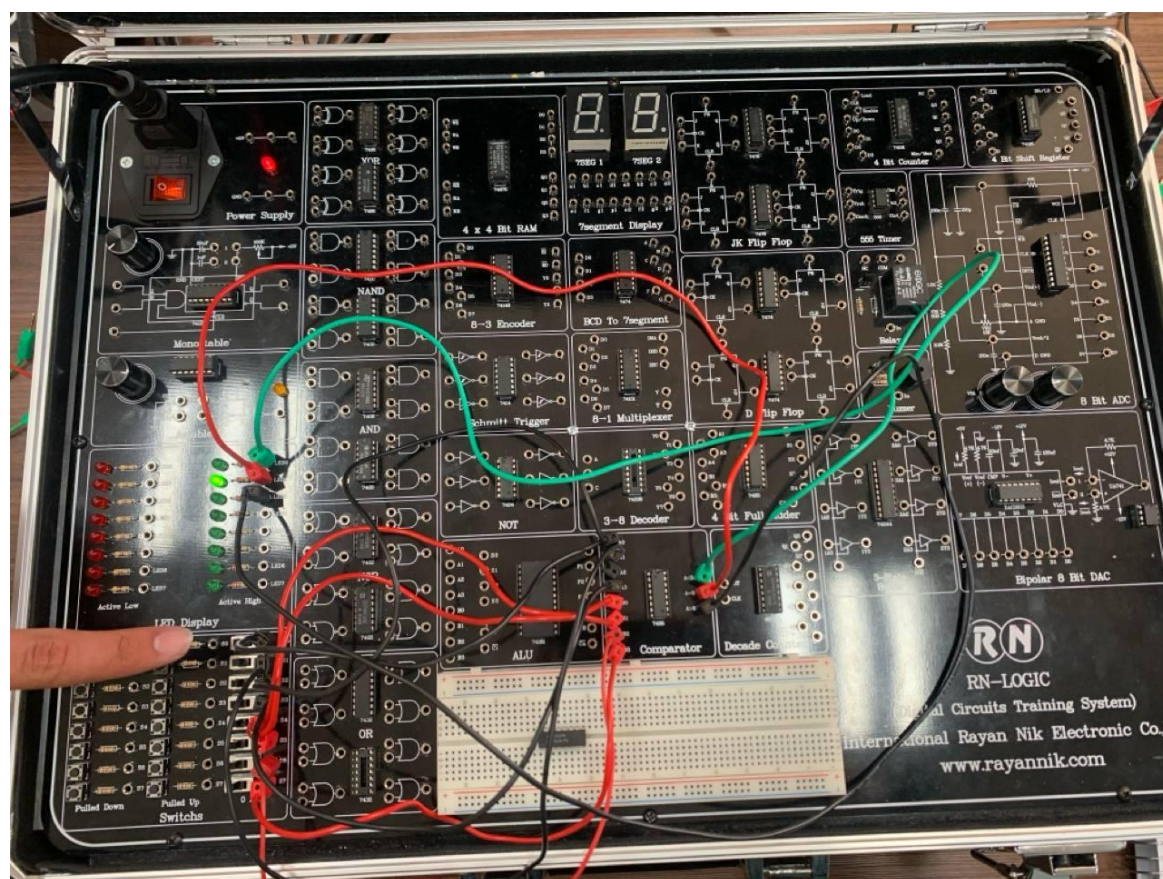
۳. برای حالت $A > B : M$

A1A0	B1B0				A > B
	00	01	11	10	
00	0	0	0	0	
01	1	0	0	0	
11	1	1	0	1	
10	1	1	0	0	



بدین ترتیب با استفاده از چمدان و گیت های روی آن سه مدار را طراحی می کنیم و برای ورودی های هر سه مدار از ۲ کلید متناظر با A , B استفاده می کنیم و سه خروجی را به سه دیود High Active وصل می کنیم. با اعمال چهار حالت زیر، خروجی مربوط به مدار متناسب با ورودی یک می شود و چراغ دیود روشن می شود.

A	B	Y
0	0	E
0	1	L
1	0	M
1	1	E



هدف آزمایش ۵.۲:

در این آزمایش با استفاده IC 7485 که مقایسه گر چهار بیتی است استفاده می شود که اعداد چهار بیتی مقایسه شود.

روش انجام:

۲ ورودی ۴ بیتی داریم پس با ۸ سیم ورودی ها را به ورودی مدار مقایسه گر روی چمدان وصل می کنیم و سه خروجی همانند آزمایش ۵.۱ را به سه دیود High Active وصل می کنیم.

خروجی مدار با جدول زیر به مطابق جدول زیر است:

A	B	6(E)	5(M)	7(L)
0000	0000	1	0	0
0100	0010	0	1	0
0100	1100	0	0	1
1100	0001	0	1	0

نتیجه:

هر جا که در خروجی ۱ برای E در نظر گرفته شده به معنای برابری دو عدد و هر جا که برای M یک است به معنای بزرگتر بودن A و در حالت سوم هم به معنای کوچکتر بودن آن در نظر گرفته شده است.

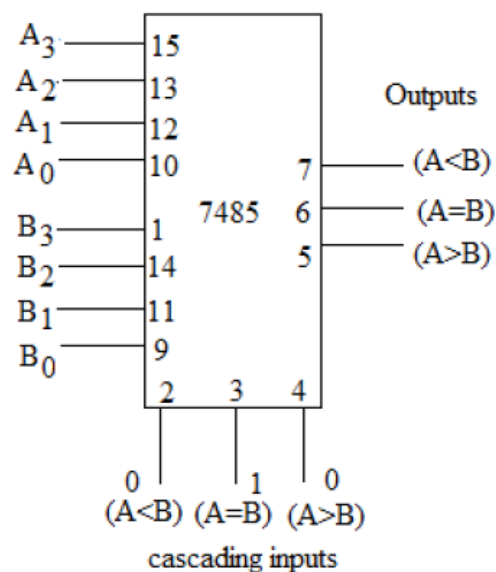
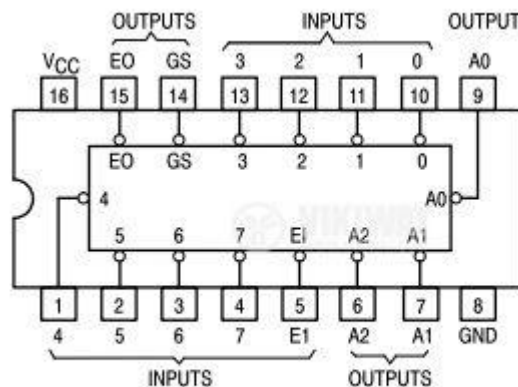


Fig. 2: 4-bit Comparator

هدف آزمایش ۵.۳ :

در این آزمایش با استفاده از چمدان Encoder با کد آی سی ۷۴۱۴۸ را پیاده سازی می کنیم.



روش انجام :

۸ ورودی دیکودر را با استفاده از سیم ها به کلیدها وصل کرده و همچنین enable ها را هم به کلیدها وصل می کنیم و سه خروجی را به سه دیود low active وصل می کنیم به دلیل اینکه آی سی low active طراحی شده است.

با اعمال ورودی ها مطابق زیر خروجی های متناظر هم رویت می شوند.

D ₀	D ₁	D ₂	D ₃	D ₄	D ₅	D ₆	D ₇	EI'	Eo'	Y ₂	Y ₁	Y ₀
X	X	X	X	X	X	X	X	1	0	0	0	0
1	1	1	1	1	1	1	1	0	1	0	0	0
X	X	X	X	X	X	X	0	0	0	1	1	1
X	X	X	X	X	X	0	1	0	0	1	1	0
X	X	X	X	0	1	1	1	0	0	1	0	0
X	X	X	X	0	1	1	0	0	0	1	1	1
X	0	1	0	1	1	1	1	0	0	0	1	1
X	x	0	1	1	1	1	1	0	0	0	1	0
0	1	0	1	0	1	0	1	0	0	1	1	0

نتیجه :

در این جدول دیده می شود که اگر Enable ها مقدار صفر داشته باشند با دیدن اولین صفر از طرف D₇ متناسب با همان رتبه کد گذاری می شود این به دلیل low active بودن مدار است . اگر enable ورودی (EI') یک باشد ورودی اهمیتی ندارد و خروجی صفر است و اگر هیچ صفری در ورودی نباشد (حالت تعریف نشده است) و Eo' یک است و خروجی را صفر می کند.

جلسه ششم :

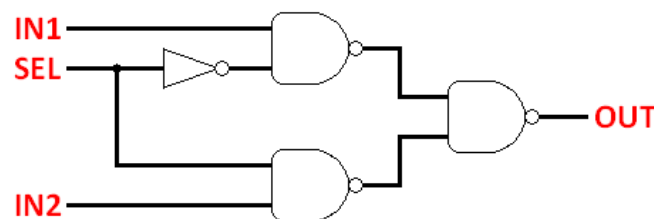
هدف آزمایش ۶.۱ :

طراحی مالتی پلکسر دو به یک (Mux 2*1) به کمک IC7400.

روش انجام آزمایش :

ابتدا تابع مالتی پلکسر را می نویسیم که برابر با Y خواهد بود سپس با تبدیلات مناسب آن را با گیت nand پیاده میکنیم که مطابق شکل زیر خواهد بود.

$$Y = D_0S_0' + D_1S_0$$



سپس برای این پیاده سازی از چمدان استفاده می کنیم بدین صورت که برای هر سه ورودی این مدار از کلید ها و برای تک خروجی اش از دیود High Active استفاده میکنیم که هرگاه اگر Sel یا همان S_0 صفر بود ورودی اول و هرگاه S_0 یک بود ورودی دوم به خروجی منتقل می شود. خروجی و رفتار این مدار با جدول زیر تطابقت دارد :

SEL	D_0	D_1	OUT
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	1

هدف آزمایش ۶.۲:

طراحی تابع $F(A, B, C) = \sum_{i=1,3,5,7} (1, 3, 5, 7)$ با استفاده از مالتی پلکسر هشت به یک (Mux 8*1).

روش انجام آزمایش:

در این آزمایش متغیرهای این تابع به مانند Selector ها هستند که برای مین ترم های ذکر شده باید خروجی مالتی پلکسر یک باشد پس ورودی مطابق با این مین ترم ها یعنی (D_1, D_3, D_5, D_7) را یک مقدار دهی می کنیم یعنی مثلاً ورودی مطابق با مین ترم ۳ همان D_2 است، پس روی چمدان مقدار کلید این ورودی را همواره روی مقدار ثابت ۱ قرار می دهیم و کلید بقیه مین ترم های ذکر نشده در این تابع را صفر وارد میکنیم.

نتیجه:

اگر Selector ها مقدار هر کدام از این مین ترم ها را نشان دهند، دیود خروجی متناظر با آن مین ترم روشن می شود و در غیر این صورت خاموش است.

Select Data Inputs			Output
S_2	S_1	S_0	Y
0	0	0	D_0
0	0	1	D_1
0	1	0	D_2
0	1	1	D_3
1	0	0	D_4
1	0	1	D_5
1	1	0	D_6
1	1	1	D_7

هدف آزمایش ۶.۳:

طراحی یک مالتی پلکسر چهار به یک (Mux 4*1) با استفاده IC7411 و IC7404.

روش انجام آزمایش:

در ابتدا که تابع این مالتی پلکسر به مانند شکل زیر است را با استفاده از تبدیل گیت های And و Or ، انها را به گیت Nand تبدیل می کنیم. دقت شود که گیت Nand با دو ورودی متصل به همدیگر معادل گیت Not است.

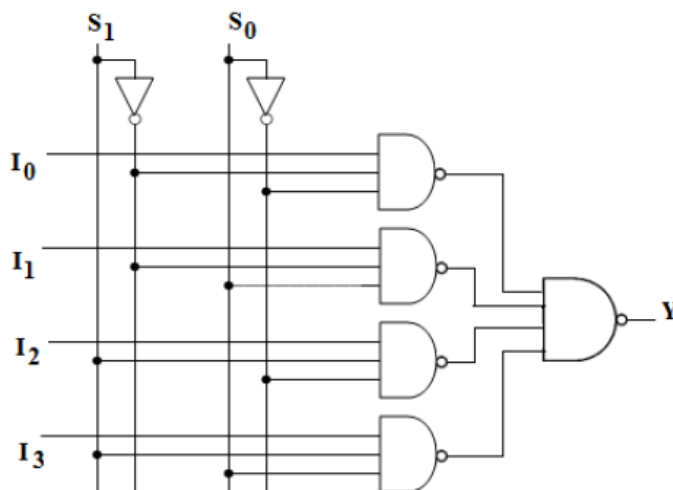


Fig. 1: 4x1 Multiplexer

بدین ترتیب با استفاده از یک آی سی ۷۴۱۱ (Nand) و یک آی سی (Not 7404) می توان این مدار را پیاده سازی کرد بدین ترتیب که مدار را مطابق شکل پیاده می کنیم و برای کلید ها و چهار ورودی دیگر مدار از کلید ها استفاده می کنیم و برای تک خروجی از یک دیود High Active که خروجی مدار مطابق جدول زیر کار می کند.

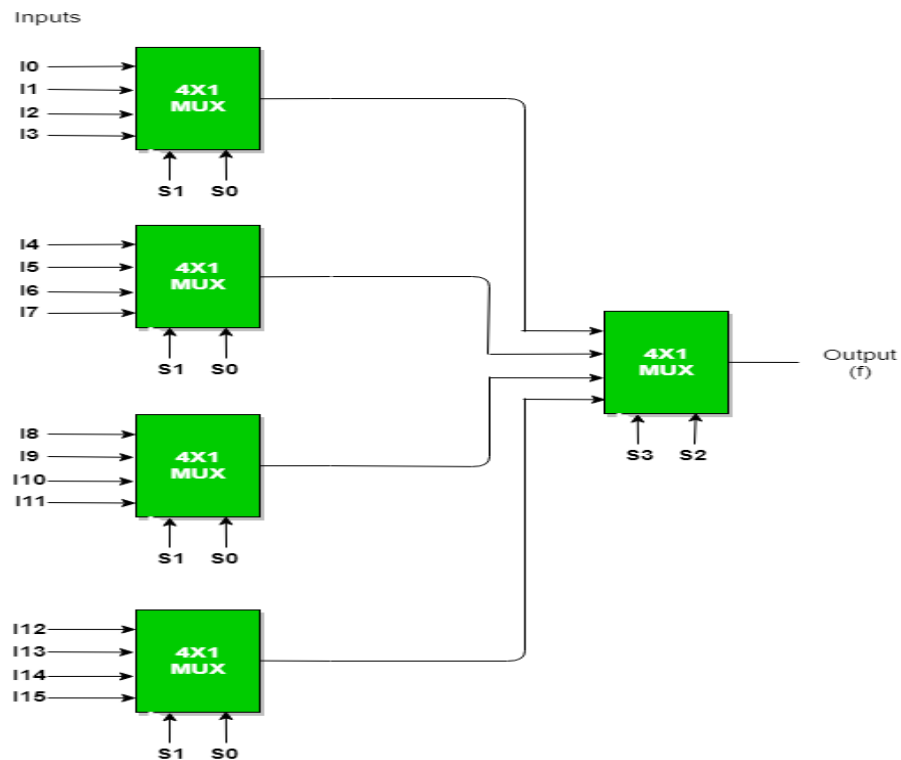
INPUTS		Output
S ₁	S ₀	Y
0	0	A ₀
0	1	A ₁
1	0	A ₂
1	1	A ₃

هدف آزمایش ۶.۴ :

طراحی ۱ * ۱۶ Mux با استفاده از ۱ * ۴ Mux.

روش انجام آزمایش :

برای این کار نیاز به ۵ مالتی پلکسر ۴*۱ خواهیم داشت و فقط لازم است دو سلکتور کم ارزش را به عنوان سلکتورهای هر یک از ۴ مالتی پلکسرمان که ورودیهای یک تا ۱۶ را به ترتیب دارا هستند، بدهیم و دو سلکتور با ارزش را به مالتی پلکسر پنجم که خروجیهای چهار مالتی پلکسر دیگر را میگیرد متصل کنیم.



نتیجه :

با استفاده از سلکتورهای می توان با انتخاب کردن مالتی پلکسر خروجی مد نظر را بدست آورد؛ برای مثال اگر $S_0S_1 = 11$ و $S_3S_2 = 10$ باشند ورودی I_{11} به خروجی منتقل می شود.

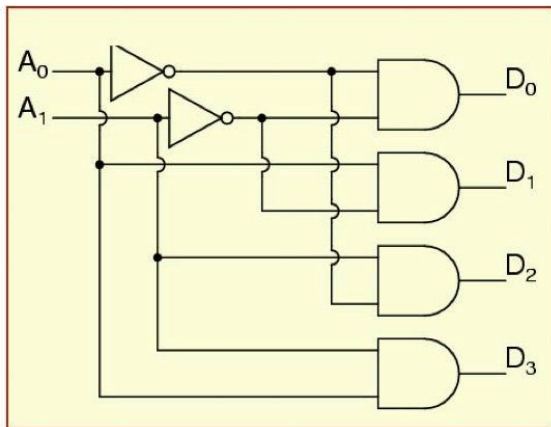
هدف آزمایش ۷.۱:

پیاده سازی دیکودر با گیت های منطقی.

روش انجام آزمایش:

دیکودر مدار است ترکیبی که به معنای رمزگشاست و از آن برای رمز گشایی مین ترم ها استفاده می شود.

مدار دیکودر به شکل زیر است:



که با وصل کردن دو ورودی آن به کلید ها و چهار ورودی را به دیود مدار، جدول زیر را نشان میدهد.

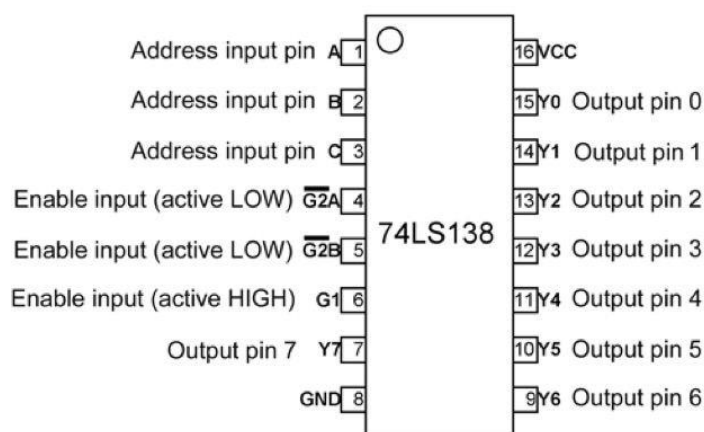
A_1	A_0	D_3	D_2	D_1	D_0
0	0	0	0	0	1
0	1	0	0	1	0
1	0	0	1	0	0
1	1	1	0	0	0

هدف آزمایش ۷.۲ :

پیاده سازی دیکودر با IC شماره ۷۴۱۳۸.

روش انجام آزمایش :

این آی سی شامل مدار دیکودر سه ورودی ، Active Low است. روی چمدان سه ورودی A,B,C دارد که C ان MSB و A در رتبه LSB است.



مانند آزمایش های قبل ورودی های این مدار را به کلید های روی چمدان و ۸ خروجی اش را به دیود ها وصل کنیم دیود ها متناظر با جدول زیر و ۸ خروجی اش روشن می شوند.

هدف آزمایش ۷.۳ :

پیاده سازی تابع X_1 , X_2 با دیکودر.

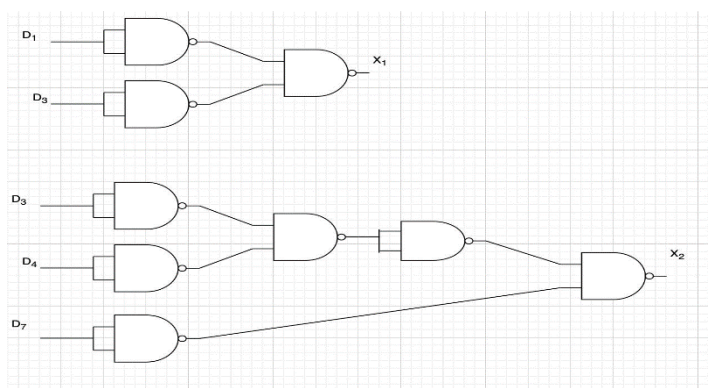
روش انجام آزمایش :

دو تابع به شکل زیر هستند که برای X_1 تنها کافیست خروجی ۱ و ۳ ای سی دیکودر را با هم or کنیم و برای X_2 هم خروجی ۳ ، ۴ و ۷ را با هم or کنیم.

$$X_1 = \Sigma(1,3)$$

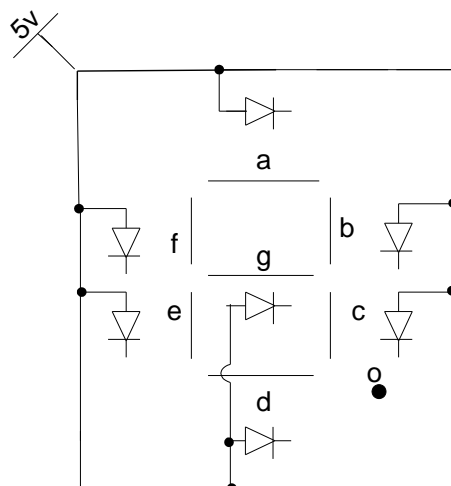
$$X_2 = \Sigma(3,4,7)$$

البته برای این کار می خواهیم صرفا از گیت nand استفاده کنیم، پس مدار ها به شکل زیر خواهند بود.



جلسه هشتم:

هدف آزمایش ۸.۱:



طراحی نمایشگر اعداد با استفاده از دیکودر و نمایشگر هفت قسمتی (seven segment)

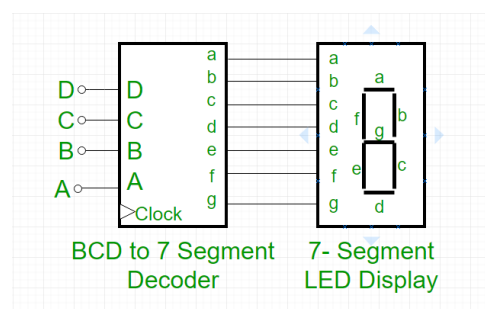
این نمایشگر دارای هفت LED است. همان طور که در شکل روبه‌رو دیده می‌شود می‌توان به صورت آند مشترک و یا کاتد مشترک در آورد. در شکل روبه‌رو به صورت آند مشترک است که همه آند ها را به هم وصل کرده و مثلاً برای روشن کردن شماره یک باید سر های کاتد b و c را به زمین وصل کرد تا LED های مربوطه روشن شوند.

برای اینکه یک سون سگمنت بتواند اعداد را نشان دهد ما باید ابتدا کد های باینری را به BCD تبدیل کرد تا نشان دهد. این کد های BCD را به دیکودر می‌دهیم و آن ای کد ها را گرفته و به سون سگمنت می‌دهد. دیکودر ها هم آند مشترک و کاتد مشترک دارند.

روش انجام آزمایش:

چهار ورودی دیکودر مخصوص نصب شده روی چمدان (BCD TO SEVEN SEGMENT) را به چهار کلید متناظر وصل می‌کنیم، و خروجی های همین دیکودر را به ورودی های نمایشگر هفت قسمتی وصل می‌کنیم.

A ₁	A ₂	A ₃	A ₄	OUT PUT
0	0	0	0	0
0	0	0	1	1
0	0	1	0	2
0	0	1	1	3
0	1	0	0	4
0	1	0	1	5
0	1	1	0	6
0	1	1	1	7
1	0	0	0	8
1	0	0	1	9
1	0	1	0	A
1	0	1	1	B
1	1	0	0	C
1	1	0	1	D
1	1	1	0	E
1	1	1	1	F



نتیجه:

بعد از ایجاد حالت های مختلف کلید و با ملاحظه تمام ۱۶ حالت ممکن که با کلید ها ایجاد می‌شوند متوجه می‌شویم که از شماره ۰ تا ۹ همان اعداد متناظر و درست را در سون سگمنت نشان می‌دهند اما بعد عدد ۹ حالات نادرست دیده می‌شود که با عدد متناظر هم خوانی ندارد.

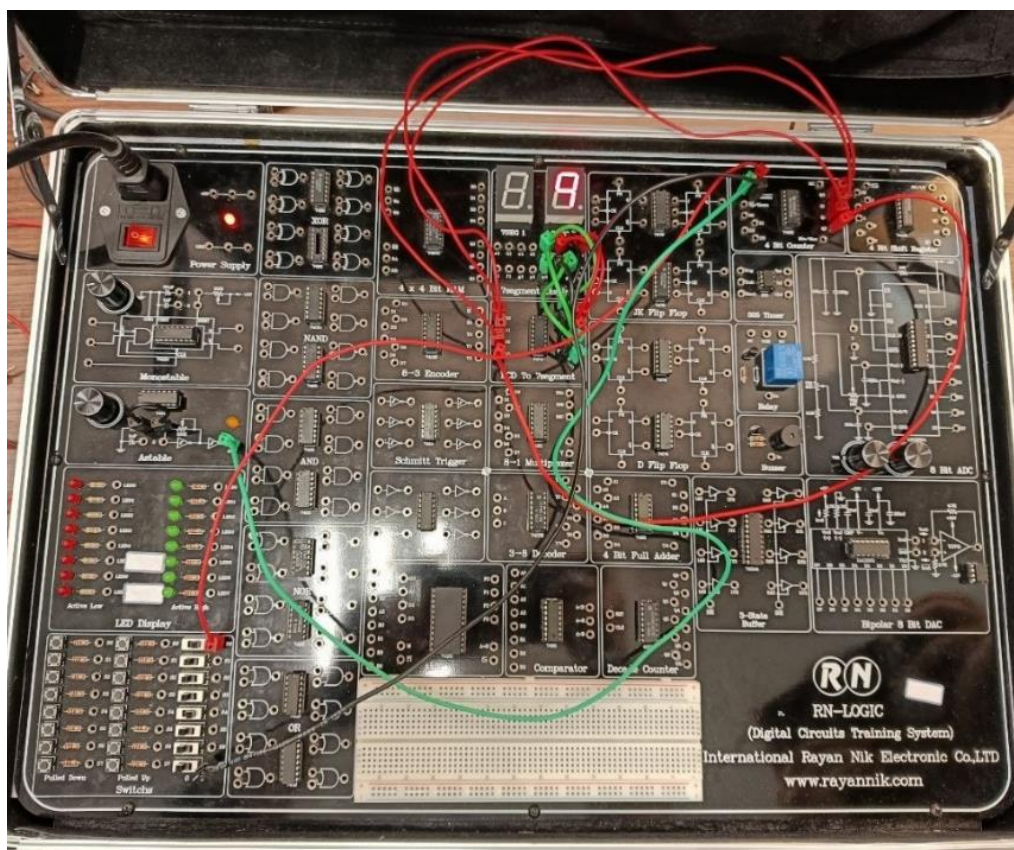
هدف آزمایش ۸.۲:

وصل کردن counter به سون سگمنت و شمارش افزایشی و کاهشی اعداد بین ۰ تا ۹

روش انجام آزمایش :

این بار برخلاف آزمایش قبل که ورودی ها را به کلید های خاموش و روشن وصل کرده بودیم ورودی ها را به آی سی ۷۴۱۶۳ (شمارنده) وصل کرده و کلاک را هم که از بخش مخصوص ایجاد کلاک روی چمدان در سمت چپ بالا که با استفاده از چرخاننده هم می توان طول کلاک را تغییر داد، آن را به پایه مربوطه شمارنده متصل میکنیم و با روشن و یا خاموش کردن پایه مربوط به شمارنده کاهشی و یا افزایشی آی سی شمارنده به سمت بالا یا پایین می شمارد، و این شمارش در سون سگمنت قابل مشاهده است.

همچنین با استفاده از ورودی load می توانیم عددی به شمارنده وارد کنیم که از آنجا شروع به شمارش کند و همچنین با استفاده از ورودی disable می توانیم سقف را برای شمارش تعیین کنیم که تا آن عدد بشمارد.

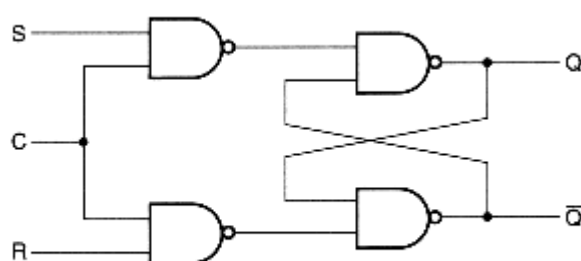


هدف آزمایش ۹.۱:

طراحی لچ S-R

روش انجام آزمایش:

برای این کار مطابق مدار این لچ مدار را روی چمدان با استفاده از گیت ها and و nor می بندیم . برای قسمت Enable ان از قسمت کلید و همچنین برای دو ورودی دیگر این مدار مطابق آزمایش های قبلی که با چمدان انجام شده اند از کلید استفاده می کنیم و برای خروجی هایش از دیود High Active استفاده میکنیم.



(a) Logic diagram

C	S	R	Next state of Q
0	X	X	No change
1	0	0	No change
1	0	1	Q = 0; Reset state
1	1	0	Q = 1; Set state
1	1	1	Undefined

(b) Function table

خروجی این مدار مطابق جدول زیر است:

C	S	R	Q	Q'
1	0	1	0	1
1	0	0	0	1
1	1	0	1	0
1	0	0	1	0
1	1	1	1	1
1	0	0	1	0
0	0	1	1	0
0	1	0	1	0
0	0	0	1	0
0	1	0	1	0
0	0	1	1	0
0	0	0	1	0

نتیجه:

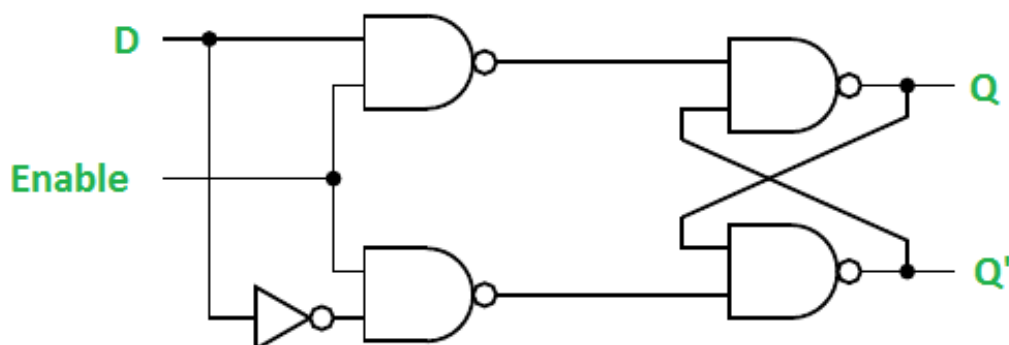
هنگامی که C یک است خروجی با توجه به وضعیت دو ورودی S و R تغییر می کند. بدین ترتیب که اگر $R = 1$ و $S = 0$ باشد مدار ریست می شود و مقدار Q صفر می شود و اگر $S = 1$ و $R = 0$ باشد مقدار Q برابر یک می شود. اگر حالت $S = 0$, $R = 0$ باشد حالت قبلی سیو میشود و اگر $S = 1$ $R = 1$ باشد مقدار شانسی نشان داده می شود با توجه به اینکه ابتدا کدام یک از دو کلید S یا R یک شده باشد. دقت شود که ما برای این لچ S و R مقدار یک همزمان نداریم و تعریف نشده است. اگر $Enable = 0$ باشد مقدار مجاز قبلی سیو شده، نشان داده می شود.

هدف آزمایش ۹.۲ :

طراحی لچ D روی چمدان با استفاده از گیت Nand.

روش انجام آزمایش :

برای این کار هم مطابق مدار این لچ عمل می کنیم ، و از آی سی ها آماده روی چمدان استفاده می کنیم. برای دو ورودی اش از کلید ها و برای خروجی اش از دو دیود High Active استفاده می کنیم.

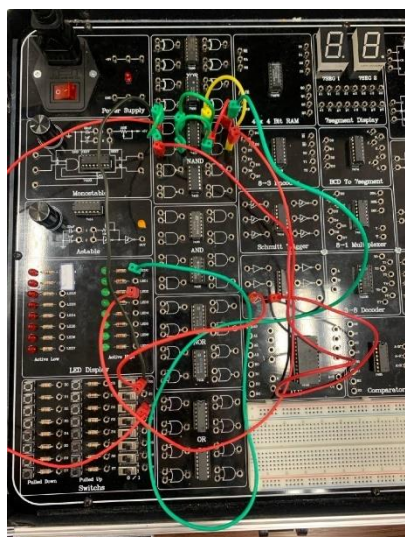


خروجی مدار با جدول زیر تطابقت دارد:

EN	D	Q	Q'
1	0	0	1
1	1	1	0
0	1	1	0
0	0	1	0
1	0	0	1
1	1	1	0

نتیجه :

با توجه به جدول بدست آمده از مدار مشاهده میشود که هرگاه $EN = 1$ باشد ورودی D در خروجی Q ظاهر می شود و هر گاه صفر باشد مقدار قبلی مدار را در خروجی می بینیم.



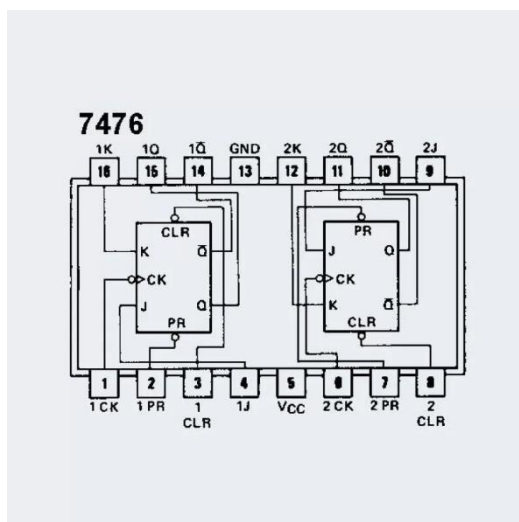
هدف آزمایش ۹.۳ :

طراحی فلیپ فلاپ JK.

JK فلیپ فلاپیست که حالت تعریف نشده $S=1$ $R=1$ را که در فلیپ SR وجود دارد را ندارد بنابراین ویژگی مهمی به حساب می آید.

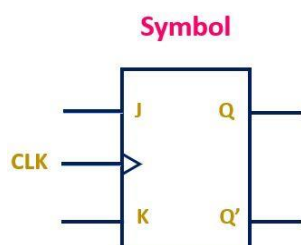
روش انجام آزمایش :

مطابق شکل زیر ورودی های های فلیپ فلاپ را وصل کرده و کلاک را هم به ورودی کلاکش وصل می کنیم. برای ایجاد کلاک هم از ایجاد کننده کلاک استفاده می کنیم.



جدول بدست آمده از آزمایش بدین شرح است:

Truth Table



CLK	J	K	Q_{n+1}
↑	0	0	Q_n
↑	0	1	0
↑	1	0	1
↑	1	1	Q_n'

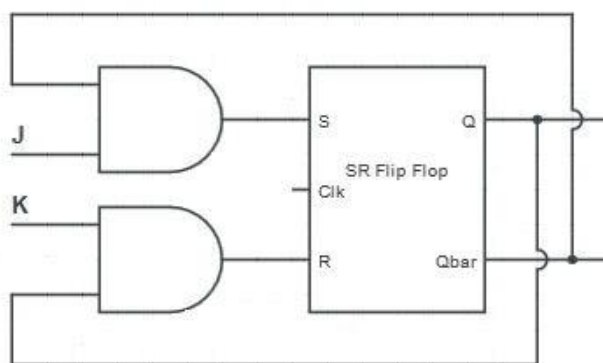
که هرگاه که $j=0$ $k=0$ حالت hold و در حالت $k=1$ $j=0$ حالت kill مدار رخ می دهد و در حالت $j=1$ $k=0$ حالت jump رخ می دهد و مقدار $q = 1$ میشود و همچنین در حالت ۱۱ حالت toggle رخ می دهد.

هدف آزمایش ۹.۴ :

طراحی فلیپ فلاپ JK با استفاده از SR.

روش انجام آزمایش :

برای انجام این آزمایش مدار ان را مطابق شکل زیر میبندیم. دقا شود که برای قسمت کلاک از قسمت مخصوص ایجاد کننده کلاک روی چمدان استفاده می کنیم که میشود طول کلاک را هم با استفاده از چرخاننده اش تغییر داد یا می شود از کلید استفاده کرد و ان را با فاصله زمانی صفر و یک کرد. برای دو ورودی دیگر J و K هم از کلید استفاده می کنیم و برای دو خروجی اش از دو لامپ دیود High Active استفاده می کنیم.



بلوک SR نشان داده شده در تصویر مطابق آزمایش ۸.۱ است.

برای این مدار خروجی با جدول زیر تطابقت دارد :

J	K	Q	Q'
0	1	0	1
0	0	0	1
1	0	1	0
0	0	1	0
1	1	TOGGLE	TOGGLE
0	0	1	0
1	0	1	0
0	1	0	1

نتیجه :

با توجه به این جدول مشاهده می شود که $J = 0, K = 1$ باشد Q صفر و بارش یک می شود و هرگاه $J = 1, K = 0$ باشد مدار JUMP میکند و Q برابر یک می شود و هر گاه هر دو با هم صفر شود مقدار قبلی HOLD می شود. دقت شود که اگر بعد حالت TOGGLE این اتفاق رخ دهد مقداری که HOLD می شود شانسیت. (حالت رنگ شده در جدول) در حالت TOGGLE هر دو دیود متناسب با لبه کلاک مدام صفر و یک می شوند و دیود ها مدام روشن و خاموش می شوند.